

FPGA

技术入门与

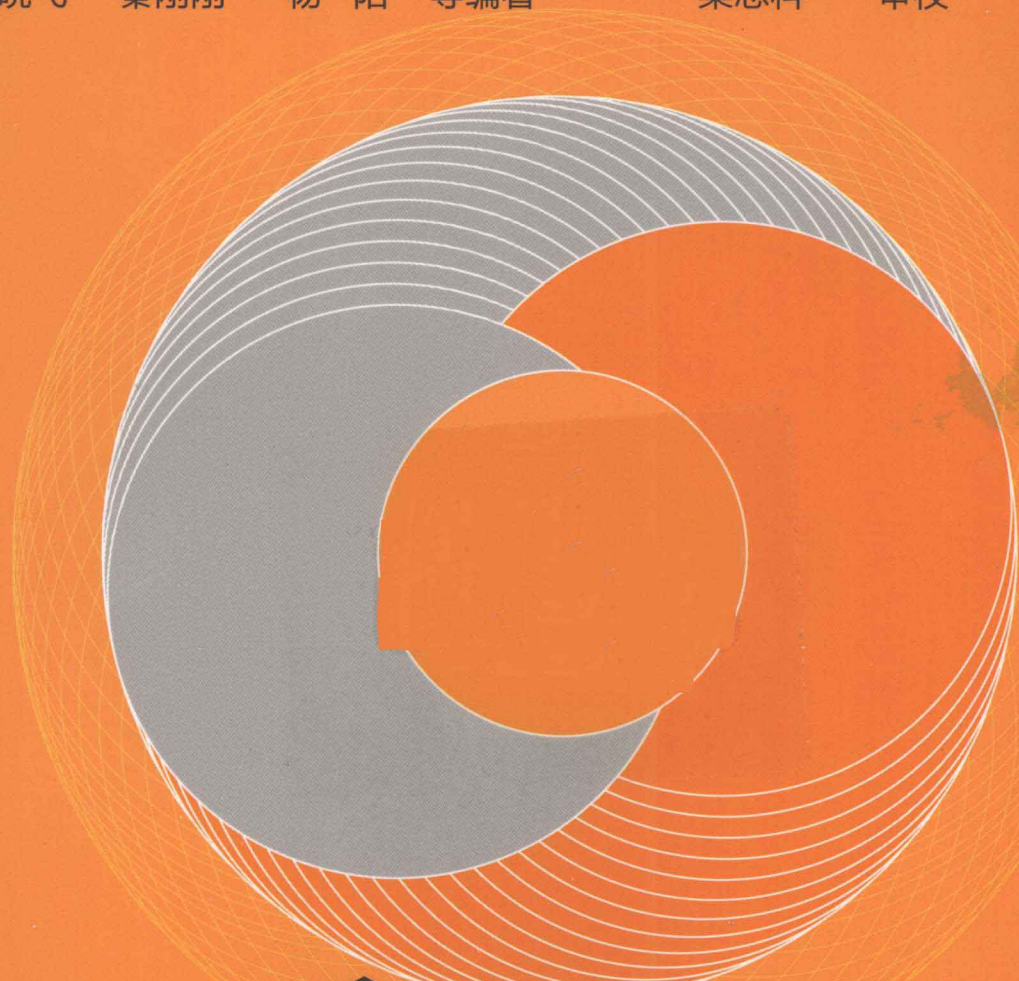
典型项目开发实例

FPGA

张晓飞 秦刚刚 杨 阳 等编著

栗思科 审校

JISHU RUMEN YU DIANXING XIANGMU KAIFA SHILI



化学工业出版社

FPGA

技术入门与

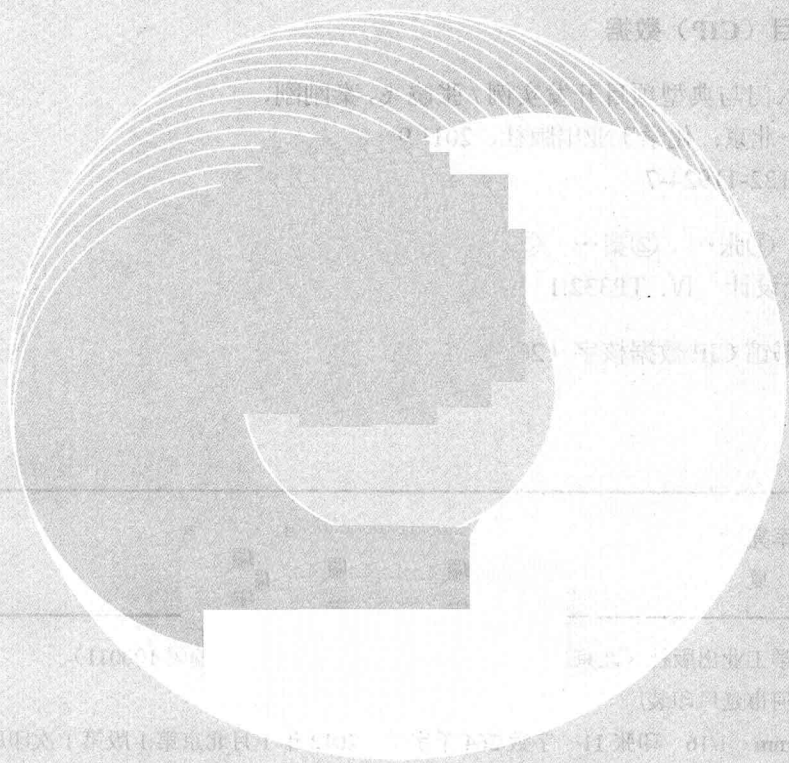
典型项目开发实例

张晓飞 秦刚刚 杨 阳 等编著

粟思科 审校

FPGA

JISHU RUMEN YU DIANXING XIANGMU KAIFA SHILI



化学工业出版社

· 北京 ·

内 容 提 要

本书面向 FPGA 的初学者,介绍了 FPGA 设计过程中的理论基础和工具应用。全书共分为 8 章,包括 FPGA 硬件结构,Verilog HDL 的编写,Modelsim 和 Quartus II 的使用方法和设计实例等。内容既有基础理论知识介绍,又有丰富的实例讲解,使读者能容易、快速、全面地掌握 FPGA 的设计流程和设计方法。

本书可供 FPGA 设计培训学员、IC 设计爱好者和相关技术人员,高等院校电子工程、通信工程、微电子等相关专业的师生学习使用。

图书在版编目(CIP)数据

FPGA 技术入门与典型项目开发实例 / 张晓飞, 秦刚刚, 杨阳等编著. —北京: 化学工业出版社, 2011.9

ISBN 978-7-122-11924-7

I. F… II. ①张… ②秦… ③杨… III. 可编程序
逻辑器件-系统设计 IV. TP332.1

中国版本图书馆 CIP 数据核字 (2011) 第 144820 号

责任编辑: 李军亮

文字编辑: 张绪瑞

责任校对: 宋 夏

装帧设计: 王晓宇

出版发行: 化学工业出版社 (北京市东城区青年湖南街 13 号 邮政编码 100011)

印 装: 三河市延风印装厂

787mm×1092mm 1/16 印张 11 字数 264 千字 2012 年 1 月北京第 1 版第 1 次印刷

购书咨询: 010-64518888 (传真: 010-64519686)

售后服务: 010-64518899

网 址: <http://www.cip.com.cn>

凡购买本书, 如有缺损质量问题, 本社销售中心负责调换。

定 价: 36.00 元

版权所有 违者必究

前言 FOREWORD

FPGA 是现场可编程门阵列 (Filed Programmable Gate Array) 的简称, 它与复杂可编程逻辑器件 (Complex Programmable Logic Device) 的功能基本上相同, 只是实现原理略有所不同, 所以, 有时忽略两者的区别, 统称其为可编程逻辑器件。

随着通信以及微电子技术的快速发展, 工程师们对于 ASIC 以及 FPGA 的关注越来越多, 而且现在的 FPGA 技术正在融合 CPU 和 DSP 的功能。FPGA 不仅可以解决电子系统小型化、低功耗、可靠性高等问题, 而且其开发周期较短, 投入较少, 所以 FPGA 已经被广泛地应用于各类电子产品的设计之中。因此, FPGA 系统设计技术已经成为高级硬件工程师和 IC 设计工程师所必备的技能之一。

本书特点

本书精心组织内容编排和目录体系, 使读者快速掌握 FPGA 设计能力。本书中的每个知识点都以简短的篇幅介绍其中最基本、最常用的内容。通过精心设计的一些编程实例, 介绍程序设计的基本方法, 避免枯燥和空洞, 在不知不觉之中使读者学会利用 FPGA 进行数字电路以及系统的设计方法, 从而激发读者的兴趣。

概括来讲, 本书具有如下特点:

- ❑ 针对性强。针对初学者的习惯来设计章节的顺序和内容, 本书的内容都经过编者的验证。
- ❑ 全面而系统。本书全面而系统地介绍了 FPGA 设计所要涉及的各种软硬件技术, 对于 Verilog HDL 编程以及 FPGA 硬件应用都进行了详细介绍。
- ❑ 实用价值高。本书的全部实例都是 FPGA 设计者在平时常遇到的工程实践以及实际产品, 本书所涉及的芯片也是市面上所常见的。
- ❑ 适用人群广。本书以 Altera 公司的 FPGA 芯片为例来进行介绍, 并且介绍了相关软件的操作过程以及关键步骤。通过阅读此书, 对于 FPGA 设计的通用技术必有所了解 and 掌握。

组织结构

本书第 1 章介绍了在 FPGA 芯片上进行数字电路或者系统的设计方法, 第 2、3 章是对硬件描述语言 Verilog HDL 的详细介绍以及利用 FPGA 进行设计时的相关问题, 第 4 章详细介绍了 Altera 公司的开发工具软件 Quartus II 的使用方法, 第 5~7 章介绍了实际工程中会遇到的设计实例并且进行了详细解析。

本书还提供了书中所有项目的源代码和可执行文件, 如需要请到 <http://download.cip.com.cn> 下载。这些源代码文件都是设计者在实际软件中验证可运行的, 读者可以直接使用。具体的使用方法在本书正文中进行详细的介绍。

读者对象

- ❑ 高等院校电子工程、通信工程、微电子等相关专业师生。

□ FPGA 设计培训学员。

□ FPGA 设计以及 IC 设计爱好者和相关技术人员。

本书编者

本书由张晓飞、秦刚刚、杨阳等编著，粟思科审校。全书内容与结构由张晓飞规划，并编写第 2 章和第 3 章，对全书进行统稿。杨阳编写第 4 章与第 5 章；秦刚刚编写第 6 章、第 7 章，三人共同编写了第 1 章和本书全部项目源代码的调试工作。参与本书编写工作的人员还有：王治国、冯强、曾德惠、许庆华、程亮、周聪、黄志平、胡松、邢永峰、邵军、边海龙、刘达因、赵婷、马鸿娟、侯桐、赵光明、李胜、李辉、侯杰、王红研、王磊、闫守红、康涌泉、蒋杼倩、王小东、张森、张正亮、宋利梅、何群芬、程瑶。

由于编者水平所限，加之网络技术发展迅速，书中疏漏和不妥之处在所难免，恳请广大读者批评指正。

编者

目 录

第 1 章 FPGA 硬件结构与系统设计基础

Page 1

1.1	FPGA 概述	1
1.1.1	FPGA 的特点	1
1.1.2	FPGA 的发展方向	3
1.1.3	FPGA 的应用领域	4
1.2	FPGA 体系结构	5
1.2.1	FPGA 的基本结构	5
1.2.2	FPGA 常用开发工具介绍	8
1.2.3	FPGA 的设计流程	8
1.3	FPGA 常用芯片与选用	9
1.3.1	FPGA 的常用芯片	9
1.3.2	FPGA 芯片的选用	10
	小结	11
	思考题	11

第 2 章 硬件描述语言 Verilog HDL 设计基础

Page 12

2.1	了解 Verilog HDL	12
2.1.1	什么是硬件描述语言	12
2.1.2	为什么选择 Verilog HDL	13
2.2	Verilog HDL 的模块	13
2.2.1	端口定义	13
2.2.2	模块的描述方式	14
2.3	Verilog HDL 的数据类型和运算符	17
2.3.1	数据类型	17
2.3.2	运算符	20
2.3.3	运算符的优先级	24
2.4	Verilog HDL 的赋值语句和块语句	25
2.4.1	理解阻塞与非阻塞	25
2.4.2	块语句	26
2.5	Verilog HDL 的条件语句	29

2.5.1 if 语句	29
2.5.2 case 语句	31
2.6 Verilog HDL 循环语句与结构说明语句	33
2.6.1 循环语句	33
2.6.2 结构说明语句	37
小结	39
思考题	39

第3章 硬件描述语言 Verilog HDL 设计进阶

Page 40

3.1 Verilog HDL 描述方法	40
3.2 使用 Verilog HDL 设计组合逻辑电路	41
3.2.1 assign 语句实现组合逻辑	41
3.2.2 always 语句实现组合逻辑电路	42
3.2.3 组合逻辑电路的例子	43
3.3 使用 Verilog HDL 设计时序逻辑电路	44
3.3.1 always 语句实现时序逻辑电路	44
3.3.2 时序逻辑电路的例子	45
3.4 同步状态机的原理与设计	46
3.4.1 什么是状态机	46
3.4.2 状态机的设计原理	47
3.4.3 典型的状态机实例	48
3.5 Verilog HDL 可综合的代码风格	50
3.5.1 可综合代码编写原则	51
3.5.2 FPGA 设计时 always 语句块使用注意事项	52
3.6 Verilog HDL 仿真验证平台	53
3.6.1 Modelsim 仿真工具介绍	53
3.6.2 Modelsim 的使用	57
3.6.3 编写测试文件	60
小结	61
思考题	61

第4章 FPGA 开发软件 Quartus II 的使用技巧

Page 62

4.1 Quartus II 简介	62
4.2 Quartus II 软件的安装	62
4.3 Quartus II 设计流程	64
4.3.1 创建工程	65
4.3.2 编译工程	70
4.3.3 管脚分配	71
4.3.4 配置工程	73
4.4 SignalTap II 的使用方法	74

4.4.1	SignalTap II 介绍	74
4.4.2	逻辑分析器的原理	75
4.4.3	Signal Tap II 的使用	77
	小结	85
	思考题	85

第 5 章 FPGA 在控制领域的应用

Page **87**

5.1	概述	87
5.2	交通控制灯	87
5.2.1	交通控制灯的架构	87
5.2.2	交通控制灯代码设计	88
5.2.3	使用 modelsim 进行功能仿真	93
5.2.4	交通控制灯实例在 FPGA 开发板上的实现	93
5.3	SDRAM 控制器设计实例	94
5.3.1	SDRAM 简介	94
5.3.2	SDRAM 控制器代码设计	99
5.3.3	SDRAM 控制器的功能仿真	103
5.3.4	SDRAM 控制器的硬件实现	105
5.4	IIC 控制总线实例	106
5.4.1	IIC 总线介绍	106
5.4.2	IIC Controller 控制器代码设计	109
5.4.3	IIC 代码功能仿真	118
	小结	119
	思考题	120

第 6 章 FPGA 在通信领域的应用

Page **121**

6.1	概述	121
6.2	串行通信接口 UART 设计	121
6.2.1	UART 通信协议	121
6.2.2	UART 模块程序设计	122
6.2.3	UART 代码功能仿真	127
6.2.4	UART 基于 FPGA 开发板的实现	129
6.3	CRC 校验码设计实例	131
6.3.1	CRC 校验码原理	131
6.3.2	CRC 校验码代码设计	132
6.3.3	CRC 校验码功能仿真	134
6.3.4	CRC 校验码的硬件实现	135
6.4	FSK 频移键控设计实例	136
6.4.1	FSK 频移键控原理	136
6.4.2	FSK 代码设计	136

6.4.3 FSK 功能仿真	140
6.4.4 FSK 基于 FPGA 开发板的实现	141
小结	141
思考题	141

第 7 章 基于 FPGA 的 SOPC 设计

Page **142**

7.1 概述	142
7.2 ALTERA 公司的 NIOS II 嵌入式处理器	142
7.2.1 NIOS II 的特点	142
7.2.2 NIOS II 实现方式	143
7.3 NIOS II 的开发流程	145
7.3.1 硬件开发流程	146
7.3.2 软件开发流程	152
7.4 基于 NIOS II 处理器的简单程序设计实例	154
7.4.1 实例内容	154
7.4.2 实例详解	154
7.5 基于 NIOS II 处理器的数字钟设计	158
7.5.1 数字钟设计原理	158
7.5.2 设计步骤	158
小结	164
思考题	164

参考文献

Page **165**

第1章

FPGA 硬件结构与系统设计基础

1.1 FPGA 概述

FPGA 是现场可编程门阵列 (Filed Programable Gate Array) 的简称, 它与复杂可编程逻辑器件 (Complex Programable Logic Device) 的功能基本上相同, 只是实现原理略有所不同, 所以, 有时将两者的区别忽略, 统称其为可编程逻辑器件。

FPGA 最早是由 Xilinx 公司推出, 多为 SRAM 架构或者查找表 (Look Up Table) 架构, 需要接外用配置用的 EPROM 下载。由于 Altera 的 FELX/ACEX/APEX 系列也是 SRAM 架构, 所以通常把 Altera 的 FELX/ACEX/APEX 系列芯片也叫做 FPGA。目前两个最大的 FPGA 厂家 Xilinx 和 Altera 的所有产品都是基于 SRAM 工艺来实现的, 其优点是可以较低的成本实现较高的密度和较高的性能; 缺点是掉电后 SRAM 会失去所有的配置, 导致每次上电都需要重新加载。

Actel 公司擅长出品反熔丝结构的 FPGA。这种结构的 FPGA 只能编程一次, 编程后和 ASIC 一样成为固定逻辑器件。Quick Logic 公司同样有类似的 FPGA 器件, 主要是面向军品级的应用市场。反熔丝的 FPGA 特点是大大地提高了系统的稳定性, 主要应用在环境苛刻的场合, 比如高振动、强电磁辐射等航空航天领域, 同时系统的保密性也得到了提高。

另外一种 FPGA 工艺是基于 Flash 结构。Flash 具备反复擦写和掉电后内容不易失特性, 因而基于 Flash 结构的 FPGA 同时兼有 SRAM 结构的灵活性和反熔丝结构的可靠性, 不过目前实现成本偏高, 还没有得到大规模的应用。从系统安全的角度来看, 基于 Flash 的 FPGA 具有更高的安全性, 硬件出错的概率更小, 还可以通过公共网络实现安全性远程升级, 经过现场处理即可实现产品的升级换代。这种性能减少了现场解决问题所需的昂贵开销。

1.1.1 FPGA 的特点

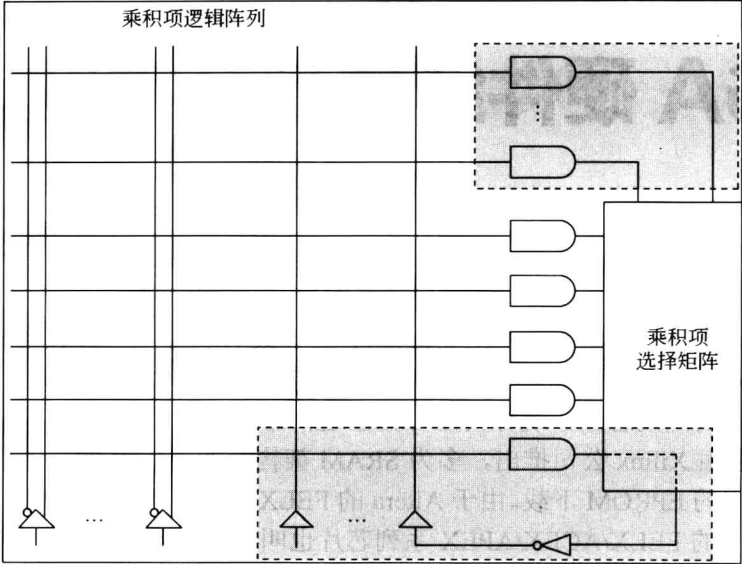
FPGA 和 CPLD 可以说都是 PAL (可编程阵列逻辑) /GAL (通用阵列逻辑) 的延伸, 下面主要讲的是 FPGA 相对于 CPLD 的特点。

① CPLD 与 FPGA 相比, CPLD 的逻辑单元较大, 但是容量较小, 时序确定, 延时可预测。

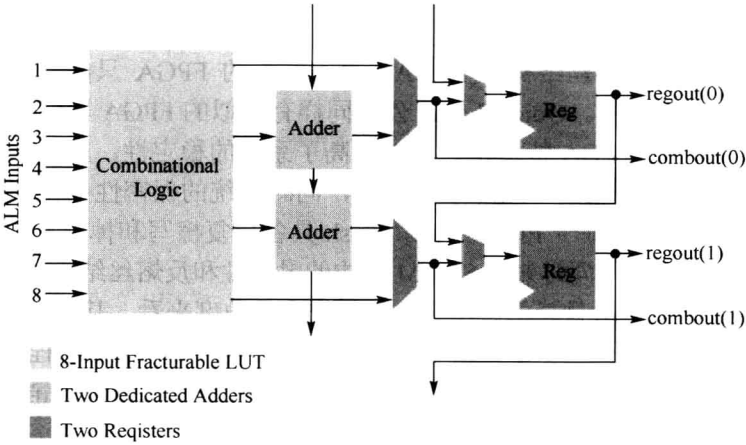
② CPLD 在时间安排上要胜于 FPGA。CPLD 是基于一些可程序化行列逻辑 PAL/PLA 或乘积项。而典型的 FPGA 则是一个以 SRAM (静态随机存储器) 为基础, 由逻辑单元组成的装置, 它包含的寄存器为逻辑表达式提供的查找表。所以 FPGA 在时间上取决于查找表路由, 但是这样 FPGA 比 CPLD 有更多的寄存器和更多的逻辑单元。如图 1-1 所示。

③ CPLD 的容量一般比较小, 比较适合做一些容量不大、组合逻辑比较复杂但是寄存器用的比较少的设计, 比如地址译码、总线接口逻辑、上电复位逻辑等。而 FPGA 容量比较大,

包括有大量的逻辑单元，内嵌存储器以及一些其他的高级特性，比如锁相环、LVDS 等，比较适合应用在一些时序逻辑比较复杂的场合，比如嵌入式 CPU、数据处理等，它现场可编程，还可以配合单片机或者 DSP（数字信号处理器）工作。



(a) 基于乘积项的 FPGA



(b) 基于查找表结构的 FPGA

图 1-1 不同结构的 FPGA

④ FPGA 提供了比 CPLD 器件足够大的有效逻辑容量密度，不仅大大减少了印刷版的空间和大大降低了系统功耗，同时大大提高了系统设计的工艺可实现性和产品的可取性。

概括起来，FPGA 主要由以下三大部分组成。

- ① 二维的逻辑块阵列（逻辑单元）：构成了器件的逻辑组成核心。
- ② 输入/输出块。
- ③ 连接逻辑块的互连资源：用于逻辑块之间，逻辑块与输入/输出块之间的连接。

其中，逻辑单元是 FPGA 内部架构的最基本的单元，各个公司对其定义不尽相同，如 LE（Logic Element）、MC（MacroCell）、CLB（Carry Logic Block）、Slices 等。每个逻辑单元一

般包括两部分：一部分是实现组合逻辑的部分，另一部分是实现时序逻辑的部分。Altera 的产品，每个基本单元 LE 含有一个暂存器；Xilinx 的产品，每个基本逻辑单元 Slices 含有两个暂存器。故一般不用门数量来衡量 FPGA 的大小，而是用暂存器的多少来衡量 FPGA 芯片的大小，如十万门的 Xilinx 的 XC2S100 有 1200 个 Slices，也就是含有 2400 个暂存器；5 万门的 Altera 的 1K50 则含有 2880 个 LE，就是有 2880 个暂存器。

FPGA 芯片是特殊的 ASIC 芯片，除了具有 ASIC 的特点之外，还具有以下几个优点。

① 用户采用 FPGA 设计 ASIC 电路（专用集成电路），不需要投片生产，设计人员在自己的实验室即可通过相关的软硬件环境来完成芯片的最终功能设计，可以得到合用的芯片。所以，FPGA 的资金投入小。

② 随着 VLSI（Very Large Scale IC，超大规模集成电路）工艺的不断提高，单一芯片内可容纳上百万晶体管。相对于单片机的工作方式来说，FPGA 的运算执行方式会根据实现该运算的硬件电路方式不同而不同，运算速度会远高于单片机。

③ FPGA 内部具有丰富的触发器和 I/O 引脚，可以满足用户的应用需求。

④ FPGA 采用高速 CHMOS 工艺，功耗低，可以与 CMOS、TTL 电平兼容。

⑤ FPGA 是 ASIC 电路设计周期最短、开发费用最低、风险最小的器件之一，用户可以反复的编程、擦除，使用或者在外围电路不动的情况下用不同的软件就可以实现不同的功能。当电路有少量改动时，更能显示出 FPGA 的优势。

由以上的介绍可以看出，对于一些生产批量小的系统，FPGA 是提高系统集成度，可靠性的最佳选择。FPGA 可以反复使用来实现不同的功能，系统启动时，FPGA 芯片将 EPROM 中的数据读入片内编程 RAM 中进行配置，配置完成后，FPGA 进入工作状态。掉电后，由于片内 RAM 里的数据消失，FPGA 内部逻辑关系消失，可以重新编程配置实现新的功能。FPGA 的编程无需专用的 FPGA 编程器，只需要用通用的 EPROM、PROM 即可。当需要修改 FPGA 的功能时，只需要换一片 EPROM 即可。这样，同一片 FPGA，不同的程序，可以产生不同的逻辑功能，使得 FPGA 的使用变得非常灵活。

1.1.2 FPGA 的发展方向

（1）FPGA 器件工艺的发展方向

随着芯片生产工艺的不断提高，FPGA 芯片的性能、密度一直在不断的提高。20 世纪 80 年代末美国的 Altera 和 Xilinx 公司采用 EECMOS 工艺，分别推出了大规模、超大规模 CPLD 和 FPGA，这种芯片在达到高度集成的同时，具有以往 LSI/VLSI 电路无法比拟的应用灵活性和多组态功能。90 年代，FPGA 发展更为迅速，不仅具有电擦除特性，并且还出现了边缘扫描以及在线编程等高级特性。除此之外，外围 I/O 模块也扩大了在系统中的应用范围和扩展性。

在高性能计算和高吞吐量 I/O 应用方面，FPGA 取代了专用的 DSP 芯片，成为最佳实现方案。因此，高性能、高密度也成为衡量 FPGA 芯片厂家设计能力的重要指标。随着 FPGA 性能、密度的提高，功耗也已经成为 FPGA 应用的瓶颈。虽然 FPGA 比 DSP 等处理器的功耗低，但还明显高于专用芯片（ASIC）的功耗。FPGA 厂家也在采用新工艺和技术来降低 FPGA 的功耗，并且已经取得了明显的效果。总之，FPGA 器件朝着更高速、更高集成度、更强功能和更灵活的方向发展，不仅已经成为标准逻辑器件的一个强有力的竞争对手，也成为掩模式专用集成电路的竞争者，同时也不断取代专用集成电路（ASIC）。

（2）基于 FPGA 的片上可编程系统（SOPC）技术正在发展成熟

SOPC（System On Programmable Chip）在可编程器件领域的应用越来越广泛。这种技术

的核心是在 FPGA 芯片内部嵌入微处理器。Xilinx 公司提供了基于 Power PC 的硬核解决方案，而 Altera 公司提供了基于 NIOSII 的软核解决方案。同时 Altera 公司为 NIOSII 软核处理器提供了完整的软硬件解决方案，客户可以轻松地完成 SOPC 系统的构建和调试工作。

(3) 基于 IP 核的设计方法

随着 FPGA 芯片密度的不断提高，传统的基于 HDL 代码的设计方法已经很难满足超大规模 FPGA 设计的需求。一种新的 FPGA 设计方法，基于 IP 库的设计方法将会解决这个难题并成为未来主流的设计方法。

基于 IP 库设计的主要工作是找到构建系统需要的 IP 核，然后将这些 IP 核整合起来，完成顶层系统的设计。由于商业化的 IP 核都是通过了验证的，因此对系统的仿真和验证工作，就是验证 IP 核的接口逻辑的设计是否正确。

随着专用的 IP 库设计公司的不断增多，商业化的 IP 库种类会越来越全面，所支持的 FPGA 器件型号也会越来越广泛，基于 IP 核的设计方法将会得到广泛的应用。

(4) FPGA 的动态可重构技术

FPGA 动态重构技术主要是指对于某些特定的 FPGA 芯片，在某些控制信号的控制下，对芯片的部分逻辑资源实现高速的功能切换，从而实现硬件模块的时分复用，节约逻辑资源。

由于 FPGA 集成密度的不断提高，FPGA 能实现的功能也越来越复杂。FPGA 全部逻辑配置一次需要的时间也在逐渐变长，这就大大降低了系统的实时性。因此局部逻辑资源的配置功能通过使用“按需动态重构”的方法，使配置的效率得到很大提高。

1.1.3 FPGA 的应用领域

FPGA 最初的应用领域为通信领域。目前随着信息产业和微电子技术的发展，FPGA 技术已经成为信息产业最热门的技术之一，应用领域包括航空航天、医疗、通信、无线网络、安保、数字广播、汽车电子、工业控制、消费类电子市场、测量测试等多个热门领域，并随着芯片制造工艺的进步和技术的发展，向更多的应用领域扩展。基于 FPGA 的设计也正逐渐替代基于 ASIC 的设计成为系统设计的趋势，FPGA 正以各种电子产品的形式进入人们的日常生活。下面简单介绍 FPGA 在不同领域中的应用。

(1) 无线通信领域

由于 FPGA 的内部结构特点，它可以很容易地实现分布式的算法结构，这对于实现无线通信中的高速数字信号处理非常有利。因为在无线通信系统中，许多功能模块都需要大量的滤波运算，而这些滤波函数常常需要大量的乘和累加操作。通过 FPGA 来实现分布式的算数结构，就可以有效地实现这些乘和累加操作。因此在无线通信领域中，FPGA 广泛被应用在各种系统中。

对现有移动通信中的许多关键技术，如 WCDMA、软件无线电、多用户检测等技术都需要依靠高速高性能的并行处理器来实现。随着这些引用的日益多样化，FPGA 已不再是一块独立的芯片，而演变成了构件内核，并向低功耗、高性能和低成本的趋势发展。

(2) 消费电子新市场

消费电子目前成为全球芯片产业的增长引擎，消费电子对芯片大批量、多层次的需求正在带来一场变革。消费电子与 3G 融合、无线通信、数字家庭娱乐等趋势对 FPGA 芯片而言存在着巨大的商机。

目前 FPGA 正在逐步向消费电子市场迈进，而在这个领域中面临的主要挑战为 FPGA 的

低功耗问题。由于便携消费电子要求芯片的功耗要低，否则电池无法长时间供电，而普通 FPGA 的功耗无法满足需求，因此低功耗 FPGA 的设计与生产是 FPGA 是否能在消费电子市场立足的关键。

(3) 逻辑接口领域

在各种系统中，很多情况下各模块之间需要进行数据通信。比如传感器将采集到的数据送给 PC 机处理等。现在各种接口协议比较繁杂，如 PCI、PCIE、USB、UART 等。

传统的设计中往往需要专用的接口芯片来满足接口协议，比如 PCI 接口芯片。如果需要的接口较多，就需要较多的外围芯片，体积功耗大，而且开发成本高。采用 FPGA 来实现接口通信以后，接口逻辑都可以在 FPGA 内部实现，简化了外围电路设计，降低了开发成本。这种应用领域也被形象地称为“逻辑粘合”。

随着制造技术的不断提升，FPGA 带来的集成密度增加、制造成本降低、升级配置灵活等优势将更加明显，未来人们还将看到它在更多领域发挥更多的作用。

1.2 FPGA 体系结构

主流 FPGA 生产厂家所生产的 FPGA 的基本器件类型是不相同的。Xilinx 的 FPGA 主要结构包括 CLB、IOB、DCM 等，如图 1-2 所示。对应的，Altera 的 FPGA 主要结构包括 LAB、IOE、PLL 等，如图 1-3 所示。

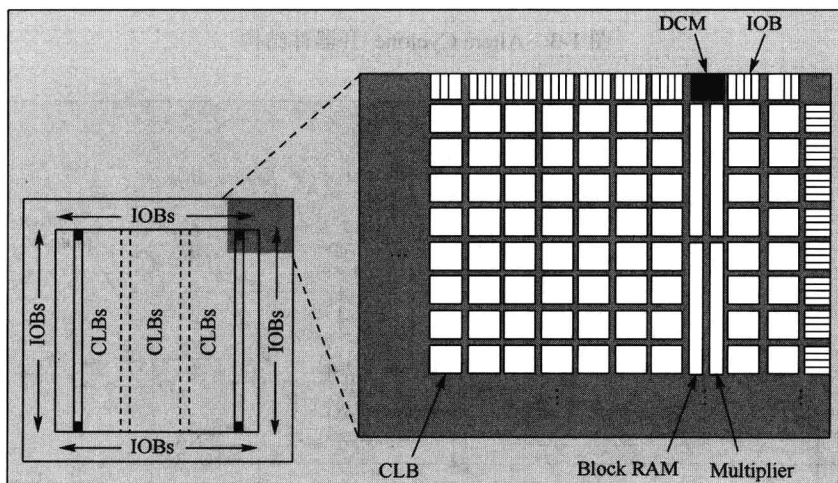


图 1-2 Xilinx Spartan-3 器件结构

1.2.1 FPGA 的基本结构

FPGA 的主要结构模块基本相同，主要由五部分组成，分别为可编程输入/输出模块、基本可编程逻辑单元、嵌入式块 RAM、布线资源和底层嵌入功能单元。每个单元简介如下。

(1) 可编程输入/输出模块 (I/O 模块)

目前多数 FPGA 的 I/O 模块为可编程模式，通过软件的灵活设置，可适应不同的电气标准与 I/O 特性。可以调整匹配阻抗特性，输出电压，上下拉电阻，输出驱动电流的大小等。

(2) 基本可编程逻辑单元

FPGA 的基本可编程逻辑单元是由查找表 (LUT) 和寄存器 (Register) 组成的。查找表

被用来实现组合逻辑功能。寄存器通过配置，可以作为带同步/异步复位和置位、时钟使能的触发器使用，也可以作为锁存器使用。FPGA 通过寄存器来完成同步时序逻辑设计。通常，基本可编程逻辑单元是由一个寄存器加一个查找表构成的，但不同厂商的查找表和寄存器的结构有一定的差异，并且寄存器和查找表的组合模式也不同。如图 1-4 所示为 Altera 公司的基本逻辑单元 LE 的结构。如图 1-5 所示是 Xilinx 公司的基本逻辑单元 Slice 的结构。

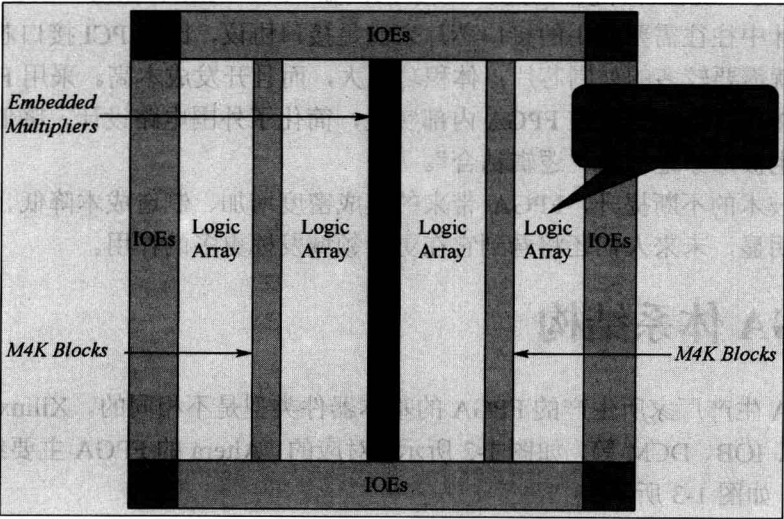


图 1-3 Altera Cyclone II 器件结构

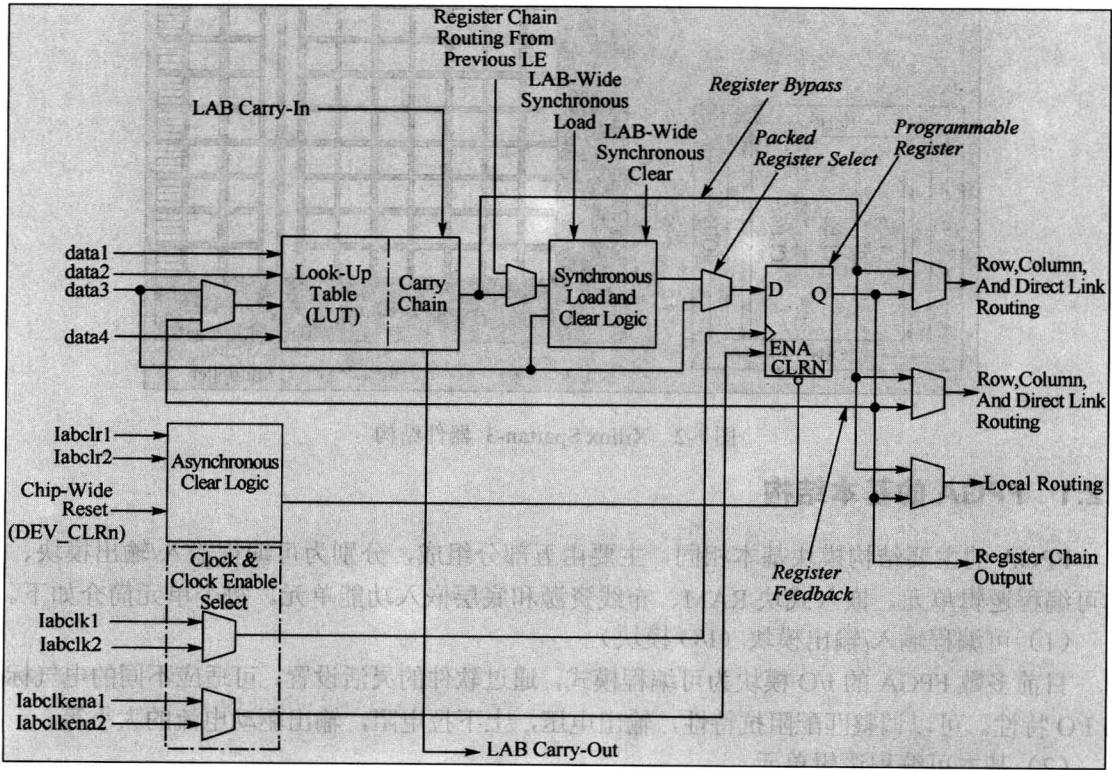


图 1-4 Altera 公司 Cyclone II 系列的基本逻辑单元 LE 的结构

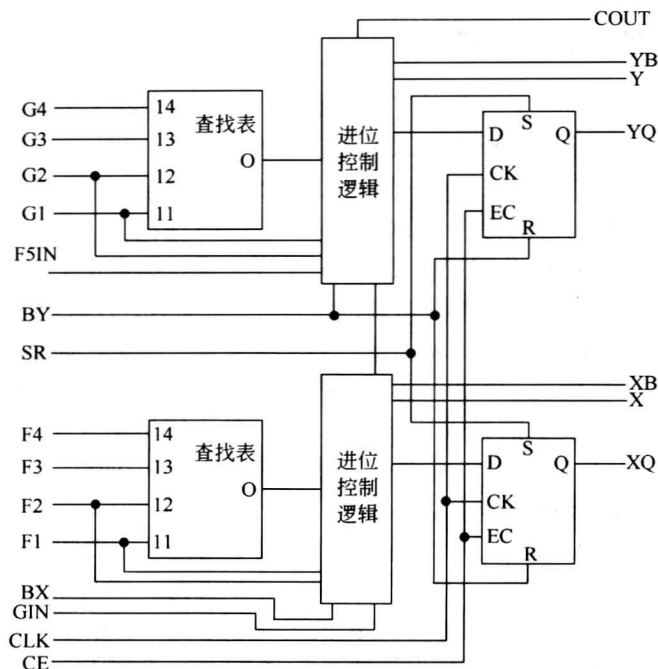


图 1-5 Xilinx 公司 Spartan-3 系列的基本逻辑单元 Slice 结构图

(3) 嵌入式块 RAM

FPGA 内部一般都有内嵌的块 RAM。通过不同的配置，嵌入式块 RAM 可以作为单口 RAM、双口 RAM、伪双口 RAM、CAM、FIFO 等存储结构使用。

CAM 是指内容地址存储器。写入 CAM 的数据会和其内部存储的所有数据进行比较，并返回与写入数据相同的所有内部数据的地址。RAM 是一种写地址、读数据的存储单元，而 CAM 与 RAM 相反是一种写数据、读地址的存储单元。

除了块 RAM，Xilinx 公司和 Lattice 公司的 FPGA 还可以将 LUT 配置成 RAM、ROM、FIFO 等存储结构。

(4) 布线资源

FPGA 内部所有单元由布线资源连通，连线的长度和工艺决定着信号在连线上的驱动能力和传输速度。布线资源可分为以下四种。

- ① 全局性专用布线资源：实现器件内部的全局时钟和全局复位/置位的布线。
- ② 长线资源：实现器件 Bank 的一些高速信号和一些第二全局时钟信号的布线。
- ③ 短线资源：实现基本逻辑单元间的逻辑互连与布线。
- ④ 其他：在逻辑单元内部还有着各种布线资源和专用时钟、复位等控制信号线。

在设计过程中，因为是由布局布线器自动根据输入的逻辑网表的拓扑结构和约束条件选择可用的布线资源连通所用的底层单元模块，所以常常忽略布线资源。但布线资源的优化、使用和结果的实现有直接关系。

(5) 底层嵌入式嵌入功能单元

主要指嵌入式的软核/硬核，具体情况要根据芯片的型号来确定。主要包括 Xilinx 公司提供的 DCM、DSP48/48E、DPLL、Multiplier 等，以及 Altera 公司提供的 PLL/ELL/FPLL、DSP Core 等。

1.2.2 FPGA 常用开发工具介绍

FPGA 开发工具包括软件工具和硬件工具。硬件工具主要是指 FPGA 生产厂商或其他厂商开发的 FPGA 开发板及下载线。在板级调试时还会用到示波器、逻辑分析仪等仪器。软件方面,对应于 FPGA 的不同设计阶段, FPGA 厂商和 EDA 软件公司提供了很多 EDA 工具。

不同的 EDA 工具都有自己的特点。FPGA 的开发软件一般由芯片生产厂商提供,如 Altera 公司提供的 Quartus II 和 Xilinx 公司提供的 ISE,主要应用在综合及下载调试方面。但其在设计仿真环节不是非常优秀,为了让用户更方便地进行开发,集成开发环境都会提供第三方 EDA 工具的接口,以便于客户利用其他 EDA 工具。为了优化设计结果,提高设计效率,很多公司提供了各种专业的软件,以配合 FPGA 厂家提供集成开发环境进行更高效的设计。比较常见的使用方式是:将 FPGA 厂商提供的集成开发环境、专业的逻辑仿真软件、专业的逻辑综合软件一起使用,进行多种 EDA 工具的协同设计。常见的组合有 Quartus II + ModelSim + FPGA Compiler II、ISE + ModelSim + Synplify Pro 等。

FPGA 生产厂商与 EDA 厂商之间的合作也是非常紧密的。主要的 FPGA 厂商如 Xilinx、Altera、Lattice、Actel 推出的 FPGA 的集成开发环境中,都为一些第三方软件预留了接口。第三方 EDA 厂商为这些 FPGA 厂商提供各自产品的定制版本,并通过这些预留的接口进行连接,用户可以在集成开发环境中调用这些定制版本的软件。比如 Synplicity 公司的逻辑综合工具 Synplify Pro, Synopsys 公司的逻辑综合工具 FPGA Compiler II, Mentor Graphics 公司的逻辑仿真软件 ModelSim, Aldel 公司的逻辑仿真软件 ActiveHDL 等。

具体开发工具的使用方法编者将在后面的第 4 章中详细讨论。

1.2.3 FPGA 的设计流程

FPGA 的基本开发流程包括:设计输入、设计仿真、设计综合、布局布线和配置。下面逐项进行介绍。

(1) 设计输入

设计输入主要有两种方式:原理图输入和 HDL 输入。一般 FPGA 厂家都同时支持这两种输入方式。有的厂家甚至支持更多的输入方式,如 Xilinx 的 ISE 6.0 还可以提供 EDIF 网表输入。有些熟悉硬件设计的工程师喜欢利用原理图进行设计,这种方法虽然直观,但可移植性差,规范度低。所以从可移植性和规范性方面考虑,大多数 FPGA 工程师采用 HDL 输入方式。

(2) 设计仿真

包括功能仿真和时序仿真两个部分。功能仿真忽略了综合和布局布线导致的时延等因素,仅仅从逻辑功能上进行仿真。在功能仿真完成后,还必须通过时序仿真做进一步验证,发现并修正时序问题。

(3) 设计综合

将 HDL 语言生成用于布局布线的网表和相应的约束。综合效果直接导致设计的性能和逻辑门的利用效率。因此许多 FPGA 开发商都支持第三方综合和仿真工具,如著名的 Synplicity、Synopsys 和 Modelsim 等。

(4) 布局布线

布局布线工具利用综合生成的网表,在 FPGA 内部进行布局布线,并且会生成一个可以用于配置的比特流文件。布局布线工具与可编程逻辑器件的工艺及其布线资源密切相关,一般 FPGA 生产商都会直接提供。