

# 电子技术课程设计

## — EDA技术与应用

盛法生 编著

# EDA



ZHEJIANG UNIVERSITY PRESS

浙江大学出版社

# 电子技术课程设计

——EDA 技术与应用

盛法生 编著



ZHEJIANG UNIVERSITY PRESS  
浙江大学出版社

## 内 容 简 介

本书系统介绍了基于 FPGA/CPLD 应用开发的 EDA 技术,将 VHDL 的基础知识、编程技巧和使用方法有机结合起来,使读者能通过本书的学习,掌握 EDA 技术的基本理论和工程开发技术。这是电路系统设计方法上的一次革命性变化,也是 21 世纪计算机应用工程师所必须掌握的专门知识。根据高校实训教学的要求,以提高学生的实际工程设计能力为目的,内容主要包括 EDA 技术和 VHDL 基本知识、FPGA/CPLD 基本原理和特性、基于 Quartus II 的 VHDL 的应用与设计,并通过大量典型例子介绍,融硬件设计与软件编程于一体,着重以培养实践能力为目标,突出实用性。

本书主要面向高等院校本专科学生学习 EDA 技术和 VHDL 基础知识的需要而编写,可作为计算机、电子工程、信息工程和自动控制等专业的教学用书或参考用书,同时也可作为电子设计竞赛、FPGA 开发的自学用书,以及相关专业工作者的参考用书。

## 图书在版编目(CIP)数据

电子技术课程设计:EDA 技术与应用 / 盛法生编著.

—杭州:浙江大学出版社, 2011. 6

ISBN 978-7-308-08838-1

I. ①电… II. ①盛… III. ①电子技术—课程设计—  
高等学校—教材 IV. ①TN-41

中国版本图书馆 CIP 数据核字 (2011) 第 121963 号

## 电子技术课程设计——EDA 技术与应用

盛法生 编著

---

责任编辑 王元新

封面设计 联合视务

出版发行 浙江大学出版社

(杭州市天目山路 148 号 邮政编码 310007)

(网址: <http://www.zjupress.com>)

排 版 杭州中大图文设计有限公司

印 刷 浙江省良渚印刷厂

开 本 787mm×1092mm 1/16

印 张 17

字 数 424 千

版 次 2011 年 6 月第 1 版 2011 年 6 月第 1 次印刷

书 号 ISBN 978-7-308-08838-1

定 价 35.00 元

---

版权所有 翻印必究 印装差错 负责调换

浙江大学出版社发行部邮购电话(0571)88925591

# 前 言

---

随着现代电子技术的迅猛发展,电子设计自动化技术具有直接面向用户需求,自上而下的逐层设计,直到生成器件的能力,它是一项以计算机科学和微电子技术发展为先导,汇集了计算机图形学、拓扑逻辑学、微电子工艺与结构学以及计算数学等多种计算机应用学科最新成果,直接面向工程和实际应用的全新电子系统设计技术,是当今电子技术领域研究的重要热点,也是高校素质教育培养学生不断了解新信息、掌握新技术、适应新情况和及时将所学知识应用到工作实践中去应该学习的理想内容。

本课程是计算机科学与技术专业学生在学习《电工与电子技术》、《数字逻辑》课程后,为提高电子技术综合应用的能力而设置的专业实训课程。其目的和任务是通过实践训练,要求学生初步掌握基于 EDA 技术的基本电路设计、常用硬件描述语言的使用、编程方法和仿真测试技术的应用;学会使用 Quartus II 工具软件,掌握硬件电路设计软件化的基本技能。课程立足于通过设计实验加强学生的动手与实践能力,提高学生分析问题、解决问题、应用新知识的能力和创新能力。

全书理论联系实际,根据顺序渐进的学习规律,由浅入深地安排课程内容。第一章绪论,主要介绍 EDA 的技术背景、发展情况、应用领域和研究现状,其中包括基于 EDA 的 FPGA 和 CPLD 以及常用 EDA 工具软件的发展和应用情况,常用的硬件描述语言的应用与发展情况,本课程的特点与学习方法,以及必须具备的知识;第二章 FPGA/CPLD 基本原理与应用,介绍简单 PLD 器件(GAL)、复杂 PLD(CPLD)器件和现场可编程阵列(FPGA)结构特点、工作原理和分类方法,要求学生初步掌握 FPGA 和 CPLD 内部与外部 I/O 口的电气特性和多功能端口的使用与控制方法,从而为基于这些器件的电路设计、逻辑综合和适配的优化控制打下基础;第三章 VHDL 硬件描述语言,主要介绍 VHDL 的发展和适用情况、语言特点和学习方法,要求掌握 VHDL 的基本程序结构和常规 VHDL 程序设计方法,学会使用 VHDL 不同的描述风格来编写程序,能应用 VHDL 完成组合逻辑、时序逻辑及混合逻辑的一般电路设计;第四章 Quartus II 的

功能及应用,主要介绍 Quartus II 的使用方法,以及利用基于 VHDL 的逻辑设计方法;第五章电路设计与实训,主要结合 EDA 工程设计,举例介绍相关电路的设计与实现;第 6 章 GW48 EDA/SOPC 系统,主要介绍 GW48 EDA 系统的使用和电路结构模式选择。全书把硬件、软件和应用有机地结合在一起,课程内容有利于学生自学与实践,本书的出版对高校 EDA 课程的教材建设具有重要意义。

本书的写作与出版得到了浙江省“十二五”教科规划项目的资助。在编写过程中,浙江大学袁亚春教授给予了大力支持和帮助,王衍教授、付卫卫教授提了诸多宝贵建议,在创新实验室建设中得到了章华、姜海银、徐吉锋等老师的积极配合,在此一并表示由衷的感谢!

由于编者水平有限,书中难免有疏漏或不足之处,真诚希望读者批评指正。

作 者

2011 年 4 月

# 目 录

---

|                                        |    |
|----------------------------------------|----|
| 第 1 章 绪 论                              | 1  |
| 1.1 EDA 技术的含义                          | 1  |
| 1.2 EDA 技术的发展历程                        | 1  |
| 1.3 EDA 技术的实现目标                        | 2  |
| 1.4 硬件描述语言                             | 4  |
| 1.5 基于 EDA 工具的开发流程                     | 5  |
| 1.6 EDA 的开发商和 EDA 工具软件                 | 6  |
| 1.7 EDA 的发展趋势                          | 7  |
| 1.8 基于 FPGA 的 SOPC 技术                  | 8  |
| 1.9 互联网上的 EDA 资源                       | 9  |
| 习 题                                    | 10 |
| 第 2 章 FPGA/CPLD 基本原理与应用                | 11 |
| 2.1 可编程逻辑器件概述                          | 11 |
| 2.1.1 PLD 的发展进程                        | 12 |
| 2.1.2 可编程逻辑器件的分类                       | 13 |
| 2.2 基于乘积项的 CPLD 结构与工作原理                | 13 |
| 2.3 基于查找表(Look-Up-Table)的 FPGA 结构与工作原理 | 16 |
| 2.4 IP 内核                              | 18 |
| 2.5 FPGA/CPLD 测试技术                     | 19 |
| 2.6 FPGA/CPLD 产品简介                     | 21 |
| 2.7 CPLD 和 FPGA 的编程与配置                 | 23 |
| 2.7.1 利用 ByteBlaster II 并口下载电缆进行配置     | 24 |
| 2.7.2 利用 ByteBlasterMV 并口下载电缆进行配置      | 28 |
| 2.7.3 利用 MasterBlaster 串行/USB 通信电缆进行配置 | 31 |
| 2.7.4 利用 BitBlaster 串行下载电缆进行配置         | 32 |
| 2.7.5 利用 FPGA 的专用芯片进行配置                | 32 |
| 2.7.6 使用单片机配置 FPGA                     | 36 |

|                                          |            |
|------------------------------------------|------------|
| 2.7.7 使用 CPLD 配置 FPGA .....              | 38         |
| 习 题 .....                                | 38         |
| <b>第 3 章 VHDL 硬件描述语言 .....</b>           | <b>40</b>  |
| 3.1 VHDL 简介 .....                        | 40         |
| 3.1.1 VHDL 的产生 .....                     | 40         |
| 3.1.2 VHDL 的特点 .....                     | 41         |
| 3.2 VHDL 程序结构 .....                      | 42         |
| 3.2.1 VHDL 库 .....                       | 43         |
| 3.2.2 VHDL 程序包 .....                     | 45         |
| 3.2.3 实体 .....                           | 46         |
| 3.2.4 结构体 .....                          | 48         |
| 3.2.5 配置 .....                           | 48         |
| 3.3 VHDL 中的数据对象与数据类型 .....               | 52         |
| 3.3.1 数据对象 .....                         | 52         |
| 3.3.2 数据类型 .....                         | 55         |
| 3.4 基本词法单元与操作符 .....                     | 62         |
| 3.4.1 VHDL 中的词法单元包括注释、数字、字符、字符串和位串 ..... | 62         |
| 3.4.2 VHDL 中的操作符 .....                   | 64         |
| 3.5 VHDL 基本语句 .....                      | 69         |
| 3.5.1 并行语句 .....                         | 70         |
| 3.5.2 顺序语句 .....                         | 79         |
| 3.6 VHDL 与硬件电路的对应 .....                  | 87         |
| 3.6.1 组合逻辑电路的 VHDL 描述 .....              | 87         |
| 3.6.2 时序逻辑电路的 VHDL 描述 .....              | 95         |
| 3.7 有限状态机 .....                          | 102        |
| 3.7.1 一般状态机的设计 .....                     | 103        |
| 3.7.2 Moore 型有限状态机的设计 .....              | 106        |
| 3.7.3 Mealy 型有限状态机的设计 .....              | 113        |
| 3.7.4 状态编码及剩余状态处理 .....                  | 115        |
| 习 题 .....                                | 119        |
| <b>第 4 章 Quartus II 功能及应用 .....</b>      | <b>120</b> |
| 4.1 基本设计流程 .....                         | 120        |
| 4.1.1 建立设计文件夹和编辑文件 .....                 | 121        |
| 4.1.2 创建工程 .....                         | 121        |
| 4.1.3 编译前设置 .....                        | 124        |
| 4.1.4 全程编译 .....                         | 126        |
| 4.1.5 时序仿真 .....                         | 127        |

---

|                                           |            |
|-------------------------------------------|------------|
| 4.1.6 应用 RTL 电路图观察器 .....                 | 130        |
| 4.1.7 引脚指配 .....                          | 131        |
| 4.1.8 配置文件下载 .....                        | 132        |
| 4.2 LPM 宏功能模块与 IP 应用 .....                | 133        |
| 4.2.1 宏功能模块概述 .....                       | 134        |
| 4.2.2 宏模块应用实例 .....                       | 136        |
| 4.2.3 IP 核及使用方法 .....                     | 143        |
| 4.3 SignalTap II 逻辑分析仪使用方法 .....          | 148        |
| 4.3.1 SignalTap II 使用基本流程 .....           | 148        |
| 4.3.2 SignalTap II 触发信号的编辑 .....          | 152        |
| 4.4 原理图输入设计方法 .....                       | 154        |
| 4.4.1 设计流程 .....                          | 154        |
| 4.4.2 应用宏模块的原理图设计 .....                   | 157        |
| 习 题 .....                                 | 161        |
| <b>第 5 章 电路设计与实训 .....</b>                | <b>163</b> |
| 5.1 基本电路设计与实训 .....                       | 163        |
| 5.2 竞赛电路设计与实训 .....                       | 214        |
| <b>第 6 章 GW48 EDA/SOPC 系统 .....</b>       | <b>241</b> |
| 6.1 GW48 系统主板结构与使用方法 .....                | 241        |
| 6.2 实验电路系统结构图 .....                       | 246        |
| 6.3 超高速 A/D、D/A 板 GW_ADDA 说明 .....        | 254        |
| 6.4 步进电机和直流电机使用说明 .....                   | 256        |
| 6.5 SOPC 适配板使用说明 .....                    | 256        |
| 6.6 GWDVPB 电子设计竞赛应用板使用说明 .....            | 257        |
| <b>附录 GW48 EDA 系统结构图信号名与芯片引脚对照表 .....</b> | <b>261</b> |

# 第 1 章 绪 论

---

## 1.1 EDA 技术的含义

20 世纪末,在计算机技术的推动下,电子技术获得了飞速发展,其根基是微电子技术的不断进步,具体表现在大规模集成电路加工技术上。电子设计自动化(Electronic Design Automation, EDA)技术就是微电子技术和现代电子设计技术相互促进和发展的产物,它以计算机和微电子技术为先导,汇集了计算机图形学、拓扑学、逻辑学、微电子工艺与结构学和计算数学等多种计算机应用学科最新成果的先进技术。EDA 技术在硬件实现方面融合了大规模集成电路制造技术,以及专用集成电路(Application Specific Integrated Circuits, ASIC)测试和封装技术、FPGA(Field Programmable Gate Array)/CPLD(Complex Programmable Logic Device)编程下载技术、自动测试技术等。利用 EDA 技术进行电子系统的设计,具有以下明显特点:①用软件的方式设计硬件;②用软件方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的;③设计过程中可用有关软件进行各种仿真;④系统可现场编程,在线升级;⑤整个系统可集成在一个芯片上,体积小、功耗低、可靠性高。因此,EDA 技术是现代电子设计的发展趋势。

## 1.2 EDA 技术的发展历程

### 1.20 世纪 70 年代的计算机辅助设计(CAD)阶段

这一阶段的特点是一些单独的工具软件,主要有 PCB(Printed Circuit Board,印制电路板)布线设计、电路模拟、逻辑模拟及版图的绘制等,通过计算机的使用,从而将设计人员从大量繁琐重复的计算和绘图工作中解脱出来。例如,目前常用的 Protel,用于电路模拟的 SPICE 软件和后来的产品化的 IC(Integrated Circuit,集成电路)版图编辑与设计规则检查系统等软件,都是这个阶段的产品。这个时期的 EDA 一般称为 CAD(Computer Aided Design,计算机辅助设计)。

### 2.20 世纪 80 年代的计算机辅助设计(CAE)阶段

这个阶段在集成电路与电子设计方法学以及设计工具集成化方面取得了许多成果。各种设计工具,如原理图输入、编辑与连接、逻辑模拟、测试码生成、版图自动布局以及各种单

元库的齐全。由于采用了统一数据管理技术,因而能够将各个工具集成为一个 CAE(Computer Aided Engineering, 计算机辅助工程)系统。按照设计方法学制定的设计流程,可以实现从设计输入到版图输出的全程设计自动化。

这个阶段主要采用基于单元库的半定制设计方法,采用门阵列和标准单元设计的各种 ASIC 得到了极大的发展,将集成电路工业推入了 ASIC 时代。多数系统中集中了 PCB 自动布局布线软件以及热特性、噪声、可靠性等分析软件,进而可以实现电子系统设计自动化。

### 3. 20 世纪 90 年代电子设计自动化(EDA)阶段

为了满足千差万别的系统用户提出的设计要求,最好的办法是由用户自己设计芯片,让他们将想设计的电路直接设计在自己的专用芯片上。微电子技术的发展,特别是可编程逻辑器件的发展,使得微电子厂家可以为用户提供各种规模的可编程逻辑器件,使设计者通过设计芯片实现电子系统功能。

EDA 工具的发展,又为设计师提供了全线 EDA 工具。这个阶段发展起来的 EDA 工具,目的是在设计前期将设计师从事的许多高层次设计工作由工具来完成,如可以将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件和算法分解设计等。由于电子技术和 EDA 工具的发展,设计师可以在不太长的时间内使用 EDA 工具,通过一些简单标准化的设计过程,利用微电子厂家提供的设计库来完成数万门 ASIC 和集成系统的设计与验证。

### 4. EDA 技术在进入 21 世纪后得到了更大的发展

EDA 作为一门综合性学科,其发展历程与大规模集成电路设计技术、计算机辅助工程、可编程逻辑器件以及电子设计技术和工艺的发展是同步的。它打破了软件与硬件间的壁垒,使计算机的软件技术与硬件实现合二为一。EDA 在进入 21 世纪后得到了更大的发展,突出表现在以下几个方面:

- (1)FPGA 上实现数字信号处理(Digital Signal Processing,DSP)应用;
- (2)嵌入式处理器软核的成熟;
- (3)使电子设计成果以自主知识产权的方式得以明确表达和确认成为可能;
- (4)在仿真和设计两方面支持标准硬件描述语言的、功能强大的 EDA 软件不断推出;
- (5)电子技术全方位纳入 EDA 领域;
- (6)EDA 使得电子领域各学科的界限更加模糊,更加互为包容;
- (7)更大规模的 FPGA 和 CPLD 器件的不断推出;
- (8)基于 EDA 工具的 ASIC 设计标准单元已涵盖大规模电子系统及知识产权(Intellectual Property, IP)核模块;
- (9)软硬件 IP 核在电子产业的产业领域、技术领域和设计应用领域得到进一步确认;
- (10)片上系统(System on Chip, SoC)高效低成本设计技术的成熟。

## 1.3 EDA 技术的实现目标

利用 EDA 技术进行电子系统设计的最后目标是完成专用集成电路 ASIC。作为 EDA 技术最终实现目标的 ASIC,可通过以下三种途径来完成。

### 1. 大规模可编程逻辑器件

可编程逻辑器件(Programmable Logic Device, PLD)是一种由用户编程以实现某种逻辑功能的新型逻辑器件。现在现场可编程门阵列(Field Programmable Gate Array, FPGA)和复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD)的应用已十分广泛,它们将随着 EDA 技术的发展而成为电子设计领域的重要角色。高集成度、高速度和高可靠性是 FPGA/CPLD 最明显的特点,其时钟延迟可小至纳秒级。结合其并行工作方式,在超高速应用领域和实时测控方面有着非常广泛的应用前景。

### 2. 全定制或半定制 ASIC

全定制(Full Custom Design Approach, FCDA)ASIC 的各层掩模都是按特定电路功能专门制造的,设计人员从晶体管的版图尺寸、位置和互连线开始设计,以达到芯片面积利用率高、速度快、功耗低的最优化性能设计全定制 ASIC,不仅要求设计人员具有丰富的半导体材料和工艺技术知识,还要具有完整的系统和电路设计的工程经验。全定制 ASIC 的设计费用高、周期长,比较适用于大批量的 ASIC 产品,如彩电中的专用芯片。

半定制(Semi Custom Design Approach, SCDA)ASIC 是一种约束型设计方法,它是在芯片上制作好一些具有通用性的单元元件和元件组的半成品硬件,用户仅需考虑电路逻辑功能和各功能模块之间的合理连接即可。这种设计方法灵活方便,性价比高,缩短了设计周期,提高了成品率。半定制 ASIC 包括门阵列、标准单元和可编程逻辑器件三种。

### 3. 混合 ASIC

混合 ASIC 主要指既具有面向用户的 FPGA 可编程功能和逻辑资源,同时也含有可方便调用和配置的硬件标准单元模块,如 CPU、RAM、ROM、硬件加法器、乘法器、锁相环等。Xilinx、Atmel 和 Altera 公司推出了这方面的器件,如 Virtex-4 系列、Excalibur(含 ARM 核)、Cyclone 和 Stratix II 系列等。混合 ASIC 为 SOC 和片上可编程系统(System on Programmable Chip, SOPC)的设计实现成为可能。其应用系统如图 1-1 所示。

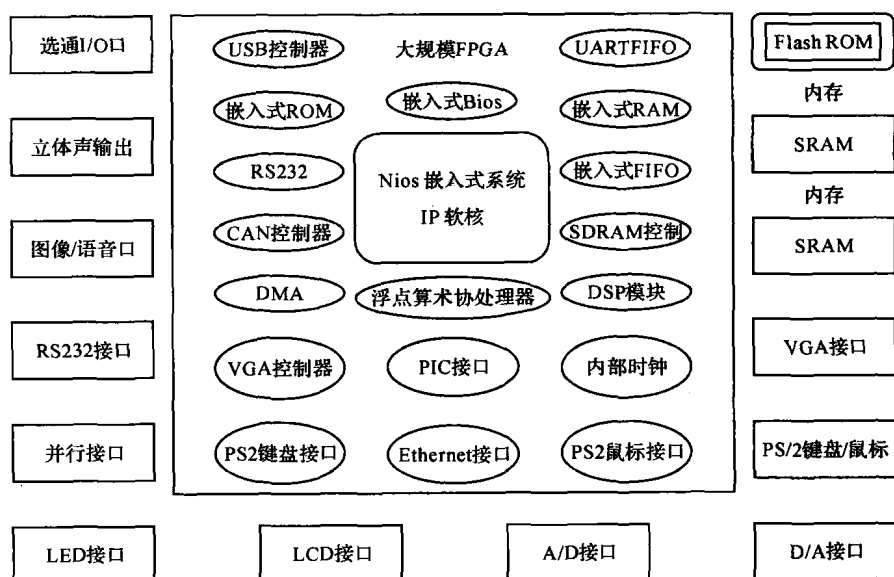


图 1-1 EDA 应用系统

## 1.4 硬件描述语言

硬件描述语言(Hardware Description Language, HDL)是 EDA 的重要组成部分,常用的硬件描述语言有 VHDL、Verilog、ABEL。

(1)VHDL:作为 IEEE 的工业标准硬件描述语言。在电子工程领域,VHDL 是作为电子设计主流硬件的描述语言。VHDL 具有很强的电路描述和建模能力,能从多个层次对数字系统进行建模和描述,从而大大简化了硬件设计任务,提高了设计效率和可靠性。用 VHDL 进行电子系统设计的一个很大的优点是设计者可以专心致力于其功能的实现,而不需要对不影响功能的与工艺有关的因素花费过多的时间和精力。

(2)Verilog:支持的 EDA 工具较多,适用于 RTL 级和门电路级的描述,其综合过程较 VHDL 稍简单,但其在高级描述语言方面不如 VHDL。

(3)ABEL:一种支持各种不同输入方式的 HDL,被广泛应用于各种可编程逻辑器件的逻辑功能设计,由于其语言描述的独立性,因而适用于各种不同规模的可编程器件的设计。

(4)VHDL 的英文全名是 VHSIC(Very High Speed Integrated Circuit Hardware Description Language),于 1983 年由美国国防部(DOD)发起创建,由 IEEE(The Institute of Electrical and Electronics Engineers)进一步发展,并在 1987 年作为“IEEE 标准 1076”发布。1993 年,IEEE 对 VHDL 进行了修订,从更高的抽象层次和系统描述能力上扩展了 VHDL 的内容,公布了新版本的 VHDL,即 IEEE 标准的 1076—1993 版本。现在,VHDL 和 Verilog 作为 IEEE 的工业标准硬件描述语言,得到众多 EDA 公司的支持,在电子工程领域已成为事实上的通用硬件描述语言。现在公布的最新 VHDL 标准版本是 IEEE 1076—2002。基于 VHDL 的自顶向下的设计流程如图 1-2 所示。

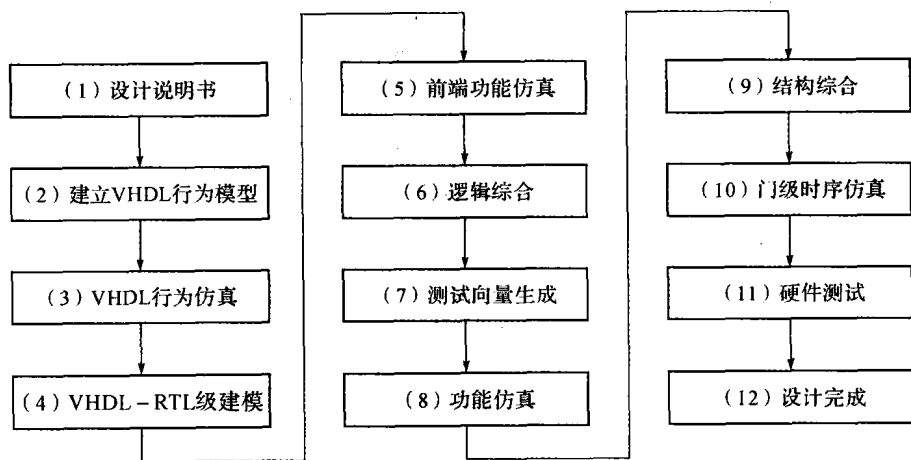


图 1-2 基于 VHDL 的自顶向下的设计流程

HDL 相关网址:

① [www.vhdl.org](http://www.vhdl.org)

② [www.verilog.org](http://www.verilog.org)

③ VHDL 在线参考: [www.acc-eda.com/vhdlref/index.html](http://www.acc-eda.com/vhdlref/index.html)

④ Verilog 常见问答: <http://parmita.com/aerilogfaq>

## 1.5 基于 EDA 工具的开发流程

一个完整的 EDA 设计流程既是自顶向下设计方法的具体实施途径,也是 EDA 工具软件本身的组成结构。EDA 工具大致可以分为设计技术输入编辑器、HDL 综合器、仿真器、适配器(或布局布线器)、下载器。

应用 FPGA/CPLD 的 EDA 开发流程如图 1-3 所示。

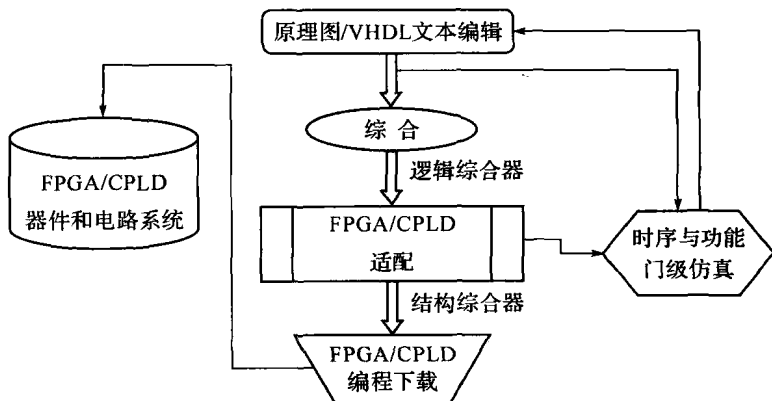


图 1-3 应用 FPGA/CPLD 的 EDA 开发流程

### 1. 源程序的编辑和编译

利用 EDA 技术进行一项工程设计,首先需利用 EDA 工具的文本编辑器或图形编辑器将它用文本方式或图形方式表达出来,进行排错编译,变成 HDL 文件格式,为进一步的逻辑综合作准备。

常用的源程序输入方式有以下三种:

(1)原理图输入方式:利用 EDA 工具提供的图形编辑器以原理图的方式进行输入。原理图输入方式比较容易掌握,直观且方便,所画的电路原理图(注意,这种原理图与利用 Protel 画的原理图有本质的区别)与传统的器件连接方式完全一样,很容易被人接受,而且编辑器中有许多现成的单元器件可以利用,自己也可以根据需求设计元件。然而原理图输入法的优点同时也是它的缺点:①随着设计规模的增大,设计的易读性迅速下降,对于图中密密麻麻的电路连线,极难搞清电路的实际功能;②一旦完成,电路结构的改变将十分困难,因而几乎没有再可利用的设计模块;③移植困难、入档困难、交流困难、设计交付困难,因为不可能存在一个标准化的原理图编辑器。

(2)状态图输入方式:以图形的方式表示状态图进行输入。当填好时钟信号名、状态转换条件、状态转换类型等要素后,就可以自动生成 HDL 程序。这种设计方式简化了状态的设计,且较流行。

(3)HDL 软件程序的文本方式:是最一般化、最具普遍性的输入方法,任何支持 HDL 的 EDA 工具都支持文本方式的编辑和编译。

### 2. 逻辑综合和优化

欲把 HDL 的软件设计与硬件的可实现性挂钩,需要使用 EDA 软件系统的综合器进行

逻辑综合。所谓逻辑综合,就是将电路的高级语言描述(如 HDL、原理图或状态图形的描述)转换成版图表示(ASIC 设计),或转换到 FPGA/CPLD 的配置网表文件,有了版图信息就可以把芯片生产出来了。有了对应的配置文件,就可以使对应的 FPGA/CPLD 变成具有专门功能的电路器件。

### 3. 目标器件的布线/适配

所谓逻辑适配,就是将由综合器产生的网表文件针对某一具体的目标器件进行逻辑映射操作,其中包括底层器件配置、逻辑分割、逻辑优化、布线与操作等,配置于指定的目标器件中,产生最终的下载文件。

### 4. 目标器件的编程/下载

如果编译、综合、布线/适配和行为仿真、功能仿真、时序仿真等过程都没有发现问题,即满足原设计的要求,则可以将由 FPGA/CPLD 布线/适配器产生的配置/下载文件通过编程器或下载电缆载入目标芯片 FPGA/CPLD 中。

### 5. 设计过程中的有关仿真

设计过程中的仿真有三种,它们是行为仿真、功能仿真和时序仿真。所谓行为仿真,就是将 HDL 设计源程序直接送到 HDL 仿真器中所进行的仿真。该仿真只是根据 HDL 的语义进行的,与具体电路没有关系。在这种仿真中,可以充分发挥 HDL 中适用于仿真控制的语句及有关的预定义函数和库文件;所谓功能仿真,就是将综合后的 HDL 网表文件再送到 HDL 仿真器中所进行的功能仿真;所谓时序仿真,就是将布线器/适配器所产生的 HDL 网表文件送到 HDL 仿真器中所进行的仿真。

## 1.6 EDA 的开发商和 EDA 工具软件

随着可编程逻辑器件应用的日益广泛,许多 IC 制造厂家涉足 PLD/FPGA 领域。目前,世界上有十几家生产 CPLD/FPGA 的公司,最大的三家是 Altera、Xilinx、Lattice,其中,Altera 和 Xilinx 占有 60% 以上的市场份额。并且在欧洲和美国用 Xilinx 的人多,在日本和亚太地区用 Altera 的人多。全球 PLD/FPGA 产品 60% 以上是由 Altera 和 Xilinx 提供的。可以说 Altera 和 Xilinx 共同决定了 PLD 的发展方向。

(1) Altera: 20 世纪 90 年代以后发展很快,是大型可编程器件供应商之一。其主要产品有: MAX 3000/7000、FLEX 10K、APEX 20K、ACEX 1K、Stratix 和 Cyclone 等。

Maxplus II 曾经是 Altera 最优秀的 FPGA/CPLD 开发平台之一,适合开发早期的中小规模 PLD/FPGA, Quartus II 是 Altera 新一代 FPGA/CPLD 开发软件,适合新器件和大规模 FPGA 的开发,已经取代 Maxplus II。SOPC Builder 配合 Quartus II, 可以完成集成 CPU 的 FPGA 芯片的开发工作。DSP Builder 起到 Quartus II 与 Matlab 的接口作用,可以帮助开发者完成基于 FPGA 的 DSP 或其他电子系统设计。

Altera 提供众多宏功能模块、IP 内核以及系统集成等完整方案。但目前大多数库是收费的,如你希望得到一个免费方案,请访问 Altera 网站。Altera 推荐使用现成的或经过测试的宏功能模块、IP 内核,用来增强已有的 HDL 的设计方法。当在完成复杂系统设计的时候,将大大地减少设计风险及缩短开发周期。

(2)Xilinx:FPGA的发明者,老牌FPGA公司,是最大可编程逻辑器件供应商之一。产品种类较全,主要有XC 9500、Coolrunner、Spartan和Virtex等。

Foundation是Xilinx公司早期的开发工具,逐步被ISE取代。ISE Webpack是Xilinx提供的免费开发软件,功能比ISE少些,可以从Xilinx网站下载。嵌入式开发套件(EDK)是用于开发集成PowerPC硬核和MicroBlaze软核CPU的工具。System Generator for DSP是配合Matlab,在FPGA中完成数字信号处理的工具。Xilinx IP核是Xilinx公司拥有非常完整的IP库。

(3)Lattice:ISP技术的发明者,ISP技术极大地促进了PLD产品的发展,与Altera和Xilinx相比,其开发工具略逊一筹。中小规模PLD比较有特色,1999年推出可编程模拟器件。1999年收购Vantis(原AMD子公司),成为第三大可编程逻辑器件供应商。2001年12月收购Agere公司(原Lucent微电子部)的FPGA部门。其主要产品有ispMACH 4000系列PLD和LatticeEC/ECP系列FPGA。此外,在混合信号芯片上也有诸多建树,如可编程模拟芯片ispPAC、可编程电源管理、时钟管理等。

ispEXPERT System是Lattice早期的集成环境,在ispEXPERT System中可以进行VHDL、Verilog及ABEL语言的设计输入、综合、适配、仿真和在线系统下载。ispLever是Lattice推出的最新一代PLD集成开发软件,取代了ispEXPERT成为FPGA和PLD设计的主要工具。PAC Designer是Lattice开发的,加入了波形仿真,是直观、方便的PCB板电源管理方案的软件。

(4)Actel:反熔丝(一次性烧写)PLD的领导者,由于反熔丝PLD抗辐射、耐高低温、功耗低、速度快,所以在军品和宇航级上有较大优势。Altera和Xilinx则较少涉足军品和宇航级市场。Actel在中国地区代理商是裕利和世强电信。

(5)Cypress:PLD/FPGA不是Cypress的主要业务,但有一定的用户群,中国地区代理商有富昌电子、德创电子等。

(6)Quicklogic:专业PLD/FPGA公司,以一次性反熔丝工艺为主,有一些集成硬核的FPGA比较有特色,但总体上在中国地区销售量不大。

(7)Atmel:PLD/FPGA不是Atmel的主要业务,中小规模PLD做得不错。Atmel也做了一些与Altera和Xilinx兼容的片子,但在品质上与原厂家还有一些差距,在高可靠性产品中使用较少,多用在低端产品上。Atmel代理商较多,有五六家。

(8)Wsi:生产PSD(单片机可编程外围芯片)产品。这是一种特殊的PLD,如PSD8××、PSD9××集成了PLD、EPROM、Flash,并支持ISP(在线编程),价格偏贵一点,但集成度高,主要用于配合单片机工作。2000年8月Wsi被ST收购。

## 1.7 EDA的发展趋势

随着系统开发对EDA技术的目标器件各种性能要求的提高,ASIC和FPGA将更大幅度相互融合。系统集成芯片成为EDA和IC设计的发展方向,这一发展趋势表现在如下几个方面:

(1)超大规模集成电路的集成度和工艺水平不断提高,深亚微米(Deep-Submicron)工艺,如 $0.18\mu\text{m}$ 、 $0.13\mu\text{m}$ 已经走向成熟,在一个芯片上完成的系统级的集成已成为可能。

(2)市场对电子产品提出了更高的要求,如必须降低电子系统的成本,减小系统的体积等,从而对系统的集成度不断提出更高的要求。

(3)高性能的 EDA 工具得到长足的发展,其自动化和智能化程度不断提高,为嵌入式系统设计提供了功能强大的开发环境。

(4)计算机硬件平台性能大幅度提高,为复杂的 SOC 设计提供了物理基础。

## 1.8 基于 FPGA 的 SOPC 技术

由于 EDA 技术是面向解决电子系统最基本、最底层硬件实现的技术,因此就其发展趋势看,势必涉及越来越广泛的电子技术及电子设计领域。其中包括电子工程、电子信息、通信、航空航天、工业自动化、家用电器、生物工程等。而且随着大规模集成电路技术的发展和 EDA 工具软件功能的不断加强,所涉及的领域还将不断扩大。因此,EDA 技术实现的硬件形式和设计的理论模型必将导致一个统一的结合体,即 SOC。

随着百万门级的 FPGA 芯片、功能复杂的 IP 核、可重构的嵌入式处理器核以及各种强大 EDA 的开发工具的迅速发展,使得电子设计者并不需要过多地关注半导体集成工艺,完全可以利用现有的成熟工艺,在 EDA 工具的帮助下完成整个系统从行为算法级到物理结构级的全部设计,并最终将一个电子系统集成到一片 FPGA 中,即 SOPC。可见,SOPC 是基于 FPGA 解决方案的 SOC,是 SOC 发展的新阶段。SOPC 技术是美国 Altera 公司在 2000 年最早提出的,SOPC 技术是现代计算机辅助设计、EDA 技术和大规模集成电路技术高度发展的产物。SOPC 技术的目标就是试图将尽可能大而完整的电子系统在其规模、可靠性、体积、功耗、功能、性能指标、上市周期、开发成本、产品维护及硬件升级等多方面实现最优化。

嵌入式系统应该是 SOC 的典型代表,MCU、DSP 及 FPGA 在现代嵌入式系统中扮演的角色呈三分天下的局面,凭借其超大规模的单芯片容量和硬件电路的并行高速运算能力,在信号处理方面也显示出突出的优势。因而,MCU、DSP、FPGA 的结合将是未来嵌入式系统发展的趋势。

目前,在大容量 FPGA 中可以嵌入 16 位或 32 位以上的 MCU,如 Altera 公司的 FPGA 可嵌入一个或多个软核 CPU(Nios 或 Nios II),或预嵌入 ARM 等微处理器。DSP 对大量数据快速处理的优异性能主要在于它的流水线计算技术,有规律的加减乘除等运算才容易实现流水线的计算方式。然而这种运算方式也较容易用 FPGA 的硬件门电路来实现。实现各种 DSP、算法的 IP 核已经相当丰富和成熟(如 FFT、IIR、FIR、Codec 等),另外,利用相关工具软件(如 Matlab、DSP Builder),也可以进行基于 FPGA 的 DSP 系统的开发,并能很方便地将开发的 DSP 系统或现有的数字信号处理 IP 核添加到工程中去。SOPC 一般须采用大容量的 FPGA 作为载体,其除了在一片 FPGA 中定制 MCU 处理器和 DSP 功能模块外,还可以设计其他逻辑功能模块,实现在一片芯片上集成(如 Altera 公司的 Cyclone、Stratix、Stratix II 等)。如图 1-4 所示,Nios II 可以采用 Altera 公司开发的软件 SOPC Builder 来定制;DSP 采用 Altera 公司开发的软件 DSP Builder 来定制。

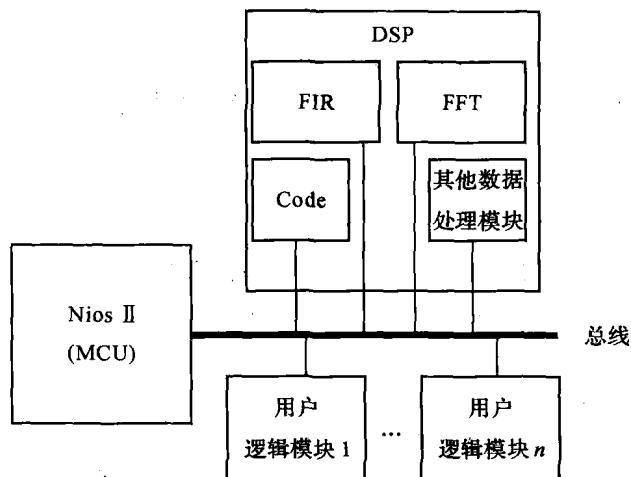


图 1-4 基于 FPGA 的 SOPC

## 1.9 互联网上的 EDA 资源

(1)<http://www.edacn.net> 是一个关于 EDA 技术的专业 IC-FPGA 设计中文网站。该网站涉及 CPLD/FPGA 的各个方面,栏目有业界动态(包括 Altera 最新动态、Lattice 最新动态、Altera 技术文章、Xilinx 最新动态、Mentor Graphics 动态)、专业博客(包括业界资讯、技术文章、项目进展)、资源下载(语言教程、FPGA 设计资料、数字 IC 设计资料、模拟 IC 设计资料、嵌入式设计资料)、专业论坛(包括 HDL、Modelsim 仿真、Altera 论坛、Xilinx 论坛、Lattice 论坛、芯片综合、芯片验证、参考书籍、设计交流、通信与 DSP 技术、开发板设计、ARM 与嵌入式系统、Nios II /SOPC Builder、XilinxEDK&System generator、资源共享、书籍推荐与评价、EDA 先锋工作室、网友交流等)。

(2)<http://www.pld.com.cn> 和 <http://www.2lic.com> 是两个关于可编程逻辑器件的中文网站,提供包括 CPLD/FPGA 在内的 EDA 领域的各方面专业信息、资源检索和应用技巧,主要栏目有新手入门、设计进阶 HDL、PLD 厂商、开发软件、应用文章、参考书籍、在线演示、培训课程、FPGA 博客、PLD 论坛、产品与解决方案等。

(3)Altera 公司的中英文官方网站为 <http://www.altera.com.cn>,<http://www.altera.com>;Xilinx 公司的官方网站为 <http://www.xilinx.com>。这些网站上有相应公司发布的最新资源信息,网站内容全面,有全套的帮助文档、Data sheet 文档和免费的开发软件,还有各种应用技巧、语言实例和应用指南。

(4)其他相关网址:

- ①Cadence 公司网站 <http://www.cadence.com>
- ②Cypress 公司网站 <http://www.cypress.com>
- ③晶片设计新世纪公司网站 <http://www.icdiy.org>
- ④Mentor 公司网站 <http://www.mentor.com>
- ⑤Mode Tech 公司网站 <http://www.mti.com>,<http://www.moedl.com>
- ⑥Accelera 公司网站 <http://www.accelrra.org>