

通信技术与应用丛书

基于dsPIC的无线通信系统设计

魏以民 姚轶 杨涛 张祯松 陈丽花 编著



- ◎ 理论完备：内容反映了无线通信原理的基础理论
- ◎ 案例经典：深入剖析经典案例展示无线通信中的典型应用
- ◎ 学习方便：学习门槛较低，受众广泛，人人可以动手一试



通信技术与应用丛书

基于 dsPIC 的无线通信系统设计

魏以民 姚 轶 杨 涛 张祯松 陈丽花 编著



机械工业出版社

本书采用美国微芯公司的 dsPIC 芯片来实现无线通信中的常见算法，并通过剖析一个典型案例来分析在业余无线电爱好者中广泛应用的 NUE-PSK 调制解调器，从而展示出 dsPIC 在无线通信中的典型应用。本书具有学习门槛低、受众广泛明确等特点。

本书分 7 章，内容包括数字信号控制器及其在无线通信中的应用、MPLAB C30 编译器、数字滤波器的设计与实现、数字调制解调器的设计与实现、同步功能的设计与实现、信道编/译码器的设计与实现、基于 dsPIC 的无线通信设备 NUE-PSK 实例剖析。

本书可以作为通信与信息系统专业研究生、本科生的参考书，也可供通信工程技术人员参考。

图书在版编目 (CIP) 数据

基于 dsPIC 的无线通信系统设计 / 魏以民等编著. —北京：机械工业出版社，2011.12

(通信技术与应用丛书)

ISBN 978 - 7 - 111 - 36505 - 1

I. ①基… II. ①魏… III. ①无线电通信—通信系统—系统设计
IV. ①TN92-39

中国版本图书馆 CIP 数据核字 (2011) 第 238533 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑：李馨馨

责任印制：杨 曦

北京圣夫亚美印刷有限公司印刷

2012 年 1 月第 1 版 · 第 1 次印刷

184mm × 260mm · 12.75 印张 · 312 千字

0001—3000 册

标准书号：ISBN 978 - 7 - 111 - 36505 - 1

定价：32.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

网络服务

社服务中心 : (010)88361066

门户网：<http://www.cmpbook.com>

销售一部 : (010)68326294

教材网：<http://www.cmpedu.com>

销售二部 : (010)88379649

封面无防伪标均为盗版

读者购书热线 : (010)88379203

前　　言

近年来，无线通信以其方便快捷的特点受到重视，得到了飞速发展，学习和研究无线通信的学生和科研人员也越来越多。与此同时，无线通信的实现方法也发生了翻天覆地的变化，从最开始的模拟通信系统到数字通信系统，以至于到最新的基于软件无线电的实现方法。目前大部分的无线通信中的算法都是基于 DSP 芯片，用软件的方法来实现。

目前市场上 DSP 主要有 TI、AD 和 MOTOROLA 公司的产品，但是随着 Microchip 公司在单片机市场上的异军突起，Microchip 公司也把 PIC 单片机和 DSP 的特点结合起来，推出了 dsPIC 系列芯片。该系列芯片继承了 PIC 单片机稳定、高效的特点，并将常用的 DSP 指令集成进来，如乘累加（MAC）、位反转寻址、单周期最多 16 位左移或右移操作、单指令循环等。这使得 dsPIC 芯片不仅在控制领域有着广阔的应用，而且可以在计算密集型的领域，如通信、信号处理领域大有可为。

作为 PIC 系列单片机的扩展，dsPIC 的用户群具有天然的优势和极强的渗透力，可以预见 dsPIC 必将在通信和信号处理领域得到广泛的应用。本书就是基于这个预期，利用 dsPIC 来实现通信中的常见算法，并通过剖析一个典型案例的方法来分析一个在业余无线电爱好者中广泛应用的 NUE-PSK 型调制解调器，从而展示出 dsPIC 在无线通信中的典型应用。

本书第 1 章介绍目前常用的 dsPIC33F 系列的数字信号控制器，包括系统结构、最小系统和利用 dsPIC33F 处理器实现的一个无线通信设备。第 2 章介绍了 dsPIC33F 处理器采用的 MPLAB C30 标准的特点，以及其和 ANSI C 的区别。第 3 章介绍了数字滤波器的设计与实现，包括 IIR 滤波器的设计与实现，FIR 滤波器的设计与实现，以及用 dsPIC33F 来实现 IIR 滤波器和 FIR 滤波器的实例。第 4 章介绍了数字调制解调功能的设计与实现，包括数字调制的设计与实现，数字解调的设计与实现，以及数字调制解调在 dsPIC33F 上实现的实例。第 5 章介绍了同步功能的设计与实现，包括载波同步、位同步和帧同步的设计与实现，以及在 dsPIC33F 实现的实例。第 6 章介绍了信道编译码的设计与实现，包括线性分组码的原理与实现，卷积码的设计与实现，以及在 dsPIC33F 上实现卷积码的实例。第 7 章详细介绍了采用 dsPIC 来实现的无线通信设备 NUE-PSK，分别介绍了其软件和硬件的详细实现细节。附录介绍了业余无线电的简单情况。

本书具有如下特点：（1）门槛低。与 TI 等 DSP 开发系统动辄几千上万的开发系统相比，dsPIC 的开发系统的价钱非常低廉，一般只有一两百元，并且和 PIC 单片机的开发系统通用。这样就大大方便了读者来动手尝试一下书中的算法和程序。（2）受众明确。PIC 单片机培养了大批 PIC 单片机的开发者。他们有进一步利用数字信号处理技术来提高产品档次和性能的需求，dsPIC 提供了这样的一个机会。本书就是为 PIC 单片机的用户量身定做的。（3）典型案例剖析。本书通过剖析一个典型案例来分析一个在业余无线电中广泛应用的 NUE-PSK 型调制解调器，从而展示了 dsPIC 在无线通信和信号处理中的典型应用。读者可以通过对例子中算法的分析，进一步掌握 dsPIC 芯片在常用的数字信号处理算法中的应用方法。

本书由姚铁编写第 1 章和第 7 章的 7.1、7.2 节，张祯松编写第 2 章，陈丽花编写第 3

章，杨涛编写第4章和第5章的5.1、5.2节，魏以民编写第5章的5.3节、第6章、第7章的7.3~7.5节和附录。

本书得到自然科学基金项目“基于无线自组网的应急通信关键技术问题研究（编号：61072043）”支持。

目 录

前言

第 1 章 数字信号控制器及其在无线通信中的应用	1
1.1 数字信号控制器	1
1.1.1 dsPIC33F 系列数字信号控制器简介	1
1.1.2 dsPIC33F 系列数字信号控制器的系统结构	3
1.2 CPU 模块	4
1.2.1 内部寄存器	4
1.2.2 DSP 引擎	5
1.2.3 数据存储器的控制	7
1.2.4 程序存储器的控制	8
1.2.5 中断机制	8
1.3 外设模块	9
1.3.1 A/D 转换器	9
1.3.2 通用定时模块	10
1.3.3 输入捕捉模块	12
1.3.4 输出比较模块	13
1.3.5 SPI 模块	14
1.3.6 UART 接口模块	15
1.3.7 I2C 模块	18
1.3.8 I/O 引脚	19
1.4 dsPIC33F 系列数字信号控制器构成的最小系统	19
1.4.1 时钟振荡器控制电路	19
1.4.2 复位电路	20
1.4.3 看门狗定时器电路	21
1.4.4 低功耗电源管理电路	22
1.5 无线通信中的数字信号处理技术	23
1.5.1 数字滤波器	24
1.5.2 数字调制技术	25
1.5.3 同步控制技术	29

1.5.4 差错控制技术	32
1.6 dsPIC33F 系列数字信号控制器在无线通信中的实例	35
第 2 章 MPLAB C30 编译器	37
2.1 MPLAB C30 与 ANSI C 的差别	37
2.1.1 关键字差别	37
2.1.2 语句差别	48
2.1.3 表达式差别	49
2.2 MPLAB C30 C 编译器运行时环境	50
2.2.1 地址空间	50
2.2.2 代码段和数据段	50
2.2.3 启动和初始化	51
2.2.4 存储空间	52
2.2.5 存储模型	53
2.2.6 定位代码和数据	54
2.2.7 软件堆栈	55
2.2.8 C 编译器中堆栈的使用	56
2.2.9 C 编译器中堆的使用	57
2.2.10 函数调用约定	58
2.2.11 寄存器约定	59
2.2.12 位反转寻址和模寻址	60
2.2.13 程序空间可视性的使用	60
第 3 章 数字滤波器的设计与实现	61
3.1 数字滤波的基本概念	61
3.1.1 时域离散信号	61
3.1.2 线性时不变系统	61
3.1.3 卷积	63
3.1.4 数字滤波器的基本概念	64
3.2 IIR 滤波器	65
3.2.1 IIR 滤波器的基本原理和设计方法	65
3.2.2 IIR 滤波器的 MATLAB	

设计	65	5.3 帧同步	122
3.2.3 IIR 滤波器的实例	72	5.3.1 群同步的方法	122
3.3 FIR 滤波器	73	5.3.2 帧同步编码的 MATLAB 实现	124
3.3.1 FIR 滤波器的基本 原理和设计方法	73	5.3.3 帧同步编码的 dsPIC 实现	125
3.3.2 FIR 滤波器的 MATLAB 实现	73	5.3.4 帧同步解码的 dsPIC 实现	128
3.3.3 几种重要的 MATLAB 滤波器的设计参数	76	第 6 章 信道编译码器的设计 与实现	130
3.3.4 FIR 滤波器的 DSP 实现	78	6.1 概述	130
第 4 章 数字调制解调器的 设计与实现	83	6.2 线性分组码原理及实现	132
4.1 无线通信中的数字调制	83	6.2.1 线性分组码的基本原理	132
4.1.1 无线通信系统对数字 调制的要求	83	6.2.2 (7, 4) 汉明码的 MATLAB 实现	136
4.1.2 数字信号的带宽和 功率谱密度	84	6.3 卷积码原理及其实现	137
4.2 调制	85	6.3.1 卷积码的基本原理	137
4.2.1 调制器的基本原理	85	6.3.2 卷积码编译码的 MATLAB 实现	140
4.2.2 脉冲成型的设计	87	6.3.3 卷积码的 dsPIC 实现	140
4.2.3 调制器的 MATLAB 仿真	90	第 7 章 基于 dsPIC 无线通信设备 NUE- PSK31 型数字调制解调器实例 剖析	143
4.2.4 调制器的 dsPIC 实现	94	7.1 PSK31 型数字调制 解调器简介	143
4.3 解调	101	7.2 PSK31 型数字调制解调器人机 交互接口	146
4.3.1 解调器的基本原理	101	7.2.1 PS/2 键盘输入接口	146
4.3.2 解调器的 MATLAB 仿真	103	7.2.2 旋转编码器输入接口	148
4.3.3 解调器的 dsPIC 实现	105	7.2.3 LCD 显示接口	150
第 5 章 同步功能的设计与实现	109	7.2.4 数/模与模/数接口	153
5.1 载波同步	109	7.2.5 模/数接口	154
5.1.1 载波同步的基本原理	110	7.2.6 数/模接口	161
5.1.2 载波同步的 MATLAB 实现	111	7.2.7 I2C 外部存储接口	163
5.1.3 载波同步的 dsPIC 实现	112	7.3 软件程序概况	167
5.2 位同步	114	7.4 发送端软件	167
5.2.1 位同步的方法	115	7.4.1 可变长编码	168
5.2.2 位同步的 MATLAB 实现	120	7.4.2 BPSK/QPSK 串/并转换和 差分编码	168
5.2.3 位同步的 dsPIC 实现	121		

7.4.3 成型滤波和调制	170	7.5.8 载波同步	178
7.4.4 数/模转换.....	171	7.5.9 位同步	180
7.5 接收端软件	171	7.5.10 差分译码	182
7.5.1 模/数转换.....	173	7.5.11 软判决维特比译码	182
7.5.2 512 点 FFT	173	7.5.12 可变长信源译码	184
7.5.3 解调	174	7.5.13 静噪控制和信号 质量计算	184
7.5.4 抽取滤波器	175	7.6 DSP 库简介	187
7.5.5 比特匹配滤波器	176	附录 业余无线电简介	189
7.5.6 频率滤波器	176	参考文献	195
7.5.7 AGC	177		

第1章 数字信号控制器及其在无线通信中的应用

1.1 数字信号控制器

1.1.1 dsPIC33F 系列数字信号控制器简介

随着微电子技术的迅猛发展，单片机不断向高速化、多样化方向发展，其功能越来越强、成本越来越低。近年来，美国微芯（Microchip）公司推出了 dsPIC33F 系列高性能 16 位数字信号控制器（DCS），其性价比介于 16 位、32 位单片机及 DSP 中、低档机之间。目前在智能控制、自动检测、无线通信等领域正掀起了广泛使用 DSP 的热潮。DSP 即数字信号处理器，是在数字信号处理的各种理论和算法的基础上发展起来的，用于完成各种实时数字信息处理的 CPU。20 世纪 80 年代初，随着大规模集成电路技术的发展，DSP 也得到了广泛的应用。DSP 器件的出现使得各种数字信号处理的算法得到了实现。DSP 器件不但使数字信号处理得到了实际应用，而且还拓宽到了系统控制领域，从而诞生了一大批新型的电子产品。DSP 技术的迅速普及，也为今天的信息高速公路建设奠定了基础。

但是 DSP 器件也有自己的缺点，就是控制能力相对较弱，芯片所提供的接口种类和数量较少，所以在实际系统中，人们通常把控制功能交给单片机（MCU）处理，而把复杂的算法或运算量大的部分交给数字信号处理器（DSP），这样一来一个系统就需要两个微处理器，系统的复杂性和成本提高了，而系统的可靠性和效率却下降了。为解决这一矛盾，微芯公司的 dsPIC33F 系列数字信号控制器将高性能 16 位单片机的控制特点和 DSP 高速运算的优点结合起来，为嵌入式系统设计提供了适合单芯片、单指令流的解决方案。它消除了目前类似设计中所需求的额外组成部分，既减小了印制板空间，也降低了系统成本，同时 dsPIC33F 系列数字信号控制器的成本也较为低廉，由其构成的智能设备和系统具有较高的性价比。

（1）数字信号控制器的特点

dsPIC33F 系列数字信号控制器兼容了 PIC 单片机和 DSP 器件两类产品的优点，它具有以下特点：

- 具有丰富的外围接口部件。
- 具有丰富的片内资源。
- 具有完整的 DSP 引擎。
- 可通过内部的 Flash 存储器灵活地保存程序。

- 中断控制器可确保外部事件及时响应。
- 具有以优化的高级语言为基础的强大的开发环境。
- 系列芯片种类多，可选范围大。

(2) 数字信号控制器的分类

dsPIC33F 系列数字信号控制器有多种分类方法，从功能上分可分为通用系列和控制系列，两者的区别是电动机控制系列的 DCS 拥有电动机控制；根据芯片引脚数的不同可分为 64 引脚、80 引脚和 100 引脚三种；根据片内 Flash 存储器容量的不同分可分为 64KB、128KB 和 256KB 三种；根据片内 RAM 存储器容量的不同可分为 8KB、16KB 和 30KB 三种。

(3) 数字信号控制器的命名规则

dsPIC33F 系列数字信号控制器的命名规则如图 1-1 所示。

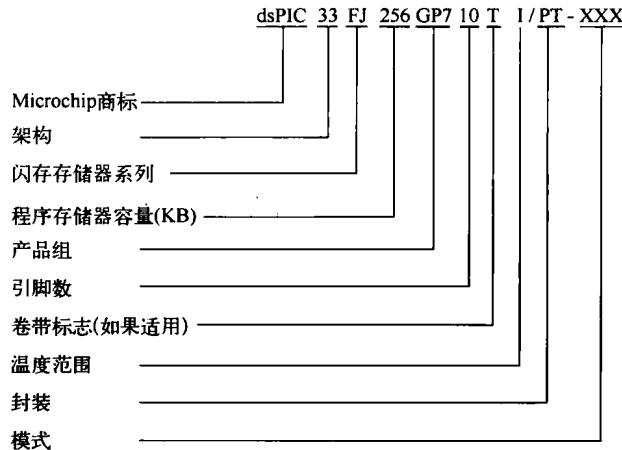


图 1-1 dsPIC33F 系列数字信号控制器的命名规则

图中，DCS 架构 “33” 代表是 33 系列数字信号控制器；闪存存储器系列 “FJ” 代表是 3.3V 的闪存程序存储器；产品组 “GP7” 代表是通用系列数字信号控制器（此外还包括通用系列 GP2、GP3、GP5 和电动机控制系列 MC5、MC7）；引脚数 “10” 代表芯片的引脚数是 100（此外 “06” 代表 64 脚，“08” 代表 80 脚）；温度范围 “I” 表示工业级（-40~85℃）；封装 “PT” 代表是 10×10mm² 或 12×12mm² 的 TQFP（Thin Quad Flat Pack，薄型四方扁平）封装；模式 “XXX” 是三位数字，表示 QTP、SQTP（Microchip 公司在美国的服务标记）、编码或特殊要求。

(4) dsPIC33F 系列数字信号控制器的引脚功能

dsPIC33F 系列数字信号控制器的引脚功能如图 1-2 所示。

dsPIC33F 系列数字信号控制器的用途非常广泛，例如电动机控制、互联网接入、汽车控制产品、多功能电话、数字应答机、低速软件调制解调器、线卡、POS 终端、自动售货机、生物测定安全装置、不间断电源、电源管理和自然语音输入/输出等。

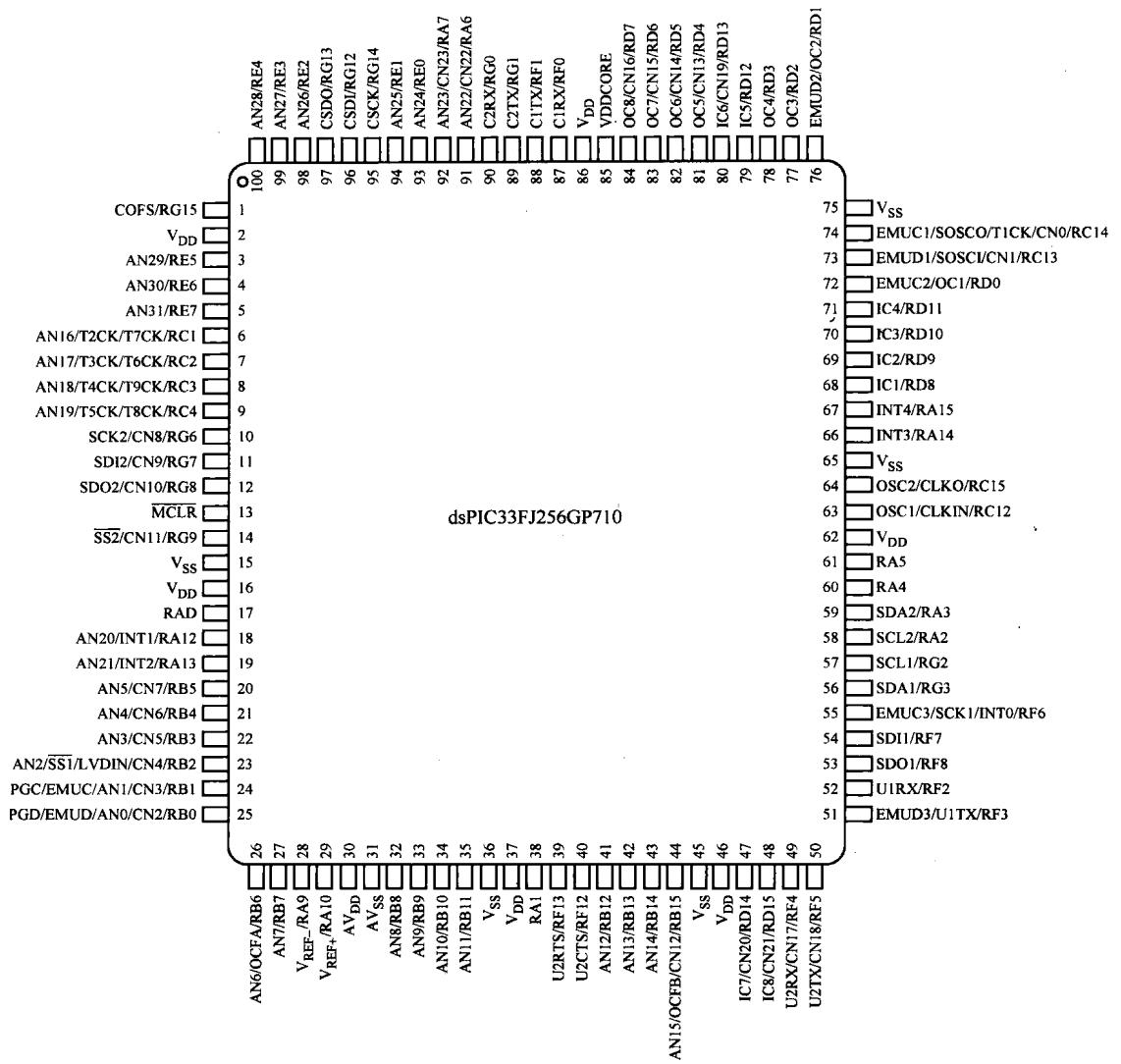


图 1-2 dsPIC33F 系列数字信号控制器的引脚功能图

1.1.2 dsPIC33F 系列数字信号控制器的系统结构

dsPIC33F 系列数字信号控制器内部由 CPU 模块和外设模块两部分组成。CPU 模块包括一个 16 位的单片机、一个高速 DSP 引擎、一组支撑单片机和 DSP 运转的若干内部寄存器、一定容量的数据存储区和程序存储区以及灵活可靠的中断机制；外设模块包括 A/D 转换器、通用定时器模块、电机控制 PWM 模块、正交编码器接口（QEI）模块、UART 模块、SPI 模块、CAN 总线模块等。dsPIC33F 系列数字信号控制器的内部结构如图 1-3 所示。

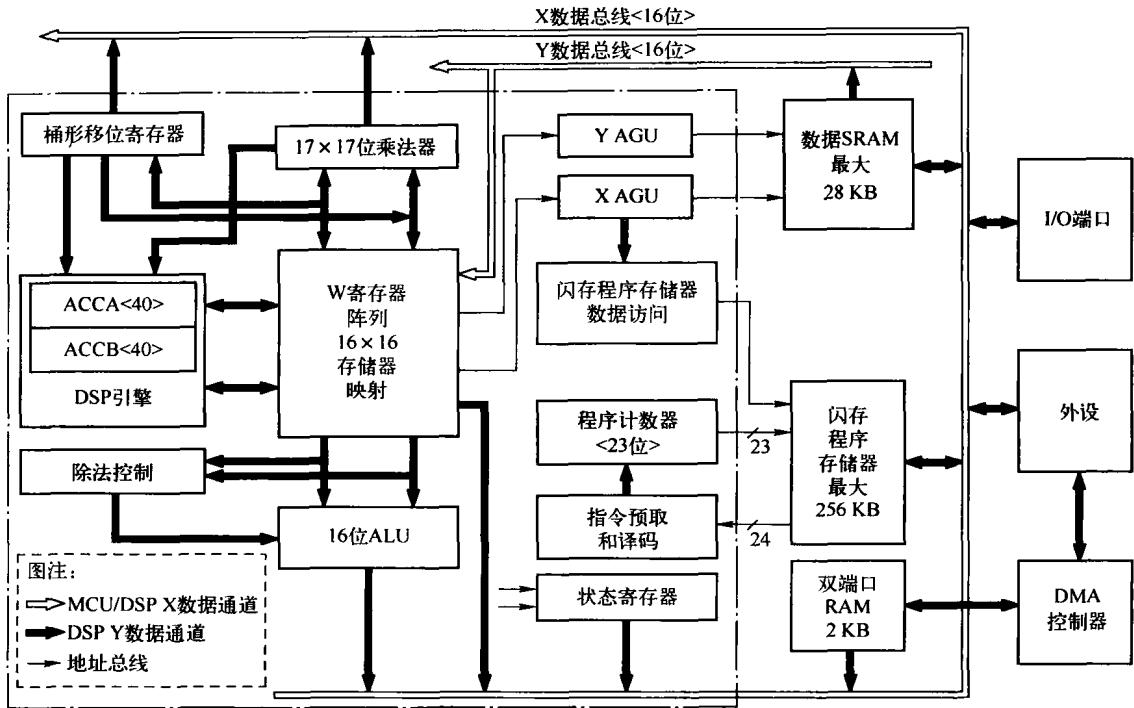


图 1-3 dsPIC33F 系列数字信号控制器的内部结构

1.2 CPU 模块

dsPIC33F 的 CPU 模块采用 16 位数据总线的改进型哈佛结构，具有增强指令集，其中包含了对 DSP 指令的支持。大部分指令都是单周期指令，并通过单周期指令预取机制提高程序运行时的吞吐量，并可提供可预测执行能力。CPU 拥有 24 位指令字，指令字带有长度可变的操作码字段。程序计数器（Program Counter, PC）为 23 位宽，可以寻址最大 $4M \times 24$ 位的用户程序存储空间。

1.2.1 内部寄存器

dsPIC33F 的内部寄存器由 16 个 16 位工作寄存器（W₀ ~ W₁₅）、两个 40 位累加器（ACCA 和 ACCB）、状态寄存器（SR）、内核控制寄存器（CORCON）、数据表页寄存器（TBLPAG）、程序空间可视性页寄存器（PSVPAG）、DO 和 REPEAT 寄存器（DOSTART、DOEND、DCOUNT 和 RCOUNT）以及程序计数器（PC）组成。

(1) 工作寄存器

工作寄存器可作为数据、地址或偏移量寄存器，其中 W₀ 是唯一能够在执行文件寄存器寻址的工作寄存器。W₁₅ 是专用的软件堆栈指针（Stack Pointer, SP），在程序异常处理、子程序调用和返回时 W₁₅ 会被自动修改。W₁₄ 是专用的堆栈帧指针，由 LNK 和 ULNK 指令定义，它也能够被任何指令引用（方式与引用所有其他工作寄存器相同）。堆栈指针总是指向第一个可用的字并从低地址到高地址生长。出栈（读操作）时，堆栈指针预递减，压栈

(写操作)时,堆栈指针后递增。工作寄存器的内部结构如图 1-4 所示。

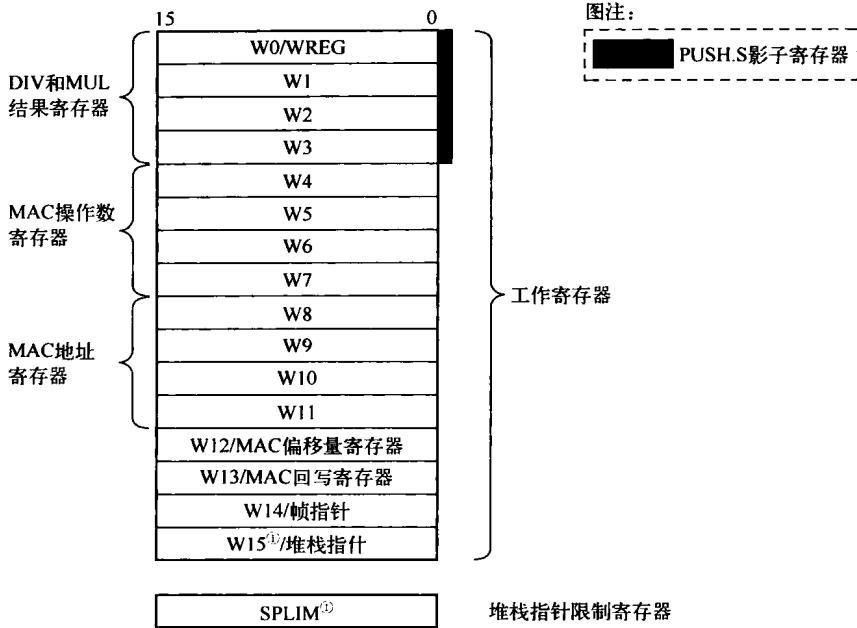


图 1-4 工作寄存器的内部结构

① W15 和 SPLIM 没有影子寄存器

一些寄存器有与之相关联的影子寄存器。影子寄存器是用来临时保存数据的寄存器,当一个周期内发生某些事件时它会将主寄存器的内容备份在影子寄存器中,也可以将影子寄存器的内容送回主寄存器。影子寄存器都是不可直接访问的。当某个工作寄存器执行字节操作时,只有目标寄存器的低字节会受到影响。所有寄存器都是存储器映射的,对于存储器映射的工作寄存器来说,通过对数据存储空间进行字节宽度的访问来对工作寄存器的低字节和高字节进行操作。

(2) 状态寄存器

状态寄存器 (SR) 是一个 16 位的寄存器,它分成高、低字节的寄存器,低字节寄存器称为低状态寄存器 (Lower Status Register, SRL), 高字节寄存器称为高状态寄存器 (Higher Status Register, SRH)。SRL 包含了所有的微控制单元 (MCU)、算术逻辑单元 (ALU) 的操作状态标志,以及 CPU 中断优先级状态位 IPL<2:0>和循环有效状态位 RA; SRH 包含了 DSP 加法器/减法器状态位、DO 循环有效位 DA 和辅助进位标志位 DC 等。

(3) 内核控制寄存器

内核控制寄存器 (CORCON) 包含 DSP 乘法器和 DO 循环硬件操作的控制位,还包含 CPU 中断优先级状态位 IPL3。

1.2.2 DSP 引擎

DSP 引擎由一个高速的单周期 17×17 位乘法器、一个桶形移位寄存器、一个带有两个目标累加器的 40 位加法器/减法器以及舍入与溢出逻辑组成,该模块的输入数据来自于工作寄存器 W4、W5、W6、W7 或者 X 存储器区,输出数据送到 DSP 指令定义的目标累加器

中或者 X 存储器区中。DSP 指令可以无缝地与所有其他指令一起操作，其设计可实现最佳的实时性能。MAC 指令和其他相关指令可在同一个周期内，同时完成从存储器中取出两个数据操作数、将两个工作寄存器相乘并进行累加的操作。DSP 引擎能够执行固有的“累加器—累加器”的操作而无需额外数据，这些指令包括 ADD、SUB 和 NEG 等。该功能大大简化了 32 位或 40 位数据的算术运算。DSP 引擎的内部结构如图 1-5 所示。

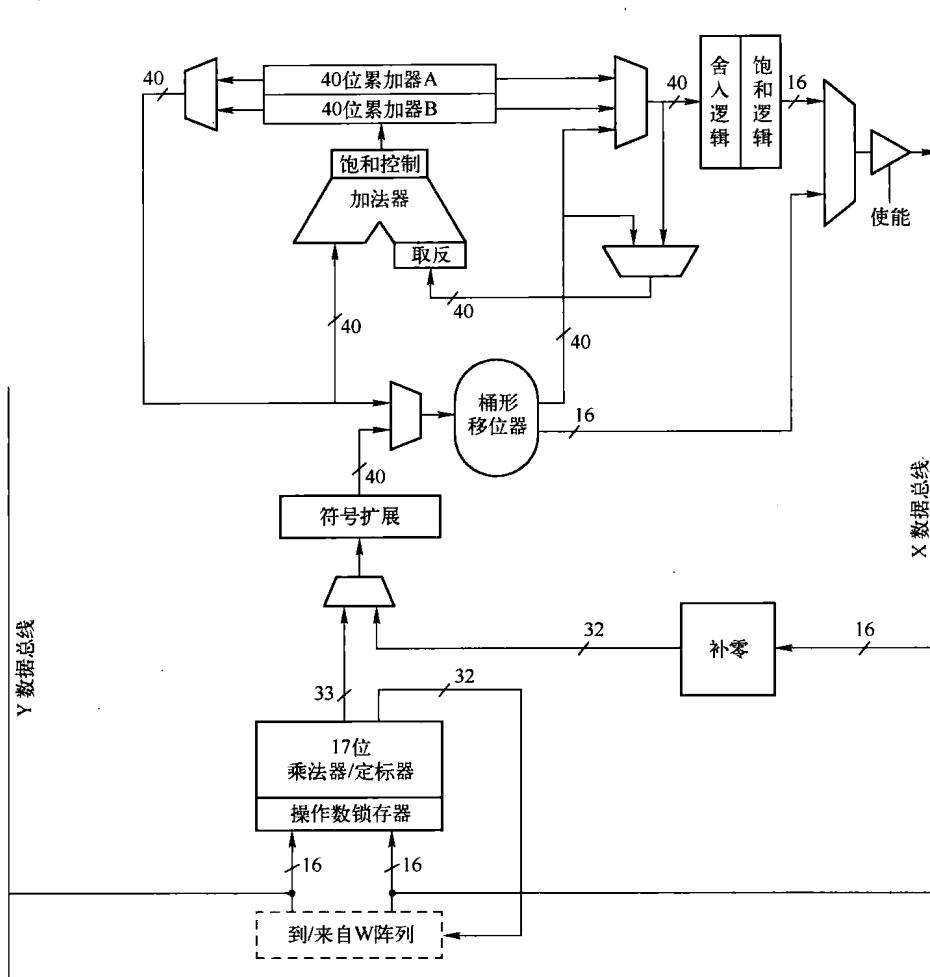


图 1-5 DSP 引擎的内部结构图

17×17 位乘法器可进行有符号或无符号运算。对输出进行适当调整可以支持 1.31 小数 (Q31) 或 32 位整数结果，无需在运算后手工处理小数乘法运算的结果。

40 位加法器/减法器可以选择两个累加器 (A 或 B) 之一作为保持运算后的结果，对于 ADD 指令和 LAC 指令，可选择通过桶形移位器在累加之前对将被累加或装入的数据进行调整。加法器/减法器产生溢出状态位 SA/SB 和 OA/OB，这些位在状态寄存器中，它也可以选择性地产生算术错误陷阱。

桶形移位寄存器在单个周期内可完成 16 位的算术右移或左移。DSP 指令或 MCU 指令都可实现桶形移位器的多位移位。移位器需要一个带符号的二进制值确定移位操作的幅度 (位数) 和方向，具体规则如下：

- 若为正值则将操作数右移。
- 若为负值则将操作数左移。
- 若值为“0”则不改变操作数。

桶形移位器的宽度与累加器相同，都是 40 位，为 DSP 移位操作提供了 40 位输出结果，为 MCU 移位操作提供 16 位结果。

DSP 引擎还有一个舍入与溢出逻辑控制模块，可以控制累加器的数据饱和。该模块通过加法器的运算结果、状态位和用户设置的控制位来决定运算是否溢出，以及什么值会溢出，另外该模块还可以判断对数据空间进行写操作的溢出。

1.2.3 数据存储器的控制

dsPIC33F 的数据存储空间由两个 16 位的数据区组成，分别是 X、Y 数据空间。数据存储器 0x0000~0x07FF 之间的地址空间为保留空间，用于器件的特殊功能寄存器（SFR），包含了 CPU 和器件上所有外设的控制和状态位。X、Y 数据空间从地址 0x0800 开始，其空间划分视不同器件而定。对于数据写操作，总是将 X、Y 数据空间作为一个线性数据空间访问。对于数据读操作，可以分别单独访问 X、Y 存储器空间或将它们作为一个线性空间访问。用 MCU 类指令进行的数据读操作总是将 X、Y 数据空间作为一个组合的数据空间访问。而 DSP 指令通常具有两个源操作数（如 MAC 指令），可分别单独访问 X、Y 数据空间以支持同时对这两个源操作数进行读操作。这样 MCU 指令可以使用任何工作寄存器作为地址指针进行读/写操作，而 DSP 指令可以同时预取指两个数据操作数，将数据存储器分割为两个空间，必须使用指定的 W 寄存器作为读操作的地址指针。数据存储空间的分布如图 1-6 所示。

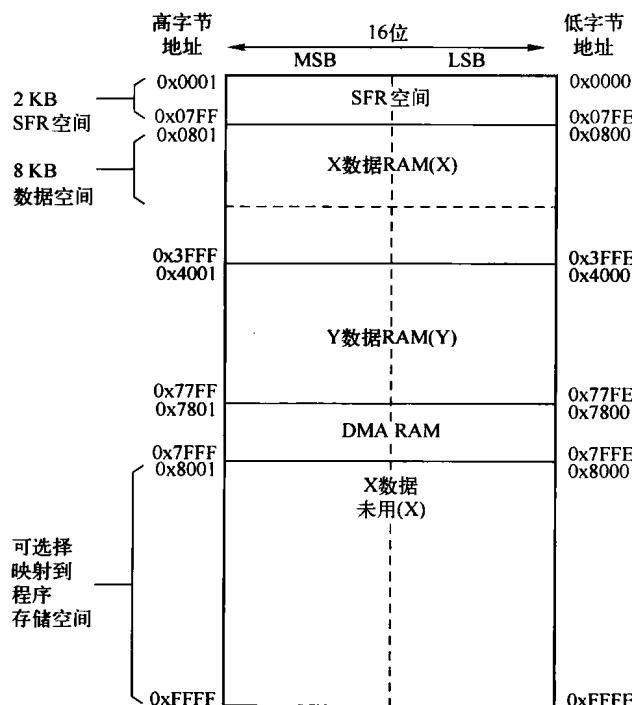


图 1-6 数据存储空间的分布

在数据存储空间的 0x0000~0x1FFF 之间保留了一个 8KB 的地址空间（称为 Near 数据存储器）。可通过所有文件寄存器指令中的 13 位绝对地址字段直接对 Near 数据存储器寻址。Near 数据区域中所包含的存储器区域由各个不同器件所实现的数据存储器的数量决定。Near 数据存储区域至少将包含所有 SFR 和某些 X 数据存储器。对于具备较大数据存储空间的器件，Near 数据区域可能包括所有 X 存储空间和部分（或全部）Y 存储空间。

为提高 DSP 算法中反复循环代码的效率，dsPIC33F 提供了循环寻址功能，该功能使用硬件自动支持循环数据缓冲区的方法，不需要用软件执行数据地址边界检查。除 W15 以外的任何工作寄存器都可以作为指向模缓冲区的指针，模寻址的硬件在所选工作寄存器保存的地址上执行边界检查，并在需要时自动调整指向缓冲区边界的指针值。

1.2.4 程序存储器的控制

dsPIC33F 有 $4M \times 24$ 位程序存储空间。对程序存储空间的访问有以下三种途径：

- 通过 23 位 PC 程序计数器访问。
- 通过读表（TBLRD）和写表（TBLWT）指令访问。
- 通过把程序存储器的 32KB 段映射到数据存储器地址空间访问。

程序存储器映射空间被划分为用户程序空间和用户配置空间。用户程序空间包含复位向量、中断向量表、程序存储器和数据 EEPROM 存储器。用户配置空间包含用于设置器件选项的非易失性配置位和器件 ID 单元。

1.2.5 中断机制

dsPIC33F 具有 5 个非屏蔽陷阱源和 67 个中断源，为每个中断源分配 7 个等级的优先级。中断向量表（IVT）位于程序存储器中，起始单元地址是 0x000004。每个中断向量都包含 24 位地址，保存中断服务程序（ISR）的起始地址。CPU 负责读取中断向量表并将中断向量中的地址传递给程序计数器。

中断处理需要 4 个指令周期。第 1 个指令周期为外设中断发生后的指令周期，在该指令周期中完成当前指令操作并将中断标志状态位置 1；第 2 个指令周期中 PC 和 SRL 寄存器的内容被存入临时缓冲寄存器，并执行一个 NOP 操作，以保持与双周期指令中所进行的序列的一致性；在第 3 个周期中，PC 被装入中断源的向量表地址并将程序跳转到 ISR 的起始地址；在第 4 个周期中，PC 被装入 ISR 地址，并执行 NOP 操作。然后程序运行 ISR 地址中的内容。

与中断处理有关的寄存器包括：

- 1) 状态寄存器（SR）和内核控制寄存器（CORCON）：其中的 IPL<2:0> 和 IPL3 一起表示中断优先级状态位。
- 2) 中断控制寄存器 1（INTCON1）：定义了中断嵌套禁止（NSTDIS）位，以及用于处理陷阱源的控制和状态标志。
- 3) 中断控制寄存器 2（INTCON2）：控制外部中断请求信号的行为和备用向量表的使用。
- 4) 中断标志状态寄存器（IFS_x）：对应每个中断源的中断请求标志，其中“x”表示寄存器编号。每个中断源都有一个状态位，它们由各自的外设和外部信号置 1，并通过软

件清零。

5) 中断允许控制寄存器 (IECx): 对应每个中断源的中断允许控制位, 其中 “x” 表示寄存器编号。这些控制位用于分别允许来自外设或外部信号的中断。

6) 中断优先级控制寄存器 (IPCx): 为每个中断源设置中断优先级。

在默认情况下中断是可嵌套的, 任何正在处理的 ISR 都可以被另一个具有更高用户分配优先级的中断源中断。通过将 NSTDIS 位 (INTCON1<15>) 置 1 禁止中断嵌套。当 NSTDIS 位被置 1 时, 所有处理中的中断将通过设置 $IPL<2:0>=111$ 强制 CPU 的优先级为 7, 此时将有效屏蔽其他所有中断源, 直到执行 RETFIE 指令。当中断嵌套被禁止时, 用户分配的中断优先级无效, 除非是为了解决同时等待处理的中断之间的冲突。当禁止中断嵌套时, $IPL<2:0>$ 位变成只读, 这将防止用户软件将 $IPL<2:0>$ 设置为一个较低的值, 从而防止其有效地重新使能中断嵌套。

对于中断的配置通常采用如下步骤:

- 1) 根据是否需要中断嵌套来设置 NSTDIS 控制位 (INTCON1<15>)。
- 2) 通过写相应的 IPCx 控制寄存器中的控制位选择中断源的用户分配优先级, 优先级取决于特定的应用和中断源类型。
- 3) 在相关的 IFSx 状态寄存器中清零与外设相关的中断标志状态位。
- 4) 通过在相应的 IECx 控制寄存器中置 1 打开与中断源相关的中断允许控制位, 使能中断源。

1.3 外设模块

dsPIC33F 的强大功能主要来自于其内置的功能众多的外设模块。

1.3.1 A/D 转换器

dsPIC33F 提供带有单端和差分输入的最多 32 路模拟输入通道, 这些模块提供片内多路开关和采样保持电路, 用于实现高精度和高速的 A/D 转换。dsPIC33F 提供两种 A/D 转换器, 一种是 10 位的高速 A/D 转换器, 其采样速率可达 1.1Msps; 另一种是 12 位高精度 A/D 转换器, 其采样速率为 500ksps。每个 A/D 转换器内部最多有 4 个片内采样保持放大器, 可同时对 2 路、4 路或 8 路模拟输入进行采样。采用的参考电压可以使用芯片内部电压, 也可以使用外部的 V_{REF+} 和 V_{REF-} 引脚电压。A/D 转换器的内部结构如图 1-7 所示。

dsPIC33F 对 A/D 转换器的控制用到了 6 个控制状态寄存器, 分别是

- ADCON1: A/D 控制寄存器 1。
- ADCON2: A/D 控制寄存器 2。
- ADCON3: A/D 控制寄存器 3。
- ADCHS: A/D 输入通道选择寄存器。
- ADPCFG: A/D 端口配置寄存器。
- ADCSSL: A/D 输入扫描选择寄存器。

其中, ADCON1、ADCON2 和 ADCON3 寄存器用来控制 A/D 转换器的工作; ADCHS 寄存器用于选择连接到采样保持放大器的输入引脚; ADPCFG 寄存器用于将模拟输入引脚配