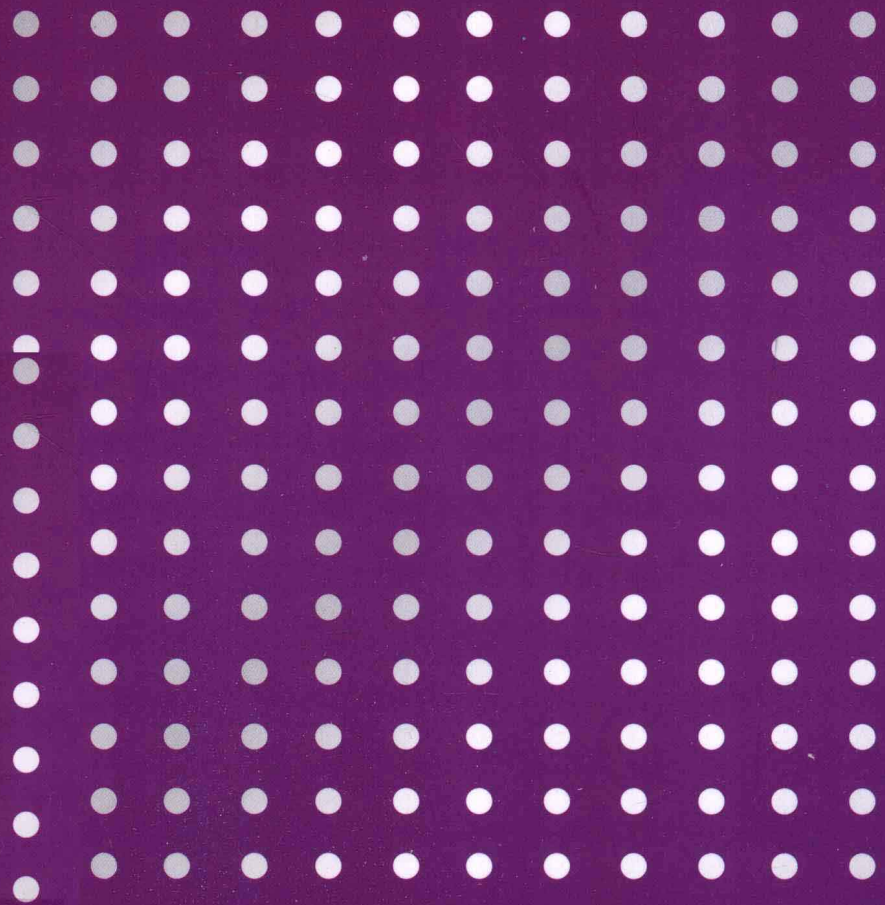
高等院校信息技术规划教材

微机接口技术实用教程

（第2版）

任向民 王克朝 宗明魁 编著



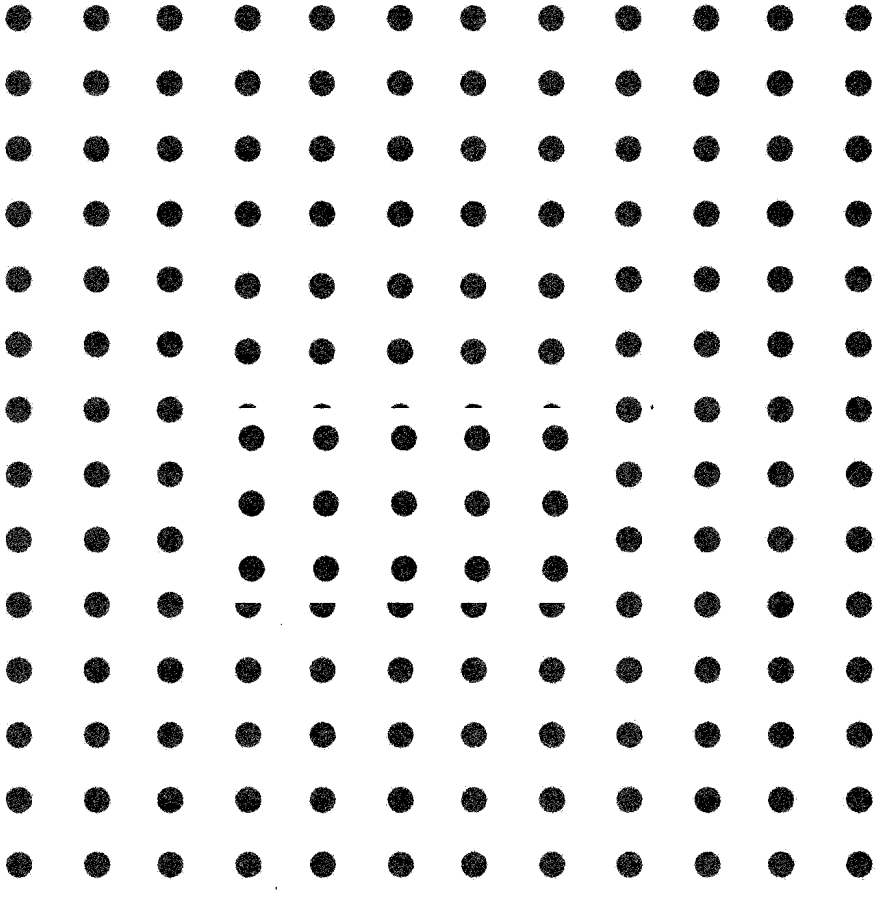
清华大学出版社

高等院校信息技术规划教材

微机接口技术实用教程

(第2版)

任向民 王克朝 宗明魁 编著



清华大学出版社
北京

内 容 简 介

本书系统地介绍微型计算机接口技术及应用。全书内容共分10章，主要内容包括微型计算机系统、输入输出接口、定时/计数技术、中断技术、DMA技术及I/O接口技术等，还介绍了当前PC普遍使用的USB接口技术和PCI总线等最新知识。

本书以突出“应用”、注重“技能”为目标，简明扼要，面向系统，面向应用，实例丰富，每章都配有单元实验和标准化试题及参考答案，便于读者进行单元测试和复习。

本书适合作为各类高等学校本科计算机专业教材以及工科专业教学参考书，也可作为高等学校成人教育的培训或自学参考书。

本书封面贴有清华大学出版社防伪标签，无标签者不得销售。
版权所有，侵权必究。侵权举报电话：010-62782989　13701121933

图书在版编目(CIP)数据

微机接口技术实用教程 / 任向民，王克朝，宗明魁编著．—2版．—北京：清华大学出版社，2011.9
(高等院校信息技术规划教材)
ISBN 978-7-302-25597-0

Ⅰ．①微…　Ⅱ．①任…②王…③宗…　Ⅲ．①微型计算机－接口技术－教材
Ⅳ．①TP364.7

中国版本图书馆CIP数据核字(2011)第096678号

责任编辑：袁勤勇　徐跃进
责任校对：梁　毅
责任印制：何　芊

出版发行：清华大学出版社　　**地　　址**：北京清华大学学研大厦A座
http://www.tup.com.cn　　**邮　　编**：100084
社　总　机：010-62770175　　**邮　购**：010-62786544
投稿与读者服务：010-62795954，jsjjc@tup.tsinghua.edu.cn
质　量　反　馈：010-62772015，zhiliang@tup.tsinghua.edu.cn

印 刷 者：北京季蜂印刷有限公司
装 订 者：三河市溧源装订厂
经　　销：全国新华书店
开　　本：185×260　　**印　　张**：17.75　　**字　　数**：423千字
版　　次：2011年9月第2版　　**印　　次**：2011年9月第1次印刷
印　　数：1～3000
定　　价：25.00元

产品编号：039596-01

第 2 版前言 foreword

2008 年，我们编写了《微机接口技术实用教程》教材。教材出版后，得到了许多高校的认可，受到了专家和师生的好评。在此，对一直支持我们工作的各位专家、教师和读者衷心地表示感谢！

微机接口技术作为高校计算机类专业硬件基础课程，是嵌入式系统等课程的前导课程，难于掌握。同时随着计算机科学技术的不断发展，微机接口技术也在不断地更新，所以本教程再版时注重了有关接口技术知识的基础性和系统性，比如加入了微型计算机系统一章，重点介绍微型计算机系统硬件结构和微处理器，其中微处理器从 Intel 8086/8088 微处理器入手，由简到繁，分别讲解 Intel 80386 微处理器、Intel Pentium 4 等。本教程也对一些新技术进行了扩展和更新，如 USB 等内容。

本书仍然保留了第 1 版的特点，配有单元实验，并提供实验参考程序，配有单元测试，有不同难易程度的标准化习题，并附有参考答案，供教师和学生进行测试和练习。

本书由任向民、王克朝、宗明魁编写，第 1 章、第 3 章的 USB 总线部分由王克朝编写，各章实验、习题等由宗明魁编写，其余由任向民编写，最后由任向民、王克朝、宗明魁统稿、定稿。

再版工作得到了清华大学出版社和沈阳沈飞电子科技发展有限公司同志的大力支持和帮助，在此表示衷心的感谢。同时在编写过程中对参考的大量文献资料的作者一并谢意。

由于时间仓促和水平所限，书中难免有不妥之处，敬请专家、读者不吝批评指正。

作者 E-mail：min0070@sina.com。

编　者

2010 年 11 月

目录 contents

第 1 章　微型计算机系统 …… 1

1.1　微型计算机系统硬件结构 …… 1
1.1.1　微型计算机系统的基本组成 …… 1
1.1.2　微型计算机系统的系统结构 …… 2
1.1.3　微型计算机系统的性能指标 …… 4
1.2　微处理器 …… 4
1.2.1　8086/8088 微处理器 …… 4
1.2.2　80386 微处理器 …… 22
1.2.3　80486 到 Pentium 4 微处理器 …… 30
单元测试 …… 43

第 2 章　微型计算机接口技术基础 …… 46

2.1　接口技术概述 …… 46
2.1.1　接口的定义 …… 46
2.1.2　接口的功能特点 …… 46
2.1.3　接口分类 …… 48
2.2　接口中传输信息及其组成 …… 48
2.2.1　数据信息 …… 48
2.2.2　状态信息 …… 49
2.2.3　控制信息 …… 49
2.2.4　接口电路的一般结构 …… 49
2.3　接口的编址与译码 …… 50
2.3.1　端口分类 …… 50
2.3.2　I/O 端口的编址方法 …… 51
2.3.3　I/O 端口地址的译码方法 …… 51
2.3.4　CPU 的 I/O 指令 …… 54
2.4　CPU 与外设之间的数据传送方式 …… 54

此为试读，需要完整PDF请访问：www.ertongbook.com

2.4.1 程序控制方式 …… 54
2.4.2 中断传送方式 …… 55
2.4.3 DMA 传送方式(存储器直接存取方式) …… 55
2.5 接口技术的现状及发展 …… 55
2.6 接口的设计与分析 …… 56
2.6.1 接口两侧的分析和设计 …… 56
2.6.2 信号转换 …… 57
2.6.3 驱动程序 …… 57
2.6.4 应注意的问题 …… 57
单元测试 …… 58

第3章 总线 …… 62

3.1 概述 …… 62
3.1.1 总线定义 …… 62
3.1.2 总线的标准 …… 62
3.1.3 总线的分类 …… 63
3.1.4 采用标准总线的优点 …… 64
3.1.5 总线的操作过程 …… 64
3.1.6 总线通信方式 …… 65
3.1.7 总线仲裁 …… 65
3.2 系统总线 …… 66
3.2.1 ISA 总线 …… 67
3.2.2 EISA 总线 …… 69
3.2.3 VESA 总线 …… 70
3.2.4 PCI 局部总线 …… 70
3.2.5 PCI-X 总线 …… 72
3.2.6 PCI Express 总线 …… 73
3.3 外部总线 …… 74
3.3.1 IEEE 488 总线 …… 74
3.3.2 RS-232C 总线 …… 75
3.3.3 SCSI 总线简介 …… 78
3.3.4 IEEE 1394 总线简介 …… 78
3.3.5 USB 总线简介 …… 80
单元测试 …… 90

第4章 并行输入输出接口 …… 95

4.1 并行接口的基本概念 …… 95

4.2 并行 I/O 接口 8255A …… 96
4.2.1 8255A 的基本特性 …… 96
4.2.2 8255A 的内部结构 …… 96
4.2.3 8255A 的引脚及功能 …… 97
4.2.4 8255A 的控制字 …… 99
4.2.5 8255A 初始化编程 …… 99
4.2.6 8255A 的工作方式 …… 100
单元实验 8255A 并行接口实验 …… 109
单元测试 …… 110

第 5 章 串行接口 …… 114

5.1 串行通信基本概念 …… 114
5.1.1 传输速率 …… 114
5.1.2 数据传送模式 …… 114
5.1.3 串行通信方式 …… 115
5.1.4 校验方式 …… 116
5.1.5 调制与解调 …… 117
5.2 可编程串行通信接口 8251A …… 118
5.2.1 8251A 的基本特性 …… 118
5.2.2 8251A 的内部结构 …… 118
5.2.3 8251A 的引脚及功能 …… 120
5.2.4 8251A 的控制字 …… 121
5.2.5 8251A 初始化编程 …… 123
5.2.6 8251A 应用实例 …… 124
单元实验 8251A 接口实验 …… 128
单元测试 …… 131

第 6 章 定时/计数技术 …… 135

6.1 定时/计数基本概念 …… 135
6.1.1 系统定时/计数必要性 …… 135
6.1.2 系统定时的分类 …… 135
6.2 可编程定时器/计数器 8253 …… 136
6.2.1 8253 的主要特性 …… 136
6.2.2 8253 内部结构 …… 136
6.2.3 8253 的引脚及功能 …… 137
6.2.4 8253 方式控制字 …… 139
6.2.5 8253 工作方式 …… 140

6.3 8253 程序设计 …… 143
6.3.1 8253 初始化编程 …… 143
6.3.2 8253 应用实例 …… 144
单元实验 8253 定时计数器实验 …… 147
单元测试 …… 148

第 7 章 中断技术 …… 152

7.1 中断的基本概念 …… 152
7.1.1 基本概念 …… 152
7.1.2 中断请求与中断屏蔽 …… 152
7.1.3 中断服务程序 …… 153
7.1.4 中断隐操作和中断向量 …… 153
7.1.5 中断响应过程 …… 153
7.2 8086/8088 中断系统 …… 155
7.2.1 中断系统的基本功能 …… 155
7.2.2 8086/8088 的中断系统 …… 155
7.3 可编程中断控制器 8259A …… 157
7.3.1 8259A 的主要特性 …… 157
7.3.2 8259A 的内部结构 …… 157
7.3.3 8259A 的引脚及功能 …… 159
7.3.4 8259A 控制字 …… 160
7.3.5 8259A 工作方式 …… 164
7.4 8259A 程序设计 …… 168
7.4.1 8259A 初始化编程 …… 168
7.4.2 工作方式编程 …… 169
7.4.3 综合程序设计 …… 170
单元实验 8259A 中断实验 …… 173
单元测试 …… 182

第 8 章 DMA 控制器 …… 187

8.1 DMA 基本概念 …… 187
8.1.1 直接存储器存取 DMA 概念 …… 187
8.1.2 DMA 控制器组成与功能 …… 187
8.1.3 DMA 操作步骤 …… 189
8.2 可编程 DMA 控制器 8237A …… 190
8.2.1 8237A 主要特性 …… 190
8.2.2 8237A 内部结构 …… 191

8.2.3 8237A 的引脚及功能 …… 192
8.2.4 8237A 方式控制字 …… 193
8.2.5 内部寄存器的寻址 …… 199
8.2.6 软件命令 …… 199
8.3 8237A 程序设计 …… 200
8.3.1 8237A 初始化编程 …… 200
8.3.2 8237A 应用实例 …… 202
单元实验 8237A 控制器实验 …… 203
单元测试 …… 206

第 9 章 A/D 和 D/A 接口 …… 210

9.1 A/D 和 D/A 转换的基本概念 …… 210
9.1.1 信号的转换 …… 210
9.1.2 常用传感器 …… 211
9.2 D/A 转换及接口 …… 213
9.2.1 D/A 转换的工作原理 …… 213
9.2.2 D/A 的性能参数和术语 …… 214
9.2.3 典型 D/A 转换器芯片 …… 216
9.3 A/D 转换器接口 …… 222
9.3.1 模拟信号的采样、量化和编码 …… 222
9.3.2 A/D 转换的类型 …… 223
9.3.3 A/D 转换器主要性能参数 …… 223
9.3.4 典型 A/D 转换器芯片 …… 224
单元实验 A/D 与 D/A 转换接口实验 …… 231
单元测试 …… 236

第 10 章 常用外围设备及接口 …… 239

10.1 常用外围设备及接口基本知识 …… 239
10.1.1 外围设备的功能 …… 239
10.1.2 外围设备的分类 …… 240
10.2 键盘及其接口 …… 240
10.2.1 键盘 …… 240
10.2.2 键的识别 …… 241
10.2.3 微机键盘及接口 …… 244
10.3 显示器及其接口 …… 245
10.3.1 LED 显示器及其接口 …… 245
10.3.2 CRT 显示器及其接口简介 …… 249

10.3.3 LCD显示器简介 …… 252
10.4 打印机及其接口 …… 253
10.4.1 打印机的分类 …… 253
10.4.2 打印机的主要性能指标 …… 254
10.4.3 针式打印机 …… 255
10.4.4 喷墨打印机 …… 256
10.4.5 激光打印机 …… 257
10.4.6 打印机接口 …… 258
10.5 交互式人机接口 …… 260
10.5.1 鼠标器 …… 260
10.5.2 扫描仪 …… 262
10.5.3 光笔 …… 264
10.5.4 数字化仪 …… 264
单元实验 8279键盘显示实验 …… 265
单元测试 …… 268

参考文献 …… 272

第1章 chapter 1

微型计算机系统

1.1 微型计算机系统硬件结构

1.1.1 微型计算机系统的基本组成

1946年6月，美籍匈牙利人约翰冯·诺伊曼(John von Neumann)发表论文提出了“存储程序”的计算机方案，这就是EDVAC(Electronic Discrete Variable Automatic Computer)即电子离散变量自动计算机。EDVAC在两个方面进行了突出的关键性的改进：

(1) 把计算机要执行的指令和要处理的数据都采用二进制表示；

(2) 把要执行的指令和要处理的数据按照顺序编成程序存储到计算机内部让它自动执行(存储程序控制原理)。

存储程序控制原理是现代计算机运行的基本基础。现代计算机的基本结构也是根据计算机的存储程序控制原理和特点形成的，一般也称为“冯·诺伊曼机”。冯·诺伊曼被誉为“计算机之父”。

现代计算机的物理结构由运算单元、控制单元、存储单元、输入设备和输出设备组成。微型计算机同样遵循现代计算机的物理结构，只不过将运算单元和控制单元集成在一个电路芯片上，称为微处理器。

计算机系统由硬件系统和软件系统两大部分组成。微型计算机系统的组成如图1-1所示。

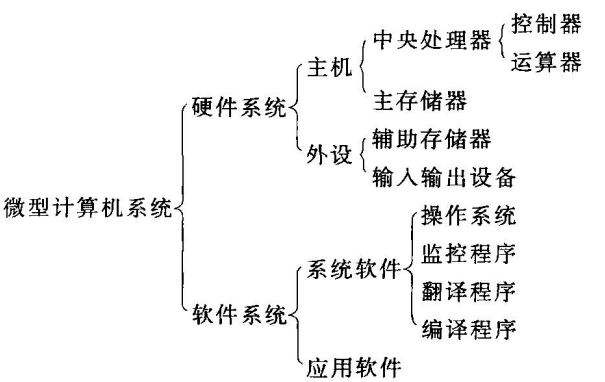


图1-1 微型计算机系统的组成

此为试读，需要完整PDF请访问：www.ertongbook.com

从宏观角度来讲,微机系统仍遵循存储程序控制原理,属于冯·诺伊曼机。从部件连接的角度来看,在微机的硬件系统中,一般以主机板为连接中心,将各个部件连接在一起。其中,CPU 和内存直接安装在主机板上,软盘驱动器、硬盘、光盘驱动器通过数据电缆连接在主机板上,还有连接输入输出设备的适配卡安装在主板的扩展插槽上,这些部件连同提供能源的电源组件,安置在一个箱体中,称为主机箱。键盘、鼠标、扫描仪、话筒等输入设备,显示器、打印机、绘图仪、扬声器等输出设备,则是通过主板的 I/O 接口或者适配卡的接口直接或间接连接在主板上。

软件是计算机程序及运用数据处理系统所必需的手续、规则、文件的总称。一般来说,软件是计算机应用的灵魂,一个微机系统要正常工作,充分发挥其功能,必须配备完善的软件。如图 1-1 所示,软件一般分为系统软件和应用软件两大部分,系统软件是和硬件关系最密切的软件,与硬件组合在一起提供运行平台;而应用软件在运行平台上构成应用平台供用户完成具体的任务。

1.1.2 微型计算机系统的系统结构

从第一台电子计算机问世至今,它的更新换代实质上就是硬件的更新换代。但无论怎样变化,就其基本工作原理而言,都是存储程序控制原理,其基本结构属于冯·诺依曼型计算机。

微型计算机的设计目标主要是考虑如何以较低造价的硬件组成系统,并具有较强的功能。而实现此目标的关键之一是如何进行数据信息的传送,为了克服数据信息在计算机各部件之间直接进行传送而造成的数据通路复杂、零乱,控制困难,扩展性差等缺点,目前微型计算机硬件结构普遍采用总线结构。总线是一组公共信息传输线路,能为多个部件服务,可分时地发送与接收各部件的信息。目前在计算机系统中常把总线作为一个独立部件看待。总线的工作方式通常是由发送信息的部件分时地将信息发往总线,再由总线将这些信息同时发往各个接收信息的部件。究竟哪个部件接收信息,要由输入脉冲控制决定。

微型计算机比较典型的系统结构如图 1-2 所示。

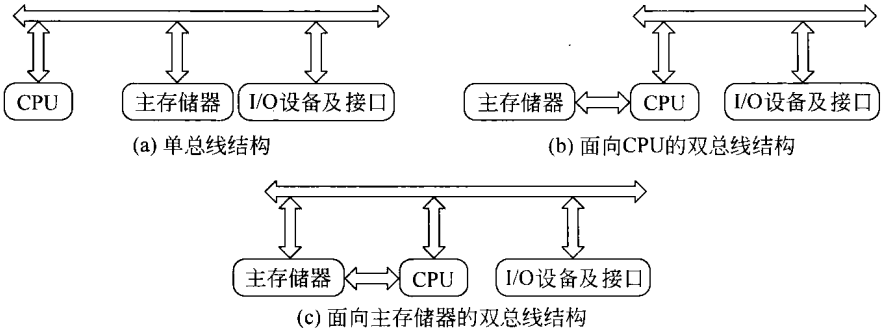


图 1-2 典型的微型计算机系统结构

1. 单总线结构

单总线结构是一种典型的微型计算机硬件结构。系统的各个部件均挂在单总线上，构成微型计算机的硬件系统，所以又称为面向系统的单总线结构。在单总线结构中，CPU 与主存储器之间，CPU 与 I/O 设备之间，I/O 设备与主存储器之间，各个 I/O 设备之间都可以通过单总线交换信息。

单总线结构的优点是控制简单方便，易于扩充系统所配置的 I/O 设备，在主存与 I/O 设备交换信息时，CPU 能够继续工作。但由于系统的所有部件和设备都挂在一组单总线上，而单总线又只能分时工作，即同一时刻只能在一对设备之间传送数据，这就使数据传输的吞吐量受到限制。

2. 面向 CPU 的双总线结构

面向 CPU 的计算机系统中有两组总线。一组总线是 CPU 与主存储器之间进行信息交换的公共通路，称为存储总线。CPU 利用存储总线从主存储器取出指令进行分析、执行，从主存储器读取数据进行加工处理，再将结果送回主存储器。另一组是 CPU 与 I/O 设备之间进行信息交换的公共通路，称为输入输出(I/O)总线。各外围设备通过接口电路挂接在 I/O 总线上。由于在 CPU 与主存储器之间，CPU 与 I/O 设备之间分别设置了一组总线，从而提高了微机系统信息传送率。但由于外围设备与主存储器之间没有直接的通路，要通过 CPU 才能进行信息交换，增加了 CPU 的负担，降低了 CPU 的工作效率。

3. 面向主存储器的双总线结构

随着技术的发展，微机不同组件之间出现了许多专用互连总线，传统的总线标准实际上已成为局部 I/O 总线接口。微机主板扩展 I/O 接口的局部总线类型有下列 4 种。

1) ISA 总线

ISA 是工业标准体系结构总线的简称，由美国 IBM 公司推出的 16 位标准总线，数据传输率为 8MB/s。已属于淘汰的总线类型，部分主板还保留少量接口。

2) EISA 总线

EISA 是扩展工业标准体系结构总线的简称，由 Compaq、HP、AST 等多家计算机公司联合推出的 32 位标准总线，数据传输率为 33MB/s。目前已被 PCI 总线取代。

3) VESA 总线

VESA 总线由视频电子标准协会联合另外多家公司共同推出的全开放、通用的局部总线(VL-BUS)。它的数据传输率为 132MB/s。目前已被 PCI 总线取代。

4) PCI 总线

PCI 总线是外设互连总线的简称，由美国 Intel 公司推出的 32/64 位标准总线。PCI 总线是一种与 CPU 隔离的总线结构，能与 CPU 同时工作。这种总线适应性强，速度快，数据传输率为 132MB/s，是当前主要的接口总线。

目前，微机的硬件系统具有多种总线方式，但其结构基本还是依照面向主存储器的

双总线结构模式。

1.1.3 微型计算机系统的性能指标

衡量微型计算机系统性能的指标主要有字长、主频、内存容量、运算速度、系统的可靠性、外设配置、软件配置、存取周期等。

- 字长：CPU 能够同时处理的比特数。它直接关系到计算机的计算精度、功能和速度。字长越长，计算精度越高，处理能力越强。常见的微型机字长有 8 位、16 位、32 位和 64 位。
- 主频(时钟频率)：时钟脉冲发生器所产生的时钟信号频率(MHz,GHz)。它在很大程度上决定了计算机的运行速度。
- 内存容量：内存储器中能够存储信息的总字节数，一般以 KB、MB、GB 为单位，反映了内存储器存储数据的能力。
- 运算速度：计算机的运算速度通常用每秒钟能执行的指令条数来表示，如 MIPS(百万条指令/秒)。
- 系统的可靠性：系统在正常条件下不发生故障或失效的概率。
- 外设配置：外设是指计算机的输入输出设备以及外存储器等。
- 软件配置：软件配置包括操作系统、计算机语言、数据库管理系统、网络通信软件、汉字软件及其他各种应用软件等。
- 存取周期：对内存进行一次访问(存取)操作所需的时间。

1.2 微处理器

微处理器又称为中央处理器(Central Processing Unit, CPU)，是计算机进行算术逻辑运算和系统控制的主要部件。微型计算机的性能主要取决于微处理器的性能，如计算机的字长、工作速度、指令执行时间及浮点运算能力等。本节主要以 Intel 公司的 CPU 为实例，介绍 8086、80386、80486 到 Pentium 系列 CPU 的基本工作原理。

1.2.1 8086/8088 微处理器

Intel 8086 CPU 是 Intel 公司于 1987 年推出的一款高性能的 16 位微处理器，有 20 条地址线，直接寻址能力达到 1MB，具有 16 条数据总线，内部总线和 ALU 都是 16 位的。

Intel 8086 CPU 一问世就显示出了强大的生命力，以它为核心部件组成的微机系统，其性能已达到当时中、高档小型计算机的水平。它具有丰富的指令系统，采用多级中断技术、多重寻址方式、多重数据处理形式、段式存储器结构、硬件乘除法运算电路，增加了预取指令的队列寄存器等。

Intel 8086 CPU 的一个突出特点是多重处理能力，用 8086 CPU 与 8087 协处理器以及 8089 I/O 处理器组成的多处理器系统，可大大提高数据处理和输入输出能力。与

8086 配套的各种外围结构芯片非常丰富，方便用户开发各种系统。

1. Intel 8086 CPU 内部结构

Intel 8086 CPU 内部结构按功能可分为两大部分：总线接口单元(Bus Interface Unit，BIU)和执行单元(Execution Unit，EU)。Intel 8086 CPU 内部结构如图 1-3 所示。

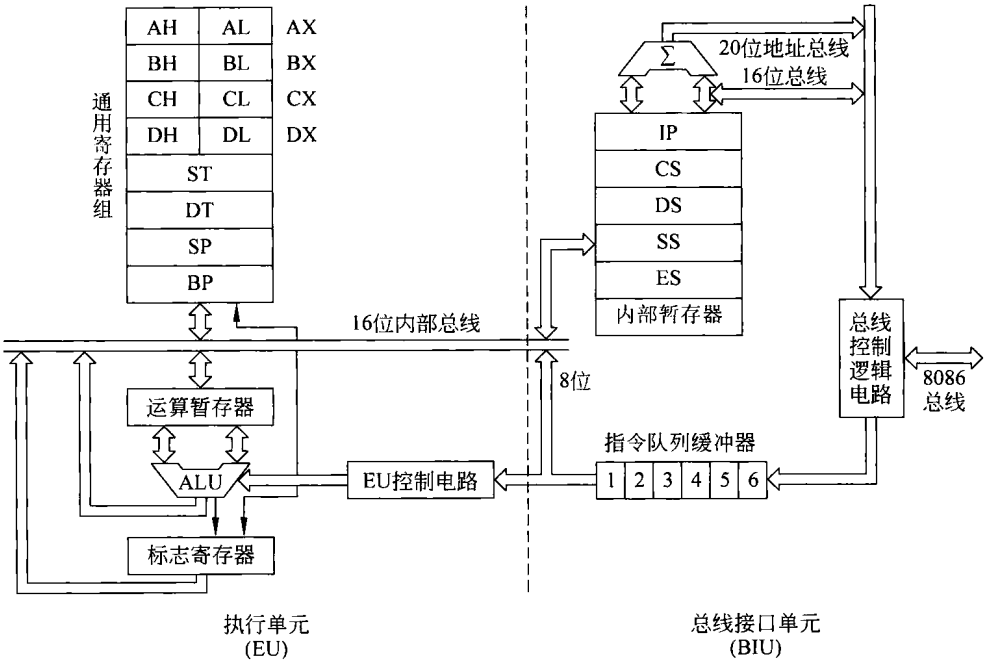


图 1-3 Intel 8086 CPU 内部结构示意图

1) 总线接口单元

总线接口单元(BIU)是 8086 CPU 同存储器和 I/O 设备之间的接口部件，负责对全部引脚的操作，即 8086 CPU 所有对存储器和 I/O 设备的操作都是由 BIU 完成的。

总线接口单元(BIU)由 20 位地址加法器、4 个段寄存器(分别为 CS、DS、SS、ES)、16 位指令指针寄存器(IP)、6 字节的指令队列缓冲器和总线控制逻辑电路等组成。

BIU 提供了 20 位地址总线、16 位双向数据总线和若干条控制总线。其具体功能是：负责从内存单元中预取指令，并将它们送到指定队列缓冲器暂存。CPU 执行指令时，总线接口单元要配合执行单元(EU)，从指定的内存单元或者 I/O 端口中取数据传送给执行单元(EU)，或者把执行单元(EU)的处理结果传送到指定的内存单元或 I/O 端口中。

2) 执行单元

执行单元(EU)包含 1 个 16 位的算术逻辑运算单元(ALU)，8 个 16 位的通用寄存器，1 个16 位标志寄存器(FR)，一个数据暂存寄存器和执行单元(EU)的控制单元等。

执行单元(EU)负责所有指令的解释和执行，同时管理上述有关的寄存器。

执行单元(EU)负责从总线接口单元(BIU)的指令队列缓冲器中取指令，并对指令译码，根据指令要求向 EU 内部各部件发出控制命令，以完成各条指令规定的功能。

EU 对指令的执行是从取指令操作码开始的,它从总线接口单元(BIU)的指令队列缓冲器中每次取一个字节。如果指令缓冲器中是空的,那么执行单元(EU)就要等待总线接口单元(BIU)通过外部总线从存储器中取得指令并送到执行单元(EU),通过译码电路分析,发出相应控制命令,控制"ALU 数据总线"中数据的流向。如果是运算操作,操作数据经过暂存寄存器送入 ALU,运算结果经过"ALU 数据总线"送到相应寄存器,同时标志寄存器 FLAGS 根据运算结果改变状态。在指令执行过程中常会发生从存储器中读或写数据的事件,这时就有执行单元(EU)提供寻址用的 16 位有效地址,在总线接口单元(BIU)中汇总经过运算形成一个 20 位的物理地址,送到外部总线进行寻址。

2. Intel 8086 CPU 寄存器组织

Intel 8086 微处理器内部共有 14 个 16 位寄存器,包括通用寄存器、地址指针和变址寄存器、段寄存器、指令指针寄存器和标志寄存器。

Intel 8086 CPU 内部寄存器如图 1-4 所示。

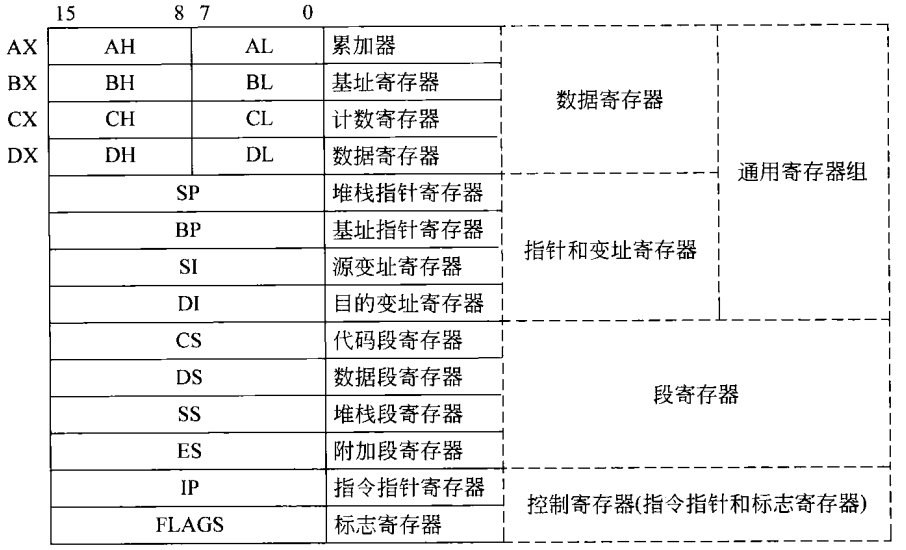


图 1-4 Intel 8086 CPU 内部寄存器

1) 通用寄存器组

Intel 8086 CPU 指令执行单元(EU)中有 8 个 16 位通用寄存器,它们可分成两组。

一组由 AX、BX、CX 和 DX 构成,称为数据寄存器,可用来存放 16 位的数据或地址,也可把它们当作 8 个 8 位寄存器来使用,即把每个通用寄存器的高半部分和低半部分分开。低半部分被命名为 AL、BL、CL 和 DL;高半部分则被命名为 AH、BH、CH 和 DH。

另一组包含 4 个 16 位寄存器,称为指针和变址寄存器,用来存放操作数的偏移地址。

(1) 数据寄存器

• AX:称为累加器。它是算术运算时使用的主要寄存器,所有外部设备的输入输

出指令只能使用 AL 或 AX 作为数据寄存器。

- BX：称为基址寄存器。它可以用作数据寄存器，在计算存储器地址时，又可作为地址寄存器使用，是具有双重功能的寄存器。
- CX：称为计数寄存器。在字符串操作、循环操作和移位操作时作为计数器。
- DX：称为数据寄存器。在乘除法中作为辅助累加器，在输入输出操作中作为地址寄存器。

(2) 地址指针和变址寄存器

- 堆栈指针寄存器(Stack Pointer，SP)：用于存放栈顶偏移值，和堆栈段寄存器一起构成了堆栈的栈顶地址。
- 基址指针寄存器(Base Pointer，BP)：可以和堆栈寄存器一起构成堆栈的栈顶地址，也可以在间接寻址中作为地址寄存器，并能用来存放参与运算的 16 位操作数及运算结果。
- 源变址寄存器(Source Pointer，SI)：在间接寻址时，可以作为地址寄存器或变址寄存器。在字符串操作中作为源操作符字符串的变址寄存器。
- 目的变址寄存器(Destination Pointer，DI)：在间接寻址时，可以作为地址寄存器或变址寄存器；在字符串操作中作为目的字符串的变址寄存器。

SI 和 DI 可以单独作为地址指针使用。但在串操作指令中，SI 必须作为源串操作数的地址指针，DI 必须作为目的串操作数的地址指针，两者不能互换。

2) 段寄存器

Intel 8086 CPU 总线接口部件 BIU 中设置有 4 个 16 位段寄存器，它们是代码段寄存器(CS)、数据段寄存器(DS)、附加段寄存器(ES)和堆栈段寄存器(SS)。

- 代码段寄存器(Code Segment，CS)：存放当前正在运行的程序代码所在段的段基址，表示当前使用指令代码可以从该段寄存器指定的存储器段中取得，响应的偏移量由 IP 提供。
- 数据段寄存器(Data Segment，DS)：存放当前程序使用的数据所存放段的最低地址，即存放数据段的基址。
- 附加段寄存器(Extra Segment，ES)：在串操作指令中，用于存放目的串数据的段起始地址。在其他情况下可存放第二个数据段段基址。
- 堆栈段寄存器(Stack Segment，SS)：存放当前堆栈的底部地址，即存放堆栈段的段基址。

3) 指令指针和标志寄存器

(1) 指令指针寄存器

指令指针寄存器(IP)是一个 16 位寄存器 IP，用来存放将要执行的下一条指令在代码段中的偏移地址。在程序运行过程中，BIU 自动修改 IP 中的内容，使它始终指向将要执行的下一条指令。程序不能直接访问 IP，但是可通过某些指令修改 IP 的内容。

(2) 标志寄存器

8086 CPU 中设置了一个 16 位标志寄存器(FLAGS)，用来存放运算结果的特征和控制标志，其格式如图 1-5 所示。

此为试读，需要完整PDF请访问：www.ertongbook.com