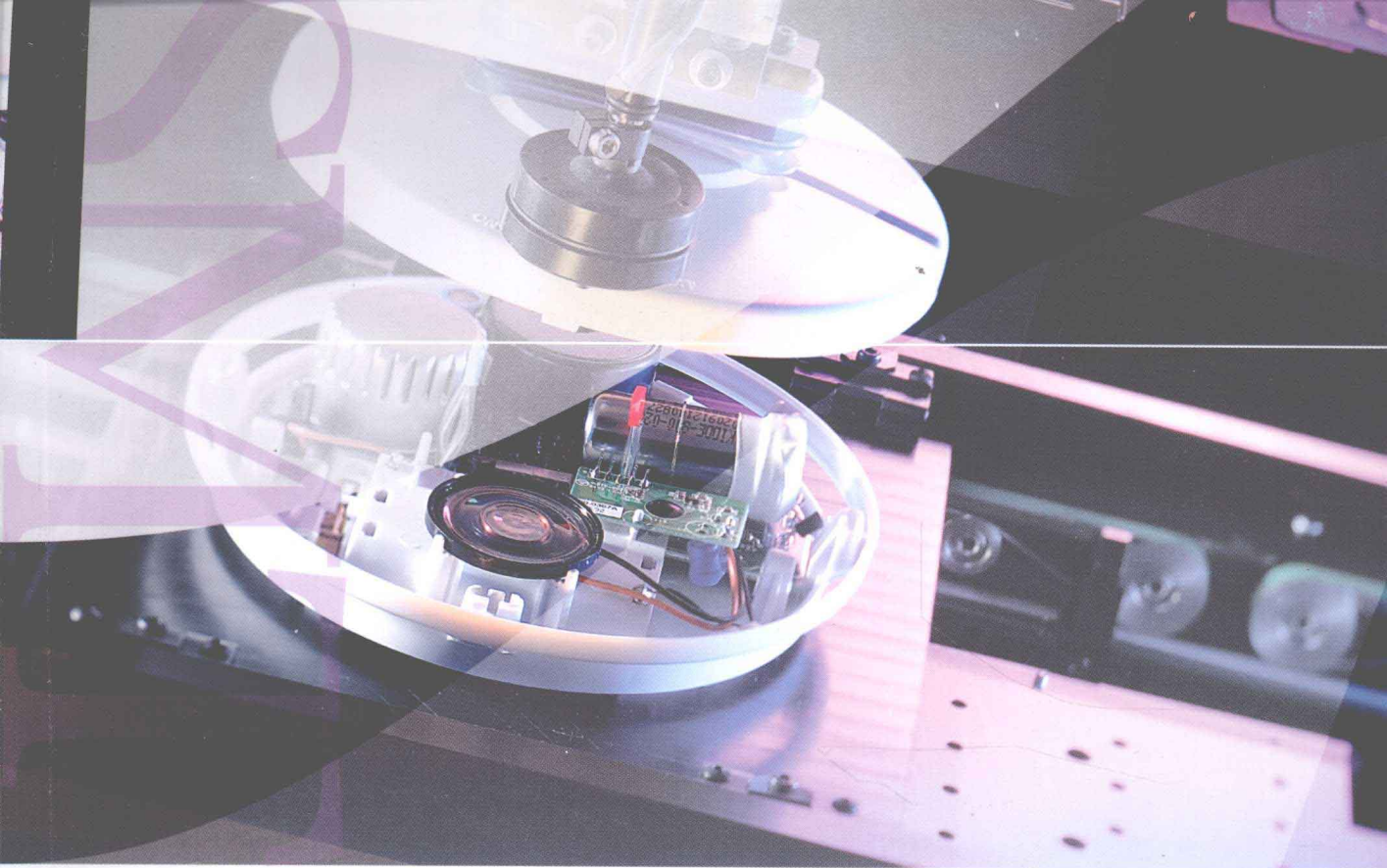




SMT教育培训系列教材

电子组装工艺可靠性

王文利 闫焉服 编著



- ▶ 企业如何真正实现“中国创造”而不再是传统意义上的中国制造？
谁可以帮助企业实现这个目标？
- ▶ 回答：“可靠性技术！”
- ▶ 追求质量精细的发展已经成为电子产业转型升级的必由之路，
而“可靠性技术”是促进企业升级转型、提升企业核心竞争力的桥梁。



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

SMT 教育培训系列教材

电子组装工艺可靠性

王文利 闫焉服 编著

电子工业出版社

Publishing House of Electronics Industry

北京 • BEIJING

编审委员会成员名单

主任委员：毕克允

副主任委员：金存忠 王春青 陈冠方

委员：（按音序排列）

曹白杨	冯明发	顾霭云	顾本斗
韩满林	李国洪	李明雨	李宁成
李世玮	刘 哲	郭朝阳	潘开林
舒平生	孙凤莲	马孝松	王 晓
王文利	闫焉服	赵雄明	郑冠群
钟秉刚	朱 涛		

序 言

我国学术界在 20 世纪 80 年代初开始关注国际上电子产品表面组装技术（Surface Mount Technology, SMT）的兴起、推广与应用。1982 年，我国开始引进 SMT 的印制和再流焊技术，1985 年引进了 SMT 生产线及技术。中国电子学会、各研究所及相关高等院校纷纷开展 SMT 的研究、学术交流与人才培养等工作，随后许多企业广泛采用 SMT 工艺制造各类电子产品。经过 25 年发展，SMT 已经被广大电子科技人员所熟悉，电子企业的生产直通率已经不存在问题。

随着无铅技术带来的高温焊接，加之各种新型复杂元器件的广泛应用（如 CSP、QFN、POP 和小型片式元件），复杂印制电路板组件的出现，电子产品的可靠性成了突出的问题，尤其是电子组装工艺的可靠性更需要关注。

电子装联采用多种工艺技术：粘接、绕接、压接、焊接和螺纹连接等，各有其相关的可靠性问题。电路板装联的主流技术是表面组装焊接，本书围绕电子组装工艺这个课题进行论述。

电子组装工艺可靠性可粗略分为：

- ① 元器件的可靠性，如 ESD, EOS 和 MSD 等；
- ② PWB 的可靠性，如孔、引线的断裂，电化学引起的缺陷和 CAF 等；
- ③ 焊点的疲劳开裂等可靠性问题。

本书 10 个章节分别论述了以上各方面的可靠性问题，其中第 8、9、10 章是广大 SMT 人员非常感兴趣的生产实践中的课题。

本书第一作者王文利博士曾在华为技术有限公司从事电子组装工艺可靠性研究多年，深入实践，得到了广泛的第一手知识，后转入大学任教，广泛阅读国外专著和会议论文，理论与实践相结合，具备丰富的实践经验与深厚的理论基础。通过阅读本书，读者可以对电子组装工艺的可靠性有一个全面和深入的理解；本书可为电子组装企业工艺可靠性工作的开展与实际问题的解决提供指导。

陈冠方

2011 年 4 月 18 日

前 言

对电子产品而言，一是高效率、低成本的制造，即电子产品的可制造性问题；二是电子产品质量与可靠性问题。可制造性问题是制造厂家关注的重点，而电子产品质量与可靠性问题则是客户评价产品的主要标准。在电子产品竞争越来越激烈的今天，越来越多的公司开始关注电子产品的可靠性问题，因为提高产品的质量与可靠性也就是提高客户的满意度、增加产品的竞争力。随着电子产品的核心芯片与产品设计方案越来越集中，影响产品质量与可靠性的因素集中在制造和应用层面，而电子产品组装工艺的质量与可靠性对产品的质量与可靠性的影响也越来越大。

目前国内尚没有系统地讲述电子组装工艺可靠性方面的图书，国外已有的电子组装可靠性方面的图书也比较偏重于某一方面的论述，如焊点可靠性的有限元仿真分析等，对于大多数的 SMT 工程界从业人员来说，迫切需要一本比较全面、系统的电子组装工艺可靠性方面的图书。通过阅读本书，读者可对电子组装可靠性有一个系统的了解，以便对日常工作中开展电子组装的可靠性工作提供指导，本书的目标就在于此。本书针对电子行业越来越关注的产品工艺可靠性问题，阐述了电子工艺可靠性的主要失效形式、失效机理、焊点与 PCB 的可靠性设计，焊点的仿真分析与寿命预测、工艺可靠性实验、工艺失效分析以及专项工艺可靠性问题，如无铅工艺可靠性问题、BGA 器件与 QFN 器件应用的可靠性问题，这些都是编著者在总结多年从事 SMT 可靠性工程实践经验和对在职人员培训的基础上，根据业界 SMT 工程人员对可靠性要求越来越迫切的实际情况确定的内容和主题，因此本书的重点集中在工程应用层面，以工程实用性为出发点，尽量减少不必要的可靠性理论论述。

全书按照元器件、焊点和 PCB 为主体的可靠性设计、组装工艺过程的可靠性应用、工艺失效分析技术和可靠性实验，以及专项工艺可靠性问题为主线展开论述，基本覆盖了电子组装工艺可靠性的主要方面。本书参考了国内外最新的研究成果及发展现状，对于从事电子产品硬件设计、CAD、工艺设计、质量管理等电子制造业的工程技术人员和科研人员，以及高等院校电子制造相关专业的教师、大学生和研究生都有很好的参考价值。

本书主要由深圳信息职业技术学院信息技术研究所王文利博士和河南科技大学闫焉服博士负责编写，河南科技大学郭晓晓、刘淑英和冯丽芳等老师参与了部分章节的撰写工作。在本书的编写过程中得到中国电子学会 SMT 专业委员会和深圳市拓普达资讯有限公司的大力协助，桂林电子科技大学陈冠方教授参与了本书的编写工作，提出了中肯的意见，并进行了审校。

由于时间仓促和水平有限，书中难免存在不足之处，真诚期望同行专家和读者指正。

编著者

2011 年 3 月

目 录

第 1 章 电子组装工艺可靠性概述	(1)
参考文献	(3)
第 2 章 印制电路板的可靠性设计	(5)
2.1 孔的可靠性设计	(5)
2.1.1 印制电路板上孔的分类	(5)
2.1.2 影响通孔可靠性的关键设计参数	(6)
2.2 PCB 走线的可靠性设计	(7)
2.3 焊盘的散热设计	(9)
2.4 考虑机械应力的 PCB 布局设计	(10)
参考文献	(11)
第 3 章 焊点失效机理与寿命预测	(13)
3.1 焊点失效机理	(13)
3.1.1 热致失效	(13)
3.1.2 机械失效	(14)
3.1.3 电化学失效	(15)
3.2 焊点疲劳寿命预测模型	(16)
3.2.1 以塑性变形为基础的预测模型	(16)
3.2.2 以蠕变变形为基础的预测模型	(17)
3.2.3 以能量为基础的预测模型	(18)
3.2.4 以断裂参量为基础的预测模型	(18)
3.3 典型焊点的疲劳寿命预测举例	(19)
3.3.1 模型的建立和参数的选择	(19)
3.3.2 模拟结果和分析	(21)
3.3.3 分析结论	(24)
参考文献	(24)
第 4 章 电子组装过程中的可靠性问题	(27)
4.1 软钎焊原理	(27)
4.2 可焊性测试	(29)
4.2.1 边缘浸渍法	(29)
4.2.2 润湿平衡法	(30)
4.3 组装过程的潮湿敏感问题	(33)
4.3.1 潮湿敏感元器件的可靠性问题	(33)
4.3.2 吸湿造成的 PCB 爆板问题	(35)
4.4 金属间化合物对焊接可靠性的影响	(36)
4.5 再流焊接过程的质量与可靠性问题	(39)

4.5.1	冷焊	(39)
4.5.2	空洞	(41)
4.5.3	金对焊点可靠性的影响	(42)
4.5.4	金属渗析	(43)
4.5.5	片式元件开裂	(45)
4.5.6	片式元件立碑缺陷的机理分析与解决	(47)
参考文献		(52)
第5章 电子组装过程中的静电防护		(53)
5.1	电子元器件的静电损伤	(53)
5.1.1	静电和静电放电	(53)
5.1.2	对静电认识的发展历史	(53)
5.1.3	静电的产生	(54)
5.1.4	静电的来源	(57)
5.1.5	静电放电的3种模式	(59)
5.1.6	静电放电失效	(61)
5.2	保障工艺可靠性的静电防护措施	(65)
5.2.1	静电防护的作用和意义	(65)
5.2.2	静电对电子产品的损害	(69)
5.2.3	静电防护的目的和原则	(71)
5.2.4	静电防护材料	(72)
5.2.5	静电防护器材	(72)
5.2.6	静电防护的具体措施	(76)
5.2.7	静电防护总结	(81)
参考文献		(82)
第6章 电子工艺失效分析技术		(83)
6.1	外观检查	(83)
6.2	金相切片分析	(84)
6.2.1	金相切片的制作过程	(85)
6.2.2	金相切片技术在印制电路板生产检验中的应用	(85)
6.2.3	金相切片技术在印制电路板质量与可靠性分析中的应用	(87)
6.3	X射线分析技术	(88)
6.3.1	X射线的基本概念	(88)
6.3.2	X射线在电子工艺失效分析中的用途	(88)
6.3.3	X射线照相常用术语	(89)
6.3.4	X射线照相过程	(90)
6.3.5	X射线分析案例	(91)
6.4	光学显微镜分析技术	(92)
6.4.1	明、暗场观察	(92)
6.4.2	用光的干涉法测薄膜厚度	(93)
6.4.3	微分干涉相衬观察	(95)

6.4.4	偏振光干涉法观察	(95)
6.5	红外显微镜分析技术	(96)
6.5.1	红外显微镜的基本工作原理	(96)
6.5.2	红外显微分析技术在电子元器件失效分析中的应用	(97)
6.6	声学显微镜分析技术	(97)
6.6.1	SLAM 的原理及应用	(98)
6.6.2	C-SAM 的原理及应用	(99)
6.7	扫描电子显微镜技术 (SEM)	(100)
6.7.1	扫描电子显微镜的基本工作原理	(102)
6.7.2	扫描电子显微镜的主要性能指标	(102)
6.7.3	扫描电子显微镜及其在电子元器件失效分析中的应用	(104)
6.8	电子束测试技术	(106)
6.8.1	电子束探测法 (EBT)	(106)
6.8.2	电子束测试技术在器件失效分析中的应用	(107)
6.8.3	电子束测试系统中自动导航技术	(108)
6.8.4	电子束探针的最佳探测原则	(108)
6.9	电子束探针 X 射线显微分析仪	(109)
6.10	染色与渗透技术	(110)
6.10.1	染色与渗透试验基本原理	(110)
6.10.2	染色与渗透试验方法流程	(110)
6.10.3	染色与渗透试验结果的分析与应用	(112)
6.10.4	染色与渗透试验过程的质量控制	(113)
	参考文献	(114)
第 7 章	电子产品可靠性试验	(117)
7.1	可靠性试验概述	(117)
7.2	可靠性试验	(118)
7.2.1	可靠性试验目的	(118)
7.2.2	可靠性试验的分类	(118)
7.2.3	可靠性试验设计	(120)
7.2.4	可靠性试验失效判据的确定	(122)
7.2.5	可靠性试验的抽样检查	(122)
7.2.6	可靠性试验的技术标准	(124)
7.3	可靠性筛选试验	(125)
7.3.1	筛选方法的评价	(126)
7.3.2	筛选的方法	(126)
7.3.3	失效模式与筛选方法的关系	(128)
7.3.4	可靠性筛选试验的设计	(130)
7.4	寿命试验	(133)
7.4.1	寿命试验的定义和特点	(133)
7.4.2	寿命试验的分类	(133)

7.4.3	寿命试验的设计	(134)
7.5	加速试验	(136)
7.5.1	加速试验的目的及分类	(137)
7.5.2	加速试验的产品层次及模型	(138)
7.5.3	先进的加速试验方案 / 思想	(139)
7.5.4	在加速试验中应当注意的问题	(140)
7.6	环境试验	(142)
7.6.1	环境试验项目	(142)
7.6.2	环境试验方法的分类和一般程序	(142)
7.6.3	环境试验方法	(144)
	参考文献	(147)
第 8 章	无铅组装工艺可靠性	(149)
8.1	无铅焊接工艺简介	(149)
8.2	常用无铅焊料的可靠性特性	(150)
8.2.1	共熔锡-银合金 (Sn-Ag)	(150)
8.2.2	锡-银-铋合金 (Sn-Ag-Bi) 和锡-银-铋-铜合金 (Sn-Ag-Bi-In)	(151)
8.2.3	锡-银-铜合金 (Sn-Ag-Cu) 和锡-银-铜+其他 (Sn-Ag-Cu-X)	(153)
8.3	无铅 PCB 表面处理	(153)
8.3.1	有机可焊性保护膜 (OSP)	(154)
8.3.2	化学镍金	(156)
8.3.3	无铅热风整平	(160)
8.3.4	化学镀锡	(161)
8.3.5	浸银	(162)
8.3.6	无铅表面处理总结	(163)
8.4	无铅组装过程的可靠性问题	(164)
8.4.1	无铅焊膏的印刷	(164)
8.4.2	无铅焊接再流曲线的设定	(165)
8.5	无铅焊点缺陷	(168)
8.5.1	焊点剥离 (Lifted Pad)	(168)
8.5.2	锡-银-铜焊点空洞	(169)
8.6	无铅焊接高温的影响	(171)
8.6.1	无铅焊接高温对元器件可靠性的影响	(171)
8.6.2	无铅焊接高温对焊点可靠性的影响	(174)
8.6.3	无铅焊接高温对 PCB 可靠性的影响	(175)
8.7	无铅焊接的长期可靠性问题	(175)
8.7.1	锡须 (Tin Whisker)	(175)
8.7.2	Kirkendall 空洞	(178)
8.7.3	导电阳极丝 (CAF)	(179)
	参考文献	(181)

第 9 章 面阵列封装器件的工艺可靠性应用	(183)
9.1 面阵列封装器件简介	(183)
9.1.1 BGA 封装的特点	(183)
9.1.2 BGA 封装的类型与结构	(184)
9.2 BGA 焊点空洞形成机理及对焊点可靠性的影响	(190)
9.2.1 BGA 焊点空洞形成机理	(190)
9.2.2 BGA 焊点空洞接受标准及其对焊点可靠性的影响	(194)
9.2.3 消除 BGA 空洞的措施	(195)
9.3 BGA 不饱满焊点的形成机理及解决	(195)
9.4 BGA 焊接润湿不良及改善措施	(197)
9.5 BGA 焊接的自对中不良及解决方法	(198)
9.6 BGA 焊点桥连及解决方法	(200)
9.7 BGA 焊接的开焊及解决方法	(201)
9.8 焊点高度不均匀及解决方法	(203)
9.9 爆米花和分层	(204)
9.10 CCGA 器件的可靠性返修	(205)
参考文献	(207)
第 10 章 QFN 器件工艺可靠性应用	(211)
10.1 QFN 封装器件的特点	(211)
10.2 QFN 器件的焊盘设计	(212)
10.3 QFN 器件的钢网设计	(213)
10.4 QFN 器件组装过程常见工艺缺陷分析及解决方法	(214)
10.4.1 QFN 器件引脚桥连缺陷的分析与解决方法	(214)
10.4.2 QFN 器件焊点空洞的分析与解决方法	(215)
10.4.3 QFN 器件组装过程焊珠缺陷的分析与解决方法	(216)
10.4.4 QFN 器件组装过程焊点开路缺陷的分析与解决方法	(216)
10.5 QFN 封装器件的可靠性返修	(217)
10.5.1 QFN 返修的主要问题	(217)
10.5.2 QFN 的返修流程	(217)
10.5.3 QFN 可靠返修的技术要求	(218)
参考文献	(221)

第1章 电子组装工艺可靠性概述

随着电子产品的广泛应用，电子产品的可靠性已成为一个突出的问题。大多数的应用场合都要求电子产品必须稳定、可靠、安全地运行。在航空、航天、军事、通信、金融、监控等领域，电子系统的故障与失效都可能造成巨大损失。

由于电子产品由种类复杂、材料各异的电子元器件、PCB、焊料、辅料以及软件等组成，所以电子产品与系统的可靠性就显得尤其复杂。从电子产品的制造角度来看，电子制造可以分成4个层次，即电子制造的0级（半导体制造）、1级（PCB设计与制造、IC封装、无源器件的制造、工艺材料及其他机电元件的制造）、2级（电子产品的板级组装）、3级（电子产品的整机装联），电子制造技术的4层分级如图1.1所示。对应4级分层，电子产品的可靠性也可以分成4个层面，对应整机装联（3级）的是电子产品系统级可靠性，对应板级组装（2级）的是板级工艺可靠性，也就是表面组装工艺的可靠性，对应封装、元件和工艺材料（1级）的是元器件的可靠性，对应半导体制造（0级）的是半导体工艺的可靠性。

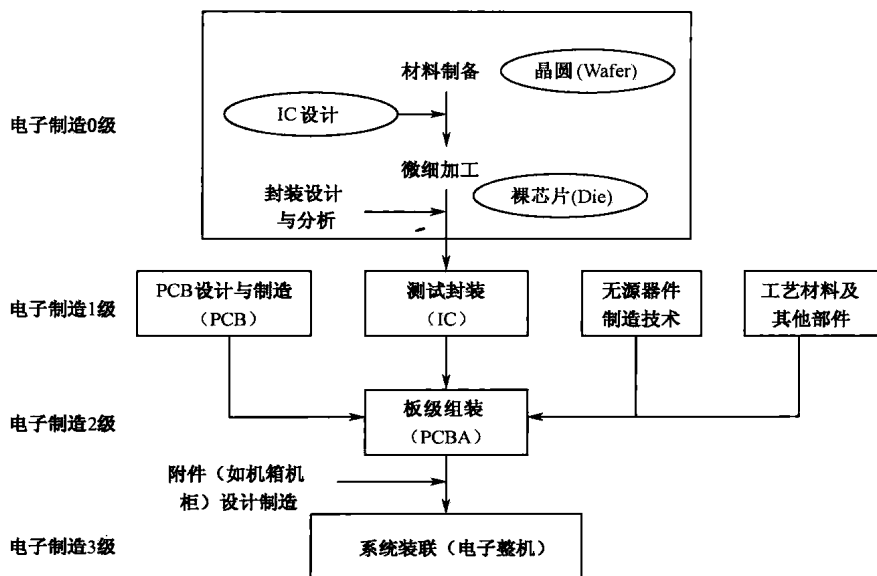


图 1.1 电子制造技术的4层分级

电子产品的系统可靠性表示电子产品或系统在规定的条件下和规定的时间内完成规定功能的能力。与其他产品，如机械产品的可靠性要求一样，电子产品的系统可靠性已经建立了较为成熟的理论体系，比如电子产品系统可靠性预计与分配和电子产品系统可靠性的设计等^[1,2]。同样，对于电子制造0级（半导体制造）和部分1级（测试封装和元器件）的

可靠性问题也已经有了比较系统的理论体系,但对于电子制造 2 级(板级组装)以及与此紧密相关的部分 1 级内容(如 PCB 设计与制造和电子工艺材料等)的可靠性问题,业界还没有系统讲述电子组装工艺可靠性的论著,发表的组装工艺可靠性论文也主要集中在对具体问题的可靠性分析上。随着电子产品制造工艺越来越复杂,应用条件越来越苛刻,应用场合越来越广泛,电子组装工艺问题带来的产品失效和可靠性问题越来越突出,业界从业人员迫切需要对电子组装工艺的可靠性有一个全面的了解,以便更好地指导电子组装工艺可靠性日常工作。

电子组装工艺可靠性是为电子产品的系统可靠性提供保障的,但目前业界尚没有建立完善的系统理论,能够将电子产品的系统可靠性要求分解到组装工艺层面的具体可靠性指标中。针对电子组装工艺的可靠性,还主要停留在可靠性设计指南上,部分理论完善的研究对象可以实现可靠性寿命分析,如针对焊点和过孔的可靠性寿命预测已经有了较为完善的理论模型。目前业界对电子组装工艺可靠性论述比较系统只有 IPC-D-279 Design Guidelines for Reliable Surface Mount Technology Printed Board Assemblies(电子组装印制板组装件可靠性设计指南)^[3],但这一指南是在 1996 年 7 月发布的,此后再也没有升级过,主要原因就是电子组装工艺的可靠性相当复杂,因此虽然 15 年来电子组装技术得到了很大的发展,但指导电子组装工艺技术的可靠性标准却没有与时俱进。业界大型的国际公司都根据自己产品的特点和已有的可靠性设计经验建立自己的电子组装工艺可靠性体系,而中小型的电子企业由于缺乏技术的积累和专业人才,往往没有形成自己的电子组装工艺可靠性设计与保证体系,不断出现因为工艺可靠性的问题产生的产品失效和寿命不达标等可靠性问题。

电子组装工艺的可靠性设计(Design For Reliability)包括三方面的工作,即仿真设计、失效分析和可靠性实验,如图 1.2 所示为电子组装工艺可靠性设计系统的组成。业界领先的大型电子类公司的工艺可靠性部门业务开展和人员配置基本上也是按照这个框架来进行的。这三方面的工作可以完成组装工艺可靠性从定性分析到定量设计的需求。但是对于大部分的中小型电子企业往往很难建立起来这么系统庞大、组织完整的可靠性部门与设计流程,对他们来说,更有效方法的可能是建立自己的电子组装工艺可靠性规范或指南,用来指导在 PCB 设计阶段、PCBA 组装过程、工艺失效分析和工艺可靠性试验中,以及新工艺出现时如何采取措施来保证可靠性要求,如果能够做到这一点,就可以解决他们目前遇到的绝大部分组装工艺可靠性问题。

本书就是基于这一思路来组织材料的,没有涉及太多的可靠性数学与理论模型,而是以指导电子组装工艺可靠性工作的开展为出发点。本书针对电子行业越来越关注的产品工艺可靠性问题,阐述了电子工艺可靠性的主要失效形式、失效机理、焊点与 PCB 的可靠性设计、焊点的仿真分析与寿命预测、工艺可靠性实验、工艺失效分析,以及专项工艺可靠性问题,如无铅工艺可靠性问题、BGA 器件与 QFN 器件应用的可靠性问题,全书按照元器件、焊点和 PCB 的可靠性设计、组装工艺过程的可靠性应用、工艺失效分析技术和可靠性实验,以及专项工艺可靠性问题为主线开展论述,基本覆盖了电子组装工艺可靠性的主要方面。



图 1.2 电子组装工艺可靠性设计系统的组成

参 考 文 献

- [1] 李海泉, 李刚 . 系统可靠性分析与设计. 科学出版社, 2003.
- [2] 张增照, 潘勇 . 电子产品可靠性预计. 科学出版社, 2007.
- [3] IPC-D-279 Design Guidelines for Reliable Surface Mount Technology Printed Board Assemblies, IPC Technical Report, July 1996.

第2章 印制电路板的可靠性设计

2.1 孔的可靠性设计

2.1.1 印制电路板上孔的分类

孔 (Via) 是多层 PCB 电路板的重要组成部分, 钻孔的费用通常占 PCB 制作费用的 30%~40%。因此过孔设计也成为 PCB 设计的重要部分之一。简单地说, PCB 上的每一个孔都可以称为过孔。从作用上看, 过孔可以分成两类: 一是用做各层间的电气连接; 二是用做器件的固定或定位。从工艺制程上来说, 这些过孔一般又分为三类, 即盲孔 (Blind Via)、埋孔 (Buried Via) 和通孔 (Through Via)。

盲孔位于印制电路板的顶层和底层表面, 具有一定深度, 用于表层线路和下面的内层线路的连接, 孔的深度通常不超过一定的比率 (孔径)。盲孔结构如图 2.1 所示。

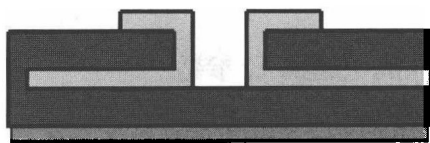


图 2.1 盲孔结构图

埋孔是指位于印制电路板内层的连接孔, 它不会延伸到线路板的表面。埋孔位于线路板的内层, 层压前利用通孔成型工艺完成, 在孔形成过程中可能还会重叠做好几个内层。埋孔结构如图 2.2 所示。

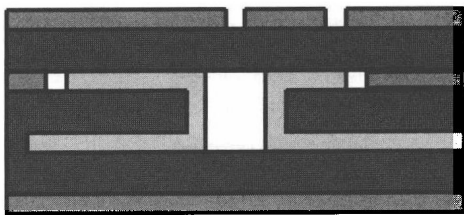


图 2.2 埋孔结构图

第三种孔称为通孔，这种孔穿过整个线路板，可用于实现内部互连或作为元件的安装定位孔。由于通孔在工艺上更易于实现，成本较低，所以绝大部分印制电路板均使用它，而不用另外两种过孔。以下所说的过孔，没有特殊说明的，均作为通孔考虑。从设计的角度来看，一个过孔主要由两部分组成，一是中间的钻孔（Drill Hole），二是钻孔周围的焊盘区。这两部分的尺寸大小决定了过孔的大小。通孔结构如图 2.3 所示。

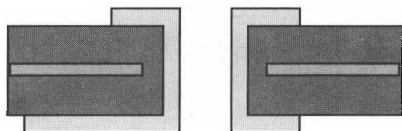


图 2.3 通孔结构图

显然，在设计高速高密度的 PCB 时，电路板设计者总是希望孔越小越好，这样 PCB 上可以留有更多的布线空间；另外，过孔越小，其自身的寄生电容也越小，更适合用于高速电路。但孔尺寸的减小同时带来了成本的增加，而且过孔的尺寸不可能无限制的减小，它受到钻孔（Drill）和电镀（Plating）等工艺技术的限制：孔越小，钻孔需花费的时间越长，也越容易偏离中心位置；就目前的 PCB 制作技术水平，当 PCB 基板厚度与孔径之比（即厚径比）超过 10 时，就无法保证孔壁的均匀镀铜，而镀层厚度的不均匀，特别是镀层中间位置的镀层疏松、过薄会严重影响孔的疲劳寿命。

2.1.2 影响通孔可靠性的关键设计参数

印制电路板通孔（PTH）的热循环疲劳失效是电子产品互连失效的主要形式之一。通孔可靠性评估主要分为两个步骤，即首先进行应力-应变评估，然后进行低周疲劳寿命评估。在 IPC 的研究报告中给出了上述两个模型，即应力-应变评估模型和疲劳寿命评估模型，以及进行通孔可靠性评估所需的相关参数信息^[1,2]。

在工程实际中仍主要应用这两个模型对 PTH 的可靠性进行评估。IPC 的 PTH 疲劳寿命评估模型是根据对铜箔进行的大量实验的数据结果总结得到的。由于 IPC 方法的假设前提，其应力-应变评估模型不满足 PTH 镀层端面的边界自由条件，也不满足镀层与基板粘结处的位移连续条件。由此模型计算得到的应力在 PTH 镀层中是均匀分布的，但在工程实际中，PTH 失效通常发生在镀层中心处和孔肩位置处，如图 2.4 所示。IPC 研究报告^[1]中记录的 39 组样品的试验结果也表明，试验样品中有 9 组未发生失效，2 组失效发生在焊盘转角处，其余 28 组失效均发生在镀层轴向靠近中心处。可见，镀层轴向中心处的断裂失效是 PTH 失效的最主要形式，这与工程实际中经常发生失效的位置是一致的。

参考文献[3]针对上述问题，对 IPC 的应力-应变模型进行了改进。在改进模型的研究中发现，PCB 基板厚度与孔径之比（即厚径比）、基板厚度与镀层厚度之比，以及基板作用半径与孔半径之比是影响 PTH 疲劳寿命的主要几何设计参数。在改进的解析模型基础上，

给出并分析了 PTH 疲劳寿命对这三组几何设计参数的灵敏度。选取工程取值范围内的 PCB 几何设计参数, 计算得到的灵敏度可以用于指导 PCB 的设计, 提高 PCB 和 PTH 的可靠性。PTH 孔中间位置的热应力疲劳失效如图 2.5 所示。

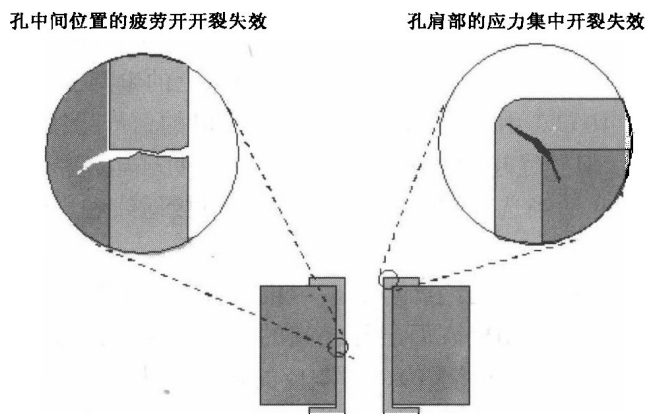


图 2.4 PTH 常见失效位置

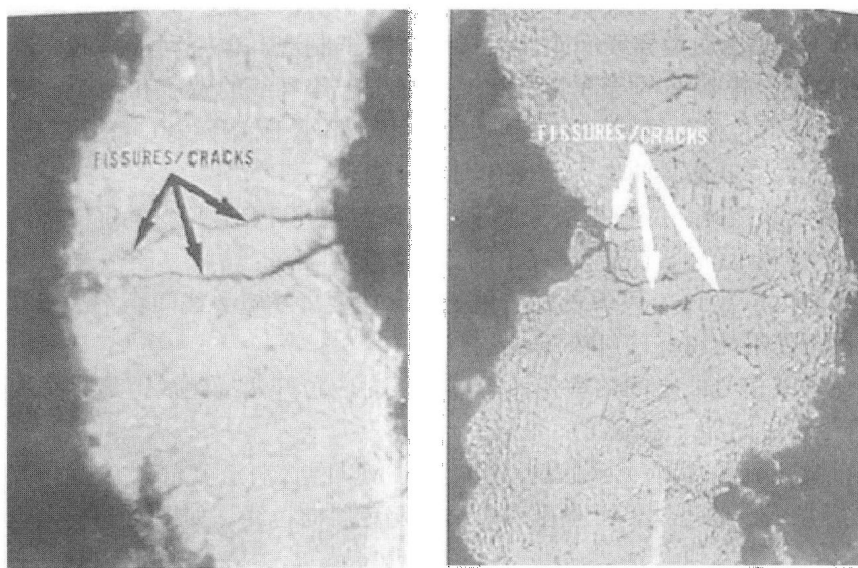


图 2.5 PTH 孔中间位置的热应力疲劳失效^[4]

2.2 PCB 走线的可靠性设计

印制导线宽度和间距是重要的设计参数, 既影响 PCB 的电气性能和电磁兼容性, 又影响 PCB 的可制造性和可靠性。印制导线的宽度由导线的负载电流、允许温升和铜箔的附着力决定。导线的宽度和厚度决定导线的截面积, 导线的截面积越大, 载流量就越大, 但是