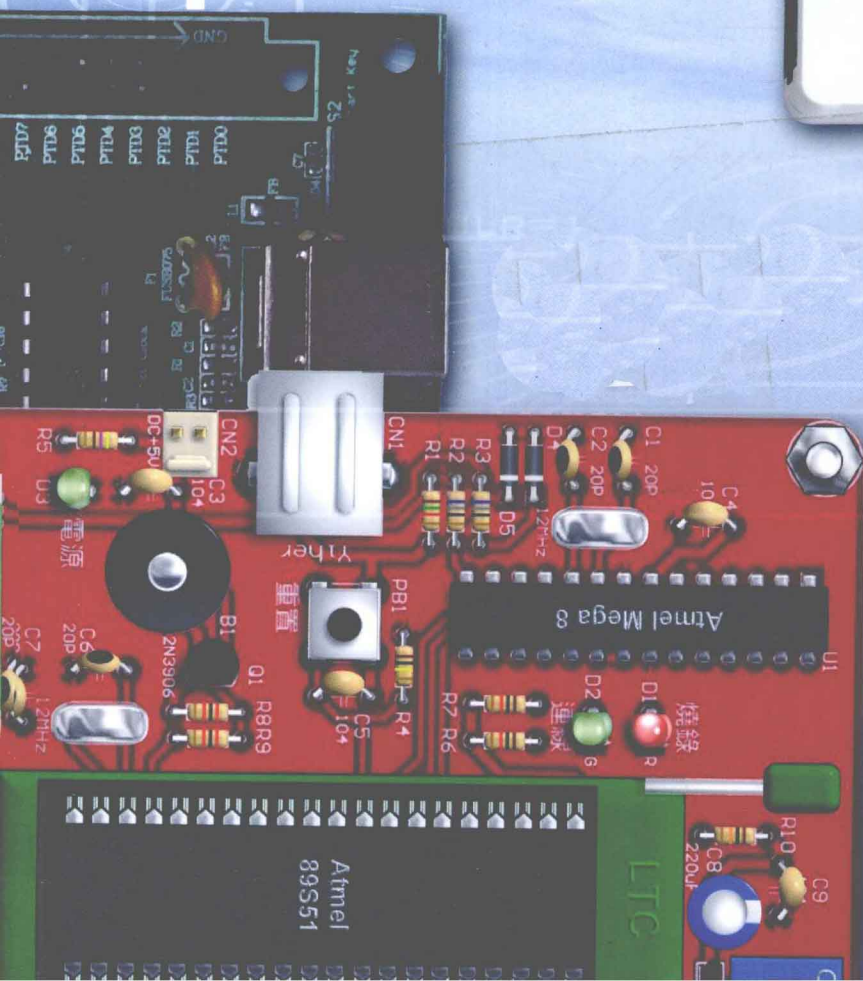
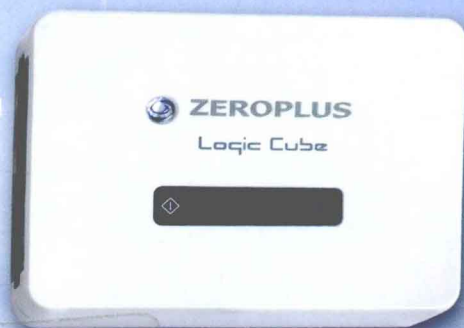


数字跟踪技术

附超值光盘



张义和 编著



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

数字跟踪技术

张义和 编著



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

内 容 简 介

本书内容丰富,并且循序渐进地从基本波形介绍到现有实例演练“软、固、硬”的各种使用及组合方式,最后以通信协议为基础,依据软、固、硬的组合达到掌握跟踪、分析、设计、除错及检修的技术。不管是自学还是教学,都能非常轻松愉快。本书附光盘1张,内含教学辅助文档,如PowerPoint文档、相关范例、习题答案等。

本书可作为职业院校电子、通信相关专业的教材,也可作为电子工程技术人员的参考用书。

图书在版编目(CIP)数据

数字跟踪技术/张义和编著. —北京:北京航空航天大学出版社,2012.1

ISBN 978-7-5124-0699-5

I. ①数… II. ①张… III. ①数字电路—电路设计

IV. ①TN79

中国版本图书馆CIP数据核字(2012)第005717号

原书名《数位追踪技术》。本书中文简体字版由台湾全华科技图书股份有限公司独家授权。仅限于中国大陆地区出版发行,不含台湾、香港、澳门地区。

北京市版权局著作权合同登记号 图字:01-2012-0410

版权所有,侵权必究。

数字跟踪技术

张义和 编著

责任编辑 李松山

*

北京航空航天大学出版社出版发行

北京市海淀区学院路37号(邮编100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@gmail.com 邮购电话:(010)82316936

北京时代华都印刷有限公司印装 各地书店经销

*

开本:787×1092 1/16 印张:16.5 字数:422千字

2012年1月第1版 2012年1月第1次印刷 印数:4000册

ISBN 978-7-5124-0699-5 定价:39.00元(含光盘1张)

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

前言

● 工具年代的省思

很久以前，刚踏入电机电子领域的人，只要有一台万用表就可“跑天下”了！当看到示波器时，总会有点高深莫测的感觉，对于会使用示波器的人，更是羡慕不已！这样的日子，也让电机电子的教育持续了很多年。甚至，有些人以为使用示波器，就是要会调整示波器。直到便宜又好用的数字式示波器出现后，示波器的调整与操作已经变得不重要了，只要按一个钮，即可自动展现适切的测量波形。这时候就有人开始紧张了，好不容易学会的“调整/操作示波器”技术，再也没有发挥的余地。居然还有人视这种“自动调整”功能为洪水猛兽，以为会让人没有能力，进而排斥数字式示波器。难道示波器只是为了让人调整用的？而不是用来解析测量的结果？

试想，同样的时间，我们是要花在“调整”上，还是要花在解读波形、分析信号上？如果有个工具，快速帮我们准备好测量的波形，而节省下来的时间，就可用来分析与除错，何乐不为？让人百思莫解的是，很多教师整天喊教学学时不够，却不肯使用较有效率的教学工具。

有些思想比较前卫的老师，感觉学校的电子实习教学中，学生在“面包板”或焊接电路板上花费很多时间，甚至忙到没有多余的时间来分析电路原理。于是采用电路仿真的方式，让学生学习到电路原理与分析能力。这样却会被质疑“电路仿真”不真实，没有焊接电路，学生没有实作能力？笔者深感遗憾，怎能把学生的能力，只定位在传统手工艺上，而不是在分析、设计上！

前述的“数字式示波器”与“电路仿真”只是工具，借此工具，可帮助我们快速进行设计/分析与除错工作。此外，还有许多工具，可提升我们的能力，例如以个人计算机为中心的“数字式电子实习教室”等，可将较新的知识与技能，通过个人计算机这种“万用工具”，达到效率学习的目的。

● 征服数字时代

现在已成为数字淹没的年代，日常生活所看到、接触到的，大多是数字产品、数字数据。数字产品并不止于一般所谓的“3C”产品，工具的控制也走向数字化。记得不止



一次在电视节目上看到名嘴谈到“万一有一天全世界的计算机都死机，那就是世界末日了”！具有这种“先天下之忧而忧”的精神，固然值得嘉许，但若沦为恐“数字化”，那就麻烦了。笔者以为就是怕人们被计算机主宰，所以人们更要认识数字、应用计算机，毕竟计算机只是个“工具”而已。我们要把计算机当成工具，而不要变成计算机的奴隶。

● 这是一件不容易的事，但是必要的！

在电机电子领域里，职场的门槛越来越高，软、固、硬的功夫几乎成为必要的条件。当然，职业教育也要相对提升才行！但是在升学主义的引导下，职场所需的能力首先被牺牲掉，而使职业教育沦为空谈。如果屈服于升学主义的魔箍，那就算了；如果想要为学生的将来尽一点心力，那就给他职场上所需的能力。当然，光讲是很容易的，还得面对许多现实的压力才行。

不必羡慕或幻想集“软、固、硬”于一身的人，其实您也可以！在本书中，就藏着“软、固、硬”的武功秘籍，以及许多相关知识，本书内容概要如下。

- 第1章介绍基本数字波形，以及基本工具——逻辑分析仪。
- 第2章以简单的实例，让大家熟练掌握如何跟踪与分析数字信号，并可对比、验证参考的相关数据。
- 第3章介绍如何跟踪传统数字元件信号的动作，其中包括应用职场上的 Altium Designer 电路设计工具来设计实验电路，应用 Keil C 设计驱动固件，来产生测试所需的激励信号，应用 LAP-C 逻辑分析仪，进行数字跟踪。最后进行信号分析，以解析电路动作原理。经过本章的学习，即可发现这种教与学，与传统的电子实习迥异，这种教与学更能将“软、固、硬”整合，这是必然的技术。
- 第4章介绍总线(Bus)的跟踪，包括常见的 UART、SPI、I²C 等，而在此将自行设计传输电路，以真实的通信协议，通过串行总线来进行传输，再使用 LAP-C 逻辑分析仪，解析总线信号。而其中的传输动作，则以 Keil C 撰写通信固件，配合自己设计的电路，以达“软、固、硬”完全融合之效！经过本章的学习，功力将大增，且将发现传统的电子实习、数字逻辑实习是多么的没有效率！
- 第5章将利用通用总线信号仿真卡，以产生 USB、JTAG、CAN 信号，再使用 LAP-C 逻辑分析仪，解析总线信号。而在 USB、JTAG 与 CAN 通信协议上着墨颇深，对于此类设备的应用，帮助匪浅。

● 第6章将利用KT-89S51在线烧录实验板,进行单芯片电路与LCD模块电路的实测,包括89S51的频率、ALE信号、并列式扩展内存的动作解析、89S51与LCD模块的通信、89S51的烧录芯片跟踪与分析,这些技术,可扩充作为设计、除错或检修的技术。在书店里,几乎找不到论及此类技术的书籍;在学校里,更没有传授如此实用的技能,绝对会让您眼前为之一亮。

此外,本书在每章后面都附有习题,只要动手练习后,即可融会贯通。而本书的教学辅助文件,如Power Point文档、相关范例(含电路设计板、固件设计、数字跟踪、datasheet等)、习题解答等,都放在随书光盘中,唯习题解答需密码方能开启,读者可联系北京全华科友文化发展有限公司(bjchwa01@gmail.com)。

本书内容丰富,不管是自学还是教学,都非常适合。只要循序渐进,即可培养深厚的功力。若有疑难,或需要教学辅助,还可随时E-mail给笔者,即可得到最有效的帮助。本书的适用对象,除了职业技术学院外,也适用于产业界。对于想要踏入这个领域的人,或想要对老旧的职业教育,注入全新动力的教师们,本书将带给您全新的感受。

张义和

E-mail:yiher.chang@gmail.com

▶ 目 录

第 1 章

认识数字波形与跟踪工具

1-1	认识数字波形	2
1-2	认识逻辑分析仪	4
1-3	安装逻辑分析仪驱动程序	7
1-4	操控环境简介	11
1-5	本章练习	22

第 2 章

快速跟踪实例演练—以 4017 为例

2-1	认识 4017	24
2-2	实验电路与激励信号	26
2-3	跟踪与分析 4017 信号	29
2-4	本章练习	34

第 3 章

传统数字元件信号跟踪与分析

3-1	7476 触发器信号跟踪与分析	36
3-2	74138 译码器信号跟踪与分析	44
3-3	7490 计数器信号跟踪与分析	54
3-4	74165 并入串出 IC 信号跟踪与分析	63
3-5	74164 移位寄存器信号跟踪与分析	71
3-6	本章练习	78

第 4 章**常用总线信号跟踪与分析**

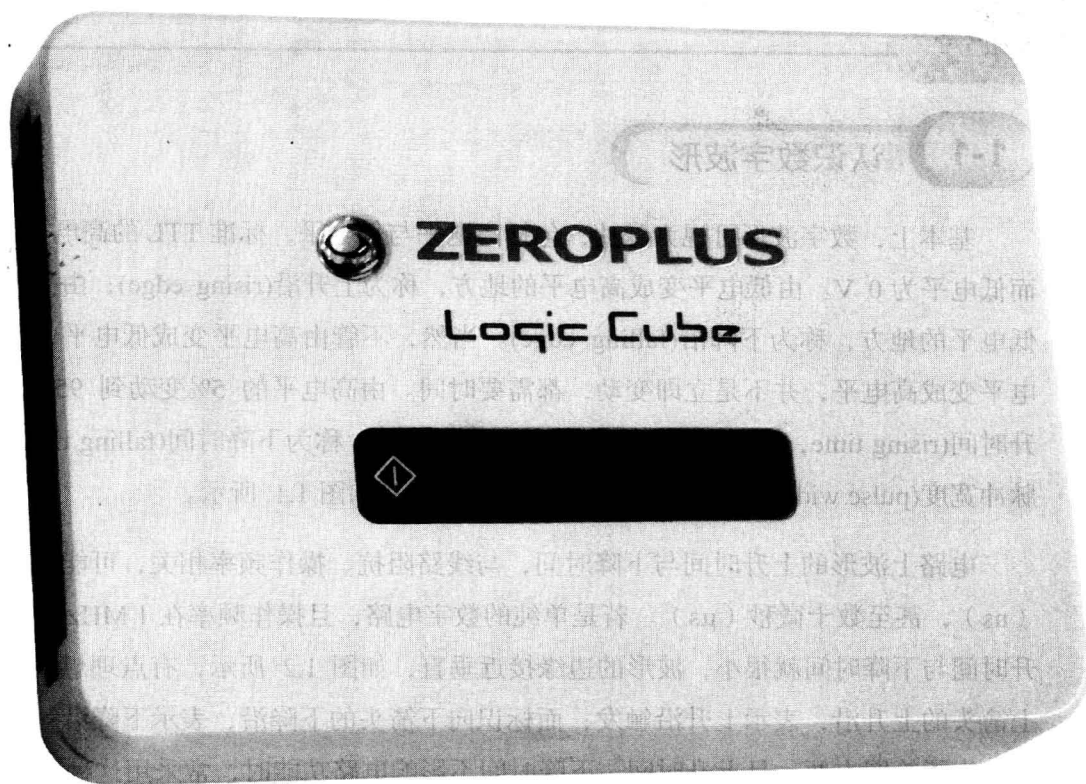
4-1	UART 总线信号跟踪与分析.....	81
4-2	SPI 总线信号跟踪与分析	96
4-3	I ² C 总线信号跟踪与分析.....	111
4-4	七段显示器信号跟踪与分析	130
4-5	本章练习	139

第 5 章**高级总线信号跟踪与分析**

5-1	认识通用总线信号仿真卡	141
5-2	高级总线分析模块的注册与安装	149
5-3	USB 总线信号跟踪与分析	158
5-4	JTAG 总线信号跟踪与分析.....	184
5-5	CAN 总线信号跟踪与分析.....	195
5-6	本章练习	205

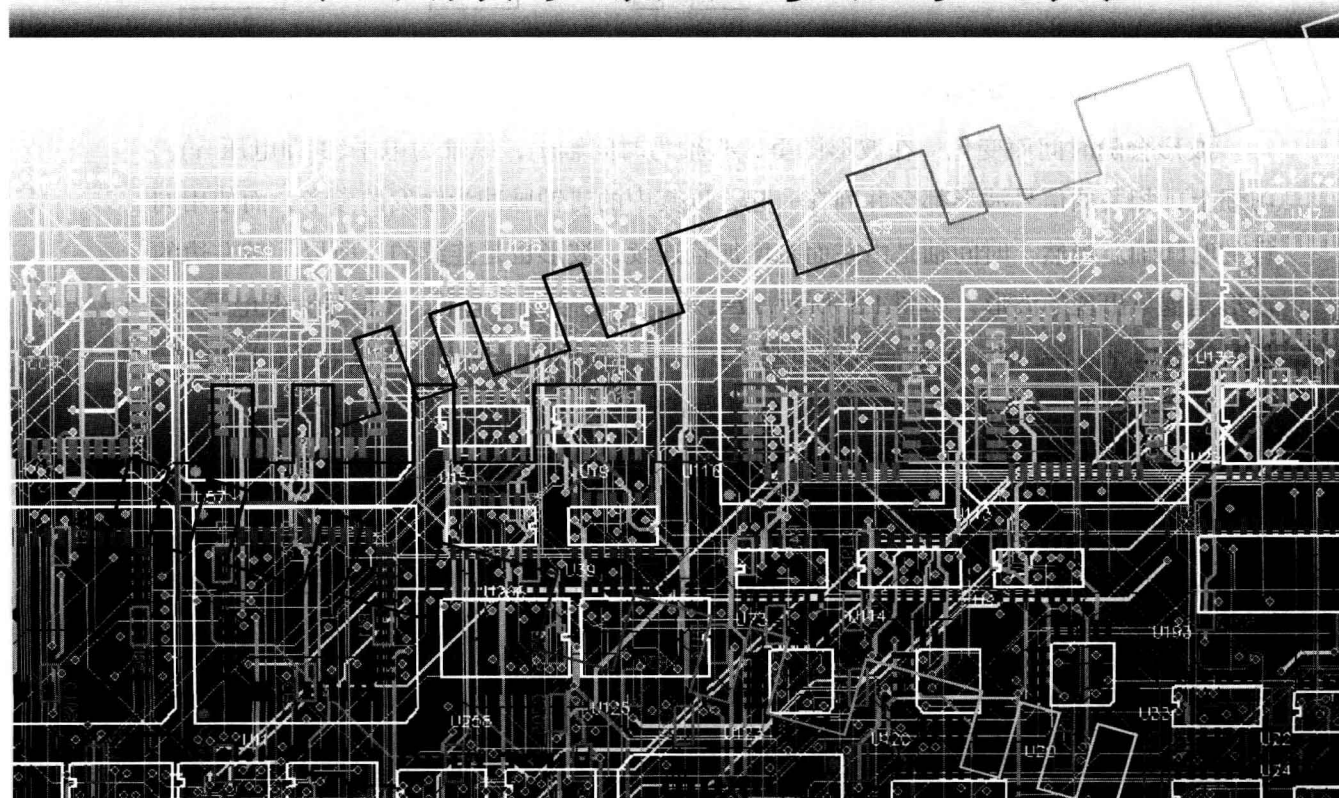
第 6 章**应用电路信号跟踪与分析**

6-1	89S51 时序跟踪与分析	208
6-2	89S51 扩展存储器信号跟踪与分析	212
6-3	89S51 驱动 LCD 信号跟踪与分析	225
6-4	89S51 烧录信号跟踪与分析	241
6-5	本章练习	255



第 1 章

认识数字波形与跟踪工具



1-1

认识数字波形

基本上, 数字波形可视为脉冲, 包括高电平与低电平, 标准 TTL 的高电平为 5 V, 而低电平为 0 V。由低电平变成高电平的地方, 称为上升沿(rising edge); 由高电平变成低电平的地方, 称为下降沿(falling edge)。当然, 不管由高电平变成低电平, 还是由低电平变成高电平, 并不是立即变动, 都需要时间。由高电平的 5%变动到 95%, 称为上升时间(rising time, T_r); 由高电平的 95%变动到 5%, 称为下降时间(falling time, T_f)。脉冲宽度(pulse width, T_w)则是高电平的 50%之间, 如图 1.1 所示。

电路上波形的上升时间与下降时间, 与线路阻抗、操作频率相关, 可能是数十纳秒(ns), 甚至数十微秒(μs)。若是单纯的数字电路, 且操作频率在 1 MHz 上下, 则上升时间与下降时间就很小, 波形的边缘接近垂直, 如图 1.2 所示, 有点理想化。标识向上箭头的上升沿, 表示上升沿触发; 而标识向下箭头的下降沿, 表示下降沿触发。有时候, 为了绘图方便, 且上升时间与下降时间不影响电路功能时, 常采用这种波形图。

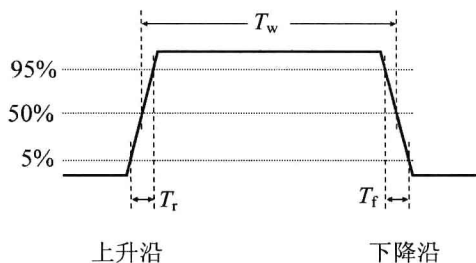


图1.1 数字波形(一)

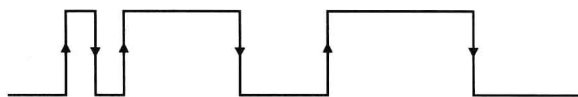


图1.2 数字波形(二)

波形会随时间而变化, 在波形图里, 横轴为时间轴(t), 纵轴为电平轴(即电压 v)。习惯上, 相关的信号波形都会并列在一起, 以其中的时钟脉冲为触发的参考, 而使用同样的时间轴。当然, 时间轴是由左而右增加且连续, 波形也是连续的, 所以, 越左边的波形是越早出现的波形, 如图 1.3 所示。 $t=1$ 时, A 信号为低电平、B 信号为低电平、C 信号为低电平; $t=2$ 时, A 信号为低电平、B 信号为高电平、C 信号为低电平; $t=3$ 时, A 信号为低电平、B 信号为低电平、C 信号为高电平, 依次类推。

通常, 高电平可称为 H 或 1、低电平可称为 L 或 0, 比较方便。除了高电平、低电平之外, 也可能是高阻状态(high impedance, Hi-Z 或 Z), 在波形上, 高阻状态将会在电平与低电平之间, 以一条较粗的线表示, 如图 1.4 所示, A 信号在 $t=5$ 之前, 都是高阻状态。

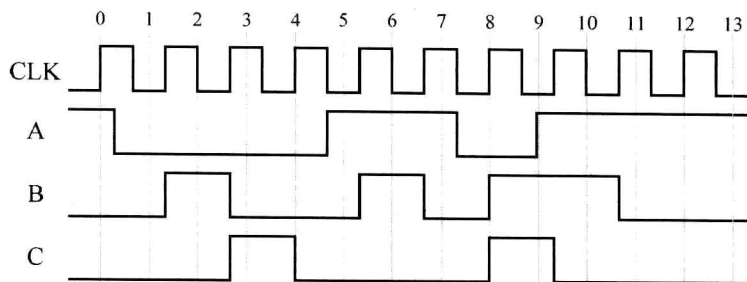


图1.3 数字波形(三)

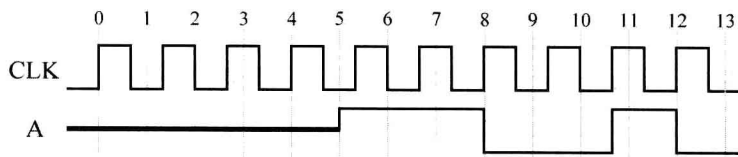


图1.4 数字波形(四)

对于总线的信号波形，一条波形代表数个信号，如果采用上述方式，比较不容易表现，特别是在状态变化的时候。在这种情况下，通常还是会画出其上升/下降的斜线，以表示状态变化，可在其中显示该总线的值，且可指定采用十六进制(hexadecimal)、十进制(decimal)、八进制(octal)、二进制(binary)或 ASCII 码等表示法，如图 1.5 所示。

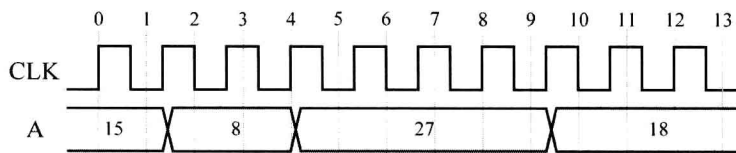


图1.5 数字波形(五)

数字元件(或电路)都会有传输延迟(propagation delay)，也就是输入到元件(或电路)的信号，经一段时间后，才会到达其输出端。通常，传输延迟有 4 种，第 1 种是输入低电平、输出高电平的传输延迟(t_{PLH})，第 2 种是输入高电平、输出低电平的传输延迟(t_{PHL})，第 3 种是输入低电平、输出低电平的传输延迟(t_{PLL})，第 4 种是输入高电平、输出高电平的传输延迟(t_{PHH})，如图 1.6 所示。

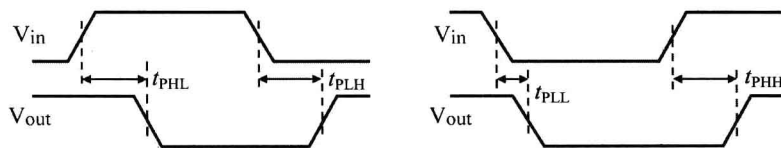


图1.6 传输延迟

1-2

认识逻辑分析仪

逻辑分析仪(logic analyzer)是一种测量数字信号的仪器,其功能与示波器类似,都是在测量/跟踪电路上的信号,并描绘信号波形。所不同的是,一般的示波器可测量模拟(analog)信号或数字(digital)信号,而逻辑分析仪主要是测量数字信号。另外,逻辑分析仪对于所测量到的信号,提供存储、打印及多种分析功能(如信号相位对比等)。传统示波器并不具备此功能,而数字示波器就有类似的功能。

常见的示波器,以双轨(通道)为多,同时只能测量两个信号。对于数字信号的跟踪,“双轨”当然不够,常见的逻辑分析仪通道(channel)数多为 8 的倍数,如 8 通道、16 通道、32 通道、64 通道等,同时可跟踪 8、16、32 或 64 个信号。

逻辑分析仪可分为独立式(standalone)及 **PC-Based**(俗称逻辑分析卡)两种。独立式的逻辑分析仪就像一台示波器,有自己的屏幕,可直接使用,而不必外接计算机。不过,价格高昂,携带不方便,且屏幕也不够大! PC-Based 的逻辑分析仪体积小、价格低,功能不亚于独立式的逻辑分析仪,为目前的主流。PC-Based 的逻辑分析仪必须搭配台式计算机或笔记本电脑,所以,屏幕足够大,可以看得很清楚!至于所搭配台式计算机或笔记本电脑的规格,并无严格要求,近 3 年内购置的个人计算机或笔记本电脑大概都没问题。

本书搭配实验的逻辑分析仪为孕龙科技(Zeroplus)股份有限公司(以下简称孕龙科技)所提供的 LAP-C 16128 型,此款逻辑分析仪具有 16 个通道、75 MHz 带宽、4 Mbit 存储器、内部采样频率为 100~200 MHz、外部采样频率最大为 100 MHz。完整的规格与其他型号的数据,如表 1.1 与表 1.2 所列。

表 1.1 LAP-C 系列规格表(16 通道)

型 号	LAP-C (16032)	LAP-C (16064)	LAP-C (16128)
接 口	USB 2.0(1.1)		
操作系统	Windows 2000/XP/Vista/7		
电源供应	USB		
通道数	16		
频 宽	75 MHz		
存储器	512 Kbits	1 Mbits	4 Mbits
存储器深度 (每个通道)	32 Kbits	64 Kbits	128 Kbits

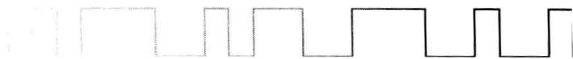
续表

型 号	LAP-C (16032)	LAP-C (16064)	LAP-C (16128)
内部时钟频率 (异步采样)	100~100 MHz	100~100 MHz	100~200 MHz
最大外部时钟 (同步采样)	最大 75 MHz	最大 75 MHz	最大 100 MHz
触发通道	16		
触发条件	Edge/Pattern		
提前/延后触发	是		
触发电平	1-Level		
触发次数	1~65 536		
最大触发分页	最大 8 192		
滤波通道	16		
总线数据译码	是		
滤波延迟	Start:Edge and Pattern、End:1~65 536		
压 缩	16 通道、最大可压缩 255 倍		

表 1.2 LAP-C 系列规格表(32 通道)

型 号	LAP-C (32128)	LAP-C (321000)	LAP-C (322000)
接 口	USB 2.0(1.1)		
操作系统	Windows 2000/XP/Vista/7		
电源供应	USB		
通道数	32		
频 宽	75 MHz		
存储器	4 Mbits	32 Mbits	64 Mbits
存储器深度 (每个通道)	128 Kbits	1 Mbits	2 Mbits
内部时钟频率 (异步采样)	100~200 MHz		
最大外部时钟 (同步采样)	最大 100 MHz		
触发通道	32		
触发条件	Edge/Pattern		
预先/延后触发	是		
触发电平	1-Level		
触发次数	1~65 536		
最大触发分页	最大 8192		
滤波通道	32		
总线数据译码	是		
滤波延迟	Start:Edge and Pattern、End:1~65 536		
压 缩	24 通道、最大可压缩 255 倍		

孕龙科技的逻辑分析仪非常抢眼，整台轻薄短小的雪白机，在其上面有启动指示灯，如图 1.7 所示。



右侧为 USB 接口，如图 1.8 所示，用所附的 USB 连接线，从此处连接端口到台式计算机或笔记本电脑。

左侧为测试线的连接端口，如图 1.9 所示，其中左边彩虹标签为连接口 A 与连接口 B。若是 32 通道的机种，则右边还会有同样的彩虹标签分别为连接口 C 与连接口 D。

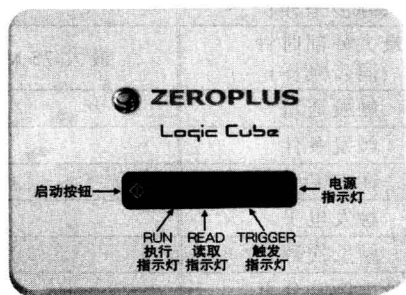


图1.7 LAP-C 16128 之上的面板

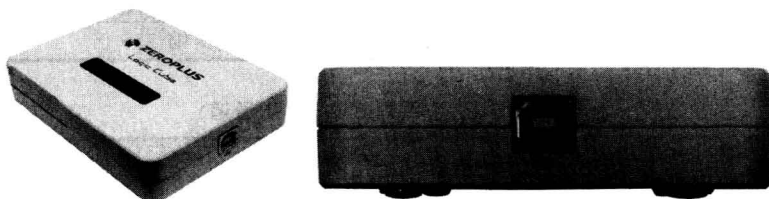


图1.8 LAP-C 16128 的右侧(USB 端口)

这台逻辑分析仪的设计非常贴心，连接口 A 与连接口 B 上的彩虹标签，其颜色分别为棕、红、橙、黄、绿、蓝、紫、灰，与电阻色码相同，有利于电机电子工程师的识别。且其所附的测试排线(有两条)，也是依此色码顺序排列，如图 1.10 所示，其中一端合在一起，以方便插入逻辑分析仪的连接口，一条测试排线连接一整个端口；另一端则是分开，以方便个别连接测试点。若测试排线毁损或遗失，可以较高品质的杜邦线代替。

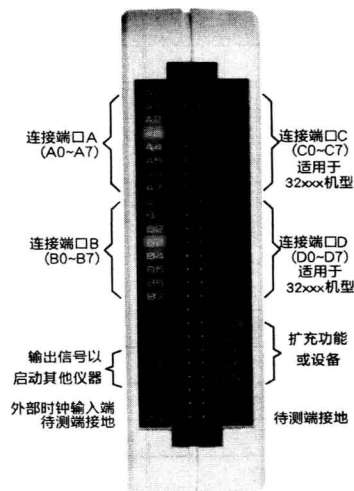


图1.9 LAP-C 16128 的左侧(测试线连接端口)

相对于每条线的颜色，LAP-C16128 各附两个同颜色的线钩，如图 1.11 所示，可将测试线插入线钩的连接针，使线钩成为测试线的一部分，即可以其信号钩钩住测试电路中所要测量的信号引脚。

另外，除了连接口 A 与连接口 B 外，还有几个连接端口，如表 1.3 所列。

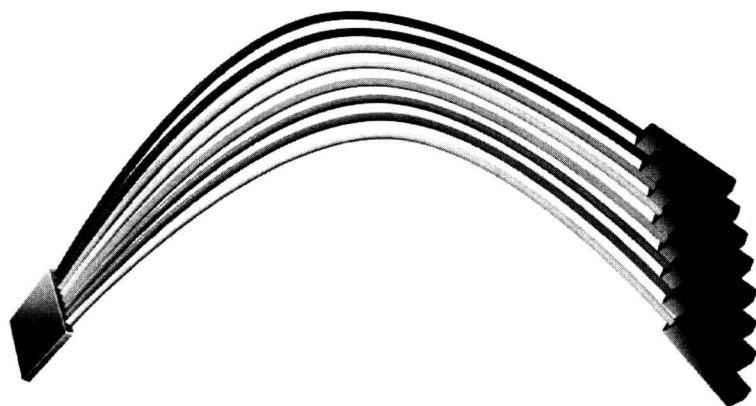


图1.10 LAP-C 16128 的测试排线

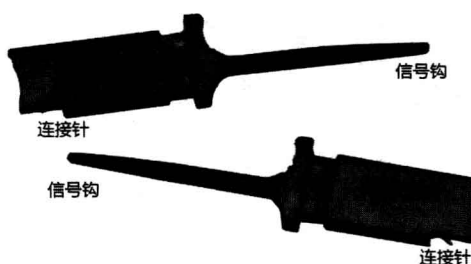


图1.11 LAP-C 16128 的测试数据线

表 1.3 其他引脚

引脚名称	简介	功能说明
CLK	时钟	使用外部时钟采样时，连接到待测电路的时钟端
GND	接地	用于连接待测电路的接地端
R_O	读取(输出)	逻辑分析仪准备将数据从存储器传到个人计算机时，R_O 将输出 3.3 V 的上升沿信号。完成数据上载后，再发送一个下降沿信号
T_O	触发(输出)	当触发条件成立时，T_O 将输出 3.3 V 的上升沿信号。当存储器满载时，再发送一个下降沿信号
S_O	启动(输出)	按程序里的执行按钮或逻辑分析仪上的启动按钮时，S_O 将输出上升沿信号。当逻辑分析仪完成上载后，再发送一个下降沿信号
VDD	电源	提供外部设备 3.3 V
IOA	外部 I/O 模块 A	让外部设备与逻辑分析仪互传数据
IOB	外部 I/O 模块 B	让外部设备与逻辑分析仪互传数据
IOC	外部 I/O 模块 C	让外部设备与逻辑分析仪互传数据
GND	接地	将外部设备接地

1-3 安装逻辑分析仪驱动程序

孕龙科技生产的逻辑分析仪的安装很简单，以 LAP-C 16128 为例，将随产品所附的

光盘(V3.10)放入光驱，再按下列步骤操作。

1 将光盘放入光驱，即可自动执行安装程序，或直接执行其中的 **Setup.Exe** 程序，屏幕出现如图 1.12 所示的窗口。再指向 **Application Setup** 按钮，单击鼠标左键即可进行安装，程序经过短暂的数据收集后，出现如图 1.13 所示的对话框。

2 单击 **下一步(N) >** 按钮，切换到授权对话框，如图 1.14 所示。

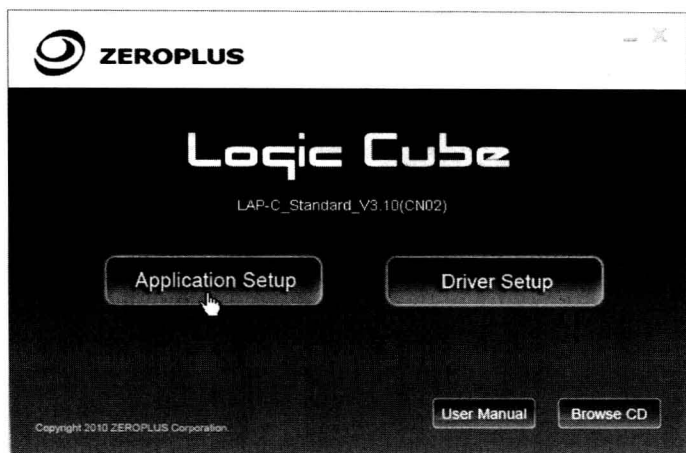


图1.12 安装窗口



图1.13 欢迎对话框

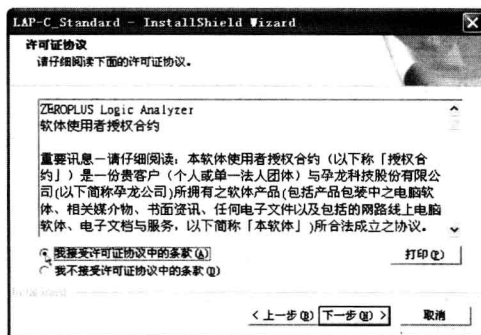


图1.14 授权对话框

3 当阅读完毕其中的授权合约后，选择“我接受许可证协议中的条款”选项，再单击 **下一步(N) >** 按钮，切换到下一个对话框，如图 1.15 所示。

4 在此对话框里，程序将计算机的用户数据自动填入字段之中。当然，我们

可随需要修改其中的数据。再单击 **下一步(N) >** 按钮，切换到下一个对话框，如图 1.16 所示。

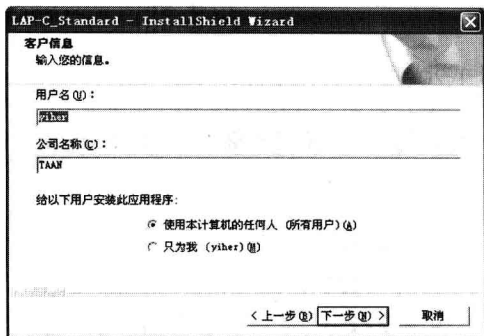


图1.15 用户信息对话框

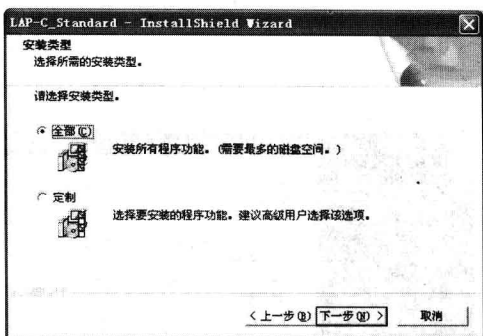


图1.16 安装类型对话框



5

在此对话框里允许我们指定安装方式，孕龙科技建议我们保持默认的“全部”选项，如此将可省掉多余的操作，再单击 **下一步(N) >** 按钮，屏幕出现如图 1.17 所示的对话框。



6

单击 **安装** 按钮，即进行安装，很快，主程序将安装完成，屏幕出现如图 1.18 所示的对话框。

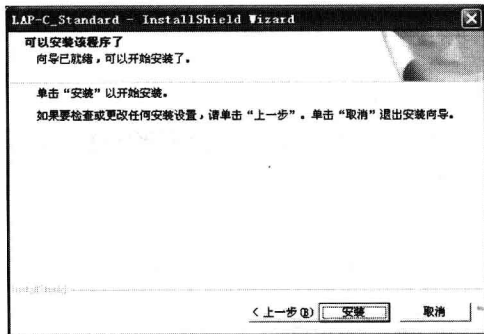


图1.17 准备开始安装

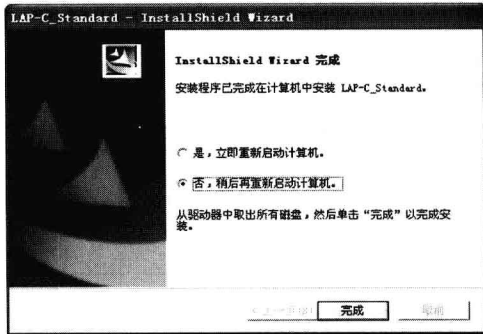


图1.18 重启确认对话框



7

在此请选择“否，稍后再重新启动计算机”选项，因为现在根本不必重新启动计算机，再单击 **完成** 按钮关闭此对话框即可。

完成上述安装程序，且重新开机后，桌面上将出现一个  图标，作为打开 LAP-C 操作窗口的快捷方式。紧接着安装 USB 驱动程序。USB 驱动程序的安装，与主程序的安装极度类似，操作步骤如下：