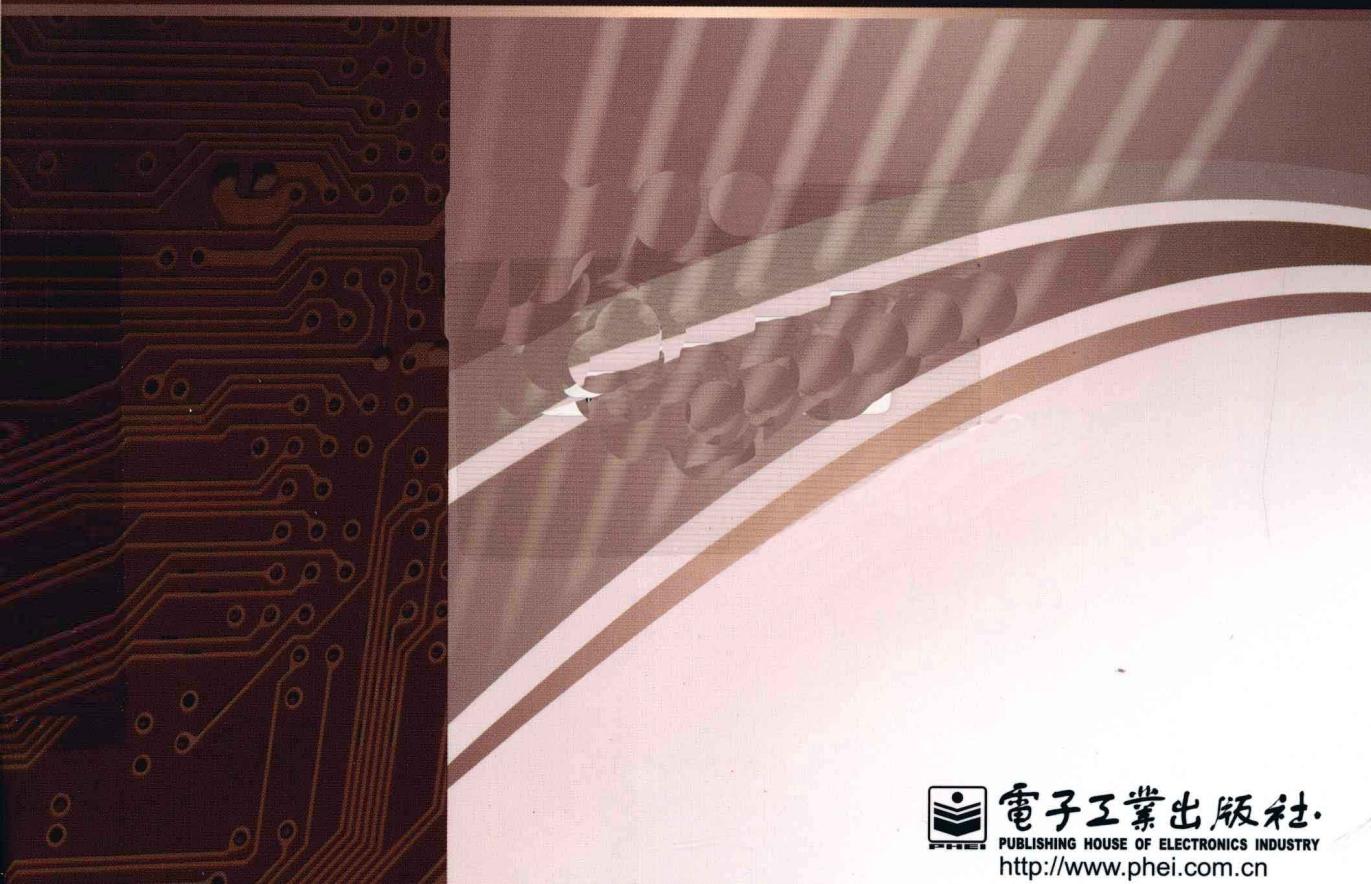




普通高等教育“十二五”规划教材  
电子电气基础课程规划教材

# 数字电子技术基础

高燕梅 主编  
沙晓菁 梁超 编



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY  
<http://www.phei.com.cn>

普通高等教育“十二五”规划教材  
电子电气基础课程规划教材

# 数字电子技术基础

高燕梅 主编

沙晓菁 梁超 编

電子工業出版社  
Publishing House of Electronics Industry  
北京 · BEIJING

## 内 容 简 介

本书围绕数字电路的基础知识、主要数字器件的功能及应用、EDA技术的硬件描述语言和开发工具软件三方面展开，主要内容包括：数制和码制，逻辑代数基础，逻辑门电路，组合逻辑电路，触发器，时序逻辑电路，半导体存储器件和可编程逻辑器件，硬件描述语言VHDL和MAX+plus II、Quartus II仿真软件平台，脉冲整形与产生电路，数模和模数转换，PSpice软件的数字电路仿真，OrCAD 16.0的应用等；附录介绍大量数字器件的技术参数。本书提供大量实例，配套电子课件和习题参考答案。

本书可作为高等学校电子信息、电气工程、计算机、仪器仪表等专业的教材，也可供相关工程技术人员学习、参考。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

### 图书在版编目 (CIP) 数据

数字电子技术基础 / 高燕梅主编. —北京：电子工业出版社， 2012.1

电子电气基础课程规划教材

ISBN 978-7-121-13799-0

I . ①数… II . ①高… III . ①数字电路—电子技术—高等学校—教材 IV . ①TN79

中国版本图书馆 CIP 数据核字 (2011) 第 108281 号

策划编辑：王羽佳

责任编辑：王羽佳 特约编辑：王 梓

印 刷：北京市海淀区四季青印刷厂

装 订：三河市鹏成印业有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

开 本：787×1092 1/16 印张：18 字数：508 千字

印 次：2012 年 1 月第 1 次印刷

印 数：3 000 册 定价：36.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010)88254888。

质量投诉请发邮件至 [zlts@phei.com.cn](mailto:zlts@phei.com.cn)，盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

服务热线：(010)88258888。

# 前　　言

数字电子技术是电子信息类、电气工程类以及计算机类等专业的重要专业基础课。数字电路教学相对于其他理论课程教学更具有直观性、综合性和创造性，非常适合培养学生的创新能力和工程设计能力。

本书首先介绍数字电路的基本知识、基本分析方法和设计方法；然后介绍数字系统的基础知识，以及分析和设计数字系统的基本理论和方法；最后介绍硬件描述语言 VHDL，使用可编程逻辑器件设计电路的开发工具软件，以及几种常用 EDA 软件的基本使用方法。

由于数字电路的集成度仍然按照摩尔定律的预言，以每 1~2 年翻一番的速度增长，因而要求不断增强在应用 EDA（Electronic Design Automation）工具的基本技能方面的学习。本书为了便于学生更快地掌握 EDA 技术，采用国际流行的图形符号，基本逻辑运算的符号符合 IEEE/ANSI（电气与电子工程师协会、美国国家标准化组织）和 IEC（国际电工协会）的标准，并与常用的 EDA 工具软件所用图形符号相一致。中、大规模集成电路的图形符号使用示意性框图的画法，尽量使用 EDA 软件和国内外教材普遍使用的习惯画法。

EDA 工具软件在国内高等学校数字电路教学中应用较多的有 PSpice 和 MAX+plus II。PSPice 适合于中、小规模集成电路的设计与仿真，较多地用于课堂教学与实验教学。MAX+plus II 和 Quartus II 都是 Altera 公司的可编程逻辑器件开发工具。MAX+plus II 界面友好，操作方便，很多优秀的工程研发人员都是在大学期间就学会应用其设计数字系统电路的。

随着数字电子技术的发展，数字电子技术的知识和应用技能越来越复杂。本科教学的课时有限，学生很难在短时间内掌握数字电子技术的大量基础知识，并学会应用基础理论知识完成数字电路和可编程逻辑器件的设计。数字电子技术是一门工程性很强的课程，要求培养学生具有相应的设计能力。为此本书的编写侧重以下几个方向。

(1) 本书语言简练，由浅入深，结构紧凑，重点突出，可以在 60 学时内掌握数字电子技术必要的基础知识和应用技术。基础理论部分精心讲解，偏重于 CMOS 构成的基本电路和边沿 JK 触发器、D 触发器等常用器件的应用。对于中规模集成器件，主要讲解逻辑功能和设计应用，减少了集成芯片内部电路的介绍。对于大规模集成电路，FPGA、CPLD 等现场可编程逻辑器件是数字系统设计应用的方向，在有限篇幅内尽可能地进行系统的介绍。

(2) 增加了 EDA 技术的基础知识内容。例如，PSPice 软件对中规模集成芯片的设计仿真，OrCAD 16.0 的应用；使用硬件描述语言 VHDL 设计数字系统，以及 MAX+plus II 和 Quartus II 开发工具软件的应用。本书提供大量设计仿真实例，以利于教学和自学。

(3) 本书基础知识的讲解详细，知识点与例题结合紧密。浓缩作者数十年的教学经验，对于学习中的难点和容易混淆的基本概念，都用简洁的语言给出明确的讲述。习题选择比较全面，包括主要电路的设计习题。

吉林大学通信工程学院高燕梅负责全书的修改和统稿，并编写了第 4、6、7、8 和 11 章；吉林大学应用技术学院沙晓菁编写了第 1、2、3 和 10 章，长春工业大学梁超编写了第 5、9 章，并协助编写和修改了第 11 章。

长春工业大学史东承教授和吉林大学杨永健教授认真审阅了书稿，并提出了宝贵意见，在此表示衷心的感谢。在本书的编写中我们参考了许多专家的著作和论文，我们深表谢意。

由于数字电子技术发展迅速，且作者水平有限，书中难免出现错误和疏漏之处，恳请广大读者提出宝贵意见，以便进一步地修改和完善。

作　者

# 目 录

<b>第1章 数制与码制 .....</b>	1
1.1 数字信号与数字电路 .....	1
1.2 数制及其转换 .....	2
1.2.1 数制 .....	2
1.2.2 数制间的转换 .....	3
1.3 二进制数的算术运算 .....	5
1.3.1 二进制数的四则运算 .....	5
1.3.2 带符号二进制数的运算 .....	6
1.4 码制 .....	7
1.4.1 常用的编码 .....	7
1.4.2 字符码 .....	8
本章小结 .....	9
思考题 .....	10
习题 1 .....	10
<b>第2章 逻辑函数及其化简 .....</b>	11
2.1 逻辑代数的运算 .....	11
2.1.1 逻辑代数的基本运算 .....	11
2.1.2 逻辑代数的复合运算 .....	13
2.2 逻辑代数的基本定律及规则 .....	15
2.2.1 逻辑代数运算的基本定律 .....	15
2.2.2 逻辑代数运算的基本规则 .....	16
2.3 逻辑函数的化简 .....	17
2.3.1 逻辑函数的表示方法 .....	18
2.3.2 逻辑函数的公式化简法 .....	21
2.3.3 逻辑函数的卡诺图化简法 .....	22
本章小结 .....	26
思考题 .....	26
习题 2 .....	27
<b>第3章 逻辑门电路 .....</b>	29
3.1 二极管门电路 .....	29
3.1.1 二极管的开关特性 .....	29
3.1.2 二极管门电路 .....	30
3.2 CMOS 集成逻辑门电路 .....	31
3.2.1 MOS 管的开关特性 .....	31
3.2.2 CMOS 反相器 .....	33
3.2.3 CMOS 集成逻辑门电路 .....	36
3.2.4 CMOS 集成逻辑门的使用 .....	41
3.3 TTL 门电路 .....	41
3.3.1 三极管的开关特性 .....	41
3.3.2 TTL 与非门电路 .....	43
3.3.3 其他类型的 TTL 门 .....	45
3.3.4 改进型的 TTL 门电路 .....	46
3.4 BiCMOS 电路 .....	47
*3.5 其他类型的双极型集成电路 .....	47
3.5.1 发射极耦合逻辑门 (ECL) .....	47
3.5.2 集成注入逻辑电路 ( $I^2L$ ) .....	49
3.6 TTL 与 CMOS 的接口 .....	49
本章小结 .....	50
思考题 .....	51
习题 3 .....	51
<b>第4章 组合逻辑电路 .....</b>	55
4.1 组合逻辑电路的分析方法 .....	55
4.2 常用的组合逻辑电路 .....	56
4.2.1 编码器 .....	56
4.2.2 译码器 .....	58
4.2.3 数据选择器 .....	63
4.2.4 数值比较器 .....	65
4.2.5 加法器 .....	66
4.2.6 奇偶校验器 .....	69
4.3 组合电路的设计方法 .....	70
4.3.1 基于门电路的组合逻辑电路设计 .....	70
4.3.2 基于中规模集成器件的组合逻辑电路设计 .....	72
4.4 组合逻辑电路的冒险现象 .....	74
4.4.1 产生竞争冒险的原因 .....	74
4.4.2 消除竞争冒险的方法 .....	75
本章小结 .....	76
思考题 .....	76

习题 4	76	本章小结	135
<b>第 5 章 触发器</b>	79	思考题	135
5.1 概述	79	习题 6	136
5.2 基本 RS 触发器	79	<b>第 7 章 半导体存储器和可编程逻辑器件</b>	140
5.2.1 基本 RS 触发器电路结构与 工作原理	79	7.1 随机存储器 (RAM)	140
5.2.2 基本 RS 触发器逻辑功能特性	80	7.1.1 RAM 的结构	140
5.3 同步触发器	81	7.1.2 存储单元	141
5.3.1 同步 RS 触发器	81	7.2 只读存储器 (ROM)	144
5.3.2 同步 D 触发器	83	7.2.1 固定 ROM	144
5.3.3 同步 JK 触发器	84	7.2.2 可编程 ROM (PROM)	145
5.3.4 同步 T 触发器	84	7.2.3 可擦除的可编程 ROM	145
5.4 主从触发器	85	7.3 存储器的扩展及应用	147
5.4.1 主从 RS 触发器	85	7.3.1 存储器容量的扩展	147
5.4.2 主从 JK 触发器	86	7.3.2 用存储器实现组合逻辑函数	148
5.5 边沿触发器	87	7.4 可编程逻辑器件 (PLD)	149
5.5.1 维持-阻塞 D 触发器	88	7.4.1 PLD 的基本结构和表示方法	149
5.5.2 边沿 JK 触发器	89	7.4.2 可编程阵列逻辑 (PAL)	151
5.5.3 边沿触发器的动态特性	90	7.4.3 通用阵列逻辑 GAL	154
5.5.4 触发器功能的类型转换	91	7.5 复杂的可编程逻辑器件 (CPLD)	159
本章小结	92	7.5.1 CPLD 的基本结构	159
思考题	93	7.5.2 MAX7000 系列的结构与功能	160
习题 5	93	7.6 现场可编程门阵列 (FPGA)	163
<b>第 6 章 时序逻辑电路</b>	97	7.6.1 FLEX10K 系列的基本结构	164
6.1 时序逻辑电路概述	97	7.6.2 FPGA 和 CPLD 的性能比较	170
6.2 时序逻辑电路的分析	98	7.6.3 基于 FPGA/CPLD 的数字系统 设计	170
6.2.1 同步时序逻辑电路的分析方法	98	本章小结	173
6.2.2 寄存器和移位寄存器	100	思考题	174
6.2.3 同步计数器	104	习题 7	174
6.2.4 异步计数器	114	<b>第 8 章 硬件描述语言 VHDL</b>	175
6.3 中规模集成时序逻辑电路的应用	117	8.1 VHDL 的基本结构	175
6.3.1 任意进制计数器构成方法	117	8.1.1 库和程序包	176
6.3.2 集成移位寄存器的应用	121	8.1.2 实体和结构体	176
6.4 时序逻辑电路的设计	123	8.1.3 配置	177
6.4.1 同步时序逻辑电路的设计	123	8.2 VHDL 语言要素	177
6.4.2 异步时序逻辑电路的设计	129	8.2.1 VHDL 的标识符	177
6.4.3 时序逻辑电路的自启动设计	131	8.2.2 VHDL 的数据对象	177
6.5 顺序脉冲发生器和序列信号发生器	132	8.2.3 VHDL 的数据类型	178
6.5.1 顺序脉冲发生器	132	8.2.4 VHDL 的运算操作符	179
6.5.2 序列信号发生器	133	8.3 VHDL 基本语句	180

8.3.1	顺序语句	180	10.2	A/D 转换器	221
8.3.2	并行语句	183	10.2.1	A/D 转换的原理	221
8.4	数字逻辑电路的 VHDL 实例	187	10.2.2	并联比较型 A/D 转换器	223
8.4.1	组合逻辑电路的 VHDL 描述	187	10.2.3	逐次逼近型 A/D 转换器	224
8.4.2	时序逻辑电路的 VHDL 描述	188	10.2.4	双积分型 A/D 转换器	226
本章小结		190	10.2.5	A/D 转换器的主要参数	228
思考题		190	10.2.6	集成 A/D 转换器及其应用	228
习题 8		190	本章小结		229
<b>第 9 章</b>	<b>脉冲单元电路</b>	<b>191</b>	思考题		230
9.1	施密特触发器	191	习题 10		230
9.1.1	门电路构成的施密特触发器	191	<b>第 11 章</b>	<b>数字系统的设计与仿真</b>	232
9.1.2	集成施密特触发器	192	11.1	MAX+plus II 的设计应用	232
9.1.3	施密特触发器的应用	193	11.1.1	MAX+plus II 电路输入方法	232
9.2	单稳态触发器	194	11.1.2	MAX+plus II 电路设计中的应用	238
9.2.1	门电路构成的单稳态触发器	195	11.2	Quartus II 的设计应用	240
9.2.2	集成单稳态触发器	196	11.2.1	Quartus II 原理图输入方法	240
9.3	多谐振荡器	199	11.2.2	数字系统的设计与仿真实例	243
9.3.1	门电路构成的多谐振荡器	200	11.3	PSpice 软件的数字电路仿真	247
9.3.2	用施密特触发器构成的多谐振荡器	201	11.3.1	PSpice 软件入门	247
9.3.3	石英晶体多谐振荡器	202	11.3.2	PSpice 仿真数字电路的主要问题	251
9.4	555 定时器及其应用	202	11.3.3	PSpice 软件的数字电路仿真实例	256
9.4.1	555 定时器的电路结构及其功能	203	11.3.4	Cadence OrCAD 版的 PSpice 简介	260
9.4.2	555 定时器构成的施密特触发器	204	本章小结		265
9.4.3	555 定时器构成的单稳态触发器	205	思考题		265
9.4.4	555 定时器构成的多谐振荡器	206	习题 11		266
本章小结		209	<b>附录 A</b>	<b>数字电路器件的常用参数及说明</b>	267
思考题		209	A.1	数字器件的模型参数	267
习题 9		209	A.2	数字器件的名称、型号和引脚序号	268
<b>第 10 章</b>	<b>数模与模数转换</b>	<b>213</b>	<b>部分习题答案</b>		272
10.1	D/A 转换器	213	<b>参考文献</b>		280
10.1.1	权电阻网络 D/A 转换器	213			
10.1.2	倒 T 形电阻网络 D/A 转换器	215			
10.1.3	权电流型 D/A 转换器	216			
10.1.4	D/A 转换器的输出方式	217			
10.1.5	D/A 转换器的主要参数	218			
10.1.6	集成 D/A 转换器的应用	219			

# 第1章 数制与码制



本章主要介绍数字电路的基本概念、数字电路中常用的数制及码制，以及数制间相互转换的方法，并对二进制数的运算简单地加以介绍。

数字电子技术是现今发展最迅速、应用最广泛的技术，数字电子设备已经广泛地应用于生产、科研、国防及日常生活等各个领域。数字电路构成了计算机、数据处理、数字控制系统和数字测量系统等数字系统，数字电路处理的是离散的数字信号。相对于连续的模拟信号而言，数字信号更便于传输、处理和存储。数字电路系统与模拟电路系统相比，具有更高的精确性和可靠性，而且抗干扰能力强，保密性好。因此，许多模拟电子系统目前正逐步地被数字电子系统所取代。例如，传统的模拟照相机、音频和视频记录设备、模拟电视广播系统等，都被数码相机、数字电子设备、数字系统所代替。

随着集成电路技术的发展，以及大规模和超大规模集成器件的发展，数字电子设备体积和成本都在迅速减小，而功能和可靠性却在迅速提高。当今世界朝着自动化、智能化和数字化的方向发展，伴随数字信息时代的到来，数字电子技术会更加成熟、更加快速地发展，使得“数字电子技术”成为电子信息类专业更为重要的技术基础课程。

在数字电路中采用的数字信号是由 0 和 1 两个数值组成的，数字电子设备中的数字信息都是以二值形式出现的。数字电路的基础理论是逻辑代数，逻辑代数的变量和逻辑函数也仅取 0、1 两个数值。因此，研究数字电路就必须掌握二进制的特点、运算规律，同时熟悉各种二进制编码。

## 1.1 数字信号与数字电路

现代电子设备中，使用的电信号大体可以分为模拟信号和数字信号两种。

### (1) 模拟信号

模拟信号是在时间上和数值上都连续的信号。自然界中的大多数物理量都属于模拟量，例如温度、湿度、流量、声音等。

### (2) 数字信号

数字信号是在时间上和数值上都离散的信号，只有 0、1 两种取值。数字信号是一种脉冲信号，脉冲波形如图 1.1 所示。数字信号有两种传输波形，即电平型和脉冲型。图 1.1(a)为电平型数字信号，在一个时间节拍 (bit) 内，数字信号的高电平用 “1” 表示，低电平用 “0” 表示；图 1.1(b)为脉冲型数字信号，在一个时间节拍内，有脉冲用 “1” 表示，无脉冲用 “0” 表示。数字信号传输可靠，易于存储，抗干扰能力强，稳定性好。

实际的数字信号波形不是理想的矩形波，上升和下降边沿不是很陡峭。实际数字信号的电压波形如图 1.2 所示，图中标明了脉冲波形的几个主要参数：

- 脉冲幅值  $V_m$ ，脉冲波形最大值；
- 脉冲周期  $T$ ，数字信号的周期可以达到几纳秒 (ns)；

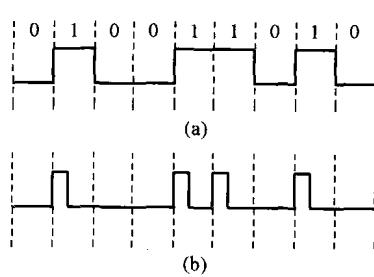


图 1.1 数字信号波形

- 脉冲上升时间  $t_r$ , 脉冲波形从 10% 的幅值上升到 90% 的幅值所需的时间;
- 脉冲下降时间  $t_f$ , 脉冲波形从 90% 的幅值下降到 10% 的幅值所需的时间;
- 脉冲宽度  $t_w$ , 脉冲波形上升到 50%  $V_m$  至下降到 50%  $V_m$  的时间间隔;
- 脉冲波形的占空比  $q$  是脉冲宽度  $t_w$  与脉冲周期  $T$  的比值, 即  $q = t_w/T$ 。

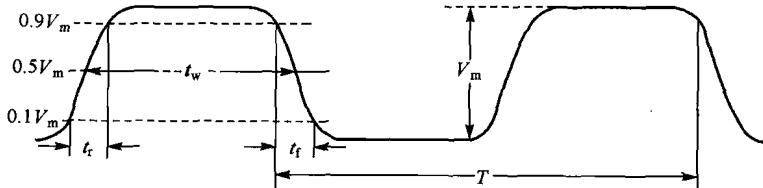


图 1.2 实际数字信号电压波形

### (3) 数字电路

数字电路采用的是由 0、1 两个数值组成的数字信号, 数字电路讨论的是输入与输出信号之间对应的逻辑关系, 主要的分析工具是逻辑代数。数字信息易于存储、传输、进行加密处理, 不易被窃取。数字电路具有运行速度高、功耗低、稳定性好、易于设计和可编程等优点。

### (4) 数字电路的分类

数字电路最初是由分立元件、电子管、半导体分立元件构成的, 后来发展到集成电路。集成电路的发展非常迅速, 根据集成度不同, 数字集成电路可分为小规模、中规模、大规模、超大规模和甚大规模五类。具体分类见表 1.1。

表 1.1 集成电路分类

集成电路分类	集成度	典型的集成器件
小规模集成电路 (SSI)	1~50 门	逻辑门电路、集成触发器等
中规模集成电路 (MSI)	50~100 门	逻辑部件, 加法器、编码器、译码器、选择器、寄存器、计数器等
大规模集成电路 (LSI)	100~9999 门	数字逻辑系统, 中央控制器、门阵列、小型存储器、各种接口电路等
超大规模集成电路 (VLSI)	$10^4 \sim 10^6$ 门	高集成度的数字逻辑系统, 微型计算机、大型存储器、微处理器等
甚大规模集成电路 (ULSI)	$10^6$ 门以上	超高集成度的数字逻辑系统, 可编程逻辑器件、多功能集成电路等

## 1.2 数制及其转换

按不同的进位方式, 数制可分为很多种。在数字系统中, 通常采用的是二进制、十进制和十六进制等。

### 1.2.1 数制

十进制是人们最常使用的进位计数制, 十进制数包含 0~9 十个数码, 计数的基数是 10, 十进制数的个位、十位、百位……关系为“逢十进一”, 十进制数的位权值是  $10^i$ 。

基数是数制中允许使用的数码个数, 记为  $N$ 。在  $N$  进位制的进位计数中,  $N^i$  是第  $i$  位的位权值。例如,

$$13.5 = 1 \times 10^1 + 3 \times 10^0 + 5 \times 10^{-1}$$

若将  $N$  取代上式中的 10, 可以得到任意进制 ( $N$  进制) 计数的一般形式:

$$D = \sum k_i \times N^i \quad (1.1)$$

式中  $k_i$  是第  $i$  位的系数,  $N$  称为计数的基数,  $N$  可以为 10, 2, 8, 16;  $N^i$  称为第  $i$  位的权值,  $N^i$  可以为  $10^i, 2^i, 8^i, 16^i$ 。

## 1. 二进制

二进制是以 2 为基数的计数进位制。在二进制中仅有 0 和 1 两个数码。二进制的进位关系是“逢二进一”, 即  $1+1=10$ 。

任何一个二进制数都可以按位权展开相加, 并计算出它表示的十进制数的数值。

例如, 二进制数(1001.11)<sub>2</sub> 可表示为

$$(1001.11)_2 = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} = (9.75)_{10}$$

式中, 对二进制数的下脚标注为 2, 对十进制数的下脚标注为 10。也可以用 B (Binary) 和 D (Decimal) 下脚分别标注二进制数和十进制数。

## 2. 八进制

八进制采用 0、1、2、3、4、5、6、7 八个数码, 是以 8 为基数的计数进位制。八进制的进位规律是“逢八进一”, 即  $7+1=10$ 。

例如, 八进制数(207.04)<sub>8</sub> 可表示为

$$(207.04)_8 = 2 \times 8^2 + 0 \times 8^1 + 7 \times 8^0 + 0 \times 8^{-1} + 4 \times 8^{-2} = (135.0625)_{10}$$

式中,  $8^2, 8^1, 8^0, 8^{-1}, 8^{-2}$  分别为八进制数各位的权。

可以对八进制数的下脚标注 8 或 O (Octal)。

表 1.2 各种不同进制数的对照表

十进制数	二进制数	八进制数	十六进制数
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

## 1.2.2 数制间的转换

### 1. 各种数制转换成十进制

把  $N$  进制数转换成十进制数, 可以采用按位权展开相加的方法。具体步骤是, 首先把  $N$  进制数写成按位权展开的多项式, 然后按十进制数的计数规则求其和。

**【例 1.1】** 将二进制数 1011.101 转换成十进制数。

$$\begin{aligned} \text{解: } (1011.101)_2 &= (1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 2 \times 2^{-3}) \\ &= (8 + 0 + 2 + 1 + 0.5 + 0.125)_{10} = (11.625)_{10} \end{aligned}$$

**【例 1.2】** 将八进制数 128 转换成十进制数。

$$\text{解: } (128)_8 = (1 \times 8^2 + 2 \times 8^1 + 8 \times 8^0)_{10} = (64 + 16 + 8)_{10} = (88)_{10}$$

**【例 1.3】** 将十六进制数 2A.8 转换成十进制数。

$$\text{解: } (2A.8)_{16} = (2 \times 16^1 + A \times 16^0 + 8 \times 16^{-1})_{10} = (32 + 10 + 0.5)_{10} = (42.5)_{10}$$

### 2. 十进制转换为二进制

将十进制数转换为二进制数，需将整数部分和小数部分分别进行转换，然后再相加。

#### (1) 整数的转换

十进制数转换为二进制数时，整数的转换采用除以基（2）取余法，步骤如下：

① 将八进制数  $D$  除以 2，记下商和余数；

② 将上一步所得的商再除以 2，记下商和余数；

③ 重复做第 2 步，直至商为 0；

④ 求得的每个余数即为二进制数的系数  $k_i$ ，将第一个余数作为最低位（LSB），将最后一个余数作为最高位（MSB），即得到二进制的整数。

**【例 1.4】** 将十进制数(39)<sub>10</sub>转换成等值二进制数。

解：采用除以 2 取余法，具体的步骤如下：

$$39 \div 2 = 19 \quad \text{余数 } 1 \quad (\text{LSB})$$

$$19 \div 2 = 9 \quad \text{余数 } 1$$

$$9 \div 2 = 4 \quad \text{余数 } 1$$

$$4 \div 2 = 2 \quad \text{余数 } 0$$

$$2 \div 2 = 1 \quad \text{余数 } 0$$

$$1 \div 2 = 0 \quad \text{余数 } 1 \quad (\text{MSB})$$

按照从 MSB 到 LSB 的顺序排列余数序列，可得  $(39)_{10} = (100111)_2$ 。

#### (2) 小数的转换

十进制数转换为二进制数时，小数的转换采用乘以基（2）取整法，步骤如下：

① 将十进制数  $M$  乘以 2，记下整数部分；

② 将上一步乘积中的小数部分再乘以 2，记下整数部分；

③ 重复做第 2 步，直至小数部分为 0 或者满足预定精度要求为止；

④ 将各步求得的整数部分转换成二进制的数码，将第一个整数作为最高位（MSB），将最后一个整数作为最低位（LSB），即得到二进制的小数。

**【例 1.5】** 将十进制小数  $(0.125)_{10}$ 转换成等值的二进制小数。

解：采用乘以 2 取整法，具体的步骤如下：

$$0.125 \times 2 = 0.250 \quad \text{整数 } 0 \quad (\text{MSB})$$

$$0.250 \times 2 = 0.500 \quad \text{整数 } 0$$

$$0.500 \times 2 = 1.000 \quad \text{整数 } 1 \quad (\text{LSB})$$

按照从 MSB 到 LSB 的顺序排列整数序列，可得  $(0.125)_{10} = (0.001)_2$ 。

### 3. 十进制转换为十六进制

将十进制数转换为十六进制数，与十进制数转换为二进制数的方法相同，也需将整数部分和小数部分分别进行转换，然后再相加。整数部分转换为十六进制数时，采用“除以 16 取余法”；小数部分采用“乘以 16 取整法”。

**【例 1.6】** 将十进制数  $(427)_{10}$ 转换成十六进制数。

解：采用除以 16 取余法：

$$427 \div 16 = 26 \quad \text{余数 } B \quad (\text{LSB})$$

$$26 \div 16 = 1 \quad \text{余数 A}$$

$$1 \div 16 = 0 \quad \text{余数 1 (MSB)}$$

按照从 MSB 到 LSB 的顺序排列余数，可得  $(427)_{10} = (1AB)_{16}$ 。

**【例 1.7】** 将十进制数  $(0.3584)_{10}$  转换成十六进制数。

解：将十进制数小数部分转换为十六进制数时，采用“乘以 16 取整法”。

$$0.3584 \times 16 = 5.7344 \quad \text{整数部分 } 5 \text{ (MSB)}$$

$$0.7344 \times 16 = 11.7504 \quad \text{整数部分 } (11)_{10} = (B)_{16}$$

$$0.7504 \times 16 = 12.0064 \quad \text{整数部分 } (12)_{10} = (C)_{16} \text{ (LSB)}$$

所以  $(0.3584)_{10} = (0.5BC)_{16}$ 。

#### 4. 二进制与八进制、十六进制间相互转换

##### (1) 二进制数与八进制数的相互转换

###### ① 二进制数转换为八进制数

由于八进制数的基数  $8 = 2^3$ ，所以一位八进制数由 3 位二进制数构成。二进制整数转换为八进制数从低位开始，每 3 位二进制数为一组，不足 3 位的则在高位补 0，代之为等值的八进制数；二进制小数转换为八进制数从高位开始，每 3 位二进制数为一组，最后不足 3 位的，则在低位补 0 溉足 3 位，然后用等值的八进制数来代替。

**【例 1.8】** 将二进制数  $(11101011.1011)_2$  转换为八进制数。

解： $(011\ 101\ 011.\ 101\ 100)_2 = (353.54)_8$ 。

###### ② 八进制数转换为二进制数

八进制数转换为二进制数时，只需将每位八进制数展开成 3 位二进制数即可。

**【例 1.9】** 将八进制数  $(57.21)_8$  转换为二进制数。

解： $(57.21)_8 = (101\ 111.\ 010\ 001)_2$ 。

##### (2) 二进制数与十六进制数的相互转换

###### ① 二进制数转换为十六进制数

由于十六进制数的基数  $16 = 2^4$ ，所以一位十六进制数由 4 位二进制数构成。二进制数转换为十六进制数的方法和二进制数转换为八进制数的方法相同，只是每 4 位数为一组。

**【例 1.10】** 将二进制数  $(1101111011.11101)_2$  转换为十六进制数。

解： $(0110\ 1111\ 1011.\ 1110\ 1000)_2 = (6FB.E8)_{16}$ 。

###### ② 十六进制数转换为二进制数

十六进制数转换为二进制数时，只需将每位十六进制数展开成 4 位二进制数即可。

**【例 1.11】** 将十六进制数  $(9B7E.5)_{16}$  转换为二进制数。

解： $(9B7E.5)_{16} = (1001\ 1011\ 0111\ 1110.\ 0101)_2$ 。

## 1.3 二进制数的算术运算

### 1.3.1 二进制数的四则运算

二进制数也可以进行加、减、乘、除四则运算，且运算规则和十进制数的规则相同，唯一不同的是进位基数，二进制数是“逢二进一”，而不是“逢十进一”。

#### 1. 二进制数的加、减法

二进制数的加法运算为“逢二进一”，减法运算为“借一当二”。

例如,  $(1101)_2 + (1001)_2 = (10110)_2$ ,  $(1100)_2 - (1001)_2 = (0011)_2$

$$\begin{array}{r} 1101 \\ +1001 \\ \hline 10110 \end{array} \quad \begin{array}{r} 1100 \\ -1001 \\ \hline 0011 \end{array}$$

## 2. 二进制数的乘法

两个二进制数相乘的计算方法和十进制数的相同。将乘数的每位分别去乘以被乘数, 得到各个部分积, 最后将部分积相加。

例如,  $(1001)_2 \times (0110)_2 = (110110)_2$

$$\begin{array}{r} 1001 \\ \times 0110 \\ \hline 0000 \\ 10010 \quad \leftarrow \text{权值为 } 2^1, \text{ 被乘数左移一位} \\ +100100 \quad \leftarrow \text{权值为 } 2^2, \text{ 被乘数左移两位} \\ \hline 110110 \end{array}$$

通过观察不难发现二进制数乘法运算的规律: 被乘数按照乘数中 1 的位置左移形成部分积, 然后相加实现。例如, 乘数  $2^1$  的部分积为 10010, 被乘数左移一位; 乘数  $2^2$  的部分积为 100100, 被乘数左移两位……最后各个部分积相加得到乘法运算结果。

由此可见, 两个二进制数相乘, 实际上是被乘数左移移位及相加的运算。数

$$\begin{array}{r} 111 \\ \sqrt{10101} \\ 11 \\ \hline 100 \\ 11 \\ \hline 11 \\ 11 \\ \hline 0 \end{array}$$

## 3. 二进制数的除法

两个二进制数相除的计算方法和十进制数的相同。

例如,  $(10101)_2 \div (11)_2 = (111)_2$

两个二进制数相除时, 可以通过若干次的除数右移和从被除数或余数中减去除数这两种操作完成, 即两个二进制数相除, 实际上是除数做右移移位及减法的运算。

### 1.3.2 带符号二进制数的运算

在数字系统中, 为减少设备量, 提高电路的稳定性, 减法是通过加上一个负数来实现的。考虑到二进制数的正、负符号, 数字系统引入了“原码”、“反码”和“补码”的二进制有符号数的表示方法。

在二进制数的前面增加一位符号位。符号位为 0 表示这个数是正数, 符号位为 1 表示这个数是负数, 其余部分为数值位, 这是原码的表示形式。

二进制数的原码表示为“符号 + 绝对值”, 反码表示为“符号 + 反码”, 补码表示为“符号 + 补码”。有了“反码”和“补码”, 数字电路的四则运算就仅需要用到“移位”和“相加”这两种操作。

#### 1. 二进制数补码的形成

二进制数的负数需要用有符号的二进制数表示。有符号二进制数的最高位表示符号位, 用 0 表示正数, 用 1 表示负数, 后续部分为数值位。正数的补码与原码相同, 负数的补码是符号位为 1, 数值位是原码按位取反, 然后将反码加 1。

例如, 二进制数  $N_1 = +11011$  和  $N_2 = -01010$  的补码分别为  $(N_1)_{\text{补}} = 011011$  和  $(N_2)_{\text{补}} = 110110$ 。

包含符号位在内的两个字长 8 位的补码分别表示为  $(+27)_{\text{补}} = (0001\ 1011)_2$  和  $(-57)_{\text{补}} = (1100\ 0111)_2$ 。

$n$  位带符号的二进制数原码、反码和补码的数值范围分别为:

原码与反码相同  $-(2^{n-1}-1) \sim +(2^{n-1}-1)$

补码  $-2^{n-1} \sim +(2^{n-1}-1)$

## 2. 二进制数补码的运算

二进制数的减法运算可以用两个二进制数的补码相加的运算代替。

**【例 1.12】** 利用二进制补码运算来计算  $13 + 5$ ,  $13 - 5$ ,  $-13 - 5$ ,  $-13 + 5$ ; 补码相加和的符号位如何确定?

解: 由于  $13 + 5$ 、 $-13 - 5$  的绝对值为 18, 所以必须用数值位(有效数字)为 5 位的二进制数运算, 再加上符号位, 需要 6 位二进制补码。

对  $13$ 、 $5$ 、 $-5$ 、 $-13$  求补码得  $(13)_b = 001101$ ;  $(5)_b = 000101$ ;  $(-5)_b = 111011$ ;  $(-13)_b = 110011$ 。

①  $(13)_b + (5)_b = 001101 + 000101 = 010010$  ← 与原码运算相同

②  $(13)_b + (-5)_b = 001101 + 111011 = 1001000$  ← 舍弃最高位的进位, 计算结果为原码

③  $(-13)_b + (-5)_b = 110011 + 111011 = 1101110$  ← 舍弃最高位的进位, 计算结果为负数补码

④  $(-13)_b + (+5)_b = 110011 + 000101 = 111000$  ← 计算结果仍为负数的补码

从上面的例子可以看出, 计算结果舍弃最高位的进位后, 得到运算结果的最高位是符号位, 这个符号位实际上是两个补码数值位相加的进位。两个相同符号数的补码加法运算, 确定有效数字位(数值位)的位数, 必须要超过它们的绝对值之和。

尽管负数用补码表示不直观, 但是两数相减的运算变为加法补码运算, 使得数字系统的电路简单, 在计算机和数字处理系统中, 加、减法几乎都采用补码运算。

## 1.4 码 制

在数字系统中, 常用  $n$  位二进制数码表示数值的大小、字符和特定的信息, 将其称为二进制代码。

### 1.4.1 常用的编码

由于人们习惯了用十进制计数方式, 而数字系统中通常采用二进制数, 为了方便地用二进制数表示十进制数的值, 产生了十进制数的二进制编码, 即 BCD 码。

#### 1. 常用 BCD 码

用二进制数表示一位十进制数的编码, 即二-十进制码, 也叫 BCD 码 (Binary Coded Decimal)。十进制数有 0~9 十个不同的数码, 需用 4 位二进制数来表示一位十进制数。4 位二进制代码共有 16 种不同的状态组合, 应用其中十种组合来表示 0~9 十个数, 去掉六种不用状态(也叫无关状态), 可以有多种编码方案。表 1.3 中列出了常用的二-十进制码, 它们的编码规则各有不同, 可以进一步分为有权代码和无权代码。

表 1.3 常用的二-十进制代码表

十进制数	8421 码	余 3 码	5421 码	2421 码	余 3 循环码
0	0000	0011	0000	0000	0010
1	0001	0100	0001	0001	0110
2	0010	0101	0010	0010	0111
3	0011	0110	0011	0011	0101
4	0100	0111	0100	0100	0100
5	0101	1000	1000	1011	1100
6	0110	1001	1001	1100	1101
7	0111	1010	1010	1101	1111
8	1000	1011	1011	1110	1110
9	1001	1100	1100	1111	1010

8421 码是 BCD 码中最常用的代码。它保留了四位二进制数自然序列的前十种组合，用来代表 1 位十进制数。从高位到低位的权值分别为 8、4、2、1，8421 码每位的权值是固定不变的，为有权码。8421 码还具有奇偶特性，当最低位为 0 时表示十进制数的偶数，当最低位为 1 时表示十进制数的奇数。

2421 码和 8421 码相似，也是有权码。2421 码从高位到低位的权值分别是 2、4、2、1，每组代码各位加权系数的和为其表示的十进制数。2421 码是一种对 9 的自补代码。在这种编码中，十进制数 0 和 9、1 和 8、2 和 7、3 和 6、4 和 5 的对应编码是按位求反的。例如，对应十进制数 4，2421 码是 0100；4 对 9 的补码是 5，十进制数 5 的 2421 码是 1011，为 0100 的按位取反。2421 码的这一特性在计算机十进制数的运算时很有用。

5421BCD 码也是有权码。5421 码从高位到低位的权值分别是 5、4、2、1，每组代码各位加权系数的和为其表示的十进制数。

余 3 码的各位码没有固定的权值，称为无权码。它是由 8421BCD 码加 3 (0011) 形成的，所以称为余 3 码。例如，十进制数 7，8421 码 0111， $0111+0011$  (3)，余 3 码为 1010。余 3 码也是一种对 9 的自补代码。在余 3 码中，0 和 9、1 和 8、2 和 7、3 和 6、4 和 5 都互为反码。

余 3 循环码的各位码没有固定的权值，为无权码。它的特点是相邻的两个代码之间只有一位码元不同，有利于数字传输。余 3 循环码的编码是由取自格雷码中的十个代码组成的。

## 2. 格雷码

格雷码 (Gray Code) 又称为循环码，也是无权码，它的编码方案如表 1.4 所示。格雷码编码有两个特点：一是格雷码的每位的状态都按规定的顺序循环。例如，最右边一位按照 0110 顺序循环，右边第二位按照 00111100 顺序循环，右边第三位按照 00001111110000 顺序循环，自右至左，每位的 0、1 数目增加一倍。由此，可以得到更多位的格雷码。第二个特点是格雷码相邻两组代码之间只有一位代码不同，其余各位都相同，而且格雷码的首尾码组也只有一位代码不同。

普通二进制代码顺序计数时会发生多位码元同时变化的情况。例如，在顺序计数 7 至 8 时，8421 码为  $0111 \rightarrow 1000$ ，4 位码元都发生变化；格雷码为  $0100 \rightarrow 1100$ ，只有一位码元变化。如果电路参数的离散性使得 4 位数码的改变顺序有先有后，就会出现不同的过渡码组。如果低位先变化，就出现了  $0111 \rightarrow 0110$  的情况，高位先变则出现  $0111 \rightarrow 1111$  的情况。格雷码的特点是相邻两组代码之间只有一位代码不同，其余三位都不变，所以产生误码的概率就很小，不容易跳变到其他的代码，工作将更为可靠。表 1.4 给出了 4 位格雷码与二进制代码的比较。

表 1.4 4 位格雷码与二进制代码的比较

编 码 顺 序	二进制代码	格 雷 码	编 码 顺 序	二进制代码	格 雷 码
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

### 1.4.2 字符码

除了上述表示各种数制的编码外，在数字设备中，实际处理的还有许多非数字的信息，如各种字母、符号、计算机的键符等信息，统称为字符。ASCII 是目前国际通用的一种字符码。它用 7 位二进制码来表示 128 个字符，包含阿拉伯数字、英文大小写字母、控制符号、专用符号及标点等。

表 1.5 是美国信息交换的标准代码 (ASCII)，它与国际标准化组织 (ISO) 推荐的字符编码基本相同。我国的信息交换标准代码 (GB1988—80) 也基本采用 ASCII 的编码方案，只是个别的有改动，如\$改为¥等。

在表 1.5 的 128 个字符中，第 000 列和第 001 列中共有 32 个字符，它们在传输、打印、显示时起控制作用，称为控制字符。第 010 列到 111 列共有 96 个字符，其中 94 个（除去 SP、DEL）是图形字符，可以在打印机和显示器等输出设备上输出。

在表 1.5 中，代表数字 0~9 的 7 位编码的低 4 位码，是代表这 10 个数字的 BCD 码。同样，如将 26 个英文字母 A~Z 和 a~z 的编码，删去高 2 位码 (10 及 11)，其低 5 位码 00001~11010 就与字母序数 1~26 相对应。此外，可以将 7 位二进制编码顺序排列  $b_6b_5b_4b_3b_2b_1b_0$ ，写成代表该字符的十六进制码。例如，字母 Y 的二进制码为 1011001，十六进制码为 (59)<sub>H</sub>。

表 1.5 ASCII 码表

$b_3b_2b_1b_0$	$b_6b_5b_4$							
	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	,	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	“	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	‘	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	:	K	[	k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	-	o	DEL

## 本 章 小 结

1. 数字电路是处理数字信号的电路，数字信号是利用 1 和 0 来表示信息的。
2. 二进制数由 1 和 0 组成，数字系统中常采用二进制计数制。
3. 十六进制数是二进制数的简写，它的基数是 16。
4. 二进制数、十六进制数与十进制数之间可以互相转换。二进制数、十六进制数转换为十进制数的方法是按位权展开的。十进制数转换为二进制数、十六进制数的方法是整数部分采用“除以基数取余”法，小数部分采用“乘以基数取整”法。
5. 二进制数也可以进行加、减、乘、除四则运算，且运算规则和十进制数的类似。二进制数是“逢二进一”。在数字系统中常采用二进制补码表示有符号数，并进行补码的运算。
6. 用 4 位二进制代码表示十进制数，称为 BCD 码。其中最常用的是 8421BCD 码。

7. 格雷码是循环码，其特点是相邻两组代码之间只有一位代码不同。它在传输和转换过程中减少了错误，提高了可靠性。

## 思 考 题

1. 数字信号和模拟信号的区别是什么？
2. 哪些十进制数的编码是有权码？哪些编码是无权码？各种编码规则有何特点？
3. 格雷码的特点是什么？应用于什么场合？
4. 如何将十进制数转换为二进制数？整数部分和小数部分的转换方法有何不同？
5. 二进制数与八进制数、十六进制数之间的转换规律是什么？
6. 二进制补码运算结果的符号位是如何产生的？

## 习 题 1

- 1.1 将下列二进制数转换为十进制数。
  - (1)  $(0011)_2$
  - (2)  $(0.011)_2$
  - (3)  $(101110.1001)_2$
  - (4)  $(1000110.1010)_2$
- 1.2 将下列十进制数转换为二进制数，要求二进制数的小数点后保留六位有效数字。
  - (1)  $(174)_{10}$
  - (2)  $(0.519)_{10}$
  - (3)  $(81.39)_{10}$
  - (4)  $(79)_{10}$
- 1.3 将下列十进制数转换为八进制数。
  - (1)  $(14)_{10}$
  - (2)  $(204.76)_{10}$
  - (3)  $(0.437)_{10}$
- 1.4 将下列十进制数转换为十六进制数。
  - (1)  $(27)_{10}$
  - (2)  $(276.47)_{10}$
  - (3)  $(0.978)_{10}$
- 1.5 将下列十六进制数转换为二进制数。
  - (1)  $(8C)_{16}$
  - (2)  $(3D.B)_{16}$
  - (3)  $(10.FF)_{16}$
- 1.6 将下列十六进制数转换为八进制数。
  - (1)  $(3B)_{16}$
  - (2)  $(0.C8)_{16}$
  - (3)  $(7F.F)_{16}$
- 1.7 写出下列二进制数的原码、反码和补码。
  - (1)  $(+1011)_2$
  - (2)  $(+10011)_2$
  - (3)  $(-1111)_2$
  - (4)  $(-0101)_2$
- 1.8 写出下列带符号位二进制数（最高位为符号位）的反码和补码。
  - (1)  $(011011)_2$
  - (2)  $(101010)_2$
  - (3)  $(110011)_2$
- 1.9 将下列 8421BCD 码转换为十进制数。
  - (1)  $(00110111)_{8421BCD}$
  - (2)  $(01010010)_{8421BCD}$
  - (3)  $(00110011)_{8421BCD}$
- 1.10 将下列十进制数转换为 8421BCD 码和 5421BCD 码。
  - (1)  $(48)_{10}$
  - (2)  $(2.4)_{10}$
  - (3)  $(0.97)_{10}$
- 1.11 试用二进制补码计算下列各式，并给出十进制数的计算结果。
  - (1)  $-12 + 9$
  - (2)  $11 - 8$
  - (3)  $-29 - 25$
  - (4)  $-121 + 30$