



高等院校EDA系列教材
Electronic Design Automation

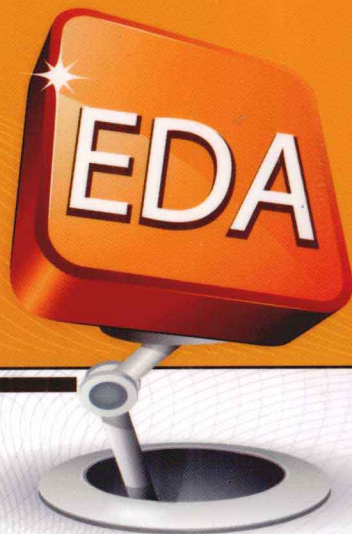
EDA技术 与创新实践

高有堂 徐源◎主编
张宏伟 李定珍 张定群◎副主编



附赠电子教案

[http:// www.cmped](http://www.cmped)



- ▶ 面向**应用型**人才培养，突出**实用性**与**创新性**
- ▶ 着重以培养**创新能力**为目标，内容利于学生自学
- ▶ 理论教学与实验教学相结合、课程设计教学内容与科研项目相结合
- ▶ 融入作者近年来指导**全国电子大赛**的体会、方法和经验



机械工业出版社
CHINA MACHINE PRESS

高等院校 EDA 系列教材

EDA 技术与创新实践

主 编 高有堂 徐 源
副主编 张宏伟 李定珍 张定群
参 编 张 丹 陈华敏 张 燕 李壮辉
李向江 万战争 丁 欢



机械工业出版社

全书分为3部分。第1部分是EDA技术的硬件资源篇,介绍了常用可编程逻辑器件的结构、性能指标。第2部分是EDA技术的软件操作篇,主要内容包括Quartus II 9.0软件工具的基本结构、主要功能以及工具的使用,VHDL程序设计。第3部分是EDA技术的创新设计应用篇,通过工程领域的应用实例使读者学习并掌握使用PLD器件解决实际问题的方法。

作者根据多年的教学实践、对全国电子大赛征题与指导以及科研实践的体会,从实际应用的角度出发,以培养能力为目标,通过大量覆盖面广的实例,突出本书的实用性。

本书可作为大专院校的计算机类、电子类专业的教材,也可以作为广大电子设计工程师、ASIC设计人员和系统设计者的参考用书。

图书在版编目(CIP)数据

EDA技术与创新实践/高有堂,徐源主编. —北京:机械工业出版社,2011.8
高等院校EDA系列教材

ISBN 978-7-111-34371-4

I. ①E… II. ①高… ②徐… III. ①电子电路—电路设计:计算机辅助设计—高等学校—教材 IV. ①TN702

中国版本图书馆CIP数据核字(2011)第165020号

机械工业出版社(北京市百万庄大街22号 邮政编码100037)

责任编辑:郝建伟 黄伟

责任印制:杨曦

北京四季青印刷厂印刷(三河市杨庄镇环伟装订厂装订)

2012年1月第1版·第1次印刷

184mm×260mm·22.75印张·562千字

0001—3500册

标准书号:ISBN 978-7-111-34371-4

定价:45.00元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

网络服务

社服务中心:(010) 88361066

门户网:<http://www.cmpbook.com>

销售一部:(010) 68326294

教材网:<http://www.cmpedu.com>

销售二部:(010) 88379649

读者购书热线:(010) 88379203

封面无防伪标均为盗版

序

电子系统的设计,可以采用人工设计和电子设计自动化(Electronic Design Automation, EDA)两种方法。传统的人工设计从方案的提出到验证、修改均采用人工手段来完成,都要经过搭试电路来进行,因此,这种方法费用高、效率低、制造周期长。随着计算机技术的飞速发展和专用集成电路(ASIC)的规模不断扩大,EDA技术日趋完善,信息电子类高新技术项目的开发更加依赖于EDA技术的应用,使产品的开发周期大为缩短、性能价格比大幅提高。

由于数字技术的发展,各类可编程逻辑器件应运而生,发展到目前被广泛采用的CPLD/FPGA器件为电子系统的设计带来了极大的灵活性;将复杂的硬件设计过程转化为在特定的软件平台上通过软件设计来完成;在软件平台上不仅完成了逻辑综合,还能进行优化、仿真和测试。这一切极大地改变了传统的数字电子系统的设计方法与设计过程,乃至设计观念。即使在ASIC器件设计过程中,利用EDA技术完成软件仿真后,在投片之前,也经常利用FPGA进行“硬件仿真”。

从20世纪90年代初开始,高校信息电子类专业相继开设了EDA课程,在实验课程中采用EDA技术设计并完成一个小型系统。从1994年开始的全国大学生电子设计竞赛,每一届竞赛都有很多同学采用各类可编程芯片完成其作品。EDA技术大大提高了学生的综合设计能力和实践能力。

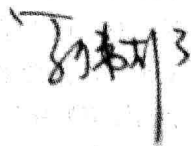
广义地说,现代的EDA技术包括:系统设计、芯片设计和电路设计3部分,自上而下进行设计。系统设计是建立数学模型、确定算法和算法仿真;芯片设计是在软件平台上完成芯片设计、仿真与软件测试;电路设计包括电气原理图设计和印制电路板设计两部分。系统设计大都包含在各门专业课程内进行,目前开设的EDA课程大都是芯片级设计内容。

本书由硬件、软件和应用3部分组成。硬件篇结合Altera公司的PLD产品,介绍了可编程逻辑器件的基本概念、基本原理和结构;同时,对新近推出可编程逻辑器件进行了阐述。软件篇按Altera公司Quartus II 9.0的主要功能,由浅入深地对编程方法及其软件使用进行了讲解。本书的特点是,应用篇运用前面介绍的软硬件基本知识来阐述各类数字系统的设计与实现方法、技巧,对提高学生的工程实践能力有很大帮助。

本书内容利于学生自学,并可以由浅入深地帮助学生自主地进行实验。本书编写对高校EDA课程的更新有一定的参考价值。

说明:EDA包含数字系统EDA和模拟系统EDA,本书主要讲解的内容是数字系统EDA。

全国大学生电子设计竞赛组委会专家



2010年11月16日
北京理工大学

前 言

电子设计自动化 (Electronics Design Automation, EDA) 技术是以计算机科学和微电子技术发展为先导, 汇集了计算机图形学、拓扑逻辑学、微电子工艺与结构学、计算数学等多种计算机应用学科最新成果的先进技术, 它是在计算机工作平台上开发出各种整套电子系统设计的软件工具。

本书是根据 EDA 技术包含的主要内容编写的, 全书由 EDA 技术的硬件篇、软件篇和应用篇组成。

EDA 技术的硬件篇包括第 1 章和第 2 章。第 1 章介绍 EDA 技术的发展, 基本工具, 设计思路和设计流程。第 2 章介绍可编程逻辑器件的基本概念、基本原理、结构组成、工作原理, 希望读者在了解 PLD 基本原理的基础上, 进一步学习实际 PLD 器件的结构组成、特点及其性能指标, 介绍了世界上主流公司的产品, 如 Altera 公司、Xilinx 公司、Lattice 公司的 PLD 产品, 同时, 对新近推出逻辑器件进行阐述。

EDA 技术的软件篇包括第 3 章和第 4 章。重点介绍 FPGA/CPLD 的开发流程, 介绍工具中的各功能模块, 力求使读者更容易学习工具的使用。开发操作环境主要介绍 Altera 公司 Quartus II 9.0 的主要功能, 由浅入深地讲解操作编程方法及其使用。由于硬件描述语言越来越受到从事硬件设计, 特别是从事数字系统设计人员的关注, 因此, 本书详细介绍了国际标准化硬件描述语言 VHDL 及其应用实例, 对每个应用实例都做了仿真和综合, 确保程序的准确无误。

EDA 技术的应用篇包括第 5~9 章。第 5 章列举了基本的数字系统领域的设计实例与实现, 通过这些应用实例使读者学习使用 PLD 器件解决实际问题的方法。第 6 章和第 7 章从实际设计实例出发, 介绍了应用 VHDL 设计大型复杂电路的流程和在设计过程中用到的技巧, 如提高电路的设计效率; 器件配置的原理及其电路连接; 综合设计与功能实现等。第 8 章介绍 EDA 技术和实际工程设计, 即对程控交换实验系统设计与开发过程展开了详细的讲述。第 9 章为编者近几年全国大学生电子设计竞赛征题及指导经验, 如果想要了解电子设计竞赛的征题内容, 可浏览全国大学生电子设计竞赛网站 <http://www.nuedc.com.cn>。

本书由南京理工大学博士后、南阳理工学院教授高有堂和南京理工大学博士、南阳理工学院徐源老师主编, 南阳理工学院张宏伟、李定珍和张定群老师为副主编。具体负责编写分工如下: 南阳理工学院张丹老师负责第 1 章和第 2 章的编写, 陈华敏老师编写第 3 章中的 3.1~3.5 节, 张燕老师编写第 3 章中的 3.6~3.8 节, 李壮辉老师编写第 4 章的 4.1 节和 4.2 节, 李向江老师编写第 4 章的 4.3 节、4.4 节, 万战争老师编写第 5 章的 5.1~5.5 节, 张定群老师编写第 5 章的 5.6~5.9 节, 李定珍老师编写第 6 章和第 9 章, 丁欢老师编写第 7 章, 张宏伟老师编写第 8 章。全书由高有堂统稿, 徐源审阅。同时, 感谢南京理工大学张俊

举老师和北京航空航天大学杨懿博士后对本书的编写提出的宝贵意见与建议。

本书的编写与出版得到了“十一五”国家课题“我国高校应用型人才培养模式研究”教学研究项目（编号：FIB070335-A7-26）的资助。

在本书的编写过程中，全国大学生电子设计竞赛组委会责任专家、北京理工大学罗伟雄教授对书稿提出许多宝贵的建议，在此特别感谢！

由于编者水平有限，书中难免存在疏漏或错误之处，恳请广大读者和同行专家提出宝贵意见。

E-mail: gaoyoutang@163.com

编 者

目 录

序
前言

第 1 部分 硬件资源篇

第 1 章 电子设计自动化综述	1
1.1 EDA 技术的发展	1
1.1.1 EDA 技术的发展阶段	1
1.1.2 EDA 技术的发展趋势	3
1.2 EDA 技术的基本工具	4
1.2.1 EDA 常用工具	4
1.2.2 设计输入编辑器	5
1.2.3 HDL 综合器	5
1.2.4 仿真器	7
1.2.5 适配器 (布局、布线器)	7
1.2.6 下载器	8
1.3 EDA 的基本设计思路	8
1.3.1 EDA 电路级设计	8
1.3.2 EDA 系统级设计	8
1.4 PLD 的设计流程	9
1.4.1 设计准备	9
1.4.2 设计输入	9
1.4.3 设计处理	10
1.4.4 设计检验	11
1.4.5 器件编程与配置	11
习题	11
第 2 章 Altera 公司可编程逻辑器件	12
2.1 Altera 器件的命名	12
2.2 Altera 常用器件	13
2.2.1 MAX 7000 器件	13
2.2.2 FLEX 10K 器件	20
习题	32

第 2 部分 软件操作篇

第 3 章 Quartus II 9.0 软件	33
3.1 概述	33

3.2	Quartus II 9.0 软件的安装	34
3.2.1	系统配置要求	34
3.2.2	Quartus II 9.0 软件的安装过程	34
3.2.3	Quartus II 9.0 软件的授权	35
3.3	一般设计流程	37
3.3.1	图形用户界面设计流程	37
3.3.2	EDA 工具设计流程	38
3.3.3	命令设计流程	39
3.3.4	Quartus II 9.0 软件的主要设计特征	39
3.4	Quartus II 9.0 软件的设计操作	41
3.4.1	设计输入	43
3.4.2	创建工程	44
3.4.3	建立图形设计文件	45
3.4.4	建立文本编辑文件	56
3.4.5	建立存储器编辑文件	58
3.5	Quartus II 9.0 设计项目的编译	62
3.5.1	设计综合	63
3.5.2	编译器窗口	63
3.5.3	编译器选项设置	65
3.5.4	引脚分配	71
3.5.5	启动编译器	74
3.5.6	查看适配结果	76
3.6	Quartus II 9.0 设计项目的仿真验证	79
3.6.1	创建一个仿真波形文件	80
3.6.2	设计仿真	83
3.6.3	仿真结果分析	84
3.7	时序分析	85
3.7.1	时序分析基本参数	85
3.7.2	指定时序要求	86
3.7.3	完成时序分析	89
3.7.4	查看时序分析结果	90
3.8	器件编程	90
3.8.1	完成器件编程	91
3.8.2	编程器硬件驱动安装	93
	习题	94
第 4 章	VHDL 程序设计	96
4.1	VHDL 语法基础	96
4.1.1	VHDL 数据对象及其分类	96
4.1.2	VHDL 数据类型	100

4.1.3	VHDL 运算操作符	106
4.2	VHDL 的基本结构	110
4.2.1	VHDL 的基本结构及语法规则	110
4.2.2	VHDL 构造体描述	114
4.2.3	进程 (process) 语句结构描述	115
4.2.4	子程序语句的结构描述	116
4.2.5	库、程序包及配置	124
4.3	VHDL 顺序语句	133
4.3.1	赋值语句	133
4.3.2	if 语句	134
4.3.3	case 语句	137
4.3.4	loop 语句	147
4.3.5	next 语句	149
4.3.6	exit 语句	150
4.3.7	wait 语句	152
4.3.8	顺序语句中子程序调用语句	154
4.3.9	返回 (return) 语句	155
4.3.10	空操作 (null) 语句	156
4.4	VHDL 并行语句	157
4.4.1	条件信号代入语句	157
4.4.2	选择信号代入语句	158
4.4.3	元件例化语句	160
4.4.4	并行赋值语句 (信号代入语句)	161
4.4.5	生成语句	162
习题		163

第 3 部分 创新设计应用篇

第 5 章	数字系统设计与实现	165
5.1	模为 60 的计数器设计与实现	165
5.1.1	建立图形文件	165
5.1.2	项目编译	166
5.1.3	项目仿真	166
5.2	时钟电路的设计与实现	168
5.2.1	文本编辑法设计模为 24 的计数电路	168
5.2.2	建立顶层 clock 文件与时钟电路设计	169
5.3	有限状态机电路设计与实现	171
5.3.1	有限状态机的编码规则	171
5.3.2	有限状态机的设计	171
5.3.3	有限状态机的 VHDL 程序设计	172

5.4	半整数分频器的设计	174
5.4.1	小数分频的基本原理	174
5.4.2	电路组成	174
5.4.3	半整数分频器的设计	175
5.5	UART 数据接收发送电路设计与实现	177
5.5.1	波特率的设定	178
5.5.2	数据发送	178
5.5.3	数据接收	179
5.5.4	UART 程序设计	179
5.6	CPLD 在人机接口中的设计与实现	186
5.6.1	接口电路分析与设计	186
5.6.2	接口电路的部分软件设计	188
5.7	存储器模块电路设计与实现	191
5.7.1	硬件模块电路结构设计	192
5.7.2	模块电路软件设计与实现	195
5.8	运算器模块电路设计与实现	202
5.8.1	硬件模块电路结构设计	202
5.8.2	模块电路软件设计与实现	205
5.9	频率合成器模块设计与实现	216
5.9.1	硬件模块电路结构设计	216
5.9.2	模块电路软件设计与实现	218
	习题	225
第 6 章	FPGA/CPLD 器件的配置	228
6.1	ByteBlaster 配置	228
6.1.1	原理与功能描述	228
6.1.2	PS 模式	231
6.1.3	JTAG 模式	232
6.1.4	软件编程和配置步骤	234
6.2	ByteBlasterMV 并口下载电缆	237
6.2.1	原理与功能描述	237
6.2.2	软件编程和配置步骤	239
6.3	MasterBlaster 串行/USB 通信电缆	239
6.3.1	特点	239
6.3.2	功能描述	240
6.3.3	PS 模式	242
6.3.4	JTAG 模式	243
6.4	BitBlaster 串行下载电缆	245
6.4.1	特点	245
6.4.2	功能描述	245

6.5	MCU 的快速配置	247
6.5.1	概述	247
6.5.2	硬件设计	247
6.5.3	软件设计	249
	习题	252
第 7 章	综合设计与功能实现	253
7.1	信号调制通信系统设计	253
7.1.1	系统硬件电路分配与设计	253
7.1.2	系统软件描述与设计	256
7.1.3	系统仿真与调试	267
7.2	交通信号控制电路模块设计	269
7.2.1	硬件电路模块结构设计	269
7.2.2	模块电路软件设计与实现	273
7.3	系统功能下载/配置电路的焊接调试与功能实现	283
7.3.1	系统功能下载/配置电路的设计任务	283
7.3.2	系统功能下载/配置电路的焊接与调试	284
	习题	288
第 8 章	实际工程项目设计——程控交换实验系统	289
8.1	总体设计	289
8.2	系统原理及组成	290
8.2.1	电路组成	290
8.2.2	控制系统	291
8.2.3	实际系统电路设计规划	293
8.3	硬件单元电路设计	294
8.3.1	系统用集成电路介绍	294
8.3.2	用户接口电路设计	294
8.3.3	外线及中继接口电路	298
8.3.4	振铃插入与振铃解脱电路	301
8.3.5	PCM 编译码电路	301
8.3.6	DTMF 编译码电路	305
8.3.7	信号音及铃流产生电路	309
8.3.8	可编程开关阵列	312
8.3.9	键盘及显示电路	315
8.3.10	控制电路	316
8.4	软件设计	317
8.4.1	控制模块一软件设计	317
8.4.2	控制模块二软件设计	321
8.5	系统实现	325
8.5.1	所需仪器仪表和软件	325

8.5.2	元件明细	325
8.5.3	软件和硬件调试	329
	习题	331
第 9 章	电子设计竞赛指导	336
9.1	电子电路设计方案的选择	336
9.1.1	试题分析	336
9.1.2	方案选择	337
9.2	历届电子设计竞赛题分析	338
9.2.1	历届电子设计竞赛题目	338
9.2.2	竞赛题目归类	340
9.3	典型竞赛题目设计	341
9.3.1	模拟路灯控制系统 (I 题, 1999 年竞赛试题)	341
9.3.2	系统整体方案的论证	342
9.3.3	系统分立模块设计及工作原理	343
9.3.4	软件设计	344
9.3.5	系统测试	346
9.4	竞赛论文撰写	347
9.4.1	设计报告的评分标准	347
9.4.2	设计报告的格式、内容及注意事项	348
	习题	349
	参考文献	351

第 1 部分 硬件资源篇

第 1 章 电子设计自动化综述

1.1 EDA 技术的发展

电子设计自动化 (Electronic Design Automation, EDA) 技术是以计算机科学和微电子技术发展为先导, 汇集了计算机图形学、拓扑逻辑学、微电子工艺与结构学、计算数学等多种计算机应用学科的先进技术, 它是在先进计算机工作平台上开发出的电子系统设计工具。从 20 世纪 60 年代中期开始, 人们不断开发出各种计算机辅助设计工具来帮助设计人员进行集成电路和电子系统的设计, 同时, 集成电路技术的不断发展对 EDA 技术提出了新的要求, 并促进了 EDA 技术的发展。

1.1.1 EDA 技术的发展阶段

近 30 年来, EDA 技术大致经历了 3 个发展阶段。

1. CAD 阶段

20 世纪 60 年代中期至 20 世纪 80 年代初期为 CAD 发展的初期。这个阶段人们分别开发了一些单独的软件工具, 主要有印制电路板 (Printed Circuit Board, PCB) 布线设计、电路模拟、逻辑模拟及版图绘制等, 从而可以利用计算机将设计人员从大量烦琐、重复的计算和绘图工作中解脱出来。例如, 目前常用的 PCB 布线软件 TANGO、用于电路模拟的 SPICE 软件和后来产品化的集成电路版图编辑与设计规则检查系统等软件, 都是这个时期的产品。

20 世纪 80 年代初, 由于集成电路规模越来越大, 制作也越来越复杂, EDA 技术有了较快的发展, 许多软件公司, 如 Mentor Graphics、Daisy System 及 Logic System 等进入市场, 软件工具的产品开始增多。这个时期的软件主要还是针对产品开发, 分为设计、分析、生产、测试等多个独立的软件包。每个软件只能完成其中的一项工作, 但如果通过顺序循环使用这些软件, 完成设计的全过程, 还存在两个方面的问题: 首先, 由于各个软件工具是由不同的公司和专家开发的, 只解决一个领域的问题, 若将一个软件工具的输出作为另一个软件工具的输入, 就需要人工处理, 这个环节往往很烦琐, 影响了设计速度; 其次, 对于复杂电子系统的设计, 当时的 EDA 工具还不能提供系统级的仿真与综合。由于缺乏系统级的设计, 常常在产品开发后期才发现产品的设计有错误, 此时, 进行修改是十分困难的。

2. CAE 阶段

20 世纪 80 年代初期至 20 世纪 90 年代初期为 CAE (Computer Aided Engineering) 阶段, 在集成电路、电子系统设计方法学以及设计工具集成化方面取得了许多成果。各种设计工具, 如原理图输入、编译与连接、逻辑模拟、测试码生成、版图自动布局以及各种单元库均已配备齐全。由于采用了统一的数据管理技术, 因而能够将各个工具集成为一个 CAE 系统。运用这种系统, 按照设计方法学制定的设计流程, 可以实现由 RT 级开始, 从设计输入到版图输出的全程设计自动化。这个阶段主要采用基于单元库的半定制设计方法。采用门阵列和标准单元法设计的各种 ASIC (Application Specific Integrated Circuit) 得到了极大的发展。多数 CAE 系统中还集成了 PCB 自动布局布线软件以及热特性、噪声、可靠性等分析软件, 进而可以实现电子系统设计自动化, 这个阶段典型的 CAE 系统有 Mentor Graphics、Valid Daisy 等公司的产品。

3. EDA 阶段

20 世纪 90 年代以来, 微电子技术以惊人的速度发展, 其工艺水平已达到深亚微米 (Deep Submicron, DS) 级, 在一个芯片上可集成数百万乃至上千万个晶体管, 工作速度可达到 Gb/s 级, 这为制造出规模更大、速度更快、信息容量更高的芯片系统提供了基础条件, 同时也对 EDA 系统提出了更高的要求, 并大大促进了 EDA 技术的发展。20 世纪 90 年代以后, 出现了以高级语言描述、系统仿真和综合技术为特征的第三代 EDA 技术, 它不仅极大地提高了系统的设计效率, 而且使设计者摆脱了大量的辅助性工作, 将精力集中于创造性的方案与概念的构思上。这个阶段的 EDA 技术主要有如下特征。

1) 高层综合 (High Level Synthesis, HLS) 的理论与方法取得进展, 从而将 EDA 设计层次由 RT 级提高到了系统级 (又称行为级), 并且推出了相应的行为级综合优化工具, 大大缩短了复杂 ASIC 的设计周期, 同时改进了设计质量。典型工具有 Synopsys 公司的 Behavioral Compiler、Mentor Graphics 公司的 Monet 和 Renoir。

2) 采用硬件描述语言 (Hardware Description Language, HDL) 来描述 10 万门以上的设计, 并形成了 VHDL 和 Verilog HDL 两种标准硬件描述语言。它们均支持不同层次的描述, 使得复杂集成电路的描述规范化, 便于传递、交流、保存与修改, 并可建立独立工艺的设计文档, 便于设计及重用。

3) 采用平面规划 (Floorplanning) 技术对逻辑综合和物理版图设计进行联合管理, 做到在逻辑综合早期设计阶段就考虑到物理设计信息的影响。通过这些信息, 设计者能进行更进一步的综合与优化, 并保证所做的修改只会提高性能而不会给版图设计带来负面影响。这对于深亚微米级布线延时已成为主要延时的情况下, 加速设计过程的收敛与成功是有所帮助的。在 Synopsys 和 Cadence 等公司的 EDA 系统中均采用了这项技术。

4) 可测性综合设计。随着 ASIC 的规模与复杂性的增加, 测试的难度与费用急剧上升, 由此产生了将可测性电路结构做在 ASIC 芯片上的设想, 于是开发了扫描插入、BLST (内建自测试)、边界扫描等可测性设计 (DFT) 工具, 并集成到 EDA 系统中。典型产品有 Compass 公司的 Test Assistant, Mentor Graphics 公司的 LBLST Architect、BSDArchitect、DFT Advisor 等。

5) 为带有嵌入 μP 核的 ASIC 设计提供软、硬件协同设计工具。典型产品有 Mentor Graphics 公司的 Seamless CVE (Co-Verification Environment) 等。

6) 建立并行设计工程 (Concurrent Engineering, CE) 框架结构的集成化设计环境, 以适应现今 ASIC 的特点: 规模大而复杂, 数字与模拟电路并存, 硬件与软件设计并存, 产品上市速度快。该框架可以将不同公司的优秀工具集成为一个完整的 EDA 系统, 并能在 UNIX 与 Windows NT 两种平台之间实现平滑过渡。各种 EDA 工具在该框架中可以并行使用。通过统一的集成化设计环境, 能够保证各个设计工具之间的相互联系与管理。在这种集成化设计环境中, 使用统一的数据管理系统与完善的通信管理系统, 由若干个相关的设计小组共享数据库和知识库, 同时并行地进行设计。当系统设计完成时, 相应的电路设计、版图设计、可测性设计与嵌入式软件的设计等也都基本上完成了。

在 Internet 迅速发展的今天, ASIC 设计所要用到的 EDA 工具和元件 (IP 模块) 均可在 Internet 上找到。销售方式可利用 Internet 销售其 EDA 工具与 IP 模块, ASIC 设计人员可以在 Internet 上通过电子付款的方式选购设计工具与元件, 从而使 ASIC 的设计变得迅速、经济、高效。此外, 基于 Internet 的虚拟设计级也已出现, 因而可将世界范围内最优秀的设计人才资源组合起来, 解决日益复杂的电子系统设计问题。

1.1.2 EDA 技术的发展趋势

随着市场需求的增长, 集成工艺水平的可行性以及计算机自动设计技术的不断提高, 促使单片系统 (或称系统集成芯片) 成为集成电路设计的发展方向, 这一发展趋势表现在如下几个方面:

- 1) 超大规模集成电路的集成度和工艺水平的不断提高, 深亚微米工艺如 $0.18\mu\text{m}$ 、 $0.13\mu\text{m}$ 、 90nm (2003 年) 已经走向成熟, 在一个芯片上完成系统级集成已成为可能。
- 2) 市场对电子产品提出了更高的要求, 如必须降低电子系统的成本, 减小系统的体积等, 从而对系统的集成度不断提出更高的要求。
- 3) 高性能的 EDA 工具得到迅速的发展, 其自动化和智能化程度不断提高, 为嵌入式系统设计提供了功能强大的开发环境。
- 4) 计算机硬件平台性能大幅度提高, 为复杂的 SOC (System on a Chip) 设计提供了物理基础。

但现有的 HDL 只是提供行为级或功能级的描述, 尚无法完成对复杂的系统级的抽象描述。人们正尝试开发一种新的系统级的设计语言来完成这一工作, 现在已开发出更趋于电路行为级的硬件描述语言, 如 SystemC、Superlog 及系统级混合仿真工具; 可以在同一个开发平台上完成高级语言, 如 C/C++ 等, 与标准 HDL (Verilog HDL, VHDL) 或其他更低层次描述模块的混合仿真。虽然用户用高级语言编写的模块尚不能自动转化成 HDL 描述, 但作为一种针对特定应用领域的开发工具, 软件供应商已经为常用的功能模块提供了丰富的宏单元库支持, 可以方便地构建应用系统, 并通过仿真加以优化, 最后自动产生 HDL 代码, 进入下一阶段的 ASIC 实现。

此外, 随着系统开发对 EDA 技术目标器件各种性能要求的提高, ASIC 和 FPGA (Field Programmable Gate Array) 将进一步相互融合。这是因为虽然标准逻辑 ASIC 芯片尺寸小、功能强大、耗电省, 但设计复杂, 并且有批量生产要求; 可编程逻辑器件 (Programmable Logic Device, PLD) 开发费用低廉, 能现场进行编程, 但体积大, 功能有限, 而且功耗较大。因此, FPGA 和 ASIC “走到” 一起, 互相融合, 取长补短。由于一些 ASIC 制造商提供

具有可编程逻辑的标准单元, PLD 制造商重新对标准逻辑单元产生兴趣, 而有些公司采取两头并进的方法, 从而使市场开始发生变化, 在 FPGA 和 ASIC 之间正在诞生一种“杂交”产品, 以满足成本和上市速度的要求。例如, 将 PLD 嵌入标准逻辑单元。

尽管将标准逻辑单元与 PLD 集成在一起并不意味着 ASIC 更加便宜, 或者使 FPGA 更加省电。但是, 可使设计人员将两者的优点结合在一起, 通过支持 FPGA 的一些功能, 可减少成本和开发时间, 并增加灵活性。

当然, 现今人们也在进行将 ASIC 嵌入可编程逻辑单元的工作。目前, 许多 PLD 公司开始为 ASIC 提供 FPGA 内核。PLD 厂商广泛与 ASIC 制造商结盟, 为 SOC 设计提供嵌入式 FPGA 模块, 使未来的 ASIC 供应商有机会更快地进入市场, 利用嵌入式内核获得更长的市场生命期。

例如, 在实际应用中使用可编程系统级集成电路 (FPSLIC), 即将嵌入式 FPGA 内核与 RISC 微控制器组合在一起形成新的集成电路, 广泛用于电信、网络、仪器仪表和汽车的低功耗应用系统中。

在新一代产品的 PCB 上, 尽管空间有限 (几乎不能再增加器件), 在 ASIC 器件中仍留下了 FPGA 的空间。如果希望改变设计, 或者由于开始的工作中没有条件完成足够的验证测试, 稍后也可以根据要求对它编程, 进行修改。ASIC 设计人员采用这种小的可编程逻辑内核用于修改设计问题, 很好地降低了设计风险。

ASIC 制造商增加可编程逻辑的另一个原因是, 考虑到设计产品的许多性能指标变化太快 (特别是通信协议), 为已经完成设计并投入应用的集成电路留有多些可自由更改的功能是十分有价值的, 这在通信领域中的芯片设计方面尤为重要。

现在, 传统 ASIC 和 FPGA 之间的界限正变得模糊。系统级芯片不仅集成 RAM 和微处理器, 也集成 FPGA。整个 EDA 和集成电路设计工业都朝这个方向发展, 这并非只是 FPGA 与 ASIC 制造商竞争的产物, 对于用户来说, 也意味着有了更多的选择。

1.2 EDA 技术的基本工具

EDA 工具的发展经历了两个大的阶段: 物理工具和逻辑工具。现在 EDA 和系统设计工具逐步被理解成一个整体的概念: 电子系统设计自动化。物理工具用来完成设计中的实际物理问题, 如芯片布局、印制电路板布线等; 逻辑工具是基于网表、布尔逻辑、传输时序等概念, 首先由原理图编辑器或 HDL 进行设计输入, 然后利用 EDA 系统完成综合、仿真、优化等过程, 最后生成物理工具可以接受的网表或 VHDL、Verilog HDL 的结构化描述。现在常见的 EDA 工具有编辑器、仿真器、检查/分析工具、优化/综合工具等。

1.2.1 EDA 常用工具

EDA 工具在 EDA 技术应用中占据极其重要的位置, EDA 的核心是利用计算机完成电子设计全程自动化。因此, 基于计算机环境的 EDA 软件的支持是必不可少的。

由于 EDA 的整个流程涉及不同技术环节, 每一环节中必须有对应的软件包或专用的 EDA 工具独立处理, 包括对电路模型的功能模拟、对 VHDL 行为描述的逻辑综合等, 因此, 单个 EDA 工具往往只涉及 EDA 流程中的某一步骤。这里以 EDA 设计流程中涉及的主

要软件包为 EDA 工具进行分类,并给以简要的介绍。EDA 工具大致可以分为如下 5 个模块。

模块一:设计输入编辑器。

模块二:HDL 综合器。

模块三:仿真器。

模块四:适配器(布局、布线器)。

模块五:下载器。

当然这种分类不是绝对的,现在也有集成的 EDA 开发环境,如 Quartus II。

1.2.2 设计输入编辑器

在 FPGA/CPLD 设计流程中已经对设计输入编辑器或设计输入环境做了部分介绍,它们可以接受不同的设计输入表达方式、状态图输入方式、波形输入方式以及 HDL 的文本输入方式。在各 PLD 厂商提供的 EDA 开发工具中,一般都含有这类输入编辑器,如 Xilinx 公司的 Foundation、Altera 公司的 Quartus II+PLUS II 等。

通常专业的 EDA 工具供应商也提供相应的设计输入工具,这些工具一般与该公司的其他电路设计软件整合,这一点尤其体现在原理图输入环境上。如 Innovada 公司的 eProduct Designer 中的原理图输入管理工具 DxDesigner (原为 ViewDraw),既可作为 PCB 设计的原理图输入,又可作为集成电路设计、模仿仿真和 FPGA 设计的原理图输入环境。比较常见的还有 Cadence 公司的 Orcad 中的 Capture 工具等。这类工具一般都设计成通用型的原理图输入工具。由于针对 FPGA/CPLD 设计的原理图要含有特殊原理图库(含原理图中的 symbol)的支持,因此,其输出并不与 EDA 流程的下、上步设计工具直接相连,而要通过网表文件,如电子设计数据交换格式(Electronic Design Inter-change Format, EDIF)文件来传递。

由于 HDL (VHDL/Verilog HDL 等)的输入方式是文本格式,所以它的输入实现要比原理图输入简单得多,用普通的文本编辑器即可完成。如果要求 HDL 输入时,有语法色彩提示,可以用带语法提示功能的通用文本编辑器,如 UltraEdit、Vim、Xemacs 等。当然 EDA 工具中提供的 HDL 文本编辑器会更好用一些,如 Aldec 公司的 Active HDL 的 HDL 文本编辑器。

另一方面,由于 PLD 规模的增大,设计的可选性增大,需要有完善的设计输入文档管理,Mentor Graphics 公司提供的 HDL designer series 就是此类工具中的一个典型代表。

有的 EDA 设计输入工具把图形设计与 HDL 文本设计相结合,如在提供 HDL 文本编辑器的同时提供状态机编辑器,用户可用图形(状态图)来描述状态机,最后生成 HDL 文本输出,如 Visual HDL、Mentor 用户的 FPGA advantage (含 HDL designer series)、Active HDL 中的 Active State 等。尤其是 HDL designer series 中的各种输入编辑器,可以接受诸如原理图、状态图、表格图等输入形式,并将它们转成 HDL (VHDL/Verilog HDL)文本表达方式,很好地解决了通用性(HDL 输入的优点)与易用性(图形法的优点)之间的矛盾。

输入编辑器在多样性、易用性和通用性方面的功能不断增强,标志着 EDA 技术中自动化设计程度不断提高。

1.2.3 HDL 综合器

由于目前通用的 HDL 语言有 VHDL 和 Verilog HDL,这里介绍的 HDL 综合器主要是针对这两种语言。