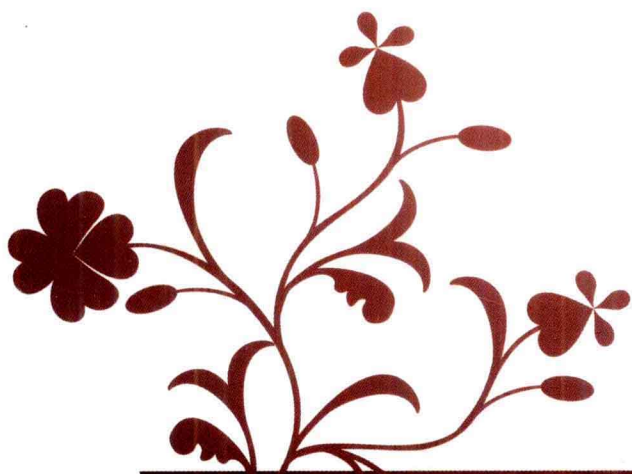
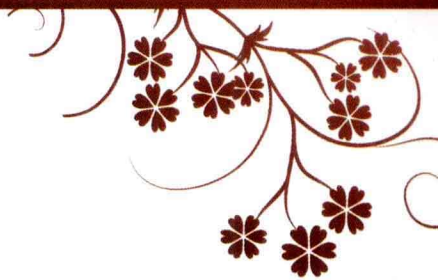


21世纪高等学校规划教材 | 电子信息



数字逻辑与数字系统设计

—— 基~~于~~描述~~的~~语言描述

文汉云 主编
刘鹏 胡杰 副主编



清华大学出版社

21世纪高等学校规划教材 | 电子信息



数字逻辑与数字系统设计

——基于VHDL语言描述

文汉云 主编
刘鹏 胡杰 副主编

清华大学出版社
北京

内 容 简 介

本书详细介绍了数字逻辑与数字系统设计的基础知识、基本理论和分析、设计方法。书中不仅介绍了传统的分析、设计方法,同时还比较详细地介绍了目前在数字逻辑电路设计中广泛使用的硬件描述语言VHDL,并把VHDL语言融入到各种逻辑部件的设计之中。书中给出大量实用的例题与习题。全书内容包括数字逻辑基础、集成逻辑门电路、VHDL基础知识、组合逻辑电路、触发器、时序逻辑电路、可编程逻辑器件、数字系统设计等。

本书可作为高等学校电气、电子信息类、计算机类、自动化类等专业的本科生教材,也可作为高职高专的教材及有关工程技术人员的参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字逻辑与数字系统设计:基于VHDL语言描述/文汉云主编. —北京:清华大学出版社, 2012.1

(21世纪高等学校规划教材·电子信息)

ISBN 978-7-302-27281-6

I. ①数… II. ①文… III. ①数字逻辑—高等学校—教材 ②数字系统—系统设计—高等学校—教材 ③硬件描述语言,VHDL—程序设计—高等学校—教材 IV. ①TP302.2 ②TP312

中国版本图书馆CIP数据核字(2011)第232061号

责任编辑:魏江江 徐跃进

责任校对:焦丽丽

责任印制:王秀菊

出版发行:清华大学出版社

<http://www.tup.com.cn>

社 总 机:010-62770175

投稿与读者服务:010-62795954, jsjic@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

地 址:北京清华大学学研大厦A座

邮 编:100084

邮 购:010-62786544

印 装 者:北京鑫海金澳胶印有限公司

经 销:全国新华书店

开 本:185×260 印 张:17.75 字 数:432千字

版 次:2012年1月第1版 印 次:2012年1月第1次印刷

印 数:1~3000

定 价:29.50元

产品编号:041811-01

当今世界电子技术的发展可谓日新月异,电子技术领域的新理论、新技术、新方法以及新器件层出不穷。随着集成电路设计和制造工艺水平以及计算机硬件技术的飞速发展,使数字电路和数字系统的分析、设计方法发生了极大的变化,从传统的单纯的硬件设计方法发展到软硬件相结合的计算机辅助设计方法,这一方面推动着电子设计自动化(EDA)技术不断向更高层次发展,另一方面对传统的“数字逻辑与数字系统设计”课程的教学内容、教学体系和教学方法提出了更高的要求。因此,为学习者提供一本与时俱进的、传统与现代相结合的、深入浅出和循序渐进的好教材一直是作者孜孜以求的目标。

基于此,作者在研究大量国内外同类教材内容并吸收其写作风格的基础上,结合作者多年从事数字电路教学和科研工作的经验与体会编写了此书,希望对学习者有所裨益。

本书具有以下 4 个明显的特色:

- ① 与时俱进,教材内容及时反映了学科前沿,以适应数字电子技术飞速发展的需要;
- ② 考虑到电子系统向计算机辅助设计的方向发展,本书除了第 3 章讲述硬件描述语言 VHDL 的基础知识外,还将其融入到全书各章节,并给出了一些具有参考价值的实例;
- ③ 在内容的选取上摒弃了分立元件及强调器件内部工作原理的部分,选择以中规模集成电路芯片应用为主的内容,既解决了课时少内容多的问题,又可使学习者重点掌握各种数字集成电路器件的外特性与实际应用;
- ④ 在章节的选取上,删减了常规数字系统教材所涉及的模/数和数/模转换、脉冲波形的产生与整形及存储器等与数字逻辑关系不大的部分章节,力求使教材拟阐述的内容集中在数字逻辑与数字系统的基本知识及应用上,避免知识过于繁杂。

全书共分 8 章:第 1 章是数字逻辑基础,主要介绍了数字逻辑与数字系统中常用的数制、编码和逻辑代数基础;第 2 章是集成逻辑门电路,主要介绍了 TTL 逻辑门电路和 CMOS 逻辑门电路的基本知识;第 3 章是硬件描述语言 VHDL 基础知识,主要介绍了 VHDL 程序的基本结构、数据类型、运算符和表达式等,为以后各章节的学习奠定基础;第 4 章是组合逻辑电路,以中规模组合逻辑电路为主,介绍了一些常用的组合电路的分析、设计方法,并给出了其 VHDL 描述;第 5 章是触发器,主要介绍集成触发器的基本原理及其 VHDL 描述;第 6 章是时序逻辑电路,本章也是以中规模集成电路为主介绍时序逻辑电路的分析与设计方法,以及常用时序逻辑电路的应用及 VHDL 描述。第 7 章是可编程逻辑器件,主要介绍 PLD 的基本知识、PLD 的逻辑表示方法及复杂可编程逻辑器件 CPLD 和现场可编程门逻辑矩阵 FPGA 的基本结构和原理。第 8 章是数字系统设计,也是全书内容的综合和提高,主要介绍了数字系统的设计方法,并给出了几个设计实例。附录中介绍了 Quartus[®] II 软件的使用方法、常用集成门电路逻辑符号对照表以及常用 CPLD/FPGA 端口资源等。考虑到与后续系列硬件课程及版面的关系,本书中删掉了模/数与数/模转换这一章。

本书由文汉云教授任主编,负责制定编写提纲及全书的修改和统稿工作,同时编写了第1、第8章;刘鹏任副主编并编写了第3~第5章;胡杰任副主编并编写了第2、第7章;第6章及附录由王剑编写。全书由长江大学罗炎林教授主审,武汉理工大学卢珏博士、湖北师范学院洪家平教授、长江大学电信学院邹学玉博士等对本书的编写提出了不少建设性的意见,清华大学出版社对本书的出版做了大量工作,在此表示感谢。在本书的编写过程中得到了长江大学教务处及计算机科学学院许多老师的大力支持和帮助,在此向他们表示衷心的感谢!

在本书的编写过程中,作者参考了国内外的大量专著、教材和文献,在此谨向著作者致以衷心的感谢。

为方便教学,本书配有电子教学课件,请有此需要的学习者和教师登录清华大学出版社的网站免费注册后进行下载。本书各章的习题解答、配套的实验及课程设计内容将在随后出版的《数字逻辑与数字系统设计实验教程》中给出,敬请期待。

本书可作为计算机类、电子类、自动化类等有关专业的教材及参考书。

限于作者水平和时间仓促,本书虽经多次修改,但肯定还存在不少缺点和错误,恳请读者批评指正。

编 者

2011年7月于荆州

第 1 章 数字逻辑基础	1
1.1 数制	1
1.1.1 十进制数.....	1
1.1.2 二进制数.....	1
1.1.3 八进制数和十六进制数.....	2
1.1.4 各种数制之间的转换.....	2
1.1.5 原码、反码与补码	5
1.2 常用编码	6
1.3 逻辑代数基础	9
1.3.1 逻辑变量和逻辑函数.....	9
1.3.2 基本逻辑门和基本运算	10
1.3.3 逻辑代数的常用公式和基本定理	13
1.3.4 逻辑函数的表示方法	14
1.3.5 最小项和最小项表达式	15
1.3.6 逻辑函数的化简方法(化为最简“与或”式)	16
本章小结	21
习题 1	21
第 2 章 集成逻辑门电路	23
2.1 分立元件门电路.....	23
2.1.1 二极管构成的逻辑门电路	23
2.1.2 三极管“非”门电路	24
2.1.3 复合逻辑门电路	25
2.2 TTL 集成逻辑门电路	26
2.2.1 TTL“与非”门的电路结构和工作原理	27
2.2.2 TTL“与非”门的电压传输特性及抗干扰能力	28
2.2.3 TTL“与非”门的输入特性、输出特性和带负载能力	29
2.2.4 TTL“与非”门的动态特性	33
2.2.5 TTL“与非”门的主要性能参数	34
2.3 其他类型的 TTL 门电路	34
2.3.1 集电极开路门	35

2.3.2	三态输出门	38
2.3.3	TTL 集成逻辑门电路系统简介	39
2.4	CMOS 门电路	40
2.4.1	CMOS 反相器	40
2.4.2	CMOS“与非”门	41
2.4.3	CMOS“或非”门	41
2.4.4	CMOS 三态门	42
2.4.5	CMOS 传输门	42
2.4.6	CMOS 集成电路的各种系列	42
2.4.7	低电压 CMOS 系列	43
2.5	数字集成电路使用中应注意的问题	44
2.5.1	TTL 逻辑门电路使用中应注意的问题	44
2.5.2	CMOS 电路使用中应注意的问题	45
2.5.3	数字集成电路的接口	46
	本章小结	47
	习题 2	48
第 3 章	VHDL 基础	55
3.1	硬件描述语言 VHDL 介绍	55
3.1.1	EDA 技术及发展	55
3.1.2	VHDL 语言简介	56
3.1.3	VHDL 语言设计开发流程	57
3.2	VHDL 程序的基本结构	58
3.2.1	实体说明	59
3.2.2	结构体描述	61
3.3	数据对象、数据类型、运算符和表达式	63
3.3.1	数据对象	63
3.3.2	数据类型	64
3.3.3	VHDL 运算符与表达式	70
3.3.4	基本顺序描述语句	75
3.3.5	基本并行描述语句	82
3.4	VHDL 的库和包	85
3.4.1	库的使用和种类	85
3.4.2	程序包	87
3.4.3	函数和过程	88
	本章小结	92
	习题 3	92

第 4 章 组合逻辑电路	94
4.1 小规模组合逻辑电路的分析与设计	94
4.1.1 组合逻辑电路的分析	94
4.1.2 组合逻辑电路的设计	96
4.1.3 小规模组合逻辑电路的 VHDL 描述	98
4.2 常用中规模组合逻辑电路	98
4.2.1 编码器原理及 VHDL 描述	99
4.2.2 译码器原理及 VHDL 描述	102
4.2.3 数据选择器和数据分配器原理及 VHDL 描述	107
4.2.4 加法器原理及 VHDL 描述	109
4.2.5 算术逻辑单元(ALU)及 VHDL 描述	114
4.2.6 数值比较器原理及 VHDL 描述	116
4.2.7 奇偶校验器原理及 VHDL 描述	118
4.3 中规模组合逻辑电路设计	121
4.4 组合逻辑电路中的竞争—冒险现象	123
4.4.1 竞争—冒险的概念及其产生原因	123
4.4.2 消除竞争—冒险的方法	125
本章小结	126
习题 4	127
第 5 章 触发器	133
5.1 概述	133
5.1.1 对触发器的基本要求	133
5.1.2 现态和次态	133
5.1.3 触发器的分类	133
5.2 基本触发器	134
5.2.1 基本 RS 触发器	134
5.2.2 RS 触发器	135
5.2.3 D 触发器	139
5.2.4 JK 触发器	141
5.2.5 各种不同触发器触发方式比较	145
5.3 触发器逻辑功能描述方法	146
5.3.1 RS 触发器	146
5.3.2 JK 触发器	148
5.3.3 D 触发器	149
5.3.4 T 触发器	150
5.3.5 T' 触发器	151
5.4 不同类型触发器逻辑功能的转换	151

5.4.1	概述	151
5.4.2	D 触发器转换为 JK、T 和 T' 触发器	152
5.4.3	JK 触发器转换为 D 触发器	152
5.5	集成触发器	153
5.5.1	集成基本 RS 触发器 74LS279	153
5.5.2	集成 D 触发器 74HC/HCT74	153
5.5.3	集成 JK 触发器 74LS112	154
	本章小结	155
	习题 5	155
第 6 章	时序逻辑电路	160
6.1	时序逻辑电路的特点、表示方法和分类	160
6.1.1	时序逻辑电路的特点	160
6.1.2	时序逻辑电路的表示方法	161
6.1.3	时序逻辑电路的分类	161
6.2	基于触发器的时序逻辑电路的分析	162
6.3	基于触发器的时序逻辑电路的设计	167
6.4	寄存器	173
6.4.1	寄存器的主要特点和分类	173
6.4.2	基本寄存器	174
6.4.3	移位寄存器	178
6.5	计数器	183
6.5.1	计数器分类	183
6.5.2	集成同步计数器	183
6.5.3	集成异步计数器	188
6.5.4	由中规模集成计数器构成的任意进制计数器	189
6.5.5	移位寄存型计数器	192
6.6	顺序脉冲发生器	194
	本章小结	197
	习题 6	197
第 7 章	可编程逻辑器件	202
7.1	可编程逻辑器件的发展和分类	202
7.1.1	按芯片的集成度和结构复杂度进行分类	203
7.1.2	按编程特点分类	206
7.1.3	按结构特点分类	207
7.2	PLD 的逻辑表示及简单应用	208
7.2.1	PLD 的逻辑表示	208
7.2.2	逻辑阵列 PLD 表示法的简单应用	212

7.3 CPLD/FPGA 器件	214
7.3.1 CPLD/FPGA 概述	214
7.3.2 CPLD/FPGA 的结构与原理	215
本章小结	219
习题 7	220
第 8 章 数字系统设计	222
8.1 传统数字系统设计与现代数字系统设计的比较	222
8.2 自顶向下的设计方法	223
8.3 高速多路数据采集系统	225
8.3.1 系统工作原理	225
8.3.2 系统主要器件的选型	225
8.3.3 FPGA 的逻辑设计	227
8.3.4 软件实现	228
8.4 指纹采集系统	233
8.4.1 指纹采集卡总体硬件设计	233
8.4.2 FPGA 系统结构及整体设计方案	235
8.4.3 指纹采集头的配置	237
8.4.4 系统软件规划	241
本章小结	245
习题 8	245
附录 A Quartus II 的使用	248
附录 B 常用 CPLD/FPGA 资源	264
附录 C 常用集成门电路的逻辑符号对照表	268
参考文献	269

本章是学习数字逻辑电路的基础,主要介绍几种常用数制的表示方法及其转换规律、数字系统中常见的几种编码以及逻辑代数的基本理论和基础知识。

1.1 数制

1.1.1 十进制数

日常生活中人们都习惯于使用十进制数(Decimal)。它由 0~9 共 10 个数码组成,十进制数的计数规则是,逢 10 进 1。数制是以表示计数符号的个数来命名的。人们把计数符号的个数称为基数,用符号 R 来表示。十进制数的基数就是 $R=10$ 。

同一计数符号处在不同数位,代表的数值不同。例如十进制数 752,百位上的 7 表示 700,十位上的 5 表示 50。人们把各个数位的位值,称为进位记数制各位的权,它等于(基数) i , i 代表符号所在位。十进制数的基数为 10,第 i 位上的权值为 10^i ,所以十进制数的按位展开式为:

$$\begin{aligned}(D)_{10} &= D_{n-1} \times 10^{n-1} + D_{n-2} \times 10^{n-2} + \cdots + D_1 \times 10^1 \\ &\quad + D_0 \times 10^0 + D_{-1} \times 10^{-1} + \cdots + D_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} D_i \times 10^i\end{aligned}$$

式中, D_i 取值范围为 $0 \leq D_i \leq (R-1)$ 。 n 为整数部分的位数, m 为小数部分的位数。整数第 i 位的权是 R^{i-1} ,小数点后第 m 位的权是 R^{-m} 。此式表示的就是各符号与其所在位权值乘积的代数和。

十进制数可用后缀 D 标识。

1.1.2 二进制数

在数字系统中,使用的是二进制(Binary)。二进制由 0 和 1 两个数码组成,计数规则是,逢 2 进 1。

二进制数的基数为 2,各位的权值为 2^i 。二进制数的按位展开式为:

$$\begin{aligned}(B)_2 &= B_{n-1} \times 2^{n-1} + B_{n-2} \times 2^{n-2} + \cdots + B_1 \times 2^1 \\ &\quad + B_0 \times 2^0 + B_{-1} \times 2^{-1} + \cdots + B_{-m} \times 2^{-m} \\ &= \sum_{i=-m}^{n-1} B_i \times 2^i\end{aligned}$$

二进制数可用后缀 B 标识。

计算机和各种数字系统中采用二进制的原因主要有以下几点：

① 二进制只有 0 和 1 两种状态，显然制造具有两种状态的电子器件要比制造具有 10 种特定状态的器件容易得多，并且由于状态简单，其工作更可靠，传输也不容易出错。

② 0、1 数码与逻辑代数变量值 0 与 1 相符，利用二进制可方便进行逻辑运算。

③ 二进制数和十进制数之间转换比较容易。

1.1.3 八进制数和十六进制数

用二进制数表示一个较大的数时，比较冗长而又难以记忆，为了阅读和书写的方便，通常采用八进制或十六进制。

1. 八进制数

八进制数(Octal)由 0~7 共 8 个数码组成，其计数规则是逢八进一。基数为 8，各位的权值为 8^i 。任意一个八进制数可表示为：

$$(O)_8 = \sum_{i=-m}^{n-1} O_i \times 8^i$$

八进制数可用后缀 O 标识。

2. 十六进制数

十六进制数(Hexadecimal)由 0~9 和 A~F 共 16 个数码组成。

其中 A~F 的等值十进制数分别为 10、11、12、13、14、15。

十六进制数进位规则是逢十六进一。其基数为 16，各位的权值为 16^i 。任意一个十六进制数可表示为：

$$(H)_{16} = \sum_{i=-m}^{n-1} H_i \times 16^i$$

十六进制数可用后缀 H 标识。

八进制数和十六进制数均可写成按权展开式，并能求出相应的等值十进制数。

1.1.4 各种数制之间的转换

1. 非十进制数转换成十进制数

按相应的权表达式展开，再按十进制运算规则求和，即按权展开相加。

【例 1-1】 将二进制数 1011.11B 转换成十进制数。

$$\begin{aligned} (1011.11)_2 &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} \\ &= 8 + 0 + 2 + 1 + 0.5 + 0.25 \\ &= (11.75)_{10} \end{aligned}$$

【例 1-2】 将十六进制数 AF7.4H 转换成十进制数。

$$\begin{aligned} (AF7.4)_{16} &= A \times 16^2 + F \times 16^1 + 7 \times 16^0 + 4 \times 16^{-1} \\ &= 10 \times 256 + 15 \times 16 + 7 \times 1 + 4/16 \\ &= (2807.25)_{10} \end{aligned}$$

2. 十进制数转换成非十进制数

十进制数转换为非十进制数分为两个部分进行——整数部分和小数部分,分开转换后再以小数点为结合点组合起来。

整数部分:除基数取余,直至商为0,余数按先后顺序从低位到高位排列,即除基数倒取余。

小数部分:乘基取整,直至达到所要求的精度或小数部分为0,整数按先后顺序从高位到低位排列,即乘基数顺取整。

【例 1-3】 将十进制数 25.8125 转换为二进制数。

解:使用短除法,计算过程与结果如下:

2	25	余数=1	a_0	低位
2	12	余数=0	a_1	
2	6	余数=0	a_2	
2	3	余数=1	a_3	
2	1	余数=1	a_4	高位
	0			

小数部分:

	0.8125
	× 2
高位	$a_{-1}=1$ 1.6250
	× 2
	$a_{-2}=1$ 1.2500
	× 2
	$a_{-3}=0$ 0.5000
	× 2
低位	$a_{-4}=1$ 1.0000

因此,转换结果为: $(25.8125)_{10} = (a_4 a_3 a_2 a_1 a_0 \cdot a_{-1} a_{-2} a_{-3} a_{-4})_2 = (11001.1101)_2$

【例 1-4】 将十进制数 301.6875 转换为十六进制数。

解:计算过程与结果如下:

16	301	余数=13	a_0	低位
16	18	余数=2	a_1	
16	1	余数=1	a_2	高位
	0			

$$(13)_{10} = (D)_{16}$$

$$0.6875$$

$$\begin{array}{r} \times \quad 16 \\ \hline a_{-1}=11 \quad 11.0 \end{array}$$

$$(11)_{10} = (B)_{16}$$

转换结果为: $(301.6875)_{10} = (a_2 a_1 a_0 \cdot a_{-1})_{16} = (12D.B)_{16}$

3. 二进制数与十六进制、八进制数互换

由于十六进制数的基数 16 是二进制数的基数 2 的 4 次幂, 即 $2^4 = 16$, 1 位十六进制数相当于 4 位二进制数。因此, 十六进制数转换成二进制数时, 只要将十六进制数的每一位改写成等值的 4 位二进制数, 即“1 位变 4 位”。

【例 1-5】 把 $(A3D.8B)_{16}$ 转换为二进制数。

解: 可用“1 位变 4 位”的方法:

$$\begin{array}{cccccc} A & 3 & D & . & 8 & B \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 1010 & 0011 & 1101 & . & 1000 & 1011 \end{array}$$

$$(A3D.8B)_{16} = (101000111101.10001011)_2$$

二进制数转换为十六进制数时, 以小数点为分界线, 整数部分从右向左每 4 位一组, 小数部分从左向右每 4 位一组, 不足 4 位用 0 补足, 每组改成等值的 1 位十六进制数即可, 即“4 位变 1 位”。

【例 1-6】 把 $(1011010101.111101)_2$ 转换为十六进制数。

解: 可用“4 位变 1 位”的方法:

$$\begin{array}{cccccc} \underline{0010} & \underline{1101} & \underline{0101} & . & \underline{1111} & \underline{0100} \\ 2 & D & 5 & . & F & 4 \end{array}$$

$$(1011010101.111101)_2 = (2D5.F4)_{16}$$

在清楚了十六进制数与二进制数之间的转换方法之后, 由于 $2^3 = 8$, 1 位八进制数相当于 3 位二进制数, 所以不难得出八进制数与二进制数之间相互转换的方法。即“1 位变 3 位”。

【例 1-7】 把 $(345.27)_8$ 转换为二进制数。

解:

$$\begin{array}{cccccc} 3 & 4 & 5 & . & 2 & 7 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 011 & 100 & 101 & . & 010 & 111 \end{array}$$

$$(345.27)_8 = (011100101.010111)_2$$

二进制数转换为八进制数时, 也是以小数点为分界线, 整数部分从右向左 3 位一组, 小数部分从左向右 3 位一组, 不足 3 位用 0 补足, 每组改成等值的 1 位八进制数即可, 即“3 位变 1 位”。

【例 1-8】 把 $(11001.1011)_2$ 转换为八进制数。

解:

$$\begin{array}{cccc} \underline{011} & \underline{001} & . & \underline{101} & \underline{100} \\ 3 & 1 & . & 5 & 4 \end{array}$$

$$(11001.1011)_2 = (31.54)_8$$

表 1-1 给出了 4 位二进制数与其他进制数之间的对照关系。

表 1-1 4 位二进制数与其他进制数的对照表

二进制	十进制	八进制	十六进制	二进制	十进制	八进制	十六进制
0000	0	0	0	1000	8	10	8
0001	1	1	1	1001	9	11	9
0010	2	2	2	1010	10	12	A
0011	3	3	3	1011	11	13	B
0100	4	4	4	1100	12	14	C
0101	5	5	5	1101	13	15	D
0110	6	6	6	1110	14	16	E
0111	7	7	7	1111	15	17	F

1.1.5 原码、反码与补码

1. 机器数与真值

计算机中传输与加工处理的信息均为二进制数,二进制数的逻辑 1 和逻辑 0 分别用于代表高电平和低电平,计算机只能识别 1 和 0 两个状态,那么计算机中如何确定与识别正二进制数和负二进制数呢?解决的办法是将二进制数最高位作为符号位,其中,1 表示负数,0 表示正数,若计算机的字长取 8 位,10001111B 则可以代表 -15,00001111B 则可以代表 +15,这便构成了计算机所识别的数,因此,带符号的二进制数称为机器数,机器数所代表的值称为真值。在计算机中,机器数有三种表示法,即原码、反码和补码。

2. 原码表示法

原码表示法也称为符号加绝对值法。将符号位 0 或 1 加到二进制数绝对值的左端,表示正二进制数或负二进制数,称为原码表示法。

若定点整数的原码形式为 $X_0 X_1 X_2 \cdots X_n$,则原码表示的定义是:

$$[X]_{\text{原}} = \begin{cases} X & 2^n > X \geq 0 \\ 2^n - X = 2^n + |X| & 0 \geq X > -2^n \end{cases}$$

X_0 为符号位,若 $n=7$,即字长 8 位,则:

① X 取值范围为 $-127 \sim +127$ 。

② $[+0]_{\text{原}} = 00000000$ 。

③ $[-0]_{\text{原}} = 10000000$ 。

采用原码表示法简单易懂,但它最大缺点是加法运算电路复杂,不容易实现。

3. 反码表示法

正二进制数的反码表示同其原码一样,负二进制数的反码表示是符号位 1 加数值位各位取反,这种表示正、负二进制数的方法称为反码表示法。

对于定点整数,反码表示的定义是:

$$[X]_{\text{反}} = \begin{cases} X & 2^n > X \geq 0 \\ (2^{n+1} - 1) + X & 0 \geq X > -2^n \end{cases}$$

同样 n 取 7, 即字长 8 位, 那么:

- ① X 取值范围为 $-127 \sim +127$ 。
- ② $[+0]$ 反 = 00000000。
- ③ $[-0]$ 反 = 11111111。

4. 补码表示法

正二进制数的补码同其原码表示, 负二进制数的补码表示是符号位 1 加数值位各位取反末位加 1, 这种表示法称为补码表示法。

对于定点整数, 补码表示的定义是:

$$[X]_{\text{补}} = \begin{cases} X & 2^n > X \geq 0 \\ 2^{n+1} + X = 2^{n+1} - |X| & 0 \geq X \geq -2^n \end{cases}$$

同样如果 n 取 7, 即字长 8 位, 那么:

- ① X 取值范围为 $-128 \sim +127$ 。
- ② $[+0]_{\text{补}} = [-0]_{\text{补}} = 00000000$ 。
- ③ $[-10000000]_{\text{补}} = 10000000$ 。
- ④ $[[X]_{\text{补}}]_{\text{补}} = X$, 对已知的一个补码通过再一次求其补, 便可还原出真值。

【例 1-9】 若计算机字长 8 位, $X=126, Y=-126$, 分别求出 X 和 Y 的原码、反码及补码。

解: $[X]_{\text{原}} = [X]_{\text{反}} = [X]_{\text{补}} = 01111110$

$[Y]_{\text{原}} = 11111110$

$[Y]_{\text{反}} = 10000001$

$[Y]_{\text{补}} = 10000010$

1.2 常用编码

信息在计算机中的存储表现为数据。在计算机中, 任何数据都只能采用二进制数的各种组合方式来表示, 所以需要对信息中全部用到的字符按照一定的规则进行二进制数的组合编码。编码是指用文字、符号、数码等表示某种信息的过程。数字系统中处理、存储、传输的都是二进制代码 0 和 1, 因而对于来自于数字系统外部的输入信息, 例如, 十进制数 $0 \sim 9$ 或字符 $A \sim Z, a \sim z$, 汉字等, 必须用二进制代码 0 和 1 表示。二进制编码是给每个外部信息按一定规律赋予二进制代码的过程。

二-十进制编码

二-十进制码(BCD 码)是一种用四位二进制码来表示一位十进制数的代码, 简称为 BCD(Binary Coded Decimal Number)码。用四位二进制码来表示十进制数的 10 个数码有很多种编码方法, 常见的有 8421BCD 码、2421BCD 码、4221BCD 码、5421BCD 码和余 3 码等, 表 1-2 给出了十进制数与这几种编码之间的对应关系。

表 1-2 十进制数与各种 BCD 编码对照表

十进制数	8421BCD 码	2421BCD 码	4221BCD 码	5421BCD 码	余 3 码
0	0000	0000	0000	0000	0011
1	0001	0001	0001	0001	0100
2	0010	0010	0010	0010	0101
3	0011	0011	0011	0011	0110
4	0100	0100	0110	0100	0111
5	0101	0101	0111	1000	1000
6	0110	0110	1100	1001	1001
7	0111	0111	1101	1010	1010
8	1000	1110	1110	1011	1011
9	1001	1111	1111	1100	1100

1. 8421BCD 码

8421BCD 码是使用最广泛的一种 BCD 码。8421BCD 码的每一位都具有同二进制数相同的权值,即从高位到低位有 8、4、2、1 的位权,因此称为 8421BCD 码。四位二进制有 16 个状态,在 8421BCD 码中,仅使用了 0000~1001 这 10 种状态,而 1010~1111 这 6 种状态是没有使用的状态。

一个多位的十进制数可用多组 8421BCD 码来表示,并由高位到低位排列起来,组间留有间隔。如 $(279.5)_{10}$,用 8421BCD 码表示为:

$$(279.5)_{10} = (0010\ 0111\ 1001.0101)_{8421BCD}$$

2. 余 3 码

余 3 码是由 8421BCD 码加 3 后得到的。在 BCD 码的算术运算中常采用余 3 码。余 3 码的主要特点是其表示 0 和 9 的码组、1 和 8 的码组、2 和 7 的码组、3 和 6 的码组以及 4 和 5 的码组之间互为反码。当两个用余 3 码表示的数相减时,可以将原码的减法改为反码的加法。因为余 3 码求反容易,所以有利于简化 BCD 码的减法电路。

3. 循环码

循环码是格雷码(Gray Code)中常用的一种,其主要优点是相邻两组编码只有一位状态不同。以中间为对称的两组代码只有最左边一位不同。如果从纵向来看,循环码各组代码从右起第一位的循环周期是 0110,第二位的循环周期是 00111100,第三位的循环周期是 0000111111110000 等。例如 0 和 15、1 和 14、2 和 13 等。这称为反射性,所以又称作反射码。而每一位代码从上到下的排列顺序都是以固定的周期进行循环的。表 1-3 所示的是四位循环码。