

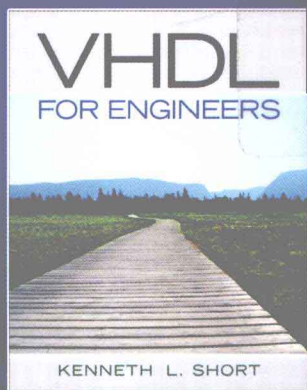
国外电子与通信教材系列

PEARSON

VHDL

大学实用教程

VHDL for Engineers



[美] Kenneth L. Short 著
乔庐峰 尹廷辉 等译
李永成 牛焱坤



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

国外电子与通信教材系列

VHDL 大学实用教程

VHDL for Engineers

[美] Kenneth L. Short 著

乔庐峰 尹廷辉 等译
李永成 牛燧坤

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书除了对语法进行全面、详尽的介绍之外,还对数字系统的仿真验证方法进行了深入讨论。全书共16章,前3章概括介绍了VHDL/PLD设计方法的特点、VHDL程序的基本结构和程序风格、测试平台以及VHDL中的信号。第4章至第7章介绍了组合逻辑电路的设计与验证。第8章至第11章介绍了时序电路的设计方法。第12章至第14章介绍了子程序和程序包。第15章讨论了如何采用层次化和模块化方法实现复杂数字系统。第16章给出了多个具有一定规模和复杂度的程序,通过这些程序集中展现本书所重点阐述的语法要点和设计方法。

本书可作为通信工程、电子工程及相关专业高年级本科生和研究生的教材,还适合从事相关领域科研开发工作的工程师参考使用。

Authorized translation from the English language edition, entitled VHDL for Engineers, 9780131424784 by Kenneth L. Short, published by Pearson Education, Inc., publishing as Prentice Hall, Copyright © 2008 by Pearson Education, Inc.

All rights reserved. No part of this book may be reproduced or transmitted in any form or by any means, electronic or mechanical, including photocopying, recording or by any information storage retrieval system, without permission from Pearson Education, Inc.

CHINESE SIMPLIFIED language edition published by PEARSON EDUCATION ASIA LTD., and PUBLISHING HOUSE OF ELECTRONICS INDUSTRY Copyright © 2011.

本书中文简体字版专有出版权由 Pearson Education(培生教育出版集团)授予电子工业出版社。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

本书贴有 Pearson Education(培生教育出版集团)激光防伪标签,无标签者不得销售。

版权贸易合同登记号 图字:01-2008-5682

图书在版编目(CIP)数据

VHDL 大学实用教程/(美)肖特(Short,K.L.)著;乔庐峰等译.

北京:电子工业出版社,2011.9

(国外电子与通信教材系列)

书名原文:VHDL for Engineers

ISBN 978-7-121-14603-9

I. ①V… II. ①肖… ②乔… III. ①VHDL 语言-程序设计-高等学校-教材 IV. ①TP301.2

中国版本图书馆CIP数据核字(2011)第187806号

策划编辑:马 岚

责任编辑:李秦华

印 刷:涿州市京南印刷厂

装 订:涿州市桃园装订有限公司

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编 100036

开 本:787×1092 1/16 印张:27.25 字数:733千字

印 次:2011年9月第1次印刷

定 价:49.80元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

序

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。

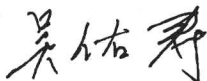
我国领导部门对教材建设一直非常重视。20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。



中国工程院院士、清华大学教授
“国外电子与通信教材系列”出版委员会主任

出版说明

进入21世纪以来,我国信息产业在生产和科研方面都大大加快了发展速度,并已成为国民经济发展的支柱产业之一。但是,与世界上其他信息产业发达的国家相比,我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入WTO后的今天,我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社,我们始终关注着全球电子信息技术的发展方向,始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在2000年至2001年间,我社先后从世界著名出版公司引进出版了40余种教材,形成了一套“国外计算机科学教材系列”,在全国高校以及科研部门中受到了欢迎和好评,得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,将有助于我国信息产业培养具有国际竞争能力的技术人才,也将有助于我国国内在电子与通信教学工作中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见,我们决定引进“国外电子与通信教材系列”,并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商,其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等,其中既有本科专业课程教材,也有研究生课程教材,以适应不同院系、不同专业、不同层次的师生对教材的需求,广大师生可自由选择 and 自由组合使用。我们还将与国外出版商一起,陆续推出一些教材的教学支持资料,为授课教师提供帮助。

此外,“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助,其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核,并得到教育部高等教育司的批准,纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为作好该系列教材的翻译工作,我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望,具有丰富的教学经验,他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外,对于编辑的选择,我们达到了专业对口;对于从英文原书中发现的错误,我们通过与作者联络、从网上下载勘误表等方式,逐一进行了修订;同时,我们对审校、排版、印制质量进行了严格把关。

今后,我们将进一步加强同各高校教师的密切关系,努力引进更多的国外优秀教材和教学参考书,为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足,在选题、翻译、出版等方面的工作中还有许多需要改进的地方,恳请广大师生和读者提出批评及建议。

电子工业出版社

教材出版委员会

- | | | |
|-----|------------------------------|---|
| 主任 | 吴佑寿 | 中国工程院院士、清华大学教授 |
| 副主任 | 林金桐 | 北京邮电大学校长、教授、博士生导师 |
| | 杨千里 | 总参通信部副部长，中国电子学会会士、副理事长
中国通信学会常务理事、博士生导师 |
| 委员 | 林孝康 | 清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长
教育部电子信息科学与工程类专业教学指导分委员会委员 |
| | 徐安士 | 北京大学教授、博士生导师、电子学系主任 |
| | 樊昌信 | 西安电子科技大学教授、博士生导师
中国通信学会理事、IEEE 会士 |
| | 程时昕 | 东南大学教授、博士生导师 |
| | 郁道银 | 天津大学副校长、教授、博士生导师
教育部电子信息科学与工程类专业教学指导分委员会委员 |
| | 阮秋琦 | 北京交通大学教授、博士生导师
计算机与信息技术学院院长、信息科学研究所所长
国务院学位委员会学科评议组成员 |
| | 张晓林 | 北京航空航天大学教授、博士生导师、电子信息工程学院院长
教育部电子信息科学与电气信息类基础课程教学指导分委员会副主任委员
中国电子学会常务理事 |
| | 郑宝玉 | 南京邮电大学副校长、教授、博士生导师
教育部电子信息与电气学科教学指导委员会委员 |
| | 朱世华 | 西安交通大学副校长、教授、博士生导师
教育部电子信息科学与工程类专业教学指导分委员会副主任委员 |
| | 彭启琮 | 电子科技大学教授、博士生导师、通信与信息工程学院院长
教育部电子信息科学与电气信息类基础课程教学指导分委员会委员 |
| | 毛军发 | 上海交通大学教授、博士生导师、电子信息与电气工程学院副院长
教育部电子信息与电气学科教学指导委员会委员 |
| | 赵尔沅 | 北京邮电大学教授、《中国邮电高校学报（英文版）》编委会主任 |
| | 钟允若 | 原邮电科学研究院副院长、总工程师 |
| | 刘 彩 | 中国通信学会副理事长兼秘书长，教授级高工
信息产业部通信科技委副主任 |
| | 杜振民 | 电子工业出版社原副社长 |
| | 王志功 | 东南大学教授、博士生导师、射频与光电集成电路研究所所长
教育部高等学校电子电气基础课程教学指导分委员会主任委员 |
| 张中兆 | 哈尔滨工业大学教授、博士生导师、电子与信息技术研究院院长 | |
| 范平志 | 西南交通大学教授、博士生导师、信息科学与技术学院院长 | |

译 者 序

VHDL 是一种标准硬件描述语言,广泛应用于数字系统的建模和仿真。设计者可以使用 VHDL 在不同抽象层次上对数字系统进行描述(建模)。通过使用 VHDL,设计者可以快速设计大规模、复杂的数字系统。

本书关注的重点是如何采用 VHDL 编写可以综合出目标逻辑的设计程序,同时也非常关注如何使用 VHDL 编写测试平台程序,以便对目标程序进行功能仿真和定时仿真。VHDL 的基本概念和可综合的 VHDL 语法结构是学习重点。全书共 16 章,前面 3 章概括介绍了 VHDL/PLD 设计方法的特点、VHDL 程序的基本结构和程序风格、测试平台以及 VHDL 中的信号。第 4 章至 7 章介绍了组合逻辑电路的设计方法,其中第 6 章介绍了事件驱动的仿真器的工作原理,第 7 章专门介绍了验证组合逻辑电路的测试平台的编写方法。这两章内容在其他同类教材中很少涉及。第 8 章至第 11 章介绍了时序电路的设计方法。第 12 章至第 14 章介绍了子程序和程序包,目的是提高设计的模块化水平和可重用性。其中第 14 章专门介绍了时序电路的测试平台的编写方法,显示了对数字系统验证的高度关注。第 15 章和第 16 章给出了多个具有一定复杂度的设计实例,用于提高读者对前面知识的综合运用能力。

另外,本书还非常关注 VHDL/PLD 设计方法中不同设计阶段所需使用的设计工具,对不同类别 PLD 器件的结构特征和差异进行了全面介绍,这为读者从事实际开发工作提供了直接帮助。

解放军理工大学通信工程学院的乔庐峰、尹廷辉、李永成、牛燧坤和管海亮对全书进行了翻译。

鉴于本书内容涵盖范围广,时间紧迫和译者水平有限,译文中难免有错误之处,敬请读者批评指正。

前 言

VHDL/PLD 设计方法学

本书的学习重点是数字系统的设计与实现。VHDL 作为硬件描述语言的一种,目前被广泛应用于数字系统的设计与验证之中。可编程逻辑器件(PLD, Programmable Logic Device)目前被大量应用于数字系统的硬件设计中。从采用 VHDL 设计数字逻辑电路到采用 PLD 实现其功能,需要多种 EDA 工具的支持。这些工具可以自动完成很多原来以手工方式进行的工作。作为 VHDL/PLD 设计方法学(采用 VHDL 完成设计,采用 PLD 加以具体实现)的一个重要部分,本书将对这些工具及其特点进行讨论。

VHDL 是一种标准硬件描述语言,广泛应用于数字系统的建模和仿真。设计者可以使用 VHDL 在不同抽象层次上以结构方式或行为方式来描述数字系统,或者说为数字系统建模。通过使用 VHDL,设计者可以快速设计大规模、复杂的数字系统。

采用 VHDL 描述数字系统的最初目的是对设计进行管理以及仿真验证。设计者可以对采用 VHDL 描述的数字系统进行仿真以验证其功能正确性。使用 VHDL 编写的测试平台(testbench)产生被测系统所需要激励波形,通过分析被测系统的输出结果来实现功能验证。使用 VHDL 可以同时实现对设计本身的描述和编写测试平台,因此可提高设计效率。

随着 VHDL 的广泛使用,可以对 VHDL 程序进行综合,并且其目标数字逻辑电路的综合工具也被开发和广泛应用。这使得设计的自动化水平不断提高,设计周期不断缩短。

PLD 是用户可以通过编程实现所需功能的特殊数字集成电路。通过对 PLD 进行编程来定义其内部逻辑单元的连接关系。通过擦除和重新对其编程,可以修改 PLD 的逻辑功能。

不同厂家提供了大量不同结构的 PLD 器件,包括简单 PLD 器件(SPLD)、复杂 PLD 器件(CPLD),以及现场可编程门阵列(FPGA, Field Programmable Gate Array)。不同类型器件的逻辑容量差异很大,可以从 100 门到 800 万门不等。

本书所述各种实际设计方法的运用是以现有的功能强大且价格相对便宜的计算机辅助设计工具为基础的。在整个设计流程中所使用的 CAE(Computer-Aided Engineering)工具包括编译器、仿真器以及布局布线器等。

综合工具可以将用户采用高级语言描述的电路功能转换为具体可实现的门级网表。布局布线工具可以将综合后的门级网表适配到具体的 PLD 器件中以实现所期望的目标功能,还可以根据具体的实现情况产生电路的时序模型,仿真器使用该模型对设计进行精确的时序仿真以验证其是否满足设计的时序要求。布局布线工具还可以产生用于对 PLD 进行编程刻录的配置文件。

与传统设计技术相比,VHDL/PLD 设计方法有很多优点。具体包括以下几点:

- 设计者不需要实际搭试电路就可以完成实验工作。
- 设计的综合过程是自动的。
- 使用语言可以进行设计和验证两项工作。

- VHDL 是一种标准语言，设计者可以将程序方便地移植到其他公司的设计平台上，在其他公司的 PLD 上实现。

在实际应用中，数字系统越来越复杂，从立项到完成设计所要求的时间越来越短。使用 VHDL/PLD 设计方法可以帮助设计者在最短时间内完成从设计、验证到布局布线的全部设计流程。

本书的重点

本书关注的重点是如何采用 VHDL 编写可以综合出目标逻辑的设计程序，同时也非常关注如何使用 VHDL 编写测试平台程序，以便对目标程序进行功能仿真和定时仿真。

VHDL 的基本概念和可综合的 VHDL 语法结构是学习的重点。本书无意对 VHDL 语法进行全方位的详细阐述，对于不可综合的、同时在编写测试平台时很少使用的语法结构在各章节中很少涉及。

本书非常关注 VHDL/PLD 设计方法中不同设计阶段所需要使用的 CAE 工具。本书对不同类别 PLD 器件的结构特征和差异进行了全面介绍。采用 PLD 和专用集成电路 (ASIC, Application-Specific Integrated Circuit) 实现同一目标功能时，二者在流程和使用工具的类别上有相似之处，书中对此进行了说明。因此，本书也可以用于基于 VHDL 的 ASIC 设计。

本书提供的设计方法和众多例题与具体的 CAE 工具和 PLD 器件无关。前面章节的例题一般较为简单，主要是为了清晰地阐述相关概念。后面章节中的一些例题会调用前面例题以实现较为复杂的设计。

目标

通过学习本书，希望实现以下目标：

- 掌握 VHDL 设计流程：设计描述、功能仿真、综合、布局布线、时序仿真、PLD 编程。
- 掌握 VHDL 程序结构和功能。
- 理解物理逻辑结构与 VHDL 语法结构之间的对应关系。
- 理解 PLD 的器件结构与工作原理。
- 通过综合和仿真获得数字系统的设计经验。
- 编写可以有效综合和易于在 PLD 中实现的 VHDL 程序。
- 编写 VHDL 测试平台，对设计进行功能和时序验证。

内容组织方法

VHDL 是一种复杂语言，它包括在传统编程语言中很少使用的一些语法结构，例如信号、并行语句和时间类型。

需要说明的是，不是所有 VHDL 语言都是可综合的。在设计简单的数字系统之前，也不一定需要对所有可综合的 VHDL 语言进行详细掌握。VHDL 语言构成及其语法、语义在本书中根据章节安排依次给出。以简单的设计开始，随着语法学习的深入，设计复杂度不断加大。语法的学习是根据不同类型、不同难度数字系统的设计需求而逐渐展开和深入的。

VHDL 语言中有很大一部分是用于编写测试平台的。类似地，本书在前面章节介绍的也是较为简单的测试平台的编写方法，在后面章节会不断引入用于编写复杂测试平台的语法结构。

语法的讲解是以帮助读者尽快掌握可综合的 VHDL 程序编写为目标的。这意味着语法专题中的内容不一定在单一章节中讲解。例如, bit、std_logic、integer、physical、floating 等类型不是在一个章节中集中介绍的, 而是根据设计与验证的需要在不同章节中分别加以介绍。在学习了前面几章后, 就可以设计简单的组合逻辑电路了。

各个章节都给出了一些有针对性的程序。这些程序都是采用符合 IEEE 标准(例如 IEEE 1076 和 IEEE 1076.6)的语法编写的, 并且是可以综合的。这些标准的一些重要内容在不同章节进行了穿插介绍。在程序中会经常使用 IEEE 标准程序包, 可以使程序更加易于维护, 也可以使它便于在不同 CAE 工具以及 PLD 器件之间进行移植。

适用范围和基础知识要求

本书适用于本科高年级学生、研究生和从事数字系统设计的工程师。在学习本书之前, 读者应该具备基本的数字逻辑电路知识, 对采用高级语言(如 C 语言或 Pascal 语言)进行编程有一定了解。读者不需要具备 VHDL 和 PLD 的基础知识。

章节介绍

本书共包含 16 章。

前面 3 章概括介绍了 VHDL/PLD 设计方法的特点、VHDL 程序的基本结构和程序风格、测试平台以及 VHDL 中的信号。

- 第 1 章是“使用 VHDL 和 PLD 进行数字系统设计”, 介绍了 VHDL/PLD 设计方法的具体设计流程, 以简单的组合逻辑电路为例对每一个阶段进行了介绍。
- 第 2 章是“实体、结构体和程序风格”, 详细说明了 VHDL 的实体和结构体, 简单介绍了 VHDL 的库单元, 介绍了 VHDL 的三种基本程序风格(编程方式): 数据流风格(方式)、行为风格(方式)和结构风格(方式), 介绍通过采用不同的风格描述同一个电路时各自的特点。
- 第 3 章是“信号和数据类型”, 信号是硬件描述语言中特有的概念, 本章对其进行了详细讨论。它们就如同硬件电路中的信号连线一样, VHDL 中的信号连接并行的进程。介绍了标量和总线信号。与其他 VHDL 对象一样, 信号也有所属类型。介绍了 std_logic 类型, 它是可综合程序中信号的常用类型。

第 4 章至第 7 章重点介绍了组合逻辑电路的设计与验证。

- 第 4 章是“数据流风格的组合逻辑电路设计”, 介绍了几种并行信号赋值语句的基本形式, 以及其在数据流风格的组合逻辑电路设计中的特点。以数据流风格实现了多个常用的组合逻辑函数。讨论了无关项对应的输入、输出条件和它们在设计描述中的应用。介绍了 VHDL 中三态门的描述方法。
- 第 5 章是“行为风格的组合逻辑电路设计”, 介绍了如何使用行为风格的 VHDL 程序设计组合逻辑电路。行为风格的程序使用进程结构, 在进程内部是一个或多个顺序执行的语句。顺序执行语句与常见的高级语言有相似之处。顺序语句 if、case、loop 常常被用于组合逻辑设计中。本章介绍了在进程中常常说明和使用的变量。进程被综合后所得到的逻辑功能与其内部程序顺序执行后得到的结果相一致。
- 第 6 章是“事件驱动的仿真”, 描述了事件驱动的仿真器的工作特点。VHDL 参考手册

(LRM, Language Reference Manual)根据具体程序在 VHDL 仿真器中所执行的操作对其语义进行了定义。掌握事件驱动的仿真器中, VHDL 程序所执行的具体操作有助于清晰理解程序的语义。

- 第 7 章是“组合逻辑电路的测试平台”,介绍了用于对组合逻辑电路进行验证的单一进程测试平台和查找表测试平台。介绍了在测试平台中常用的断言(assertion)语句和报告(report)语句。介绍了使用这两条语句编写具有自动检查功能的测试平台的方法。

第 8 章至第 11 章重点介绍了时序电路的设计方法。

- 第 8 章是“锁存器与触发器”,介绍了不同类型的锁存器和触发器及其对应的 VHDL 程序,介绍了时序要求和同步输入数据。
- 第 9 章是“多位锁存器、触发器、计数器和存储器”,介绍了多位锁存器、移位寄存器、计数器和存储器,给出了具有计算机接口的脉冲宽度调制器程序。
- 第 10 章是“有限状态机”,介绍了摩尔型和米利型有限状态机(FSM, Finite State Machine),讨论了用于 FSM 状态图的建立方法,介绍了 FSM 程序中枚举型状态的定义与使用方法以及状态编码和状态赋值。
- 第 11 章是“ASM 图和 RTL 设计”,介绍了另一种采用图形方式表示 FSM 的方法,它采用的是算法状态机流程图法(ASM, Algorithmic State Machine)。ASM 通常在寄存器传输级(RTL, Register Transfer Level)使用,此时数字系统被划分为数据路径部分和控制部分。数据路径部分包括实现系统任务的设计实体,控制部分包括控制状态机的实体。

第 12 章至第 14 章介绍了子程序和程序包,目的是提高设计的模块化水平和可重用性,介绍了时序系统测试平台的编写方法,其中用到了子程序和程序包的调用。

- 第 12 章是“子程序”,使用子程序、函数、过程可以使程序的可读性大大提高,可以避免完成同一功能的 VHDL 程序在同一设计中不断重复出现,从而可以大大提高程序的模块化水平和可读性。
- 第 13 章是“程序包”,将子程序置于程序包中可以使之被不同的其他设计调用。程序包可以使其中的子程序在后续设计中被方便调用。很多标准程序包中都预先编写了一些常用子程序,这可以加快后续程序的开发进程。
- 第 14 章是“时序电路的测试平台”,由于时序系统的输出与其当前输入和历史输入都有关,并且和历史输入的出现顺序也有关,所以时序电路的验证比组合逻辑电路的验证更为复杂。本章针对时序系统给出了多种产生激励和验证输出结果的方法。

第 15 章重点讨论了如何采用层次化和模块化方法实现复杂数字系统。第 16 章给出了多个具有一定规模和复杂度的程序,通过这些程序集中展现本书所重点阐述的语法要点和设计方法。

- 第 15 章是“模块化和层次化设计”,有效的分割和层次划分可以使复杂的设计更容易实现和被有效管理。结构化的 VHDL 描述方式允许复杂的设计被划分成更容易实现和验证的低层次的子系统。同样的层次化概念也适用于测试平台的编写。
- 第 16 章是“设计实例”,本章给出了三个规模较大的参数化设计实例。

本书在课程体系中的应用

本书可以在一个学期或两个学期内进行讲授。在 Stony Brook 大学的计算机与电子工程

专业，本书在一个学期内完成讲授。此课程开课前，学生需要学习数字逻辑电路及高级计算机语言方面的课程。

作为课程的实践环节，学生需要编写设计程序及对应的测试平台，对设计进行功能和时序验证。学生需要将设计下载到 PLD 开发板中进行原型验证。

自学使用

本书同样适于自学。为了充分理解本书中的知识要点，应对本书中给出的程序进行仿真和综合。每章结束时给出的习题中，有一些要求编写程序并进行功能仿真，建议予以重视。这需要读者掌握 VHDL 仿真器的使用方法。如果读者拥有综合工具，那么可以对某些设计进行综合。为了对综合后的网表进行时序仿真，需要使用布局布线工具。

Active-HDL 学生版开发工具

本书中的设计在 Aldec 公司的 Active-HDL 集成开发环境下建立与仿真。综合工具采用的是 Synplicity 的 Synplify。如果要进行时序仿真，则需要使用不同 PLD 厂商的布局布线工具提供时序模型。

Aldec 公司提供了学生版仿真器，它保留了专业版的大部分功能，只是在仿真能力和性能上存在差异。本书使用的是 Active-HDL 7.2 学生版，读者在没有专业版工具的情况下可以使用学生版来创建设计并进行仿真^①。Aldec 公司的 Active-HDL 集成开发环境是一个非常好的 VHDL 设计和验证平台。

致谢

首先要感谢的是 Tom Robbins 先生。作为 Prentice Hall 电子与计算机类书籍的出版商，他在几年前和我签约要出版此书。非常感激他耐心的等待与支持，因为本书的编写时间大大超过了预期。

感谢 Prentice Hall 为此书的出版做出了辛勤努力的 Jane Bonnell、Scott Disanno、Alice Dworkin 和 William Opaluch，以及 Pine Tree Composition 的 Kate Boilard。

对初稿的审阅对本书改进起到了非常重要作用，在此对 Loyola Marymount 大学的 Nazmul Ula，Johns Hopkins 大学的 Richard C. Meitzler，以及一些我不知道姓名的评阅者对此书所付出的时间和努力表示感谢。

感谢 Aldec 公司允许将 Active-HDL 学生版(7.2 版)作为本书教学使用的工具。

特别感谢 Stony Brook 大学的电子与计算机工程系的 Scott Tierno。他和我已经共同工作了 25 年，在 Stony Brook 大学，我们共同从事嵌入式系统设计开发和 VHDL 教学和实验工作。Scott 阅读了本书最初的草稿并给出了很多有价值的建议及修改意见，是他建议本书取名为“VHDL for Engineers”。

本书草稿中的很多内容已经在 Stony Brook 大学本科生的数字系统设计相关课程中使用。学生们给出的反馈意见已经在书中加以体现，对此表示敬意和感谢。

最后感谢我的朋友 Patricia Long 提供的精美封面照片。

^① 有需该学生版仿真器的读者，可登录华信教育资源网(<http://www.hxedu.com.cn>)注册后下载——编者注。

目 录

第 1 章 使用 VHDL 和 PLD 进行数字系统设计	1
1.1 VHDL/PLD 设计方法	1
1.2 需求分析与规范制定	3
1.3 VHDL 设计描述	4
1.4 通过仿真进行验证	6
1.5 测试平台	8
1.6 功能(行为)仿真	10
1.7 可编程逻辑器件(PLD)	11
1.8 SPLD 和 22V10	13
1.9 目标器件的逻辑综合	17
1.10 布局布线和时序仿真	19
1.11 编程和目标器件的验证	22
1.12 VHDL/PLD 设计方法的优点	23
1.13 VHDL 的发展	23
1.14 VHDL 在仿真和综合中的应用	24
1.15 本书的主要目标	24
习题	24
第 2 章 实体、结构体和编程风格	27
2.1 设计单元、库单元和设计实体	27
2.2 实体说明	28
2.3 VHDL 语法定义	28
2.4 端口模式	31
2.5 结构体	32
2.6 编程风格	33
2.7 综合结果与程序风格的关系	40
2.8 抽象和综合的层次	42
2.9 层次化设计与电路的结构描述	43
习题	45
第 3 章 信号和数据类型	50
3.1 对象分类和对象类型	50
3.2 信号对象	51
3.3 标量类型	53
3.4 STD_LOGIC 类型	56

3.5	标量文字(scalar literal)和标量常量(scalar constant)	60
3.6	复合类型	60
3.7	数组	61
3.8	无符号和有符号类型	65
3.9	复合文字和复合常量	66
3.10	整型	68
3.11	可综合的端口类型	70
3.12	操作符(算子)和表达式	71
	习题	72
第4章	数据流风格的组合逻辑电路设计	75
4.1	逻辑操作符	75
4.2	数据流方式结构体中的信号赋值	77
4.3	选择型信号赋值	79
4.4	布尔型及相关的操作符	80
4.5	条件(型)信号赋值	81
4.6	优先级编码器	84
4.7	输入无关项与输出无关项	85
4.8	译码器	88
4.9	查表法	90
4.10	三态缓冲器	93
4.11	避免组合(逻辑)环路	95
	习题	96
第5章	行为风格的组合逻辑电路设计	101
5.1	行为风格的结构体	101
5.2	进程语句	103
5.3	顺序语句	104
5.4	case 语句	104
5.5	if 语句	107
5.6	loop 语句	110
5.7	变量	113
5.8	例题:奇偶校验检测器电路	114
5.9	描述组合逻辑电路的进程综合	118
	习题	119
第6章	事件驱动的仿真	123
6.1	仿真器类型	123
6.2	精确化(elaboration)	124
6.3	信号驱动器	127
6.4	仿真器内核进程	129
6.5	仿真初始化	130

6.6	仿真周期	131
6.7	信号和变量	136
6.8	δ 延迟	141
6.9	δ 延迟和组合环路	144
6.10	多重驱动器	146
6.11	信号属性	148
	习题	151
第7章	组合逻辑电路的测试平台	155
7.1	设计验证	155
7.2	组合逻辑电路的功能验证	157
7.3	一个简单的测试平台	157
7.4	物理类型	159
7.5	单进程测试平台	160
7.6	等待语句	162
7.7	断言(assert)和报告(report)语句	164
7.8	基于记录和查找表的测试平台	165
7.9	计算激励和期望结果的测试平台	168
7.10	预定义的移位操作符	169
7.11	根据 UUT 的功能安排激励顺序	170
7.12	将 UUT 与等效模型进行比较	172
7.13	代码覆盖率和分支覆盖率	174
7.14	组合逻辑电路的网表验证和时序验证	176
7.15	使用 VITAL 和 SDF 的时序模型	179
	习题	186
第8章	锁存器与触发器	189
8.1	时序系统及其存储元件	189
8.2	D 锁存器	191
8.3	检测时钟边沿	195
8.4	D 触发器	196
8.5	使能(门控)触发器	200
8.6	其他类型的触发器	203
8.7	PLD 中的基本存储元件	205
8.8	定时需求与同步输入数据	206
	习题	207
第9章	多位锁存器、寄存器、计数器和存储器	209
9.1	多位锁存器与寄存器	209
9.2	移位寄存器	211
9.3	移位寄存式计数器	215
9.4	计数器	216

9.5	检测非时钟信号的边沿	224
9.6	具有微处理器接口的脉宽调制器	228
9.7	存储器	231
	习题	235
第 10 章	有限状态机	238
10.1	有限状态机	238
10.2	FSM 的状态图	241
10.3	三进程 FSM 的 VHDL 模型	242
10.4	创建状态图	244
10.5	OSE 译码器	252
10.6	状态编码与状态分配	255
10.7	状态机可靠性	258
10.8	禁止逻辑 FSM 举例	261
10.9	用摩尔型 FSM 实现的计数器	263
	习题	265
第 11 章	ASM 图和 RTL 设计	269
11.1	算法状态图	269
11.2	将 ASM 图转换成 VHDL	273
11.3	系统结构	274
11.4	连续逼近寄存器设计举例	277
11.5	时序乘法器设计	285
	习题	291
第 12 章	子程序	293
12.1	子程序	293
12.2	函数	296
12.3	过程	299
12.4	数组特性和非受约束数组	302
12.5	子程序和操作符过载	306
12.6	类型转换	308
	习题	311
第 13 章	程序包	312
13.1	包头和包体	312
13.2	标准程序包和实际存在的标准程序包	314
13.3	STD_LOGIC_1164 程序包	318
13.4	NUMERIC_STD 程序包(IEEE STD 1076.3)	322
13.5	STD_LOGIC_ARITH 程序包	326
13.6	VHDL 文本输出程序包	327
	习题	327

第 14 章 时序系统的测试平台	328
14.1 简单时序电路的测试平台	328
14.2 生成系统时钟	328
14.3 生成系统复位信号	331
14.4 同步激励的产生和监控	331
14.5 连续逼近寄存器的测试平台	335
14.6 时序系统测试平台激励的选择	338
14.7 使用过程产生激励	340
14.8 激励过程中的输出验证	343
14.9 总线功能建模	344
14.10 响应监控	350
习题	352
第 15 章 模块化和层次化设计	354
15.1 模块和层次的划分	354
15.2 设计单元和库单元	356
15.3 设计库	357
15.4 库单元的使用	358
15.5 设计实体的直接例化	360
15.6 元件和设计实体的间接例化	362
15.7 配置说明	366
15.8 元件连接	371
15.9 参数化的设计实体	374
15.10 参数化的模块库(LPM)	376
15.11 生成语句	378
习题	383
第 16 章 设计实例	385
16.1 与微处理器兼容的正交译码器/计数器设计	385
16.2 正交译码/计数器的验证	390
16.3 参数化的正交译码/计数器	394
16.4 电子安全锁设计	394
16.5 电子安全锁的验证	405
16.6 RF 发射器编码器的设计	408
习题	413
附录	414
参考文献	416