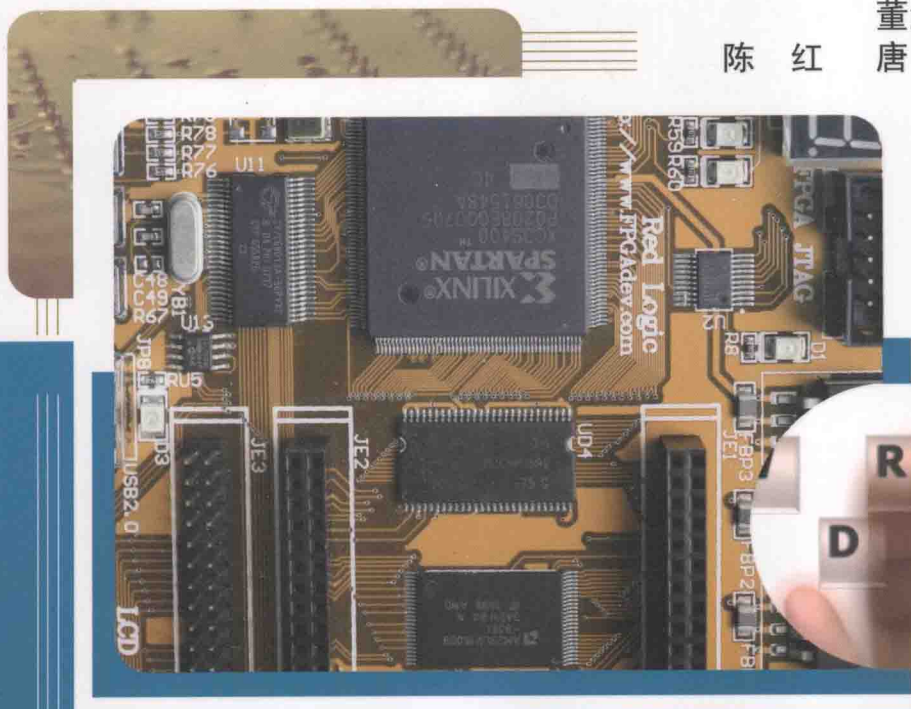


可编程逻辑器件基础

董海青 主编

陈红 唐敏 副主编



免费赠送电子课件

- 本书简化理论知识的介绍，强化学生的实践操作，以大量的实例为主线，锻炼语言、工具和开发板的使用。
- 内容编排循序渐进、由浅入深，内容阐述简明扼要、图文并茂，语言通俗易懂，便于教与自学。

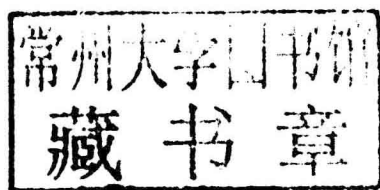
清华大学出版社

21 世纪高职高专电子信息类实用规划教材

可编程逻辑器件基础

董海青 主 编

陈 红 唐 敏 副主编



清华大学出版社
北 京

内 容 提 要

本书主要包括器件、工具、语言、单元电路和实例五个部分。器件部分主要介绍了目前常用的可编程逻辑器件及其发展;工具部分主要介绍了仿真工具 ModelSim、综合工具 Xilinx ISE 和开发板;语言部分详细介绍了 Verilog HDL 的基本语法、程序结构等;单元电路部分主要介绍了组合逻辑电路和时序逻辑电路的 Verilog HDL 设计和仿真验证;实例部分主要介绍了基于开发板的复杂数字系统的基本设计和验证。

本书可作为高职高专微电子技术、电子线路设计、通信技术等相关专业的教材用书,同时也可以作为从事 FPGA 设计的相关从业人员的参考用书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

可编程逻辑器件基础/董海青主编;陈红,唐敏副主编. —北京:清华大学出版社,2012.8
(21 世纪高职高专电子信息类实用规划教材)

ISBN 978-7-302-28798-8

I. ①可… II. ①董… ②陈… ③唐… III. ①可编程序控制器—高等职业教育—教材
IV. ①TM571.6

中国版本图书馆 CIP 数据核字(2012)第 237864 号

责任编辑:李春明 郑期彤

封面设计:杨玉兰

责任校对:周剑云

责任印制:杨 艳

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>, 010-62791865

印 装 者:北京嘉实印刷有限公司

经 销:全国新华书店

开 本:185mm×260mm

印 张:12.5

字 数:302 千字

版 次:2012 年 8 月第 1 版

印 次:2012 年 8 月第 1 次印刷

印 数:1~4000

定 价:25.00 元

产品编号:046664-01

前 言

伴随着半导体集成电路工业的发展,集成电路的规模、性能和市场都有着突飞猛进的发展,越来越多的超大规模集成电路被应用到计算机、电子等领域。集成电路中高性价比的代表是专用集成电路(Application Specific Integrated Circuit, ASIC),但 ASIC 的高风险和开发周期长的缺点限制了其发展,而可编程逻辑器件的出现则很好地弥补了 ASIC 的不足,它允许用户对一个成品芯片进行配置来实现不同的功能。

目前可编程逻辑器件的代表是现场可编程门阵列(Field Programmable Gate Array, FPGA)和复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD),本书主要基于 Xilinx 公司的 FPGA 芯片来进行设计。本书主要包括五个部分:器件部分、工具部分、语言部分、单元电路部分和实例部分。器件部分主要介绍了目前常用的可编程逻辑器件及其发展,重点介绍了 Xilinx 的 FPGA 芯片;工具部分主要介绍了进行 FPGA 开发所需要的基本工具,主要包括软件工具和硬件工具,详细介绍了仿真工具 ModelSim、综合工具 Xilinx ISE 和红色飓风二代开发板 RC2SP3S400;语言部分详细介绍了 Verilog HDL 的基本语法、程序结构等;单元电路部分主要介绍了数字电路中常用的组合逻辑电路和时序逻辑电路的 Verilog HDL 设计和仿真验证;实例部分主要介绍了基于开发板的复杂数字系统的基本设计和验证。

本书由南京信息职业技术学院和大连职业技术学院共同完成编写。其中第 1 章由南京信息职业技术学院的赵丽芳老师和中国电子科技集团第 47 研究所的郝菊共同完成,第 2 章由南京信息职业技术学院的陈红老师和大连职业技术学院的唐敏老师共同完成,第 3 章和第 4 章由南京信息职业技术学院的董海青老师和赵丽芳老师共同完成,第 5 章由南京信息职业技术学院的董海青老师和大连职业技术学院的唐敏老师共同完成。陈红老师负责全书的校对工作,赵丽芳老师和唐敏老师负责书中源代码的调试工作,董海青老师负责全书的统稿工作。本书由沈阳工业大学的揣荣岩教授负责审核。

由于编者水平有限,书中难免有错误和不足之处,恳请读者批评指正。

编 者

目 录

第 1 章 器件概述.....	1
1.1 PLD 的发展.....	2
1.2 PLD 的分类.....	2
1.2.1 低集成度 PLD.....	2
1.2.2 高集成度 PLD.....	5
1.3 常见 PLD 厂商及器件简介.....	10
1.3.1 常见厂商简介.....	10
1.3.2 Xilinx 公司常用 FPGA 简介.....	11
1.3.3 Altera 公司常用 FPGA 简介.....	13
本章小结.....	14
习题.....	14
第 2 章 开发工具.....	15
2.1 软件开发工具.....	16
2.1.1 EDA 技术简介.....	16
2.1.2 仿真工具.....	19
2.1.3 综合工具.....	27
2.1.4 库编译.....	58
2.2 硬件开发工具.....	60
2.3 实训练习.....	61
2.3.1 ModelSim 实训.....	61
2.3.2 ISE Design 实训.....	62
2.3.3 Quartus II 实训.....	63
本章小结.....	65
习题.....	65
第 3 章 硬件描述语言.....	67
3.1 硬件描述语言概述.....	68
3.1.1 HDL 的发展.....	68
3.1.2 HDL 的应用.....	70
3.1.3 Verilog HDL 的优点.....	72
3.1.4 Verilog 设计流程.....	73

3.2 Verilog HDL 基础语法	74
3.2.1 Verilog HDL 模块	75
3.2.2 Verilog HDL 数据和语法规则	78
3.2.3 Verilog HDL 运算符	80
3.2.4 Verilog HDL 的赋值语句和块语句	86
3.2.5 Verilog HDL 的条件语句和循环语句	89
3.2.6 Verilog HDL 的结构说明语句	92
3.2.7 Verilog HDL 的编译预处理	98
本章小结	99
习题	99

第4章 数字逻辑设计 101

4.1 单元电路设计	102
4.1.1 组合逻辑设计	102
4.1.2 时序逻辑设计	121
4.2 复杂电路设计	137
4.3 有限状态机	144
4.3.1 有限状态机的特点	144
4.3.2 状态机编码	145
4.3.3 有限状态机的设计步骤	145
4.3.4 Moore 型状态机设计	146
本章小结	146
习题	147

第5章 基于开发板的 FPGA 设计 149

5.1 FPGA 数字系统设计	150
5.1.1 实训项目之 LED 循环流水灯	150
5.1.2 实训项目之十进制计数器	152
5.1.3 实训项目之百进制计数器	155
5.2 FPGA 嵌入式设计	158
5.2.1 Xilinx FPGA 嵌入式简介	159
5.2.2 MicroBlaze 的构架及接口	159
5.2.3 基于 MicroBlaze 的嵌入式设计	161
本章小结	186
习题	186

附录 189

参考文献 193

第 1 章

器 件 概 述

教学目标

- 了解可编程逻辑器件的发展和分类。
- 了解每一类可编程逻辑器件的基本结构和原理。
- 掌握高密度可编程逻辑器件的结构和原理。
- 掌握 FPGA 和 CPLD 的区别。
- 了解目前主流的可编程逻辑器件厂家。

在数字化时代的今天，我们到处可以见到数字产品的身影，例如二代身份证、各种 IC(Integrated Circuit, 集成电路)卡、手机、数码相机和摄像机、计算机等。随着数字技术的发展，数字产品在性能提高和复杂度增大的同时，其更新换代的步伐也越来越快。几十年来，集成电路的发展从小规模集成电路、中规模集成电路、大规模集成电路，直到超大规模集成电路，甚至到现在的系统级芯片(System on Chip, SOC)。目前已经能够把一个完整的电子系统集成在一块芯片上。而可编程逻辑器件(Programmable Logic Device, PLD)的出现使得设计电子系统的方法有了改观，PLD 可以利用软件将设计者用硬件描述语言(Hardware Description Language, HDL)描述的电路特性转化成硬件电路，在实际的应用中简化了电路设计，降低了开发成本，因此 PLD 的出现给数字系统的设计方式带来了根本的变化。

PLD 目前广泛应用在计算机应用电路、数字电路、通信系统、工业自动控制、仪器仪表和集成电路设计中。由于 PLD 具有低成本和大批量的优势，从而得到了广泛的应用。

可编程逻辑器件根据有无寄存功能，可分为可编程组合逻辑器件和可编程时序逻辑器件两大类。其中可编程组合逻辑器件包括可编程阵列逻辑(Programmable Array Logic, PAL)、现场可编程逻辑阵列(Field Programmable Logic Array, FPLA)和可重编程通用阵列逻辑(Generic Array Logic, GAL)。可编程时序逻辑器件包括寄存可编程逻辑阵列(Register Programmable Logic Array, RPLA)、现场可编程门阵列(Field Programmable Gate Array, FPGA)和在系统可编程逻辑器件(In System Programming PLD, isp-PLD)。可编程逻辑器件的编程方式又可分为熔丝编程、光擦编程、电擦编程和在线编程等。

1.1 PLD 的发展

集成电路可以分为通用集成电路和专用集成电路(Application Specific Integrated Circuit, ASIC)。一般情况下, ASIC 又可以分为全定制集成电路(Full-Custom IC)和半定制集成电路(Semi-Custom IC)。根据不同的应用和性能,在设计集成电路的过程中可以采用全定制设计方法、半定制设计方法和可编程逻辑器件设计方法。全定制集成电路设计从电路性能到构成和设计全部是针对某一个特殊的应用来进行的;而半定制集成电路设计是针对某一应用的,但其构成和设计具有某种程度的通用性,即把已经设计好的某些单元电路按性能和设计的需要加以连接而成;可编程逻辑器件设计方法是指采用 PLD 进行集成电路的设计。由此可以看出,全定制集成电路设计适用于性能要求较高、产品批量大的场合;而半定制集成电路设计和可编程逻辑器件设计由于设计和制造的成本较低,设计周期短,因此得到了广泛的应用。

PLD 自从出现以来,其工艺和结构就经历了不断的发展和变革。可编程逻辑器件的发展基本上经历了可编程只读存储器(Programmable Read Only Memory, PROM, 20 世纪 70 年代初)→可编程逻辑阵列(Programmable Logic Array, PLA, 20 世纪 70 年代中期)→可编程阵列逻辑(Programmable Array Logic, PAL, 20 世纪 70 年代中期)→通用阵列逻辑(Generic Array Logic, GAL, 20 世纪 80 年代初)→可擦除 PLD(Erasable PLD, EPLD, 20 世纪 80 年代中期)→复杂 PLD(Complex PLD, CPLD, 20 世纪 80 年代中期)/现场可编程门阵列(Field Programmable Gate Array, FPGA, 20 世纪 80 年代中期)的过程。其中, CPLD/FPGA 由于集成密度高也可以称为高密度可编程逻辑器件。

20 世纪 70 年代, PROM 和 PLA 出现;70 年代末期, MMI 公司推出了 PAL;80 年代初, Lattice 公司推出了 GAL;80 年代中期, Xilinx 公司推出了现场可编程的概念,并生产出第一片 FPGA 器件,同时 Altera 公司也推出了 EPLD;80 年代中期, Lattice 公司推出在系统可编程技术,同时推出一系列具有在系统可编程能力的 CPLD,比 EPLD 的规模更大,结构更复杂。

1.2 PLD 的分类

由于生产 PLD 的公司很多,对应的 PLD 也有很多种,不同公司的 PLD 的结构和特点也各不相同。PLD 可以按照集成度、编程特点、结构特点等不同标准进行分类。由于集成度和功耗是 PLD 的重要指标,因此本书主要按照集成度和结构复杂程度介绍 PLD 的分类。按照 PLD 集成度的不同,可以将 PLD 分为低集成度可编程逻辑器件和高集成度可编程逻辑器件。业界通常以 PALCE22V10 或 GAL22V10 的集成度作为划分的标准,即集成度大于此器件的称为高集成度可编程逻辑器件,否则称为低集成度可编程逻辑器件。按照此标准, PROM、PLA、PAL 和 GAL 都属于低集成度可编程逻辑器件, EPLD、CPLD 和 FPGA 属于高集成度可编程逻辑器件。

1.2.1 低集成度 PLD

1. PROM

PROM(Programmable Read Only Memory)是一种与阵列固定、或阵列可编程的与或阵

列, 通常由地址译码器、存储矩阵和输出缓冲器三部分组成。PROM 采用熔丝工艺编程, 是一次性的。常用的 PROM 包括两种: 紫外线擦除可编程只读存储器(Ultra Violet Erasable Programmable Read Only Memory, UVEPROM)和电擦除可编程只读存储器(Electrically Erasable Programmable Read Only Memory, E²PROM)。图 1.1 所示为 PROM 方式实现的功能。

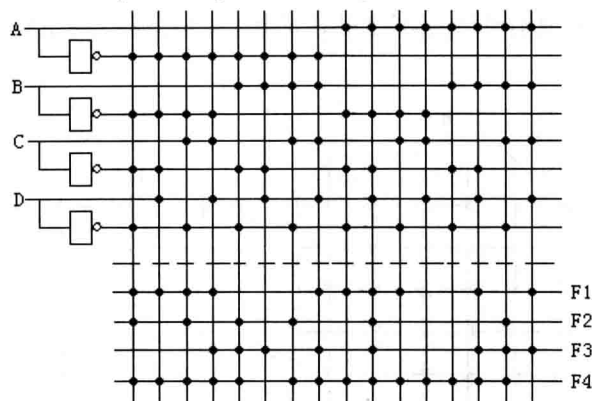


图 1.1 用 PROM 实现函数的阵列图

图 1.1 中的阵列包括与阵列和或阵列, 其中虚线上的(左侧是 A、B、C 和 D 输入信号)部分是与阵列, 虚线下面的部分是或阵列。在与阵列逻辑中, 每条竖线代表一个与运算, 其中交叉位置有圆点的代表参加逻辑与运算, 没有圆点的代表不参加逻辑与运算。例如, 与阵列中最右侧的一条竖线代表 A、B、C 和 D 四个信号的与运算。在或阵列中, 每条横线代表一个或运算, 其中交叉位置有圆点的代表参加逻辑或运算, 没有圆点的代表不参加逻辑或运算。例如, 或阵列中的第二条横线代表六个与运算结果的或运算, 其运算表达式为

$$F2 = \overline{A}BCD + A\overline{B}CD + \overline{A}B\overline{C}D + A\overline{B}\overline{C}D + \overline{A}BC\overline{D} + A\overline{B}C\overline{D}$$

2. PLA

PLA(Programmable Logic Array)是一种与阵列可编程、或阵列也可以编程的与或阵列。PLA 是把 PROM 结构中的地址译码器改为乘积项发生器的一种可编程逻辑器件。图 1.2 所示为 3 输入逻辑的 PLA 结构。

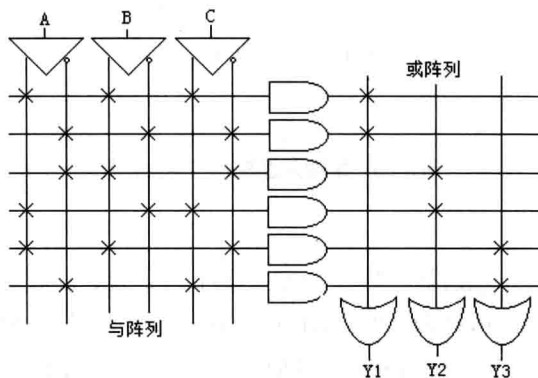
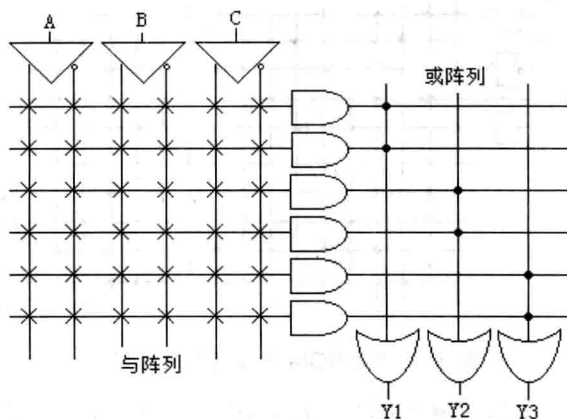


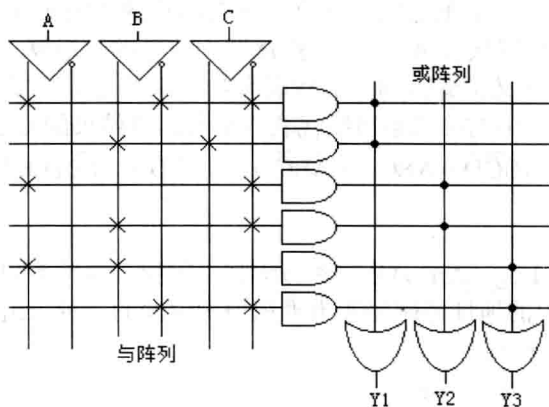
图 1.2 3 输入逻辑的 PLA 结构

3. PAL

PAL(Programmable Logic Array)是一种与阵列可编程、或阵列固定的与或阵列。与阵列可编程是指它产生的乘积项可以根据设计的要求来进行安排,或阵列固定是指 PAL 的每个输出所分配的乘积项是固定不变的,应用比较广泛。图 1.3 所示为 3 输入逻辑的 PAL 结构。



(a) 编程前的PAL结构



(b) 编程后的PAL结构

图 1.3 3 输入逻辑的 PAL 结构

4. GAL

GAL(Generic Array Logic)是一种在 PAL 器件的基础上发展起来的新型可编程逻辑器件。与 PAL 相比,它采用电擦除 CMOS(E²CMOS)工艺,进行电擦除和重写操作。另外, GAL 采用一个可编程的逻辑宏单元输出(OLMC),通过对 OLMC 进行配置就可以得到多种形式的输出和反馈。现在, GAL 已经逐渐取代 PAL。图 1.4 所示为 GAL16V8 的内部逻辑结构图和引脚图。

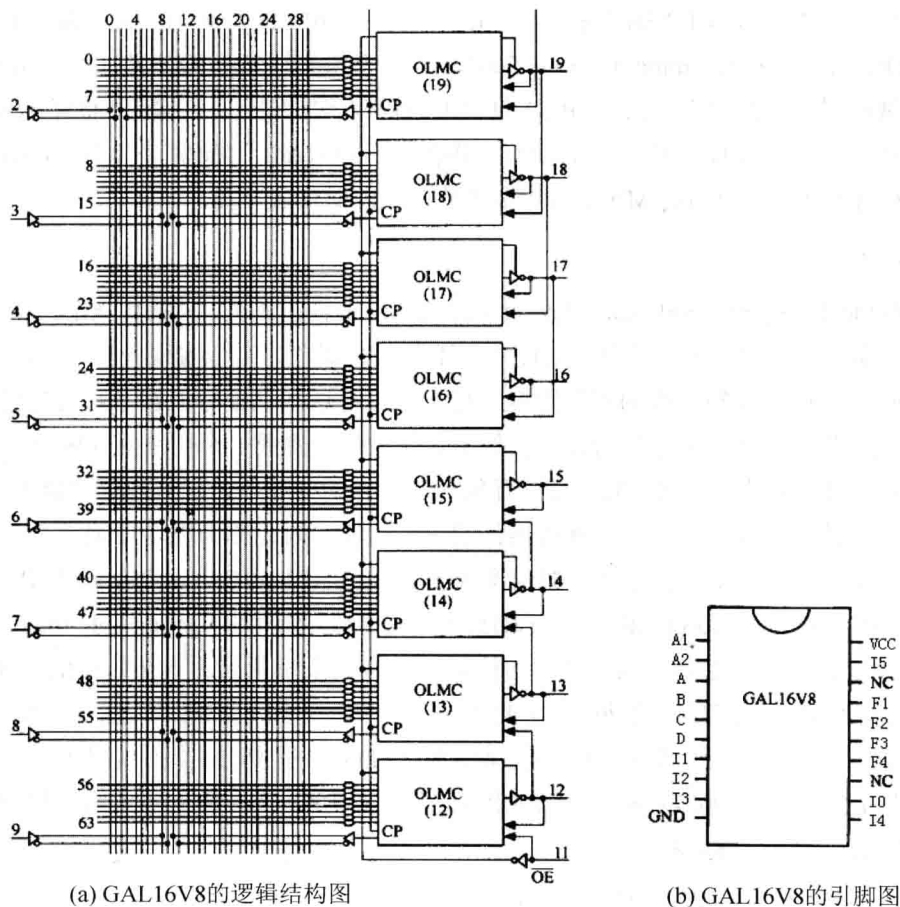


图 1.4 GAL16V8 的内部逻辑结构图和引脚图

在上述几种 PLD 中, PAL 和 GAL 适用于小规模的逻辑设计。

1.2.2 高集成度 PLD

高集成度 PLD 主要包括 EPLD、CPLD 和 FPGA, 其中 CPLD 是在 EPLD 的基础上发展起来的。

1. EPLD

EPLD(Erasable Programmable Logic Device)采用 UVEPROM 和 E^2 PROM 工艺。其基本逻辑单位是宏单元, 宏单元由可编程的与或阵列、可编程的寄存器和可编程的输入/输出(I/O)组成。

2. CPLD

由于生产 EPLD 的公司比较多, 像世界著名的大公司 Altera、Xilinx、Lattice 和 Atmel 等都生产 EPLD, 但不同公司的 EPLD 之间的差异比较大, 而且 EPLD 的内部互连比较差,

在很长一段时间内一直被 FPGA 所挤压。因此, 业界在 EPLD 的基础上又开发出 CPLD。

CPLD(Complex Programmable Logic Device)称为复杂可编程逻辑器件。它是 EPLD 的改进器件, 规模更大, 结构更复杂。CPLD 包含可编程逻辑宏单元、可编程 I/O 单元和可编程内部互连线, 有些 CPLD 还集成了 RAM、FIFO 和双口 RAM 存储器。其中 Lattice 公司的 XC9500 系列和 Altera 公司的 MAX7000 系列是 CPLD 的代表产品。

3. FPGA

FPGA(Field Programmable Gate Array)称为现场可编程门阵列, 最初由 Xilinx 公司推出。FPGA 的规模可以做得很大, 其逻辑功能单元不限于逻辑门, 可以实现较为复杂的功能。

FPGA 的功能由逻辑结构的配置数据决定, 工作时这些数据存放在芯片内部的 SRAM 或熔丝图上, 其设计过程由专门的设计软件来实现, 最后生成一个用来对 FPGA 器件进行编程的文件。FPGA 器件的配置数据可以存放在芯片外的 EPROM 或其他存储器上, 设计人员可以控制芯片的加载过程并现场修改器件的逻辑功能, 因此称为现场可编程。

Xilinx 公司的 FPGA 一般包括可编程输入/输出单元 (Input/Output Block, IOB)、可编程逻辑宏单元(Configurable Logic Block, CLB)和可编程内部互连线(Programmable Interconnect, PI)。IOB 用于提供内部逻辑阵列与外部的接口, CLB 用于提供设计人员需要的功能, PI 用于实现 CLB 和 IOB 内部互连的功能。由此可见, 三个部分都可以编程, 想要改变芯片的功能, 可以通过改变一个或几个部分的功能来实现。FPGA 的内部结构图如图 1.5~图 1.7 所示, 其中图 1.5 为 XC4000FPGA 的内部结构图, 图 1.6 为 CLB 模块的基本结构框图, 图 1.7 为 IOB 模块的基本结构框图。

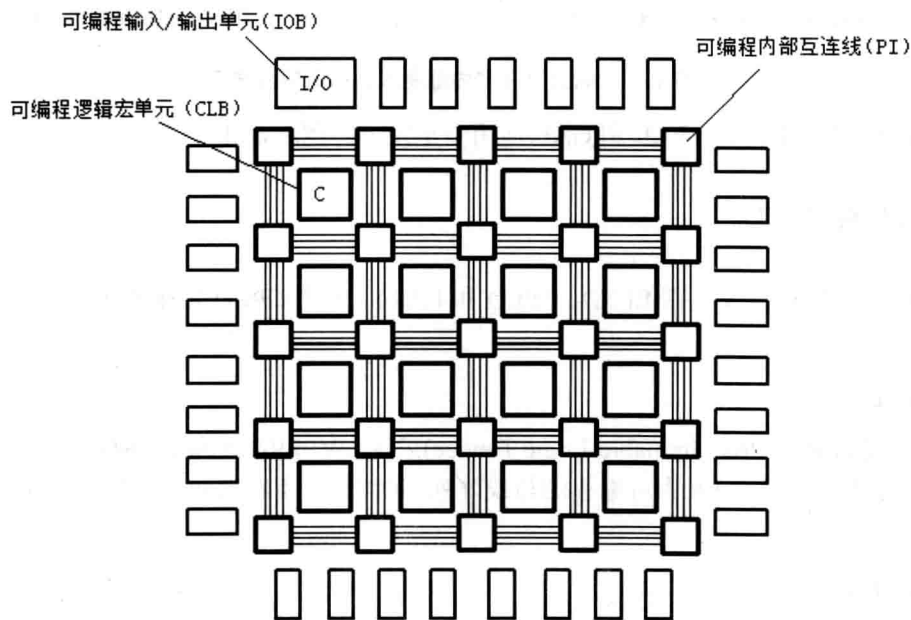


图 1.5 XC4000 FPGA 的内部结构图

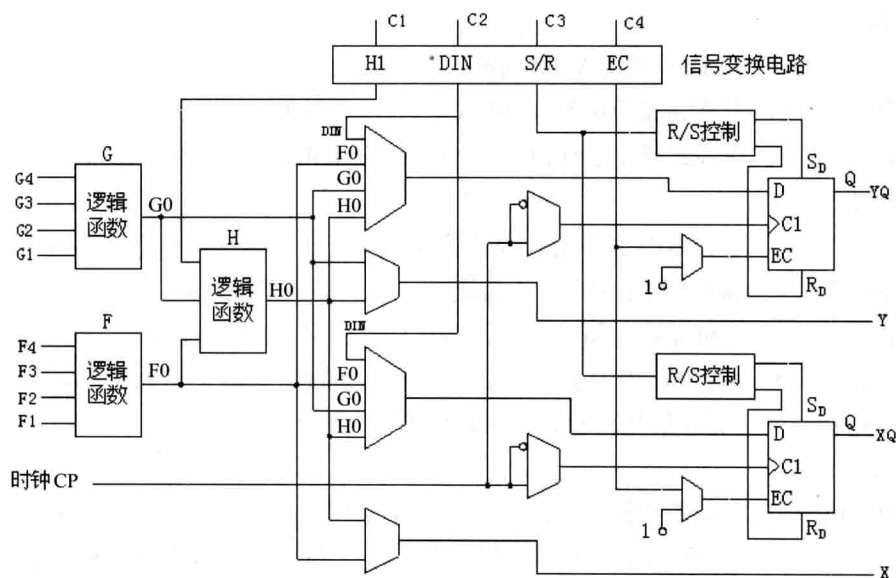


图 1.6 CLB 模块的基本结构图

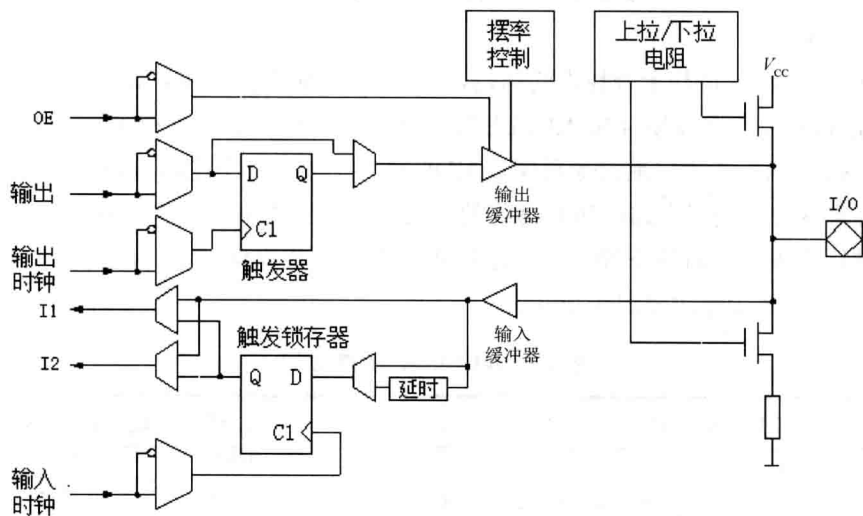


图 1.7 IOB 模块的基本结构框图

4. CPLD 和 FPGA 的比较

CPLD 和 FPGA 已经成为可编程逻辑器件的主流，其产品各有特点。

1) 工艺不同

CPLD 和 FPGA 的内部逻辑单元的电路工艺是不同的。

(1) CPLD 采用的关键技术是 EPROM 和 E²PROM 的 CMOS 工艺，器件可长期保存数据，也可以进行擦除重写。

(2) FPGA 采用的关键技术是基于 SRAM 的 CMOS 工艺，其单元电路逻辑需要上电进行配置，掉电后配置数据丢失，芯片功能也消失。

2) 编程方式不同

由于工艺不同, CPLD 和 FPGA 的编程方式也不同。

(1) CPLD 采用的是在系统可编程(In System Programasility, ISP)的方法。

(2) FPGA 采用的是在线重配置(In-Circuit Reconfigurability, ICR)的方法。

3) 内部互连不同

(1) CPLD 采用固定长度的金属线进行各种模块的互连, 其设计的电路具有可预测性, 避免了分段式互连结构时序不可完全预测的缺点, 大大提高了成功率。

(2) FPGA 内部不但可编程逻辑单元是阵列式的, 而且它的可编程内部金属连线也是分段的。在具体的编程过程中, 由于金属内部连线的连通路程是随机可编程的, 信号传输路径的随机性也就很大, 导致信号传输延迟时间的不固定和不可预测。

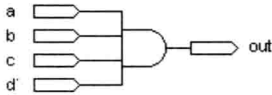
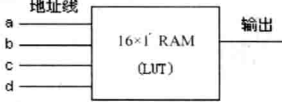
4) 工作原理不同

(1) CPLD 使用的是基于乘积项的结构。左侧是乘积项阵列, 实际就是一个与阵列, 每一个交叉点就是一个可编程熔丝, 如果导通就是实现了与逻辑。右侧的乘积项选择矩阵是一个或阵列。

基于乘积项的 CPLD 一般都是由 E²PROM 和 Flash 工艺制造的, 一上电就可以工作, 无须其他芯片配合。

(2) FPGA 使用的是基于查找表的结构。查找表(Look-Up-Table, LUT)本质上就是一个 RAM。目前 FPGA 中多使用 4 输入的 LUT, 所以每一个 LUT 可以看成是一个有 4 位地址线的 16×1 的 RAM。当用户通过原理图或 HDL 语言描述了一个逻辑电路以后, PLD/FPGA 开发软件会自动计算逻辑电路的所有可能的结果, 并把结果事先写入 RAM, 这样, 每输入一个信号进行逻辑运算就等于输入一个地址进行查表, 找出地址对应的内容, 然后输出即可。4 输入与门的查找表如表 1.1 所示。

表 1.1 4 输入与门的查找表

实际逻辑电路		LUT 的实现方式	
			
a、b、c、d 输入	逻辑输出	地 址	RAM 中存储的内容
0000	0	0000	0
0001	0	0001	0
⋮	⋮	⋮	⋮
1110	0	1110	0
1111	1	1111	1

由于 LUT 主要适合 SRAM 工艺生产,所以目前大部分 FPGA 都是基于 SRAM 工艺的,而 SRAM 工艺的芯片在掉电后信息就会丢失,因此需要外加一片专用配置芯片,在上电的时候,由这个专用配置芯片把数据加载到 FPGA 中,然后 FPGA 就可以正常工作,由于配置时间很短,不会影响系统正常工作。也有少数 FPGA 采用反熔丝或 Flash 工艺,对这种 FPGA,就不需要外加专用的配置芯片。

5) 如何选择 CPLD 和 FPGA

尽管 FPGA 和 CPLD 都是可编程 ASIC 器件,有很多的共同点,但是由于 CPLD 和 FPGA 在结构和原理上的差异,它们也各有特点。

(1) CPLD 适合完成各种算法和组合逻辑, FPGA 适合完成时序逻辑。

(2) CPLD 的连续式布线结构决定了它的时序延迟是均匀的和可预测的,而 FPGA 的分段式布线结构决定了其延迟的不可预测性。

(3) 在编程上 FPGA 比 CPLD 具有更大的灵活性。CPLD 通过修改具有固定内连电路的逻辑功能来编程, FPGA 主要通过改变内部连线的布线来编程。FPGA 可在逻辑门下编程,而 CPLD 是在逻辑块下编程。

(4) FPGA 的集成度比 CPLD 高,具有更复杂的布线结构和逻辑实现。

(5) CPLD 比 FPGA 使用起来更方便。CPLD 的编程采用 E²PROM 或 FastFlash 技术,无须外部存储器芯片,使用简单。而 FPGA 的编程信息需存放在外部存储器上,使用方法复杂。

(6) CPLD 的速度比 FPGA 快,并且具有较大的时间可预测性。这是由于 FPGA 是门级编程,并且 CLB 之间采用分布式互连;而 CPLD 是逻辑块级编程,并且其逻辑块之间的互连是集总式的。

(7) 在编程方式上, CPLD 主要是基于 E²PROM 或 Flash 存储器编程,编程次数可达 1 万次,优点是系统断电时编程信息也不丢失。CPLD 又可分为在编程器上编程和在系统编程两类。FPGA 大部分是基于 SRAM 编程,编程信息在系统断电时丢失,每次上电时,需从器件外部将编程数据重新写入 SRAM 中。其优点是可以编程任意次,可在工作中快速编程,从而实现板级和系统级的动态配置。

(8) CPLD 保密性好, FPGA 保密性差。

(9) 在一般情况下, CPLD 的功耗要比 FPGA 大,且集成度越高越明显。

由以上的比较可以知道, CPLD 分解组合逻辑的功能很强,一个宏单元就可以分解十几个甚至 20~30 多个组合逻辑输入,而 FPGA 的一个 LUT 只能处理 4 输入的组合逻辑,因此 CPLD 适合用于设计译码等复杂组合逻辑。但 FPGA 的制造工艺确定了 FPGA 芯片中包含的 LUT 和触发器的数量非常多,往往都是成千上万个,而 CPLD 一般只能做到 512 个逻辑单元。而且如果用芯片价格除以逻辑单元数量, FPGA 的平均逻辑单元成本大大低于 CPLD。所以如果设计中使用到大量触发器,例如要设计一个复杂的时序逻辑,那么使用 FPGA 就是一个很好的选择。同时, CPLD 拥有上电即可工作的特性,而大部分 FPGA 需要一个加载过程,所以,如果系统要求可编程逻辑器件上电立即工作,那么就应该选择 CPLD。

1.3 常见 PLD 厂商及器件简介

1.3.1 常见厂商简介

1. Altera 公司

Altera 公司在 20 世纪 90 年代以后发展很快,是全球最大的可编程逻辑器件供应商之一。Altera 公司的主要产品有 MAX3000/7000、FLEX10K、APEX20K、ACEX1K、Stratix、Cyclone 等。开发软件为 Max+plus II 和 Quartus II。人们普遍认为其开发工具——Max+plus II 是最成功的 PLD 器件开发平台之一,配合使用 Altera 公司提供的免费 OEM HDL 综合工具可以达到较高的效率。

该公司的商标 logo 为 

2. Xilinx 公司

Xilinx 公司是 FPGA 的发明者,是老牌 PLD 器件公司,也是全球最大的可编程逻辑器件供应商之一。Xilinx 公司的产品种类较全,主要有 XC9500/4000、Coolrunner(XPLA3)、Spartan、Virtex 等。开发软件为 Foundation、Alliance 和 ISE。

该公司的商标 logo 为 

通常来说,在欧洲用 Xilinx 的用户多,在日本和亚太地区用 Altera 的用户多,在美国则是平分秋色。全球 PLD/FPGA 产品 60%以上是由 Altera 公司和 Xilinx 公司提供的,可以说,Altera 公司和 Xilinx 公司共同决定了 PLD 器件技术的发展方向。

3. Lattice 公司

Lattice 公司是 ISP 技术的发明者,该技术极大地促进了 PLD 器件产品的发展。与 Altera 公司和 Xilinx 公司相比,Lattice 公司的开发工具略逊一筹。其中小规模 PLD 器件比较有特色,不过其大规模 PLD 器件、FPGA 器件的竞争力还不够强。1999 年,Lattice 公司推出可编程模拟器件,同时收购 Vantis(原 AMD 子公司),成为第三大可编程逻辑器件供应商。2001 年 12 月,Lattice 公司又收购 Agere 公司(原 Lucent 微电子部)的 FPGA 部门。Lattice 公司的主要产品有 ispLSI2000/5000/8000、MACH4/5、ispMACH4000 等。

该公司的商标 logo 为 

4. Actel 公司

Actel 公司是反熔丝(一次性烧写)PLD 器件的领导者。由于反熔丝 PLD 器件抗辐射,耐高温、低温,功耗低,速度快,所以在军用产品和宇航产品上有较大优势。Altera 公司和 Xilinx 公司在前期未涉足军用产品和宇航产品市场,而现在也开始涉足军用产品。Actel 公司在中国的代理商是裕利(科汇二部)和世强电讯。

该公司的商标 logo 为 

5. Cypress 公司

PLD/FPGA 不是 Cypress 公司的主要业务，但有一定的用户群。该公司在中国的代理商有富昌电子、德创电子等。

该公司的商标 logo 为  CYPRESS

6. QuickLogic 公司

QuickLogic 公司是专业的 PLD/FPGA 公司，以一次性反熔丝工艺为主，有一些集成硬核的 FPGA 比较有特色，但总体上在中国销售量不大。其在中国的代理商是科汇三部。

该公司的商标 logo 为 

7. Lucent 公司

Lucent 公司的主要特点是有不少用于通信领域的专用 IP 核，但 PLD/FPGA 不是该公司的主要业务，在中国的用户很少。2000 年 Lucent 公司的半导体部独立出来并更名为 Agere。2001 年 12 月，Agere 公司的 FPGA 部门被 Lattice 公司收购。

8. Atmel 公司

PLD/FPGA 不是 Atmel 公司的主要业务，该公司中小规模 PLD 器件做得不错。Atmel 也做了一些与 Altera 和 Xilinx 兼容的芯片，但在品质上与原厂家还有一些差距，在高可靠性产品中使用较少，多用在低端产品上。Atmel 公司在中国的代理商较多，有 5~6 家。

该公司的商标 logo 为 

1.3.2 Xilinx 公司常用 FPGA 简介

Xilinx 公司目前有两大类 FPGA 产品：Spartan 系列和 Virtex 系列。前者主要面向低成本的中低端应用，是目前业界成本最低的一类 FPGA；后者主要面向高端应用，属于业界的顶级产品。

1. Spartan 系列

Spartan 系列应用于普通的工业、商业等领域，目前主流的芯片包括 Spartan-3、Spartan-3A、Spartan-3E、Spartan-3AN、Spartan-6 以及 Spartan-6Q 等。其中 Spartan-3 最高可达 500 万门电路，而 Spartan-6 系列芯片包括 15 万逻辑单元， 1.3×10^{12} 个逻辑门电路，还增加了大量的内嵌专用乘法器和专用块 RAM 资源，具备实现复杂数字信号处理和片上编程系统的能力。

Spartan-3 基于 Virtex-II 器件架构，采用 90nm 工艺、8 层金属连线制造，内嵌了硬核乘法器和数字时钟管理模块。其主要特性如下：①最高系统时钟为 340MHz；②端口电压为 3.3V、2.5V、1.2V，支持 24 种 I/O 标准；③高达 1872Kb 的块 RAM 和高达 520Kb 的分布式 RAM；④多达 104 个用于高性能 DSP 应用的嵌入式 18 位×18 位乘法器；⑤4 个数字时钟管理器(DCM)；⑥具有嵌入式 Xtreme DSP 功能，每秒可执行 3300 亿次乘加运算。

Spartan-3 系列产品的主要特征如表 1.2 所示。