

全国普通高等院校电子信息规划教材

数字电子技术 实验教程

周素茵 章云 李光辉 编著

本书可作为高等院校电子信息类专业及相关专业的教材，也可供从事电子工作的工程技术人员参考。

本书共分10章，主要内容包括：数字电子技术实验基础知识、组合逻辑函数实验、时序逻辑函数实验、组合逻辑设计实验、时序逻辑设计实验、数字信号产生与检测实验、数字信号处理实验、数字通信实验、数字图像处理实验、数字视频处理实验。

本书可作为高等院校电子信息类专业及相关专业的教材，也可供从事电子工作的工程技术人员参考。

清华大学出版社



全国普通高等院校电子信息规划教材

数字电子技术 实验教程

周素茵 章云 李光辉 编著

清华大学出版社
北京

内 容 简 介

本书是《数字电子技术》的配套实验教材,共包括三部分内容:实验基础知识、基础性实验和综合性实验。实验基础知识主要讲述实验中的操作规范和常见故障的检查方法,数字集成电路中的相关概念、特点及使用时的注意事项等;基础性实验主要针对数字电子技术中常用的组合电路模块和时序电路模块进行逻辑功能的验证及基本应用的设计;综合性实验主要围绕几个具体的应用实例将数字电子技术中的多个知识点有机地融合在一起,以培养学生设计小型数字系统的能力。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字电子技术实验教程/周素茵,章云,李光辉编著. —北京:清华大学出版社,2014

全国普通高等院校电子信息规划教材

ISBN 978-7-302-36097-1

I. ①数… II. ①周… ②章… ③李… III. ①数字电路—电子技术—实验—高等学校—教材
IV. ①TN79-33

中国版本图书馆 CIP 数据核字(2014)第 069742 号

责任编辑:焦 虹

封面设计:傅瑞学

责任校对:李建庄

责任印制:沈 露

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者:清华大学印刷厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:5.5

字 数:136 千字

版 次:2014 年 7 月第 1 版

印 次:2014 年 7 月第 1 次印刷

印 数:1~1000

定 价:14.00 元

产品编号:058354-01

本书是与清华大学出版社出版的由李光辉教授主编的《数字电子技术》配套的实验教材。“数字电子技术”是一门实践性很强的课程,配备一定数量的实验项目对该门课程学习质量的提高至关重要。结合应用型人才的培养目标,以培养学生的实际动手能力为出发点,本书从实验基础知识、基础性实验和综合性实验三个方面进行了内容的组织与编写,主要具有如下几个特点:

(1) 实验基础知识主要包括实验前、实验中和实验后的各种注意事项和规范。例如实验前的预习,实验过程中应遵循的接线原则、排除故障的各种方法及做好相关的实验记录的方法,实验后实验报告的撰写规范等。最后简要描述了集成数字电路的特点和使用须知。

(2) 基础性实验用来考查学生对基础知识模块的理解和掌握情况,主要包括各集成模块的逻辑功能验证、常用参数的测试及基本应用。对每一个实验都给出了实验报告的具体要求和相关的思考题。

(3) 综合性实验是将数字电子技术中的多个知识点通过不同的项目有机地结合在一起,实现一个特定功能的小型数字系统,可作为课程设计的题目。对每个项目都给出了具体的任务要求和相关的内容提示,这些项目对学生查阅资料、分析问题、解决问题和创新能力的培养都将起到积极的作用。

本书除了与指定教材配套以外,同样也可满足高校电子信息类专业数字电子技术实验教学的需要。教师可根据本专业相关课程和学生的实际情况,选用其中的实验内容。

在本书的编写过程中,参考和借鉴了许多学者、专家的著作和研究成果。在此,向他们表示衷心的感谢。由于作者水平有限,书中难免有不足之处,恳请读者批评指正。

第 1 部分 实验基础知识	1
第 2 部分 基础性实验	10
实验一 TTL 集成门的逻辑功能与参数测试	10
实验二 TTL 集电极开路门和三态门逻辑功能的测试 及应用	15
实验三 组合逻辑电路的分析与设计	20
实验四 编码器及其应用	23
实验五 译码器及其应用	26
实验六 数据选择器及其应用	31
实验七 触发器及其应用	36
实验八 计数器及其应用	43
实验九 移位寄存器及其应用	48
实验十 555 定时器及其应用	53
第 3 部分 综合性实验	60
综合实验一 计数译码显示电路设计	60
综合实验二 脉冲序列发生器电路	62
综合实验三 多功能数字钟设计	64
综合实验四 篮球比赛 24 秒倒计时及报警电路	68
综合实验五 汽车尾灯控制电路设计	71
附录 A 部分芯片引脚图	76
参考文献	81

第 1 部分

实验基础知识

随着科学技术的发展,脉冲与数字技术在各个学科领域中都得到了广泛的应用。“数字电子技术基础”是一门实践性很强的技术基础课,在学习中不仅要掌握基本原理和基本方法,更重要的是学会灵活应用。因此,需要配有一定数量的实验,才能掌握这门课程的基本内容,熟悉各单元电路的工作原理、各集成器件的逻辑功能和使用方法,从而有效地培养学生理论联系实际和解决实际问题的能力,树立科学的工作作风。

1. 实验的基本过程

实验的基本过程应包括确定实验内容,选定最佳的实验方法和实验线路,拟出较好的实验步骤,合理选择仪器设备和元器件,进行连接安装和调试,最后写出完整的实验报告。

在进行数字电路实验时,充分掌握和正确利用集成元件及其构成的数字电路独有的特点和规律,可以收到事半功倍的效果。完成每一个实验时,应做好实验预习、实验记录和实验报告等环节的工作。

1) 实验预习

认真预习是做好实验的关键。预习不仅关系到实验能否顺利进行,而且直接影响实验效果。预习应按本教材的实验预习要求进行,在每次实验前首先要认真复习有关实验的基本原理,掌握有关器件的使用方法,对如何着手实验做到心中有数。通过预习还应做好实验前的准备,写出一份预习报告,其内容包括:

(1) 绘出设计好的实验电路图。该图应该是逻辑图和连线图的混合,既便于连接线,又反映电路原理,并在图上标出器件型号、使用的引脚号及元件数值,必要时还要用文字进行说明。

(2) 拟定实验方法和步骤。

(3) 拟好记录实验数据的表格和波形坐标。

(4) 列出元器件清单。

2) 实验记录

实验记录是实验过程中获得的第一手资料,测试过程中所测试的数据和波形必须和理论基本一致,所以记录必须清楚、合理、正确,若不正确,则要在现场及时重复测试,找出原因。实验记录应包括如下内容:

(1) 实验任务、名称及内容。

(2) 实验数据和波形以及实验中出现的现象,从记录中应能初步判断实验的正确性。

(3) 记录波形时,应注意输入、输出波形的时间相位关系,在座标中上下对齐。

(4) 实验中实际使用的仪器型号、编号以及元器件使用情况。

3) 实验报告

实验报告是培养学生科学实验的总结能力和分析、思维能力的有效手段,也是一项重要的基本功训练。它能很好地巩固实验成果,加深对基本理论的认识和理解,从而进一步扩大知识面。

实验报告是一份技术总结,要求文字简洁、内容清楚、图表工整。报告内容应包括实验目的、实验内容和结果、实验使用的仪器和元器件以及分析讨论等,其中实验内容和结果是报告的主要部分。它应包括实际完成的全部实验,并且要按实验任务逐个书写。每个实验任务应有如下内容:

(1) 实验课题的方框图、逻辑图(或测试电路)、状态图、真值表以及文字说明等。对于设计性课题,还应有整个设计过程和关键的设计技巧说明。

(2) 实验记录和经过整理的数据、表格、曲线和波形图。其中表格、曲线和波形图应充分利用专用实验报告的简易坐标格,并且用三角板、曲线板等工具描绘,力求画得准确,不得随手画出。

(3) 实验结果分析、讨论及结论。对讨论的范围,没有严格要求,一般应对重要的实验现象、结论加以讨论,以使学生进一步加深理解。此外,对实验

中的异常现象,可进行简要说明;实验中有何收获,可谈一些心得体会。

2. 实验中操作规范和常见故障检查方法

实验中操作的正确与否对实验结果影响甚大。因此,为了保证实验结果的准确性和培养学生良好的操作习惯,通常需要做到以下几步。

(1) 搭接实验电路前,应对仪器设备进行必要的检查校准,对所用集成电路进行功能测试。

(2) 搭接实验电路时,应遵循正确的接线原则和操作步骤(如按照实验前先接线、后通电,实验完成后先断电、再拆线的要求去做)。

(3) 掌握科学的调试方法,有效地分析并检查故障,以确保电路工作稳定可靠。

(4) 仔细观察实验现象,完整准确地记录实验数据并与理论值进行比较分析。

(5) 实验完毕,经指导教师同意后,可关闭电源拆除连线,整理好放在实验箱内,并将实验台清理干净、摆放整齐。

接线原则和故障检查是实验操作的重要问题。

1) 接线原则

应便于检查、排除故障和更换器件。

在数字电路实验中,因错误接线引起的故障,常占很大比例。接线错误不仅会引起电路故障,严重时甚至会损坏器件,因此,注意接线的合理性和科学性是十分必要的。正确的接线原则大致有以下几点。

(1) 接插集成电路时,先校准两排引脚,使其与实验箱上的插孔对应,轻轻用力将电路插上;然后在确定引脚与插孔完全吻合后,再稍用力将其插紧,以免集成电路的引脚弯曲、折断或者接触不良。

(2) 不能将集成电路方向插反。一般集成电路的方向是缺口(或标记)朝左,引脚序号从左下方的第一个引脚开始,按逆时针方向依次递增至左上方的第一个引脚。

(3) 导线应粗细适当,一般选取直径为 $0.6\sim 0.8\text{mm}$ 的单股导线,最好采用各种色线以区别不同用途。如电源线用红色,地线用黑色。

(4) 首先,接线应有秩序地进行,随意乱接容易造成漏接、错接。较好的方法是接好固定电平点,如电源线、地线、门电路闲置输入端、触发器异步置位

复位端等。其次,再按信号源的顺序从输入到输出依次接线。

(5) 连线应避免过长,避免从集成元件上方跨接,避免过多的重叠交错,以便于接线、更换元器件以及故障检查和排除。

(6) 当实验电路的规模较大时,应注意集成元器件的合理布局,以便得到最佳接线。接线之前要先对单个集成元件进行功能测试,这是一个良好的习惯,实际上这样做不会增加接线的工作量。

(7) 应当指出,接线和调试工作是不能截然分开的,往往需要交替进行。对元器件很多的大型实验,可将总电路按其功能划分为若干相对独立的模块,按模块逐个接线、调试(分调),最后再将各模块连接起来(联调)。

2) 故障检查

实验中,如果电路不能完成预定的逻辑功能,就称电路有故障。产生故障的原因大致可以归纳为以下四个方面:

- 操作不当(如接线错误等)。
- 设计不当(如电路出现险象等)。
- 元器件使用不当或功能不正常。
- 仪器(主要指数字电路实验箱)和集成元件本身出现故障。

上述四点应作为检查故障的主要线索,以下介绍几种常见的故障检查方法。

(1) 查线法

由于在实验中大部分故障都是由于接线错误引起的,因此,在故障发生时,复查电路连线为排除故障的有效方法。应着重注意:有无漏线、错线,导线与插孔接触是否牢固,集成电路是否插紧、插反等。

(2) 观察法

用万用表直接测量各集成块的电源端是否加上电源电压;输入信号、时钟脉冲等是否加到实验电路上,输出端有无反应。重复测试观察故障现象,然后对某一故障状态,用万用表测试各输入、输出端的直流电平,从而判断是否因插座板、集成块引脚连接线等原因造成故障。

(3) 信号注入法

在电路的每一级输入端加上特定信号,观察该级输出响应,从而确定该级是否有故障,必要时可以切断周围连线,避免相互影响。

(4) 信号寻迹法

在电路的输入端加上特定信号,按照信号流向逐线检查是否有响应和是否正确,必要时可多次输入不同信号。

(5) 替换法

对于多输入端器件,如有多余端则可调换另一输入端试用。必要时可更换器件,以检查因器件功能不正常所引起的故障。

(6) 动态逐线跟踪检查法

对于时序电路,可输入时钟信号按信号流向依次检查各级波形,直到找出故障点为止。

(7) 断开反馈线检查法

对于含有反馈线的闭合电路,应该设法断开反馈线进行检查,或进行状态预置后再进行检查。

以上检查故障的方法,是在仪器工作正常的前提下进行的。如果实验时电路功能测不出来,则应首先检查供电情况。若电源电压已加上,便可把有关输出端直接接到 0-1 显示器上检查。若逻辑开关无输出或单次 CP 无输出,则是开关接触不好或是内部电路坏了,一般就是集成器件坏了。

需要强调指出,实验经验对于故障检查大有帮助,但只要充分预习,掌握基本理论和实验原理,就不难用逻辑思维的方法较好地判断和排除故障。

3. 数字集成电路概述、特点及使用须知

数字电子电路几乎已完全集成化了,因此,充分掌握和正确使用数字集成电路,用以构成数字逻辑系统,就成为数字电子技术的核心内容之一。

集成电路按集成度可分为小规模、中规模、大规模和超大规模等。小规模集成电路(SSI)是在一块硅片上制成约 1~10 个门,通常为逻辑单元电路,如逻辑门、触发器等。中规模集成电路(MSI)的集成度约为 10~100 门/片,通常是逻辑功能电路,如译码器、数据选择器、计数器、寄存器等。大规模集成电路(LSI)的集成度约为 100 门/片以上,超大规模(VLSI)约为 1000 门/片以上,通常是一个小的数字逻辑系统。目前已制成规模更大的极大规模集成电路。

数字集成电路还可分为双极型电路和单极型电路两种。双极型电路中有代表性的是 TTL 电路,单极型电路中有代表性的是 CMOS 电路。国产 TTL

集成电路的标准系列为 CT54/74 系列或 CT0000 系列,其功能和外引线排列与国际 54/74 系列相同。国产 CMOS 集成电路主要为 CC(CH)4000 系列,其功能和外引线排列与国际 CD4000 系列相对应。高速 CMOS 系列中,74HC 和 74HCT 系列与 TTL74 系列相对应,74HC4000 系列与 CC4000 系列相对应。

数字电路实验中所用到的集成芯片都是双列直插式的,其引脚的识别方法是:核对集成电路型号(如 74LS20)或看标记(左边的缺口或小圆点标记),从左下角开始按逆时针方向以 1,2,3,⋯,依次排列到最后一脚(在左上角)。在标准形 TTL 集成电路中,电源端 V_{CC} 一般排在左上端,接地端 GND 一般排在右下端。如 74LS20 为 14 脚芯片,14 脚为 V_{CC} ,7 脚为 GND。若集成芯片引脚上的功能标号为 NC,则表示该引脚为空脚,与内部电路不连接。

部分芯片引脚图列于附录 A 中。逻辑表达式或功能表描述了集成电路的功能以及输出与输入之间的逻辑关系。为了正确使用集成电路,应该对它们进行认真研究、深入理解、充分掌握,还应对使能端的功能和连接方法给以充分注意。

必须正确了解集成电路参数的意义和数值,并按规定使用。必须严格遵守极限参数的限定,因为即使瞬间超出,也会使器件损坏。

下面具体说明集成电路的特点和使用须知。

1) TTL 电路

TTL 器件的特点如下:

- 输入端一般有钳位二极管,可减少反射干扰的影响。
- 输出电阻低,增强了带容性负载的能力。
- 有较大的噪声容限。
- 采用 +5V 的电源供电。

为了正常发挥器件的功能,应使器件在推荐的条件下工作,对 CT0000 系列(74LS 系列)器件,主要有:

- 电源电压应在 4.75~5.25V 的范围内。
- 环境温度在 0℃~70℃ 之间。
- 高电平输入电压 $V_{IH} > 2V$,低电平输入电压 $V_{SL} < 0.8V$ 。
- 输出电流应小于最大推荐值(可查手册)。
- 工作频率不能太高,一般的门电路及触发器的最高工作频率约 30MHz

左右。

TTL 器件使用须知如下。

(1) 电源电压应严格保持在 $5V \pm 10\%$ 的范围内, 过高易损坏器件, 过低则不能正常工作。实验中一般采用稳定性好、内阻小的直流稳压电源。使用时, 应特别注意电源与地线不能接错; 否则会因过大电流而造成器件损坏。

(2) 多余输入端最好不要悬空。虽然悬空相当于高电平, 并不能影响与门(与非门)的逻辑功能, 但悬空时易受干扰。为此, 与门、与非门多余输入端可直接接到 V_{CC} 上, 或通过一个公用电阻(几千欧)连到 V_{CC} 上。若前级驱动能力强, 则可将多余输入端与使用端并接, 不用的或门、或非门输入端直接接地, 与或非门不用的与门输入端至少有一个要直接接地。带有扩展端的门电路, 其扩展端不允许直接接电源。

(3) 输出端不允许直接接电源或接地(但可以通过电阻与电源相连), 不允许直接并联使用(集电极开路门和三态门除外)。

(4) 应考虑电路的负载能力(即扇出系数)。要留有余地, 以免影响电路的正常工作。扇出系数可通过查阅器件手册或计算获得。

(5) 在高频工作时, 应通过缩短引线、屏蔽干扰源等措施, 抑制电流的尖峰干扰。

2) CMOS 电路

CMOS 电路的特点如下。

(1) 静态功耗低。电源电压 $V_{DD} = 5V$ 的中规模电路的静态功耗小于 $100\mu W$, 从而有利于提高集成度和封装密度, 降低成本, 减小电源功耗。

(2) 电源电压范围宽。4000 系列 CMOS 电路的电源电压范围为 $3 \sim 18V$, 从而使选择电源的余地大, 电源设计要求低。

(3) 输入阻抗高。正常工作的 CMOS 集成电路, 其输入端保护二极管处于反偏状态, 直流输入阻抗可大于 $100M\Omega$, 在工作频率较高时, 应考虑输入电容的影响。

(4) 扇出能力强。在低频工作时, 一个输出端可驱动 50 个以上的 CMOS 器件的输入端, 这主要因为 CMOS 器件的输入电阻高的缘故。

(5) 抗干扰能力强。CMOS 集成电路的电压噪声容限可达电源电压的 45% , 而且高电平和低电平的噪声容限值基本相等。

(6) 逻辑摆幅大。空载时, 输出高电平 $V_{OH} > V_{DD} - 0.05V$, 输出低电平

$$V_{OL} < V_{SS} + 0.05V。$$

CMOS 集成电路还有较好的温度稳定性和较强的抗辐射能力。不足之处是,一般 CMOS 器件的工作速度比 TTL 集成电路低,功耗随工作频率的升高而显著增大。

CMOS 器件的输入端和 V_{SS} 之间接有保护二极管。除了电平变换器等一些接口电路外,输入端和正电源 V_{DD} 之间也接有保护二极管,因此,在正常运转和焊接 CMOS 器件时,一般不会因感应电荷而损坏器件。但是,在使用 CMOS 数字集成电路时,输入信号的低电平不能低于 $(V_{SS} - 0.5V)$,除某些接口电路外,输入信号的高电平不得高于 $(V_{DD} + 0.5V)$,否则可能引起保护二极管导通甚至损坏,进而可能使输入级损坏。

CMOS 器件使用须知如下。

(1) 电源连接和选择。 V_{DD} 端接电源正极, V_{SS} 端接电源负极(地)。绝对不许接错,否则器件会因电流过大而损坏。对于电源电压范围为 $3 \sim 18V$ 的系列器件,如 CC4000 系列,实验中 V_{DD} 通常接 $+5V$ 电源, V_{DD} 电压选电源变化范围的中间值。例如电源电压在 $8 \sim 12V$ 之间变化,则选择 $V_{DD} = 10V$ 较恰当。

CMOS 器件在不同的 V_{DD} 值下工作时,其输出阻抗、工作速度和功耗等参数都有所变化,设计中必须要有所考虑。

(2) 输入端处理。多余输入端不能悬空。应按逻辑要求接 V_{DD} 或接 V_{SS} , 以免受干扰造成逻辑混乱,甚至还会损坏器件。对于工作速度要求不高,而要求增加带负载能力时,可把输入端并联使用。

对于安装在印刷电路板上的 CMOS 器件,为了避免输入端悬空,在电路板的输入端应接入限流电阻 R_P 和保护电阻 R ,当 $V_{DD} = +5V$ 时, R_P 取 $5.1k\Omega$, R 一般取 $100k\Omega \sim 1M\Omega$ 。

(3) 输出端处理。输出端不允许直接接 V_{DD} 或 V_{SS} ,否则将导致器件损坏。除三态(TS)器件外,不允许两个不同芯片输出端并联使用,但有时为了增加驱动能力,同一芯片上的输出端可以并联。

(4) 对输入信号 V_I 的要求。 V_I 的高电平 $V_{IH} < V_{DD}$, V_{IL} 的低电平 V_{IL} 小于电路系统允许的低电压;当器件 V_{DD} 端未接通电源时,不允许信号输入;否则将使输入端保护电路中的二极管损坏。

4. 数字逻辑电路的测试方法

1) 组合逻辑电路的测试

组合逻辑电路测试的目的是验证其逻辑功能是否符合设计要求,也就是验证其输出与输入的关系是否与真值表相符。

(1) 静态测试

静态测试是在电路静止状态下测试输出与输入的关系。将输入端分别接到逻辑开关上,用发光二极管分别显示各输入和输出端的状态。按真值表将输入信号一组一组地依次送入被测电路,测出相应的输出状态,与真值表相比较,以此判断此组合逻辑电路静态工作是否正常。

(2) 动态测试

动态测试是测量组合逻辑电路的频率响应。在输入端加上周期性信号,用示波器观察输入、输出波形,测出与真值表相符的最高输入脉冲频率。

2) 时序逻辑电路的测试

时序逻辑电路测试的目的是验证其状态的转换是否与状态图相符合,可用发光二极管、数码管或示波器等观察输出状态的变化。常用的测试方法有两种。一种是单拍工作方式:以单脉冲源作为时钟脉冲,逐拍进行观测;另一是连续工作方式:以连续脉冲源作为时钟脉冲,用示波器观察波形,来判断输出状态的转换是否与状态图相符。

第 2 部分

基础性实验

实验一 TTL 集成门的逻辑 功能与参数测试

1. 实验目的

- (1) 掌握 TTL 集成门的逻辑功能和主要参数的测试方法。
- (2) 掌握 TTL 器件的使用规则。
- (3) 熟悉数字电路实验装置的结构和使用方法。

2. 实验原理

本实验采用四两输入与非门 74LS00, 即在一块集成电路内含有四个互相独立的与非门, 每个与非门有两个输入端, 其引脚图如图 2-1-1 所示。

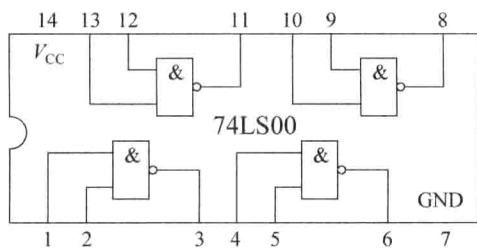


图 2-1-1 74LS00 的引脚图

1) 与非门的逻辑功能

与非门的逻辑功能：当输入端中有一个或一个以上是低电平时，输出端为高电平；只有当输入端全部为高电平时，输出端才是低电平。

令两输入与非门的输入信号分别为 A 、 B ，输出为 Y ，则其逻辑表达式为

$$Y = \overline{AB}$$

2) TTL 与非门的主要参数

(1) 低电平输出电源电流 I_{CCL} 和高电平输出电源电流 I_{CCH}

在正常工作状态下，电源提供的电流因与非门工作状态的不同而不同。当 TTL 与非门的所有输入端悬空、输出端空载时，电源提供给芯片的电流为 I_{CCL} ；当输出端空载，每个门至少有一个输入端接地且其余输入端悬空时，电源提供给芯片的电流为 I_{CCH} 。这两个电流的大小标志着芯片静态功耗的大小。 I_{CCL} 和 I_{CCH} 的测试电路如图 2-1-2(a)、图 2-1-2(b) 所示。

注意：① TTL 电路的电源电压只允许在 $+5V \pm 10\%$ 的范围内工作。超过 5.5V，芯片将损坏；低于 4.5V，芯片的逻辑功能将不正常。

② 手册中提供的这两个电流和静态功耗均指整个芯片总的电源电流和总的功耗。

(2) 低电平输入电流 I_{IL} 和高电平输入电流 I_{IH}

当与非门的其中一个输入端（即被测输入端）接地，其余输入端悬空，且输出端空载时，从被测输入端流出的电流为 I_{IL} 。在多级门电路中， I_{IL} 相当于驱动门输出低电平时，负载门向其灌入的电流，因此该电流的大小关系到驱动门的灌电流负载能力，即驱动门的带负载个数。其测试电路如图 2-1-2(c) 所示。

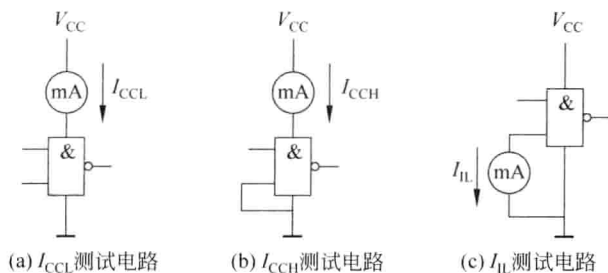


图 2-1-2 TTL 与非门静态参数测试电路图

当与非门的被测输入端接高电平，其余输入端接地，输出端空载时，流入被测输入端的电流即 I_{IH} 。在多级门电路中，当驱动门输出高电平时，与该电流相应的负载门便相当于驱动门的拉电流负载，其大小直接关系到驱动门的

拉电流负载能力。由于 I_{IH} 是组成门电路中双极型三极管发射结的反向漏电流, 因此其数值较小, 难以测量, 所以在本实验中不测试。

(3) 扇出系数 N_O

扇出系数 N_O 是指门电路能驱动负载门的个数。根据前面对两种输入电流的描述可知, TTL 与非门的负载包括灌电流负载和拉电流负载, 因此扇出系数也相应地分为低电平扇出系数 N_{OL} 和高电平扇出系数 N_{OH} 。因一般情况下 $I_{IH} < I_{IL}$, 所以 $N_{OH} > N_{OL}$, 故常以 N_{OL} 作为门的扇出系数。即 $N_O = \min\{N_{OH}, N_{OL}\}$ 。 N_{OL} 的测试电路如图 2-1-3 所示, 调节 R_L 使 I_{OL} 增大, V_{OL} 随之升高。当 V_{OL} 达到 V_{OLm} (通过查手册可以得到, 大约是 $0.4V$) 时的 I_{OL} 就是允许灌入的最大负载电流。根据前面测得的低电平输入电流 I_{IL} 和公式 $N_{OL} = \frac{I_{OL}}{I_{IL}}$, 可得扇出系数 N_O 。

(4) 电压传输特性

输出电压 V_O 随输入电压 V_I 变化的曲线 $V_O = f(V_I)$ 称为门电路的电压传输特性。通过该特性可获得一些重要参数, 如输出高电平 V_{OH} 、输出低电平 V_{OL} 、关门电平 V_{OFF} 、开门电平 V_{ON} 、高低电平噪声容限 V_{NL} 和 V_{NH} 等值。测试电路如图 2-1-4 所示, 通过调节 R_W , 逐点测得 V_I 及相应的 V_O , 然后通过描点法绘出电压传输特性曲线。

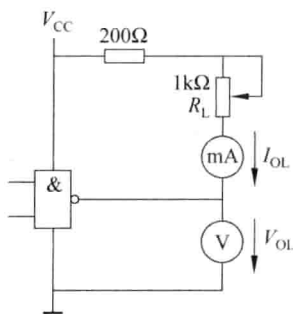


图 2-1-3 扇出系数测试电路

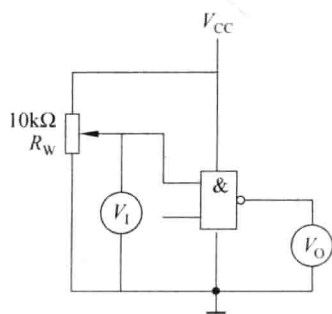


图 2-1-4 传输特性测试电路

(5) 输入端负载特性

TTL 门电路的输入端电位随着其外接电阻的阻值变化而变化的特性称为输入端负载特性。随着电阻的增大, 输入端的电位会逐渐升高。当电位约 $1.4V$ (即近似认为是高电平) 时, 因门电路内部的三极管处于导通状态而使得该电位基本保持不变, 此时对应的电阻为开门电阻 R_{ON} 。输入端负载特性测