

8051单片机原理 及软硬件设计 (第2版)

钟富昭 编著



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

8051单片机原理及软硬件设计 (第2版)

钟富昭 编著

北京航空航天大学出版社

内容简介

本书内容包括 8051/8052 系列单片机原理介绍、8051/8052 结构部分分析、8051/8052 系列程序设计指导、8051/8052 系列指令集讨论及介绍、8051/8052 数学理论范例演练、8051/8052 开发工具介绍及其应用、8051/8052 研发实践重点讨论、8051/8052 系列产品设计等。引领读者一步步进入单片机的世界，进而灵活应用与设计，范例详尽、充实。

本书实例新颖，内容翔实，实用性强，可作为单片机爱好者和单片机开发工程师的参考资料，也可作为大中专学生和职校学生毕业设计的参考用书。

图书在版编目 (C I P) 数据

8051单片机原理及软硬件设计/钟富昭编著. -- 2
版. -- 北京: 北京航空航天大学出版社, 2014. 4
ISBN 978-7-5124-1416-7

I. ①8… II. ①钟… III. ①单片微型计算机—程序设计②单片微型计算机—硬件—设计 IV. ①TP368.1

中国版本图书馆CIP数据核字(2014)第009381号

原书名《8051基本原理與软、硬体设计大全(修订版)》。本书中文简体字版由台湾全华图书股份有限公司独家授权。仅限于中国大陆地区出版发行，不含台湾、香港、澳门地区。
北京市版权局著作权合同登记号 图字: 01-2013-7468
版权所有，侵权必究。

8051单片机原理及软硬件设计(第2版)

钟富昭 编著

责任编辑 刘 晨 刘朝霞

*

北京航空航天大学出版社出版发行

北京市海淀区学院路37号(邮编100191) <http://www.buaapress.com.cn>

发行部电话: (010)82317024 传真: (010)82328026

读者信箱: emsbook@gmail.com 邮购电话: (010)82316524

涿州市新华印刷有限公司印装 各地书店经销

*

开本: 787×1092 1/16 印张: 28.5 字数: 657千字

2014年4月第1版 2014年4月第1次印刷 印数: 4000册

ISBN 978-7-5124-1416-7 定价: 79.00元

序 言

工业自动化产品设计的走向,由传统的电磁开关、继电器到工业电子、数字逻辑电路,再到CPU(Z80、6800、8085等),最后必定走向单片机。单片机之所以可以成为工业控制界设计的主流,是由于它已经几乎将所有的外围接口IC电路,比如RAM、ROM、I/O、CTC、RS-232、A/D等,全部融于一个芯片内,因而它的电路运行稳定性高、维修费少、成本低、竞争力强、体积小不占空间、消耗电力小(某些版本仅需电池供电),且由于硬件电路已经简化,因而设计师可以将大部分的精力专注于软件程序设计上,而它又有一套专为工业控制的特性而设计的指令组,这些特色正是市场商品是否能得以生存的指标。

英特尔(Intel)公司生产的单片机共有三种型号,即8048→8051→8096,它们是成阶梯的一系列。曾经写过的程序以及设计的硬件电路,在增加功能而需要另一颗单片机取代时,设计师只需将原有程序及硬件电路,稍加修改就可以了。这是由于它们是建于同一软硬件架构上的。因此这种型号的多样化,给予了设计师一个更广选择适用芯片的空间,以提升产品的市场上竞争力。

8051内有两组16位的定时/计数器(8052内有3组),有一个与外界进行多工处理的串行通信口,有两个外部中断检测点,另外它拥有更多在同一指令系列基础上所开发出来的加强型单片机(如83C51FA等)。它内部有211个(内部RAM中128个,特殊功能寄存器中83个)可单独位寻址处理的位。处理这些位可以经由8051系列所持有的位处理指令组,这套位处理指令组,又称为“布尔代数处理器”,布尔代数处理器指出8051系列对单一位处理的能力,是其他大多数单片机所望尘莫及的,因此单一位处理的能力正是工业控制自动化设计师所急需需要的,因为经由单一位逻辑控制指令组的运作,设计师可以更快速,以实时性(real time)方式去处理外部各个被控制的开关以及被检测的接点,而不必像其他型号单片机一样,需经过烦琐的8位逻辑指令组运作,方能得到所需要的结果。另外8051芯片内的串口通信,也提供了8051系列与其他任何单片机相互通信的能力。更深一层,可以经由8051内多重通信识别的能力,规划出一套相互交流数据的资信传输网络。另外8051系列内,具有两种方式软件程序保密上锁的功能,使得设计师辛劳研发出来的自动化控制产品,可以得到充分而合理的保障。

由于多年教学经验以及资料的累积,本人特别把本书从头到尾全部大幅度翻修、去芜存菁以配合时代变迁的需要。另外新版书内,特别增加了如下几个部分,即:

第1篇中的：

2.2.1 外部程序存储器提取动作图解分析。

2.3.1 外部数据存储器“读/写”动作图解分析。

2.3.2 8051与外部“程序存储器/数据存储器”间的电路设计。

第4篇中的：

第33章 软件程序中，每一指令运作后，对内部数据存储器及特殊功能寄存器所产生的影响分析。

只要读者细究其中的各项分析说明，必定能登入8051软硬件设计高手之林。

作 者

第1章 8051/8052系列原理介绍

1.1 概 述.....	2
1.2 MCS-51存储器结构分析	10
1.3 微控制器MCS-51指令分析	39
1.4 CPU时序分析	65
1.5 中断结构	68

第2章 8051/8052结构部分分析

2.1 8051及8052结构部分分析.....	78
2.2 端口的机构及操作	81
2.3 存取外部存储器	84
2.4 定时/计数器	85
2.5 串行接口	92
2.6 中 断.....	115
2.7 单步执行	123
2.8 复位(RESET)动作分析	124
2.9 送电后的复位	126
2.10 省电型(CHMOS)版本内IDLE省电模式，POWER DOWN断电处理模式分析.....	126
2.11 EPROM版本	140
2.12 程序存储器保护上锁	140
2.13 MCS-51系列各引脚功能说明	142
2.14 外部程序存储器提取	144
2.15 外部数据存储器读取、写入时序及端口的操作时序分析	145
2.16 未使用引脚的处理情形	147
2.17 CHMOS与HMOS版本的8051时钟电路分析	148
2.18 逻辑电平分析	148
2.19 按键抖动波及对策	149

第3章 8051/8052系列程序设计指导

3.1 存储器组织	154
3.2 中 断	160
3.3 定时/计数器功能分析	162
3.4 串口功能分析	166

第4章 8051/8052系列指令集讨论及介绍

4.1 旗标受指令操作的影响分析	182
4.2 指令符号的意义说明	183
4.3 指令集	184
4.4 指令集分析	187
4.5 软件程序	240

第5章 8051/8052数学理论范例演练

【例题1】两寄存器值相加	250
【例题2】选择工作寄存器	250
【例题3】将内部RAM“41H”的默认值加到内部RAM“40H”	251
【例题4】将输入端口(P1)的值与输出端口(P0)的值相加,结果值再从输出端口(P0) 送出去	252
【例题5】间接地址内部数据存储器值相加,即将RAM(20H)与RAM(24H)的两字节 值相加,结果存回RAM(20H)	252
【例题6】常量相加,结果值存回ACC中	254
【例题7】使用编译器ASM 51的能力,执行两常量值的相加,其结果值再存回ACC中	254
【例题8】将“RAM”的地址以变量符号定义的方式写程序,其效果与前例题5相同	255
【例题9】再次声明将寄存器设置为符号	255
【例题10】数字字符串相减,具有溢位符号检测功能	255
【例题11】寄存器及常量各16位以十进位相加的方式加后结果值存回寄存器 R3、R2中	257
【例题12】使用除法指令技巧,将单一字节十六进制码转成BCD码	259
【例题13】将存于累加器中的两个单一十进位数字以十进制方式相乘,其乘后结 果则再存回累加器ACC中	261
【例题14】将存于寄存器R7内的按键的键码值与固定的各键码值做一比较,若 不相等,则到后列的标号去执行,即再检测是否为别的键码被按下, 若相等则返回主程序执行	262

【例题15】 插入一软件指令,于引脚产生 $\overline{WR}$ —负脉冲“  ”,程序中利用DJNZ做负向波脉冲宽度延迟用	262
【例题16】 当中断时,利用堆栈将主程序中各状态值暂存	263
【例题17】 有关数据指针寄存器“DPTR”创建检查表的指令技巧分析	264
【例题18】 十六进制码转成二进位十进制“BCD”码原理介绍	265
【例题19】 执行减法指令后对进位(CY)及溢位(OV)旗标的影响分析	272
【例题20】 引脚控制	273
【例题21】 16位码左移一位(及右移一位)	273
【例题22】 十六进制码转换到ASCII码	274
【例题23】 十六进制码(HEX code)到七段显示码转换	275
【例题24】 将存于R7中的“BCD”数码经过两个七段显示器显示出来	276
【例题25】 求温度平均值	277
【例题26】 十进制形态直接寻址3字节“BCD”加法	278
【例题27】 十进制形态间接寻址3字节“BCD”加法	279
【例题28】 十六进制16位加法	280
【例题29】 十六进制32位加法	281
【例题30】 十六进制32位减16位	282
【例题31】 十六进制32位减32位	283
【例题32】 乘法原理介绍	284
【例题33】 二进制除法原理介绍	297
【例题34】 十进制码转换为十六进制码的原理介绍	305
【例题35】 边缘或电平中断触发的概念	312
【例题36】 位处理指令运用技巧	313
【例题37】 增加一极性位发送及接收的UART码处理方式	314
【例题38】 检测ASCII码是否在“A”与“Z”之间	315
【例题39】 多种方式完成逻辑电路设计的演练	316
【例题40】 使用交流电60Hz做定时单位的设计	318
【例题41】 软件检测定时器溢位的程序设计方法	319
【例题42】 定时器0模式2的编辑设计,输出周期200 μ s的方波,占空比(duty)= $\frac{1}{2}$	320
【例题43】 脉冲宽度测量(以及电动机速度控制设计方法介绍)	320
【例题44】 编写汇编语言时,对于“伪指令”应了解的基础	324

第6章 8051/8052开发工具介绍及其应用

6.1 前言	330
--------------	-----

6.2 什么是微机开发系统	330
6.3 研究方法	331

第7章 8051/8052研发实践重点讨论

【讨论1】8051在工业应用上的可编程控制器(PLC)设计范例	338
【讨论2】单板机(8085)与单片机(8048、8051)软件效益评估,以串行I/O设计为例 ...	347
【讨论3】延迟“DELAY”时间计算法	349
【讨论4】内部电路模拟器(ICE)调试技巧探讨之一	351
【讨论5】内部电路模拟器(ICE)调试技巧探讨之二	354
【讨论6】内部电路模拟器(ICE)调试技巧探讨之三	355
【讨论7】如何使单片机硬件稳定的工作	355
【讨论8】8051系列内各芯片耗电情况与电压电平以及IDLE模式、POWER DOWN 模式应用	370

第8章 8051/8052系列产品设计

【专题1】灯号变化控制设计(在程序内建表)	376
【专题2】单一引脚(P2.7)控制灯的扫向	379
【专题3】使用8751完成工业逻辑控制电路设计之一	381
【专题4】使用8751完成工业逻辑控制电路设计之二	384
【专题5】十字路口红绿灯控制设计	387
【专题6】外部中断0($\overline{\text{INT0}}$)控制实验	391
【专题7】外部中断0($\overline{\text{INT0}}$)中断1($\overline{\text{INT1}}$)控制实验之一	394
【专题8】外部中断($\overline{\text{INT0}}$)中断1($\overline{\text{INT1}}$)控制实验之二	402
【专题9】定时/计数器0(TIMER0)模式0设计之一	408
【专题10】定时/计数器0(TIMER0)模式1(MODE1)设计	412
【专题11】定时/计数器0(TIMER0)模式2(MODE2)设计	415
【专题12】定时/计数器0(TIMER0)模式3(MODE3)设计	418
【专题13】定时器0(TIMER0)定时器1(TIMER1)同时计数实验(模式2)	422
【专题14】两位数定时器0模式2计数实验之一	427
【专题15】串行传输(UART)模式0(MODE0)扩充输出端口实验	431
【专题16】串行传输(UART)模式0(MODE0)扩充输入端口实验	433
【专题17】串行传输(UART)模式1(MODE1)数据传输实验	436
【专题18】串行传输(UART)模式2(MODE2)数据传输实验	442
【专题19】串行传输(UART)模式3(MODE3)全双工数据传输实验	444

第

1

章

8051/8052 系列原理介绍

● 1.1 概述

1.1.1 简介：单片机的历史变革

英特尔(Intel)公司成立于1968年，成立之初只有十几位职员，1976年英特尔公司制造出第一个单片机8048，这也是人类历史上首次利用微电子硅芯片技术做出的第一个完整的8位单芯片微电脑。接着英特尔公司又生产出执行速度是8048的2倍，程序及数据存储容量也都是8048的2倍的单片机8049，以及外接程序存储器的8035/8039，另外又生产出小型封装，I/O数较少，速度较慢，但价格便宜的8021，以及内含1个8位A/D转换功能的8022，使得单片机得以与外面世界直接接触了。

感谢HMOS技术的开发将单片机带入了另一个生产及应用的领域，由于HMOS高密度微芯片制作的技术，允许将更多的晶体管装在更小的芯片空间内，因而8051生产出来了，它不论在功能(function)及执行程序的速度(speed)上都比8048快上10倍。

8051 LSI家族于1980年由Intel公司生产，其架构是以单片机8048 LSI为基础，向上延伸，增强其功能而开发出来的单片机，它内部是由6万多个晶体管所构成，装置在大约只有230mil²(mils square, 1mil=0.001英寸)的空间内。一般而言，它改进了8048系列的很多缺点，其存储器寻址空间不论程序存储器(ROM)或数据存储器(RAM)都可以寻址到64KB，另外它增加了很多强而有力的指令集，如乘(MUL)、除(DIV)、减(SUB)，比较后不相等则跳(CJNE)、推入(PUSH)、弹出(POP)等指令，其指令的寻址法也增加了很多。另外8051系列具有8048系列所没有的串行通信能力，而中断源有5个，8052中断源有6个(8048仅有2个)。另外它有保密上锁位的设计，烧录程序时若经过保密位处理后，任何人无法读出内部程序存储器内的指令机器码。但是经过紫外线清洗后又可以重新烧录，因而实用性甚高(各型号芯片晶体管大约数：8048有16 000多个，8080有4 500个，8085有6 500个，8086则有29 000个)，其中8048与8051二者的差异如表1.1.1所列。

表1.1.1 8048与8051差异表

名称	内部ROM的容量/字节	内部RAM的容量/字节	寄存器组	扩充程序存储器最大范围/字节	扩充数据存储器最大范围/字节	指令执行周期/s	中断源	输入/输出引脚数	定时计数器	串口
8048	1K	64	2	4K	256	2.5	2	27	8位1	无
8051	4K	128	4	64K	64K	1.0	5	32	16位2	1

以下是单片机8051、8052、8044的引脚排序图及功能符号图以及8051系列特性分析表，英特尔公司出品的8位单片机分析表。

8051引脚排序及逻辑功能图如图1.1.1、图1.1.2所示。

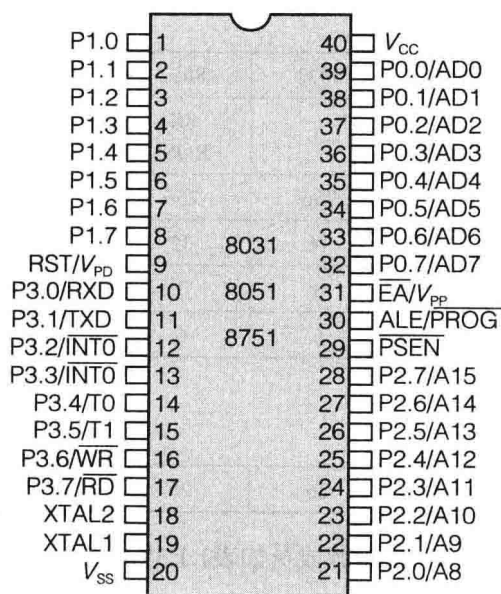


图1.1.1 引脚排序图

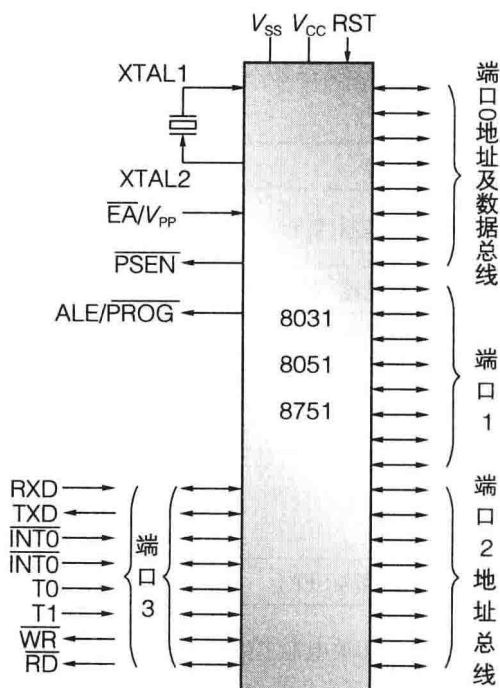


图1.1.2 逻辑功能符号图

8052引脚排序及逻辑功能符号图如图1.1.3、图1.1.4所示。

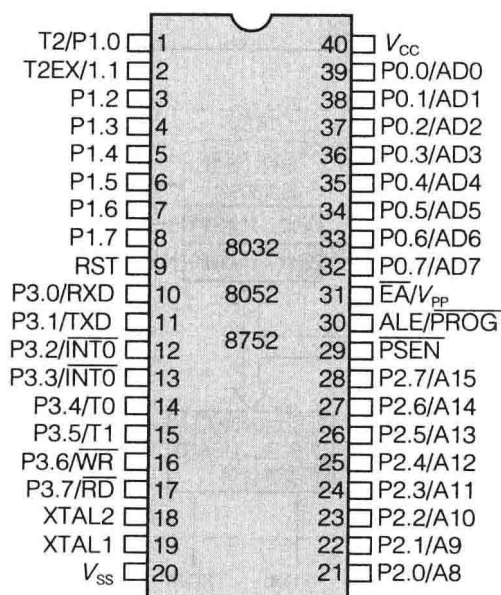


图1.1.3 引脚排序图

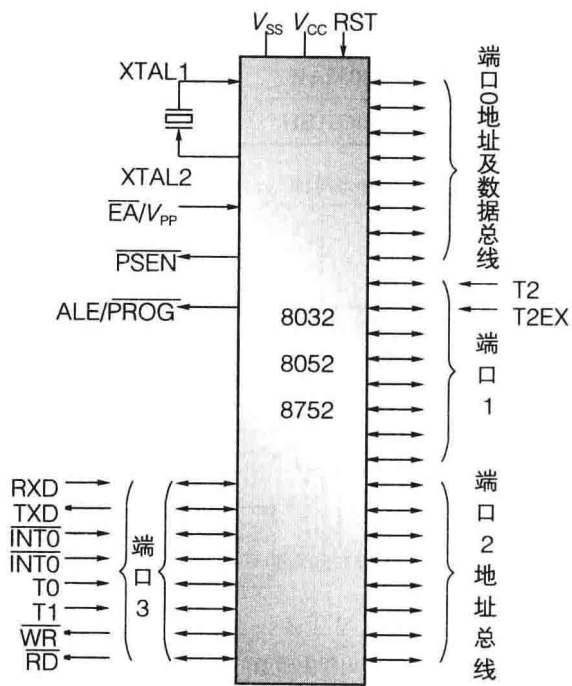


图1.1.4 逻辑功能符号图

由表1.2所列分析得知8051系列是一个功能强劲系列，经过它可以将使得自动化控制设计的目的得以较容易及快速地完成。

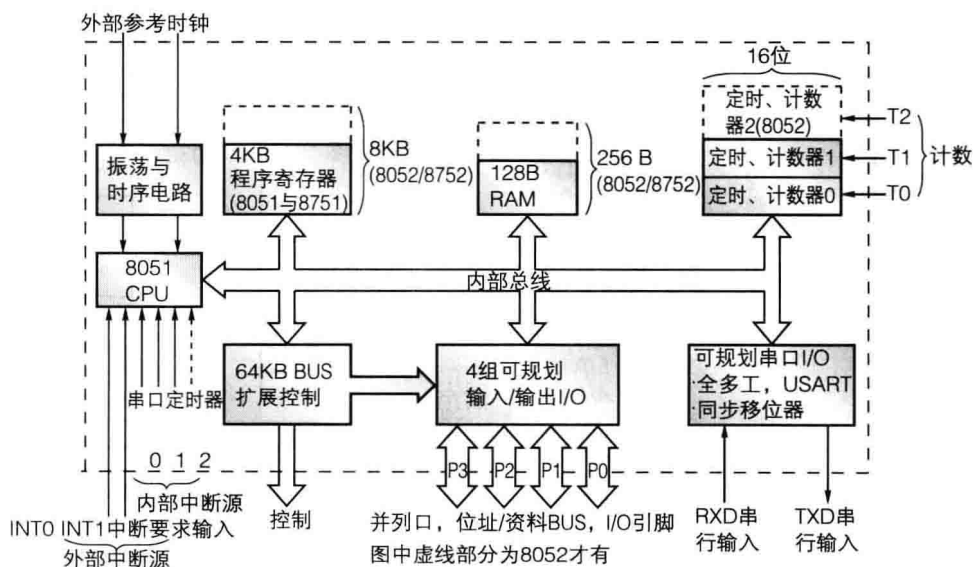
表1.1.2 8051系列特性分析表

型 号	8031	8051	8751	8032	8052	8752
默认程序存储器/字节	0	4K ROM	4K EPROM	0	8K ROM	8K EPROM
默认数据存储器/字节	128	128	128	256	256	256
输入/输出线	16	32	32	16	32	32
定时器/计数器	2	2	2	3	3	3
中断源	5	5	5	6	6	6
串行通信	1.同步模式 2.非同步模式9或10位 3.可编程					
特殊功能寄存器(SFR)	21	21	21	26	26	26

MCS-8051微电脑控制器基本架构如图1.1.5所示，而其家族成员如表1.1.3所列。

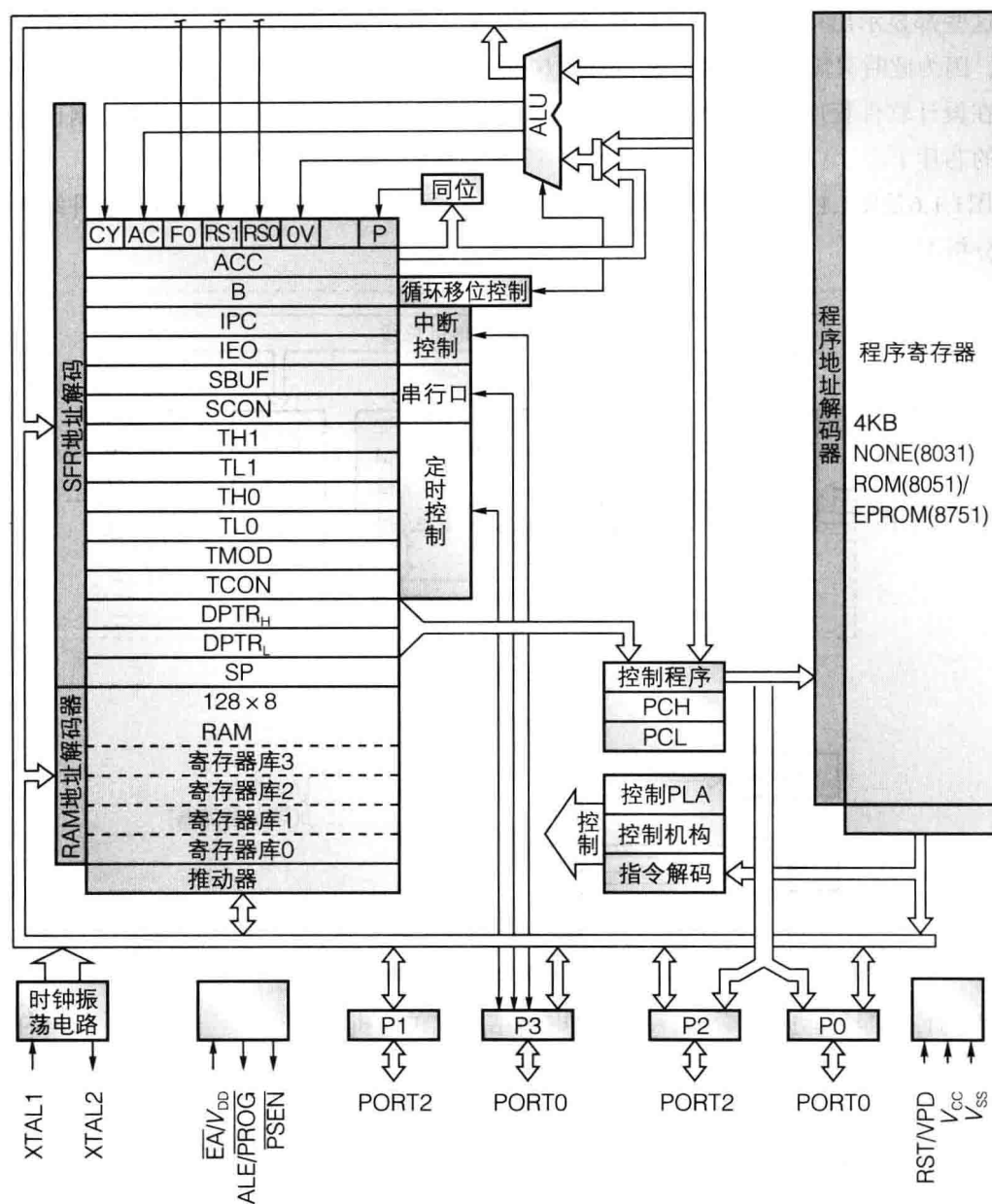
表1.1.3 微控制器MCS-51系列表

芯片名称	没有ROM的版本	EPROM版本	ROM字节数 /B	RAM字节数 /字节	16位定时器	电路材质
8051	8031	(8751)	4K	128	2	HMOS
8051AH	8031AH	8751H	4K	128	2	HMOS
8052AH	8032AH	8752BH	8K	256	3	HMOS
80C51BH	80C31BH	87C51	4K	128	2	CHMOS



(a) MCS-8051内部结构

图1.1.5 MCS-8051内部结构及功能框架



(b) MCS-8051内部功能框图

图1.1.5 MCS-8051内部结构及功能框架(续)

1.1.2 单片机与单板机的比较

学习过Z80、6502、8085等单板机微处理控制系统设计的读者都有一个困扰，那就是硬件电路结构复杂，在使用这一类单板机结构电路来设计时，往往需耗费大量的时间和精力在硬件电路的设计制作及调试工作上，且因为使用单板机，成本高，所占的底板空间也

大,这些都显示出单板机设计上的缺点,但若使用单片机来规划设计,则这些缺点将不复存在,因为此时只需以10%甚至更少的精力和时间用在硬件电路规划之上,其余精力和时间可用在设计软件程序及程序的调试上,从效率上讲,显然单片机8051系列是控制设计时应首选的芯片了。

图1.1.6及图1.1.7为二者执行相同的功能前提下,单板机与单片机8051在硬件结构上的差异分析图。

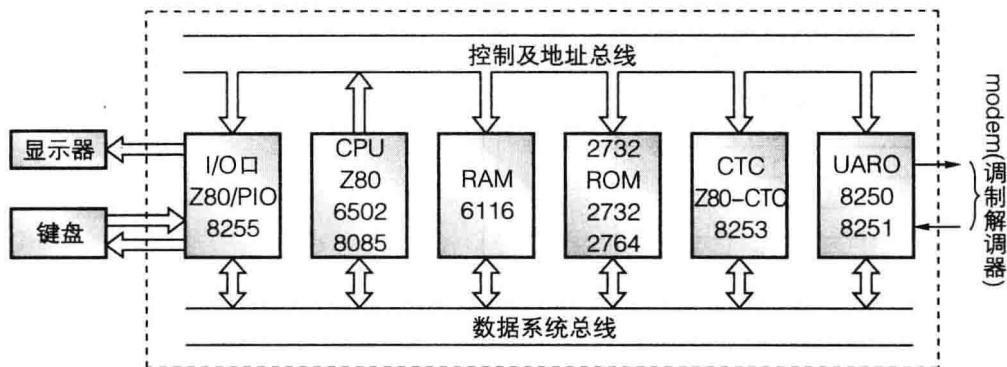


图1.1.6 单板机硬件设计架构框图

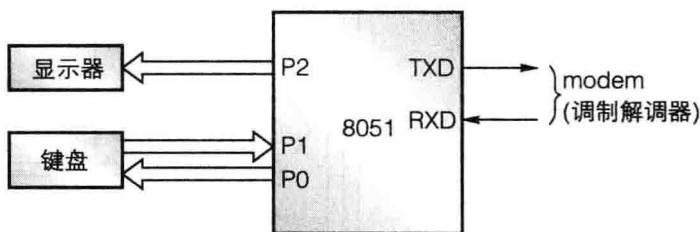


图1.1.7 单片机硬件设计架构框图

由图1.1.6及图1.1.7可看出,单板机电路结构比单片机复杂很多。当二者执行同样的控制设计时,显然,单片机不论在软件指令的功能、硬件电路的成本、将来的维修费用、电路的稳定性、价格的竞争上等方面,都比单板机电路结构有更多的优点。

单片机主要用在各类工业产品、消费性产品控制上,例如汽车内自动化控制系统、温度槽、微电脑冷气机、微波炉、自动售票机、电子秤、升降机、CNC机具、机械臂、传真机、无人搬运车、可编程控制器(PLC)、各式防盗系统、自动选别机、定寸切割机等,都可看到它的踪迹,其影响是广泛而深远,历久而不衰的。

8051系列的成员主要如下:

- (1) MASK-ROM型8051: 内含MASK-ROM, 即工厂生产时程序就已烧录在里面, 我们无法再做任何变动。
- (2) PROM型8051: 为内含熔丝只允许烧录一次, 如8051AH。
- (3) 8751: 内含4KB的EPROM。
- (4) 8031: 与8751相同, 但内部没有程序存储器。

- (5) 8752: 内含8KB的EPROM。
- (6) 8032: 与8752相同, 但内部没有程序存储器。
- (7) 83C154: 内含16KB的EPROM程序存储器。
- (8) AT89C51/52: 内含4K/8K-EEPROM型程序存储器。
- (9) AT89C55: 内含20K-EEPROM型程序存储器。
- (10) AT89C1051/1052: 内含1K/2K-EEPROM程序存储器, 仅20只引脚。

然而不论是上述哪种, 它们所使用的汇编语言是完全相通的。另外, 对于任何51系列, 我们可以将内部程序存储器模式改成外部程序存储器选择模式, 此时需把EA引脚接地, 令全部程序指令码从外部提取, 使得8051变成8031。当内部已制作好程序的8051, 在该项产品被淘汰后, 利用此种方式将其转变成8031来使用, 是经济且恰当的。

1.1.3 8051性能概述

8051是MCS-51系列单片机中最早问世的产品, 它第一次出现是在1980年, 有关8051所具备的特性有下列几项:

- (1) 8位CPU适用于8位的控制应用。
- (2) 具有布尔代数处理器的能力(即单位逻辑运算指令)。
- (3) 32条双向性以及可单独寻址的I/O线。
- (4) 芯片内部本身具有128字节的数据存储器(Data RAM)。
- (5) 2组16位的定时器/计数器。
- (6) 全双工传输信号系统“UART”(即双向可同时传送数据)。
- (7) 5个中断向量源以及2个中断控制电平寄存器。
- (8) 芯片本身具有时钟振荡器。
- (9) 内部有4KB的程序存储器。
- (10) 可扩展到64KB的程序存储器(即内部4KB外部60KB)。
- (11) 外部数据存储器可扩展64KB。

8031与8051不相同之处为8031没有内部程序存储器, 除此之外其他与8051完全相同。目前市售8031每个在20元以下。8751则为120~200元, 可预期的是将来价格会进一步下降。

8051系列产品中具EPROM版本的8751已不再生产, 取而代之的是8751H。

1.8051AH分析

8051AH与8051可说完全相同, 但是它是HMOS II的技术生产出来, 它的引脚与8051完全相容。

其中不含ROM的版本是8031AH, 含EPROM的版本则是8751H。

2.8052AH分析

8052AH是8051扩展型的版本, 它是HMOS II的技术制造出来, 与8051是完全相容

的。其中对8051而言容量扩展部分有下列几项:

- (1) 芯片内有256字节的数据存储器。
- (2) 3组16位的定时/计数器。
- (3) 6个中断器。
- (4) 芯片内部本身有8KB的程序存储器。

不含内部程序存储器的8052AH版本是8032AH, 而含EPROM版本的则是8752BH。另外有特别封装生产的“8052AH-BASIC”, 它是一种内含全BASIC语言翻译语(full BASIC Interpreter)的ROM封装形态, 其特色是本身具有程序调试的功能。

3.80C51BH分析

80C51BH是8051系列中一种CHMOS版本的封装形态, 由于CMOS的优点是功率消耗少, 但缺点是工作速度慢。Intel为改良此缺点, 特别生产高速工作频率的CHMOS型8051, 功能上与8051完全相容。但是由于它的材质是CHMOS, 因而比HMOS封装的8051AH所消耗的电流较少。

为了节省功率消耗可选用CHMOS版本的8051。另外, 80C51BH具有两种降低电功率消耗的模式设置, 现分述如下:

(1) IDLE MODE: 即软件规划省电型模式(software-invoked idle mode), 在此模式时, CPU被关掉停止操作, 但RAM及芯片上的其他周边部件将继续操作, 在此模式下, 消耗电流大约下降仅是原来的15%。

(2) POWER DOWN MODE: 即软件规划暂停模式(software-invoked power down mode), 在这种模式之下芯片上所有的操作将被暂停(包含CPU及全部周边), 但是在芯片上的数据存储器(RAM)将继续保有它原来的数据, 在这种模式操作下, 典型的消耗电流将少于 $10\mu\text{A}$ 。

虽然80C51BH与HMOS的8051AH是相容的, 但是8051AH并不含上述“IDLE”及“POWER DOWN”两种功能, 如果希望所设计规划的电路能使二者都适用, 则需再参考后述的有关“80C51BH”设计的讨论将在本书15章中讨论。

不含ROM的80C51BH的版本是80C31BH, 而具有EPROM程序存储器的是87C51。

1.1.4 8031多重系统硬件规划

图1.1.8中2A: 最小型的8031硬件系统电路。

主要芯片: 8031 $\times$ 1 74LS373 $\times$ 1 2764 $\times$ 1

图1.1.8中2B: 具有输入/输出(I/O)“8255”扩展的8031硬件电路系统。

主要芯片: 8031 $\times$ 1 74LS373 $\times$ 1 2764 $\times$ 1 8255 $\times$ 1

图1.1.8中2C: 具有I/O“8255”扩展及外部数据存储器“RAM-6264”扩展的8031硬件电路系统。

主要芯片: 8031 $\times$ 1 74LS373 $\times$ 1 2764 $\times$ 1 8255 $\times$ 1 6264 $\times$ 1