

信息科学与技术学院

041 系

15

南 京 航 空 航 天 大 学

信
息
科
学
与
技
术
学
院

(电子科学与技术系卷)

信息科学与技术学院2006年发表论文目录

序号	姓名	职称	单位	论文题目	刊物、会议名称	年、卷、期	类别
1	王成华 叶佳	教授 硕士生	041-1 041-1	基于AD9854的多功能信号源设计	解放军理工大学学报 (自然科学版)	2006. 07. 02	
2	王成华	教授	041-1	Constructing Comprehensive Practicing Education Platform Cultivating Electrical&Electronic High-Quality Students	“9th International Conference on Engineering Education” 会议交流(2006)		
3	苏抗 王成华 夏永君	博士生 教授 讲师	041-1 041-1 041-1	DSO高性能显示控制系统设计	南京航空航天大学学报	2006. 38. 04	
4	苏抗 王成华	博士生 教授	041-1 041-1	数字存储示波器数据处理系统设计	南京航空航天大学学报	2006. 38. 06	
5	陆文斌 王成华	硕士生 教授	041-1 041-1	在系统可编程模拟器件的实时动态重构及应用	数据采集与处理	2006. 21. 02	
6	邱航 王成华	硕士生 教授	041-1 041-1	基于内建自测试的伪随机测试向量生成方法	淮阴师范学院学报 (自然科学版)	2006. 05. 03	
7	葛芬 吴宁	博士生 教授	041-1 041-1	基于AOV图及二叉树的梯形图与指令表互换算法	南京航空航天大学学报	2006. 38. 06	
8	葛芬 吴宁	博士生 教授	041-1 041-1	A Transformation Algorithm of Ladder Diagram into Instruction List Based on AOV Digraph and Binary Tree	“IEEE TENCON” 会议交流(2006)		
9	顾长青 韩国栋	教授 博士生	041-1 041-1	Hilbert缝隙天线的频率可重构设计	南京航空航天大学学报	2006. 38. 06	
10	顾长青 吴海峰	教授 硕士生	041-1 041-1	IPO-MOM法分析带旋转叶片腔体的电磁特性	系统工程与电子技术	2006. 28. 04	
11	韩国栋 顾长青	博士生 教授	041-1 041-1	宽带改型B夹层移动通信天线罩的仿真设计	南京航空航天大学学报	2006. 38. 03	
12	韩国栋 顾长青	博士生 教授	041-1 041-1	一种宽带扩展的小型化微带天线	南京航空航天大学学报	2006. 38. 06	
13	简玲 顾长青	硕士生 教授	041-1 041-1	遗传算法结合HFSS在微带天线设计中的应用	扬州大学学报	2006. 09. 03	
14	史冰芸 章传芳 顾长青	硕士生 外 教授	041-1 外 041-1	六边形平面阵旁瓣电平优化的遗传算法	微波学报	2006. 22 增刊	
15	曹群生	教授	041-1	High-Order Runge-Kutta Multiresolution Time-Domain Methods for Computational Electromagnetics	IEEE Transactions on Microwave Theory and Techniques	2006. 56. 08	
16	曹群生	教授	041-1	任意形状目标的多分辨时域(MRTD)散射特性分析	南京航空航天大学学报	2006. 38. 06	
17	邵杰	高工	041-1	一种改进的宽带波束形成方法	四川大学学报(工程版)	2006. 38. 04	
18	邵杰	高工	041-1	A Method of Improved Broadband Beamforming and Implementation on FPGA	ICCCAS' 06 proceedings	2006. 06 V01. 1	
19	夏永君 王成华	讲师 教授	041-1 041-1	测试仪器中显示处理系统设计	电子工程师	2006. 32. 05	

文章编号: 1009-3443(2006)02-0126-04

基于AD9854的多功能信号源设计

王成华, 叶佳

(南京航空航天大学 信息科学与技术学院, 江苏 南京 210016)

摘要: 为了实现高性价比、低相噪和低杂散的数字化信号源, 提出了以直接数字频率合成芯片AD9854为核心的设计方案。系统最大限度地挖掘了AD9854的潜力, 将数字信号处理器、可编程逻辑器件和先进先出存储器与AD9854紧密结合, 输出正弦信号的最高频率为110 MHz、谐波失真小于-30 dBc。能够完成调幅、调频和频移键控等调制功能。

关键词: 直接数字频率合成; 数字信号处理器; 复杂可编程器件; 调制; 杂散; 相位噪声

中图分类号: TN492

文献标识码: A

Design of multifunctional signal source based on AD9854

WANG Cheng-hua, YE Jia

(College of Information Science and Technology, Nanjing University of Aeronautics
and Astronautics, Nanjing 210016, China)

Abstract: This article presented a scheme of digital signal source with high performance-cost ratio, low phase noise and low spurious noise, using AD9854. DSP, CPLD and FIFO were employed to make full use of AD9854's high performance. The system can output sine signal with maximum frequency of 110 MHz and harmonic distortion less than -30 dBc, along with AM, FM and FSK functions implemented.

Key words: DDS(direct digital synthesis); DSP(digital signal processor); CPLD(complex programmable logic device); modulation; spurious spectrum; phase noise

信号源是雷达、通信及其他电子系统不可缺少的重要组成部分。低相位噪声、高稳定度、高可靠性和多功能信号源的研究受到普遍重视。目前实现信号源的主要技术有: 直接频率合成、锁相式频率合成和直接数字频率合成DDS^[1,2]。DDS具有极高的频率分辨率、极快的频率切换速度、频率切换时相位连续、易于功能扩展和全数字化易于集成等优点。特别适合应用于信道间隔小、信道频率数多和相位噪声低的场合。文献[3~6]详细分析了DDS相位噪声对其本身输出波形品质的影响, 指出相位噪声主要由累加相位截断、正弦表存储器有限字长、DAC有限分辨率和内部噪声等因素决定, DDS本身对相位噪

声的影响可以忽略。本文以高性能直接数字频率合成芯片AD9854为核心, 详细论证了DSP、CPLD(complex programmable logic device)、外部IO器件与AD9854相结合构成多功能信号源的硬件组成、功能扩展及其实现方法, 并对输出信号的品质进行了详细分析, 最后给出信号源样机的主要技术指标。

1 总体设计

多功能信号源的硬件框图, 如图1所示。系统由5个部分组成: 数据处理与控制单元、DDS单元、模拟调制与数字调制单元、外调制信号采样单元和输入输出接口单元。信号源要达到的主要技术指标, 如表1所示。

收稿日期: 2005-04-26.

作者简介: 王成华(1963—), 男, 教授; 研究方向: 电子系统的软硬件设计; E-mail: chwang@nuaa.edu.cn.

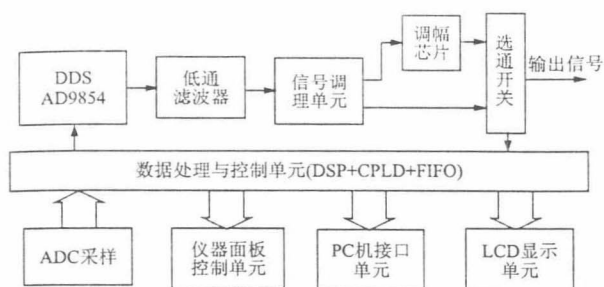


图1 信号源的总体结构框图

Fig. 1 Diagram of signal source

表1 信号源的主要技术指标

Tab. 1 Major specifications of signal source

指标名称	指标范围
频率/Hz	$0.1 \sim 110 \times 10^6$
输出电平/dBm	$-55 \sim +13$
系统噪声电平/dBm	< -80
谐波失真/dBc	< -30

DDS单元是系统的核心,本系统使用的AD9854是最高工作时钟频率为300 MHz,功能非常强大的直接数字频率合成器。一般情况下,DDS时钟频率的40%为实际输出波形的最高频率,AD9854时钟频率300 MHz,则输出波形的最高频率可达120 MHz。且根据参考文献[7]中对其各类参数的描述,符合信号源的性能要求,所以选择AD9854用于该信号源中。

1.1 AD9854的主要特点和功能分析

AD9854工作频率高,IO端口功能丰富,其内部功能框图见参考文献[7]。其主要特点分析如下:

(1)工作频率高达300 MHz,片内有PLL(phase-locked loop),可实现对参考频率4~20倍频,支持单端或差分时钟源。推荐使用差分时钟芯片产生差分时钟信号,再通过片内PLL倍频成300 MHz。简化了时钟源的设计,同时使低成本和低相位噪声的参考时钟源在技术上可行。

(2)双频率控制字,字长48位;双相位控制字,字长14位。当工作频率为300 MHz时,频率分辨率为 1×10^{-6} Hz,频率转换时间最小值为6.7 ns。

(3)具有良好的动态性能。在100 MHz时输出仍有80 dB SDFR(无杂散动态范围)。

(4)具有简化的高速IO控制端口。10 MHz的串行两线或三线接口,8位并行100 MHz端口。本系统因为要实现多种调制功能,需要快速刷新DDS内部的频率、幅度和相位控制字,所以使用并行接口。

(5)2个300 MHz高速12位DAC(digital-analogy converter),可以输出正交信号,可以方便应用于调制和解调系统中。2个DAC都是差分电流型

输出,都可以实现频率、幅度和相位的独立控制,完成扫频、调制和OSK等功能。

(6)内置高速比较器,配合片上2个DAC,可以单片产生扩展脉冲信号,且占空比可调。

(7)片内可选5种工作模式:单频、FSK、RAMP FSK、CHIP FM、BPSK。调制功能极其丰富,还可以配合片外芯片实现复杂的数字调制和模拟调制。

1.2 系统硬件结构分析

在图1中,键盘和LCD(liquid crystal display)构成人机交互的界面。用户由键盘输入参数,通过LCD显示。同时单片机将数据通过HPI口送DSP,在DSP中进行处理,然后将处理后的数据在CPLD的协调下由8位并行口送入AD9854中。AD9854输出频率0.1 Hz~110 MHz的正弦波,此信号是差分电流形式,需由电阻网络转变为电压信号,再经过低通滤波器输出。为了使信号输出电平范围满足要求,还必须将信号送后级调理电路处理,经放大和衰减再通过射频传输器把差分信号耦合单端信号,最后输出符合要求的正弦波信号。信号源的内调制是通过调制波计算采样后,在CPLD+DSP控制下,由FIFO循环送数至DDS中实现的。外调制是通过ADC采用外调制信号,DSP测量外调制信号的频率幅度,再以内调制方式处理而实现的。内外调幅功能,也可以通过乘法器AD835实现。数字调制功能由DSP+CPLD控制AD9854实现。

2 关键技术的实现

2.1 芯片的操作与控制方法

AD9854提供了串行和并行两种控制方式,为了满足丰富的调制功能,需要对芯片进行高速的复杂控制,所以使用8位并行控制方式是合理的。并行接口有8位数据线和6位地址线,内部寄存器共40个,地址范围00h~27h。其中1Dh~20h是控制寄存器,其他都是数据寄存器。系统仅要考虑对AD9854写操作,按照写时序关系,写数据进入片内缓冲寄存器中,然后只有当数据更新管脚(pin20)出现正脉冲后(芯片工作在外部数据更新模式),数据由缓冲寄存器装载至DDS核内。这时,DDS才以更新后的参数输出信号。以三角形自动线性扫频信号的产生为例,阐述对AD9854的操作步骤。

(1)复位DDS,即Master(pin71)保持10个以上系统时钟周期的正脉冲。

(2)写控制寄存器。设置工作模式、数据更新方式、锁相环倍频数、开启和屏蔽相应的功能。因为是三

角形自动线性扫频,所以必须设置Triangle bit 为高。

(3)写数据寄存器。写入扫频的起始频率和终止频率,设置扫频步进和扫频斜率。

(4)数据设置完成后,在数据更新管脚产生正脉冲,芯片开始扫频,并不断以终频-初频-终频的方式循环。注意:扫频开始时可以在FSK data 管脚(pin29)产生正脉冲,以决定从终频还是从初频开始扫频。

2.2 多种调制的实现方法

AD9854 片内可选 5 种基本工作模式,利用芯片提供的功能模块,配合 DSP、CPLD 和 FIFO(first in first out)可以实现功能扩展。

2.2.1 数字调制

AD9854 可以方便地实现二进制 FSK 和 PSK。芯片提供了基带数据输入管脚(pin29),直接由该管脚的高低电平选择 2 个不同的频率和相位来实现 FSK 和 PSK。MFSK/MPSK 的实现必须由用户根据数据符号宽度的定时控制多个频率或相位的切换。多种形式的扫频功能也是由片内硬件实现的,详细操作方法与 § 2.1 中三角形扫频例子相同。

2.2.2 模拟调制

DSP 通过对调幅波和调频波的计算量化^[8],将频率字或幅度字按时序的先后关系依次存入 FIFO 中。在 CPLD 的作用下,FIFO 不断循环地向 DDS 传送数据。

如图 2 所示,DSP 将地址线连接在 CPLD 上,通过 CPLD 中的逻辑关系确定 FIFO 在 IO 口上的地址。DSP 的低 14 位数据线和 FIFO 低 14 位数据线相

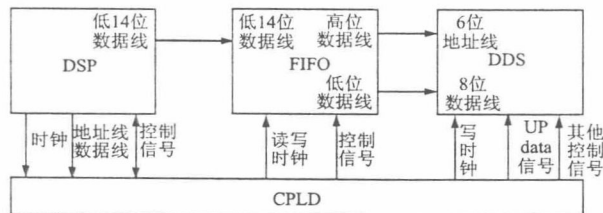


图 2 模拟调制的实现

Fig. 2 Implementation of analog modulation

连,则 DSP 送 FIFO 的 14 位数据按低 8 位数据,高 6 位地址排列。所以,FIFO 低 8 位数据线连接 DDS 的并行口数据线,FIFO 高 6 位数据线连接 DDS 的并行口地址线,按照 CPLD 提供的读写时钟信号传送数据。DSP 的 CLKout 引脚接 CPLD 的 GCLK 引脚,提供全局工作时钟。CPLD 通过用户 IO 引脚为 FIFO 和 DDS 提供相同的读写时钟,实现器件间的时序同步。CPLD 控制时序,不断将 FIFO 中的数据循环送入 DDS 中,按周期刷新 UPdata 管脚以完成

模拟调试。模拟调制的关键是 CPLD 协调 FIFO 和 DDS 的时序。调频波和调幅波的频率可以设置,则其频率变化时,需要插入的等待周期就不同,即 CPLD 所控制的 FIFO 读时钟和 DDS 并行口写时钟都要随调制波频率的变化而变化。实现方法是 DSP 的数据线与地址线连接 CPLD 的 IO 口,在 CPLD 中设置一个计数值可变的计数器,计数器的输出端通过 CPLD 的 IO 口连接 FIFO 读时钟和 DDS 并行口写时钟。计数器的计数值就决定了输出时钟频率,这个值是 DSP 根据调制波频率计算后由 IO 寻址方式送入 CPLD 的。

2.3 其他扩展功能的实现方法

2.3.1 正交信号的产生

AD9854 有 2 个高速 DAC,输出信号的频率、幅度和相位都可以独立调节。只要使相位寄存器中预置值相差 90°,则 2 路输出信号相位差为 90°,正交信号便产生。这样信号源可为正交调制提供载波。

2.3.2 脉宽可控的脉冲信号的产生

AD9854 的 I 支路信号经低通滤波后作为内部高速比较器的负端输入信号,Q 支路信号经低通滤波后,作为比较器的正端输入信号。通过设置 DAC 的输入改变比较电平,控制脉冲宽度的变化,脉冲信号的频率由频率控制字 1 确定。

3 测试结果和分析

系统在确定了硬件结构后,精心设计硬件电路,完成系统调试和功能测试。测试样机达到的主要性能指标,如表 2 所示。测试结果与表 1 中参数对比,可

表 2 信号源样机测试的性能指标

Tab. 2 Test data of the prototype machine

指标名称	指标值
频率	范围/Hz $0.1 \sim 110 \times 10^6$
	分辨率/Hz 0.1
输出电平	范围/dBm $-50 \sim +12$
	分辨率/mV 0.1
	阻抗/ Ω 50
系统噪声电平/dBm	< -75
扫频范围/Hz	$0.1 \sim 110 \times 10^6$
谐波失真/dBc	< -30
非谐波失真/dBc	< -60
内外调幅频率/kHz	0.02~20
调制度/%	0~100
内外调频频率/kHz	0.02~20
最大频偏/kHz	100
调制类型	AM,FM,PM,FSK,BPSK,CHIRP FM

以看出信号源输出信号的频率、电平、噪声电平等主要性能指标完全达到要求。对整个频率范围内输出信号的杂散性能,使用了频谱分析仪 AT5011 进行测试,测试结果如图3~5所示。图3是输出110 MHz波形的宽带杂散性能,其值优于40 dBc。图4是输出110 MHz波形的窄带杂散性能,其值在 ± 250 kHz范围内优于75 dBc。图5是输出110 MHz波形的相

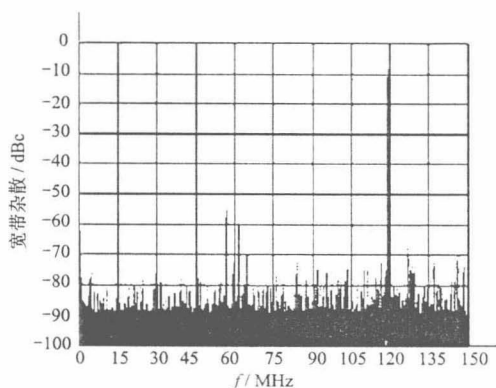


图3 输出信号110 MHz时的宽带杂散
Fig. 3 WSFDR while outputting 110 MHz signal

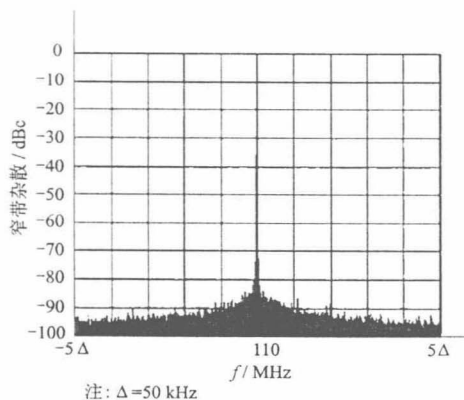


图4 输出信号110 MHz时的窄带杂散
Fig. 4 NSFDR while outputting 110 MHz signal

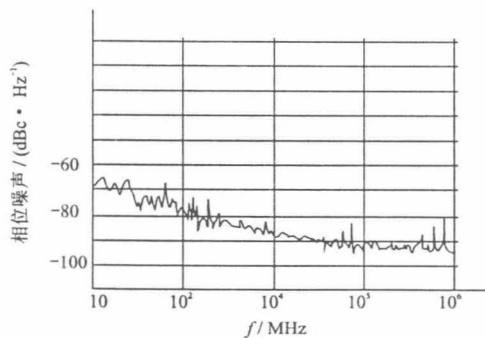


图5 输出信号110 MHz时的相位噪声
Fig. 5 Phase noise while outputting 100 MHz signal

位噪声,测量得到在偏离中心频率1 Hz处相位噪声为 -80 dBc/Hz,当偏10 Hz时,相位噪声下降为

-60 dBc/Hz,之后随偏离频率变大,相位噪声逐渐减小。测试结果表明,主要技术指标达到性能要求,进一步在电源设计、隔离电路设计和低通滤波器设计等方面进行改进,还可以减少相位噪声改善杂散性能。

4 结 语

基于AD9854的多功能信号源能灵活、方便地实现多种模拟调制和数字调制。具有成本低、开发周期短、体积小和易于系统功能扩充等优点。通过分析和实际测试结果表明,以DDS为核心构造多功能信号源确实是实现高性价比、低相噪低杂散数字化信号源的有效途径。

参考文献:

- [1] HENRY T, NICHOLAS III, SAMUELI H. An analysis of the output spectrum of direct digital frequency synthesizer in the presence of phase-accumulator truncation [C]. New York: 41st Annual Frequency Control Symposium, 1987.
- [2] 李明斌. 直接数字频率合成的原理及频谱特征分析 [J]. 电讯技术, 1995, 35(4): 16-23.
- [3] KROUPA V F. Discrete spurious signal and background noise in direct digital frequency synthesizers [C]. Piscataway: IEEE International Frequency Control Symposium, 1993.
- [4] KROUPA V F. Spurious signals in direct digital frequency synthesizers due to the phase truncation [C]. Piscataway: IEEE International Frequency Control Symposium, 1999.
- [5] TWELVES S, KIKKERT C J. Performance of a digital stereo FM modulator with reduced output resolution [J]. IEEE transactions on broadcasting, 1997, 43(1): 104-112.
- [6] 张俊凌, 张玉兴. 直接数字频率合成器中的相位噪声分析 [J]. 电子科技大学学报, 1999, 28(1): 24-27.
- [7] Analog Devices Inc. CMOS 300MPS quadrature complete DDS AD9854 [EB/OL]. (2004-10-01) [2005-04-26] ADI data sheet <http://www.analog.com/en/prod/0%2C2877%2CAD9854%2000.htm>.
- [8] KROUPA V F. Phase and amplitude disturbances in direct digital frequency synthesizers [C]. New York: IEEE International Frequency Control Symposium, 1997.

(责任编辑:程 群)

Constructing Comprehensive Practicing Education Platform Cultivating Electrical & Electronic High-Quality Students

Wang Chenghua, Chen Xu

Nanjing University of Aeronautics and Astronautics, Nanjing, P. R. China, 210016

chwang@nuaa.edu.cn, ded01@nuaa.edu.cn

Abstract - How to cultivate students' practicing ability and creativity by means of practicing education is a big challenge for the electrical and electronic education reformation undergoing in China's colleges. This article presents a comprehensive practicing education platform for electrical and electronic students, which was built by the National Electrical and Electronic Teaching Base of Nanjing University of Aeronautics and Astronautics. This platform was constructed in order to cultivate students' self-learning ability, systematic comprehensive designing ability, engineering practicing ability and creativity. Based on multidimensional education resources and comprehensive laboratories, the education platform uses open self-driven practicing as the major teaching method, and employs a multilevel and modulized practicing education system to carry it out. After years of operation and improvements, it functions effectively in education practice.

Index Terms - Creativity ability, Comprehensive practicing education platform, Practicing education, Practicing ability.

THE CONSTRUCTING OF THE NATIONAL ELECTRICAL AND ELECTRONIC TEACHING BASE

It was approved by the Ministry of Education in 1996 that 45 bases of National basic engineering courses would be built up. Approved by the Ministry of Education, our school was San Juan, PR

requested for the construction of one of the eight electrical and electronic teaching bases in our country.

The guiding principle for the construction of the base is that "We take the renewal of education thoughts and ideas as the guide, the reform of the personnel training scheme as the basis and the reform of electrical and electronic course system as the core to strengthen the practical links in various forms, to develop teaching both in and outside classroom in multiple level, and to attach importance to the innovative consciousness, practical abilities and comprehensive qualities of the students".

The base is divided into 9 labs as is shown in Figure 1. The total investment of the experiment center has reached as high as 12 million Yuan. The base occupied a construction area of 2700 square meters now and there are more than 3000 sets of instruments and equipments.

The base undertakes teaching tasks of practice for 7 specialties in the field of electricity. They are information engineering; electronic information science and technology; electrical engineering and automation; detection guidance and control technology; instrument measurement and control technology; biomedical engineering and computer science and technology. In 2004-2005 academic year, the base had provided experiments, practice and course designs as many as 400,000 man hours to 3400 undergraduates. 400 undergraduate were engaged in their project development and scientific research in this center.

July 23 - 28, 2006

CURRICULUM OF MAIN COURSES

The curriculum in the field of electrical engineering consists of five major knowledge modules based on electrical and electronic information discipline, including "circuit", "signal", "field", "control" and "computer". The objective of the curriculum system is to construct a basic knowledge platform adapted to advanced modern technology with the orientation

to improve the student's innovation abilities and comprehensive qualities. An overall electronic system design is included. Through this design, students are supposed to improve their knowledge in the field of application and will be able to design and optimize a complicated system. The main courses in the field of courses of electrical and electronic engineering are shown in Figure 2 and Table 1.

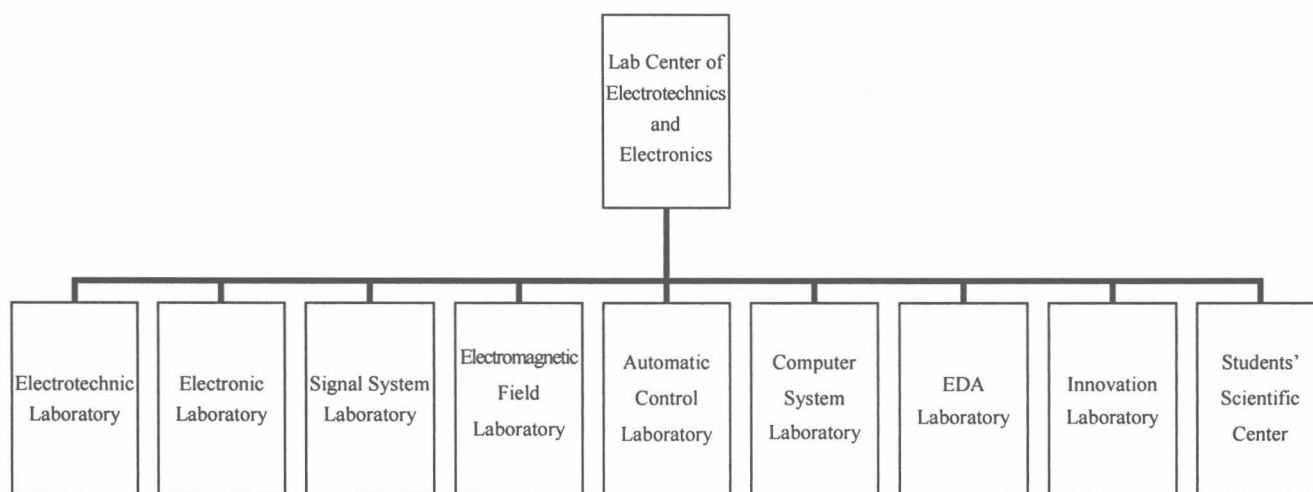


FIGURE 1
ELECTRICAL AND ELECTRONIC BASE

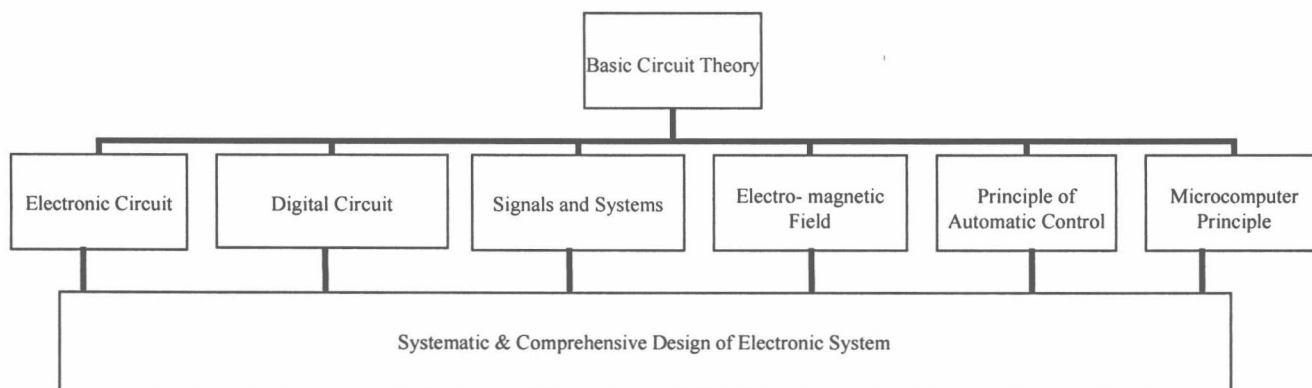


FIGURE 2
SYSTEM OF MAINSTAY COURSE

TABLE 1

MAIN COURSES OF ELECTRICAL AND ELECTRONIC INFORMATION

Course (class hours)	Experiment (class hours)	Course design (length of time)
Circuit (70)	Circuit Experiments (10)	
Signals and Systems (72)	Signals and Systems Experiments (16)	
Electronic Circuit (64)	Electronic Circuit Experiments (16)	Electronic Circuit Course Design (one week)
Digital Circuit (64)	Digital Circuit Experiments (16)	Digital Circuit Course Design (one week)
Microcomputer Principle (64)	Microcomputer Principle Experiments (16)	Microcomputer Principle Course Design (one week)
Theory of Electromagnetic Field (64)	Theory of Electromagnetic Field Experiments (4)	
Principle of Automatic Control (50)	Principle of Automatic Control Experiments (6)	
Systematic & Comprehensive Design of Electronic System (one week)		

THE REFORM OF TEACHING METHODS IN ENGINEERING PRACTICE

The experiment and practice is an important part in the whole teaching period. Not only can the student's knowledge of theory be consolidated, but can also heighten the student's level to combine theory with practice. Meanwhile it will play an extremely important role in the improvement of the students' ability and psychological quality.

1. The System for Experiment and Engineering Practice

Combined with the concrete conditions in the respective course, a considerable large reform of the contents of practice and experiments was made by all the laboratories. The purpose of this reform is in the following: first, to reduce the number of verifying experiments and change them from the merely verification of the theory to more open and systematic design; second, to divide the experiments and engineering practice into a number of different levers so as to systematically improve the student's ability step by step. For an example: in our lab for electronics, the so called "three lever and six class system" for the engineering practice and teaching is carried out. The system is shown in Table 2 and Figure 3.

TABLE 2
EXPERIMENT AND PRACTICE TEACHING SYSTEM

Basic Skills Training Program	Cultivation of Systematic Designing Ability	Cultivation of Independent Working Ability
① Basic Experiments (five)	③ Course Design (one week)	⑤ Self-development Subject
② Choose Experiments (three)	④ Design of Electronic System (one week)	⑥ Attend Teachers' Scientific Research

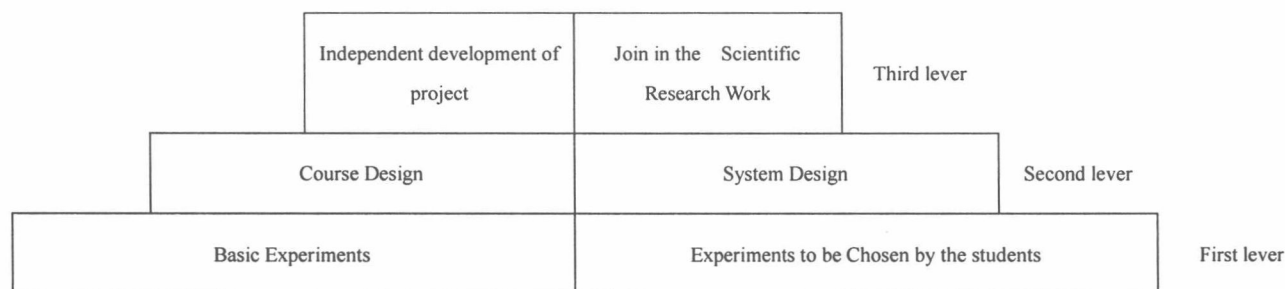


FIGURE 3
EXPERIMENT AND PRACTICE TEACHING ORGANIZATION PATTERN

As you can see in this Figure, the first level was designed for training the basic engineering skills, while the second lever was designed for the cultivation of the ability to design a system. It is composed of a comprehensive electronic system design and three courses (electronic circuit, digital circuit and microcomputer principle). The third level was specially set up for outstanding students. The students can follow their interests and concentrate themselves on the subjects designed by them. They can join in the teachers' scientific research work or do their projects appointed by teachers.

II. Experiment Method

We emphasize the role of the students, and pay special attention to strengthen student's independence in the experiment teaching. That is the core to reform the experiment method. Students' ability in engineering practice needs to be improved through their own efforts. Through swimming, the students can learn how to swim. It is emphasized that the

experiments be done by the students independently. Starting from the experiments of circuit to the experiments of electronic and digital circuit, the training scheme is designed to encourage the students to organize the experiments and to process the data in a planned and independent way. The experiment guide book compiled by the base will guide the students to do the experiments. The book contains the information from complicated and detailed information to simple and coarse information and further to the contents and requirements necessary for doing the experiments. The guide book is essentially a letter of specifications for designing the experiments. As you can see that the experiment work of scheme, design, instrument selection, organization, installation and adjustment and the work to analyze and process the experimental data. Three aspects are emphasized: thinking, working and studying independently and with the initiative in one's own hands. The teacher's roles such as checking the report, examining the feasibility, solving the knotty problems, and checking the experimental results are shown as planning,

guiding and encouraging in the whole process.

III. Laboratory Opening to the Students and Technical Innovation Fund

In order to encourage the students to study and do their research of their own accords and cultivate the students' innovative consciousness and innovative ability and to stimulate the student's enthusiasm for advocating science and knowledge, and for studying diligently and showing the dashing spirit of young people and further to promote the emerging of outstanding talents and achievements, every entity of the experiment center is open to students. It is propagated through the self-built websites of electronic laboratory that students are welcome to enter the experiment center to accept the required training and to finish their different kinds of work, such as experiments and research work or project development.

The innovative fund is specially set up for the purpose mentioned above. The projects need to be financially supported by the Innovation Fund falls into four categories:

- Projects put forward by the laboratory of electrical and electronic base and the laboratory of innovation, according to the requirements for teaching and research work;
- Projects put forward on the basis of the subjects which are adaptable for the undergraduate students in the teachers' own work;
- Projects put forward on the basis of enterprises for further research;
- Projects put forward by the students under the guidance of the teachers.

The innovation of the project is emphasized, and the teacher are provided for guiding and directing the students, no matter what type the subject it is.

Once the project to be financially supported by the Innovation Fund is approved, fifty percent of the total amount of money is allocated for initial fee. In the interim, inspection should be carried on by an evaluation and examination, the

other fifty percent of the money will be provided to the qualified one. The projects need to be checked and accepted through an organized debate. The material object, model, papers, and research reports should also be checked and accepted item by item. Through evaluating and appraisal, over 100 projects supported by the innovative fund have been approved in recent years.

CONCLUSION

In the past few years, student's intelligence and wisdom has been fully displayed on the open base and rich achievements have been acquired. Our students have obtained the awards many times among the National College Students Contest for the "Cup of Challenge". They also won their reputation in the Electronics System Design Contest of the National College students. They obtained a special award in the National College Students Contest for the "Cup of Challenge" with a miniature flapping-wing aircraft called "oriole" designed in the innovative laboratory.

REFERENCES

- [1] Wu Zhenyang, "Constructing National Instruction Base of Electrotechnics and Electronics to Facilitate Education Innovation", *Journal of Electrical & Electronic Engineering Education*, No.6, 2004.
- [2] Guo Yunling, "Emphasize the Electronic Contest, Enhance the Innovation of Teaching--Thought on Participating the Nation-wide Electronic Contest of College Students", *Journal of Electrical & Electronic Engineering Education*, No.1, 2003.
- [3] Meng zhengda, "Consummating Practice Teaching System and Platform for Strengthening Practice and Creative Ability Training", *Research and Exploration in Laboratory*, No.S1, 2005.
- [4] Wang Mingshun, "Bring up Science and Technology Innovation Center and Making Undergraduate's Dream Fly", *Research and Exploration in Laboratory*, No.S1, 2005.

DSO 高性能显示控制系统设计

苏 抗 王成华 夏永君

(南京航空航天大学信息科学与技术学院, 南京, 210016)

摘要:为满足数字存储示波器(DSO)大流量实时数据显示的需要,本文设计了一种以 Altera FPGA 和 TI C5000 DSP 为核心的高性能液晶屏(LCD)显示控制系统。该系统只需主机直接提供采样数据和少量控制字,便可自动生成显示所需的各种菜单,完成对采样数据的处理,产生输出波形,并驱动 LCD 以恒定刷屏速率进行显示。系统减轻了主机负担,实现了 LCD 高速数据更新,提供了灵活的接口电路,并在测试中获得了每秒 80 帧的波形更新速率。

关键词:数字信号处理;显示控制;知识产权核;液晶屏;数字存储示波器

中图分类号:TN911.72

文献标识码:A

文章编号:1005-2615(2006)04-0497-06

High-Performance Display Control System for DSO

Su Kang, Wang Chenghua, Xia Yongjun

(College of Information Science and Technology, Nanjing University of
Aeronautics & Astronautics, Nanjing, 210016, China)

Abstract: In order to meet the need of real-time display in digital storage oscilloscope (DSO), a high-performance display control system is introduced. According to the raw sampling data and few control words from the host, the system based on Altera FPGA and TI C5000 DSP can process sampling data, generate the relative menu and the waveform, and update them to liquid crystal display (LCD). The system liberates the host from the heavy and complex digital signal processing (DSP) operations, and achieves a high waveform rate at the same time. Also, several different interfaces are designed in the system to provide the connection with different hosts. Finally, the system is applied to the certain DSO, and the waveform rate reaches 80 Hz.

Key words: digital signal processing (DSP); display control; IP core; liquid crystal display (LCD); digital storage oscilloscope (DSO)

引 言

对数字存储示波器(DSO)而言,显示效果如何是衡量其性能优劣的一个重要指标^[1,2]。目前,大多数 DSO 使用液晶屏(LCD)作为其显示屏,但现有的通用型 LCD 驱动芯片均无法满足 DSO 所需的大流量实时数据显示的要求。针对这种情况,国外实力较强的 DSO 生产商多采用专用集成电路(ASIC)完成这一工作,其特点是:系统开发周期较长,成本较高;但显示效果好,并具备较强的数据处理能力,可大幅降低主机负担。国内数字测试仪器

起步较晚,目前还没有实力开发自己的 ASIC,其显示控制系统一般有两种实现方案。文献[3]论述了其中一种方案,该方案利用 ARM 处理器自带的 LCD 驱动电路实现显示控制,由于其 LCD 驱动电路性能有限,系统很难获得稳定的每秒 25 帧以上的刷屏速率。文献[4]论述了另一种以数字信号处理器(DSP)为核心器件的显示控制方案,该方案虽然可以提供较高的 LCD 刷屏速率,但其数据处理只能在驱动 LCD 更新的间隙内进行,从而在很大程度上限制了系统的数据处理能力,依然很难获得稳定的每秒 25 帧以上的刷屏速率。

收稿日期:2005-11-08;修订日期:2006-01-03

作者简介:苏 抗,男,硕士研究生,1982 年 11 月生;王成华(联系人),男,教授,E-mail:chwang@nuaa.edu.cn。

为解决上述不足,本文设计了一种以 Altera FPGA 和 TI C5000 DSP 为核心,用于 DSO 的高性能 LCD 显示控制系统。该系统可提供恒定的刷屏速率及较高的波形更新速率,并具有强大的数据处理能力,可大幅降低主机负担,从而为实现高性能整机提供了保障。同时,该显示控制系统是一个独立的通用系统,配合不同速率的采样单元电路,可方便地构成不同采样速率、不同模拟带宽的 DSO。整个系统采用模块化设计的方式,可以方便地向片上系统(SOC)或片上可编程系统(SOPC)进行移植,这也为今后 ASIC 的开发打下了基础。在系统开发过程中,本文以获取最佳显示效果为核心指导思想,充分发掘了器件性能,最终取得了令人满意的结果。

1 系统整体结构及软件基本流程

系统由数据处理单元、LCD 驱动单元及接口电路 3 个部分构成,如图 1 所示。前端主机可灵活地选择 HPI, McBSP, SPI 或 UART 中的任意一种,将采样数据和控制参数送入数据处理单元的寄存器组中。数据处理器(MCU)根据控制寄存器的数值,完成相应菜单的组织,调用需要的字模,在 LCD 屏上完成菜单的更新;同时,MCU 还需按主机要求的工作模式,对采样数据进行处理,在波形缓冲区(WAVE BUFFER)完成波形图案的绘制,并在合适的时机将更新的波形数据送入 LCD 驱动单元的显示存储器(VRAM)中。LCD 驱动单元是一个嵌入显存的全硬件液晶驱动电路,其中的 LCD 刷

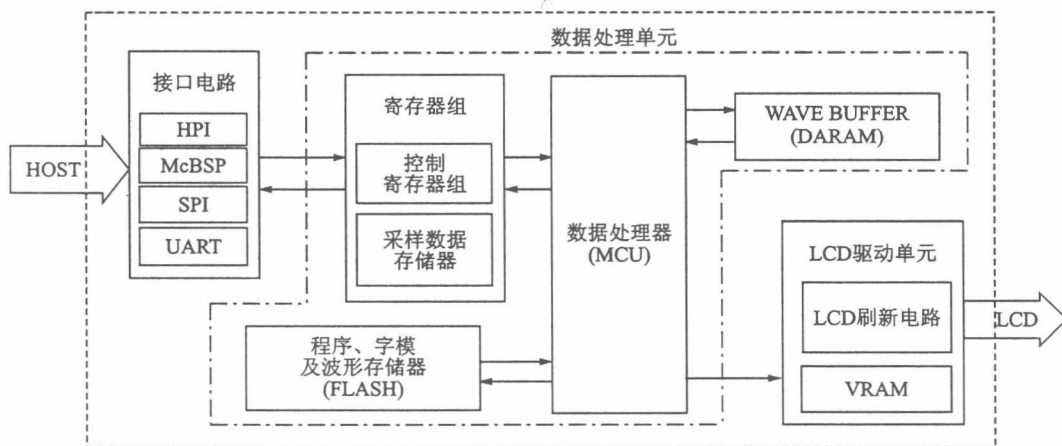


图 1 系统整体结构框图

新电路可独立地以恒定速率完成 VRAM 至 LCD 的数据更新。

在软件设计时,为提高系统性能,简化程序结构,整个显示控制被分为波形和菜单两个部分进行。根据两种显示内容自身不同的特征,系统的工作方式设计为:正常工作时系统仅进行波形区的滚动刷新;菜单的更新通过主机指令,以中断方式完成。图 2(a,b)分别给出了主程序基本流程和中断服务程序流程。

2 核心技术实现

2.1 波形区的高速绘制及显示效果的优化

对 DSO 而言,波形区是其显示中最重要的部分,也是显示中更新最频繁、更新时数据量最大的部分。波形是随机的,无任何规则可寻;同时,波形区还需进行多组数据的叠加显示,如两通道波形、背景网格、光标等。波形区显示的这两个特性就决定了对其显示控制必须以点为单位进行,这也就加

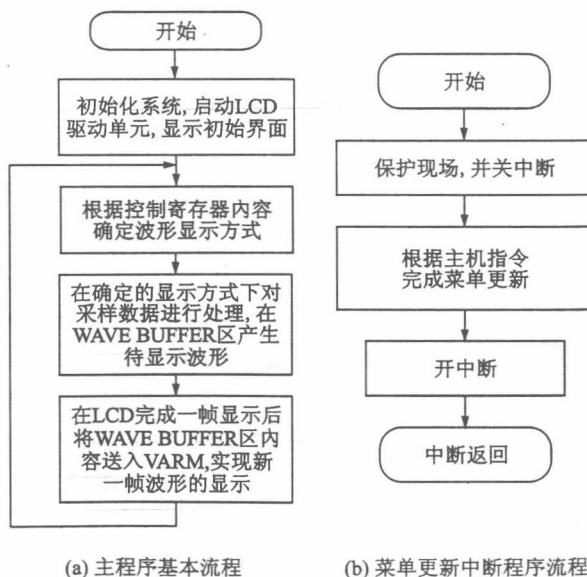


图 2 系统软件程序流程图

大了其显示控制的时间复杂度。为提高波形更新速

度,系统中配置了特殊结构的波形缓冲区,并设计了高效的显示控制算法。

TI C5000 系列 DSP 器件中,均内置了不同容量的高速双寻址 RAM(DARAM)。在其特有的 3 条独立数据存储器总线和 1 条程序存储器总线的配合下,可保证在任意一个给定的机器周期内同时执行 4 次存储器操作:1 次取指、读 2 个操作数和写 1 个操作数^[5,6]。这一特征正满足了 DSO 波形绘制中大流量、高速度数据处理的需求。

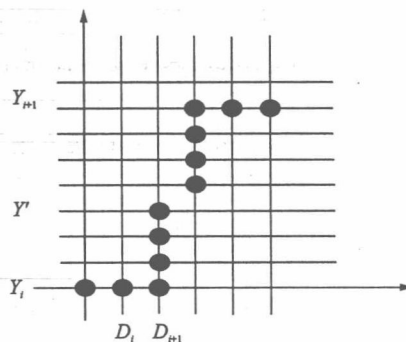
波形缓冲区利用 DSP 内 DARAM 构成,在汇编语言开发的基本功能函数控制下,数据处理单元可在 1 个机器周期内完成从波形缓冲区取出原始图案,将需显示图案以或运算进行绘制,并将新的图案数据写回波形缓冲区的整个操作。而在采用单寻址静态 RAM(SRAM)的系统中,这一系列的操作至少需占用 3 个机器周期。可见,波形缓冲区的引入使得该系统在相同图案绘制算法下可获得一般系统 3 倍以上的性能。

除了在硬件上加了波形缓冲区,系统还针对 DSO 显示图案的特点,设计了高效的显示控制算法,以加快波形的绘制。

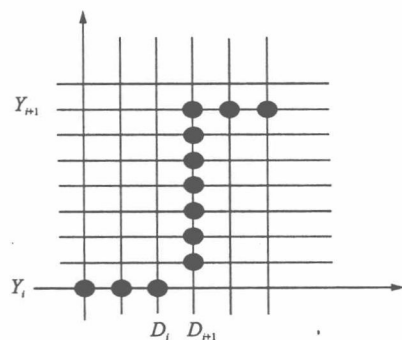
波形矢量显示过程中需绘制大量的线,而传统的绘制方式多采用 Bresenham 算法或其改进算法完成这一工作^[4]。此类算法虽然避免了时间复杂度较高的乘、除运算,但大量的加、减运算仍是不可避免的^[7,8]。考虑到 DSO 在绝大多数情况下,需显示采样点数远远小于总采样点数,在显示过程中根本无需进行插值处理,故该系统设计了一种以直线取代斜线的波形绘制算法。

由于显示点数远小于采样点数,这便使得系统在矢量显示方式下只需直接从采样数据中取出需要的数值,再进行水平方向步长恒定为 1 的连线即可。对这种连线,若采用 Bresenham 或其改进算法,在绘制每一条连线时,都必须计算出垂直方向步长和误差项,以确定连线转折点 Y' 的位置,其绘制结果为水平方向步长为 1 的一组斜线,如图 3(a)所示。实际上,这些烦琐的数值运算完全可以避免。该系统在矢量工作方式下,将这种斜线以直线取代,如图 3(b)所示。图中可见, (D_i, Y_i) 到 (D_{i+1}, Y_{i+1}) 的连线被一条直线取代,这样在整个连线过程中只需根据采样数据控制绘制的线长,而无需进行任何数值运算。对 TI C5000 系列 DSP 而言, Bresenham 算法产生一条斜线需要的 1 次垂直方向步长运算、2 次垂直坐标运算和 2 次比较操作,共需占用 8 个机器周期。而系统采用的以直线取代

斜线的算法,每绘制一条直线仅需要 2 个机器周期(1 次比较操作)便可完成。这样系统波形绘制的时间复杂度便降低为原来的 1/4,在保证测量精度不变的情况下,使得系统性能得到显著提升。同时,该算法在绘制波形上升沿、下降沿的过程中,还可取得比 Bresenham 或其改进算法更美观的显示效果。



(a) Bresenham 或其改进算法绘制效果



(b) 系统采用的以直线取代斜线的显示控制算法绘制效果

图 3 不同显示控制算法波形绘制效果

DSO 波形区绘制过程中还存在大量烦琐的重复操作,这其中的典型就是波形显示区中背景网格的绘制。该绘制操作伴随着波形的每次更新在不断重复进行,由于其覆盖面广、线条数目多,若依然采用以点为单位对其进行绘制,则耗时将大大超过波形自身,从而极大限制了波形的更新速率。对于此类工作量较大的重复操作,在软件设计时采用了以空间换时间的思想,取得了良好的效果。本文直接为背景网格制作了对应的字模,在绘制时只需直接将这数据搬移至波形缓冲区即可。这种绘制方式,将位操作转换为字操作,并省去了复杂的位运算,使得背景网格的绘制速度提高了近 10 倍。

同时,为获得更好的波形显示效果,在保证系统性能和测量准确性的原则下,作者还设计了波形的优化显示算法。该算法可在波形动态显示时,根据采样数据的情况,在垂直方向上对输出波形进行适当的加粗,以方便波形的观察。系统中背景网格、

标尺等辅助显示内容也被进行了全新的设计,并在单灰度 LCD 屏实现了 50%灰度背景网格的无抖动显示。这些优化设计,进一步完善了波形显示效果,使操作人员可方便地使用仪器进行测量工作。

2.2 菜单高速显示的实现

相对波形而言,菜单内容较为稳定,更新时数据量小,且不存在需进行叠加显示的部分。同时,为了便于主机控制,故系统的菜单显示控制采用了中断触发、以字为单位、直接向 LCD 驱动单元送数的方式。这种方式不仅可提高菜单的更新速度,同时也节约了处理器的存储资源。

DSO 菜单拓扑结构较为复杂。对 14 幅基本菜单,每幅均包含 5 个子选项,每一子选项又具有若干个状态,而每一状态需显示字符的类型、长度又很可能截然不同。在这种情况下,传统的顺序查找方式效率很低,严重影响了菜单的更新速度。同时,由于菜单控制以中断方式实现,较慢的菜单更新也会影响波形更新的正常进行,很容易在屏幕上产生令人讨厌的闪烁,而影响示波器的正常使用。

系统设计了一个基于 Hash 表技术的菜单存储结构^[9],如表 1 所示。其中 $(n,0,0)$ 单元用来存放第 n 幅菜单的名称; $(n,0,1)$ 至 $(n,0,5)$ 单元用来存放第 n 幅菜单中 5 个子选项的名称;而 (n,i,j) 单元 $(i \neq 0)$ 则用于存储第 n 幅菜单第 i 子选项状态为 j 时的显示内容。在每个基本存储单元中均包含了 3 个信息——需显示字符的类型、长度和需显示字符的字模地址,以便可使用通用菜单显示函数进行显示。

表 1 基于 Hash 表技术的菜单存储结构

菜单编号		
$(0,0,0)$	$(0,0,1)$	...
$\vdots$	$\vdots$	
$(n,0,0)$	$(n,0,1)$	...
$(n,1,0)$	$(n,1,1)$	...
$\vdots$	$\vdots$	
$(n,5,0)$	$(n,5,1)$	...
$(n+1,0,0)$	$(n+1,0,1)$	...
$\vdots$	$\vdots$	

利用该存储结构,各级菜单均可方便地通过 Hash 查找技术进行访问。根据主机提供的菜单号及各子选项状态,系统只需进行简单的运算便可获取所需要的显示数据。与传统的顺序查找相比,该方式不仅避免了庞大、烦琐的状态判断程序的书写,更极大地提高了查找效率,缩短了中断服务程序工作时间,有效防止了波形闪烁现象的发生。

2.3 LCD 驱动单元的实现

LCD 驱动单元是一个独立的知识产权(IP)核。通过不同的配置,该单元可实现:任意显示分辨率下的任意刷屏速率(仅受 FPGA 存储空间和工作速度的制约)、8 位/16 位前端接口、8 位/12 位 LCD 接口。图 4 给出了其基本组成框架。

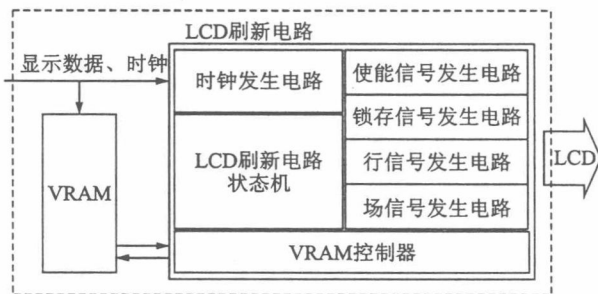


图 4 LCD 驱动单元逻辑结构

整个 LCD 驱动单元可划分为两个部分:VRAM 和 LCD 刷新电路。其中,VRAM 为异步双口 RAM,作为 LCD 驱动单元内置的显示存储器,其长度和数据宽度可根据需要进行任意的定义。在高速接收数据处理单元传送的显示数据的同时,该存储单元可为 LCD 刷新电路提供低速的存储器访问。VRAM 与数据处理单元接口响应于处理器时钟的下降沿,为防止访问冲突,在系统设计时将其与 LCD 刷新电路接口的操作同步于处理器时钟的上升沿。后经实践证明,这种设计性能良好,完全可以避免访问冲突的发生。LCD 刷新电路用来产生 LCD 的使能信号、锁存信号、行信号、场信号以及数据信号,实现将 VRAM 中的数据到 LCD 的刷新。其使能信号具有上电复位功能^[10],可保证 LCD 的正常启动。同时,为了便于驱动不同类型的 LCD,锁存信号、行信号及场信号的极性、脉冲宽度及相互间的时延均可分别进行精确的调整。

时钟产生电路利用 FPGA 提供的锁相环(PLL)单元^[11],可方便地对处理器时钟进行任意的倍频或分频,产生 LCD 刷新电路所需要的时钟。VRAM 控制器负责配合各控制信号,将所需的数据送至 LCD 数据线上,以完成 LCD 的刷新工作。

图 5 给出了针对 320×240 单灰度屏,LCD 刷新电路在 Quartus II 5.0 中的仿真波形,其中各信号的详细说明见表 2。该波形包含了从前一帧刷新结束到完成新一帧第一行数据更新的全部过程。在仿真波形中可清楚地看到:在完成前一帧数据刷新之后,数据处理单元同步信号 bio 立刻产生,通知数据处理单元可以开始新一帧波形数据的传送;在