

高等学校计算机教育规划教材

# 数字电路与 逻辑设计

范文兵 李浩亮 李敏 编著

<http://www.tup.com.cn>

清华大学出版社

高等学校计算机教育规划教材

# 数字电路与 逻辑设计

范文兵 李浩亮 李敏 编著

清华大学出版社  
北京

## 内 容 简 介

本书是依据教育部电子信息科学与工程类专业指导委员会公布的“专业教学指导规范”编写。全书分为9章，主要内容包括逻辑代数基础、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形的产生和整形、存储器和可编程逻辑器件、数-模和模-数转换、数字系统的典型应用。本书的每章中有例题，每章之后有习题，便于学生联系实际，巩固所学知识。

本书内容全面，注重基础，理论联系实际，文字简明精练、针对性强，注重实际能力的培养；可作为电子信息类各专业课程教材，既可供高等学校电子、电气、自动化、通信、计算机和其他相关专业本科生当作教材，也可供从事电子技术工作的工程技术人员当作参考资料。

本书封面贴有清华大学出版社防伪标签，无标签者不得销售。

版权所有，侵权必究。侵权举报电话：010-62782989 13701121933

### 图书在版编目(CIP)数据

数字电路与逻辑设计/范文兵,李浩亮,李敏编著. —北京：清华大学出版社,2014

高等学校计算机教育规划教材

ISBN 978-7-302-34091-1

I. ①数… II. ①范… ②李… ③李… III. ①数字电路—逻辑设计—高等学校—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2013)第 240309 号

责任编辑：张瑞庆 战晓雷

封面设计：常雪影

责任校对：梁毅

责任印制：王静怡

出版发行：清华大学出版社

网 址：<http://www.tup.com.cn>, <http://www.wqbook.com>

地 址：北京清华大学学研大厦 A 座

邮 编：100084

社 总 机：010-62770175

邮 购：010-62786544

投稿与读者服务：010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈：010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载：<http://www.tup.com.cn>, 010-62795954

印 刷 者：清华大学印刷厂

装 订 者：北京市密云县京文制本装订厂

经 销：全国新华书店

开 本：185mm×260mm 印 张：27

字 数：670 千字

版 次：2014 年 1 月第 1 版

印 次：2014 年 1 月第 1 次印刷

印 数：1~3000

定 价：44.50 元

---

产品编号：053429-01



# 前 言

FOREWORD

数字电路课程是电子工程、电气工程、自动化、计算机等电类专业和其他相关专业的主要技术基础课程。教委部曾多次组织重点院校的专家教授们编写出版过多部统编教材，对该课程的发展起到了重要的推动作用。本书依据教育部电子信息科学与工程类专业指导委员会公布的“专业教学指导规范”编写，全书分为9章。

随着电子科学技术的高速发展，近年来数字电路课程的教学内容有了较大变化，其中基于EDA技术和可编程逻辑器件的现代数字系统设计得到了广泛应用。但由于可编程逻辑器件等新型器件仍属于半导体器件，所以过去讲授的半导体器件工作原理的理论基础对这些新型器件仍然适用。同时，传统教材中的逻辑代数、逻辑门、触发器、组合电路和时序电路等基本概念、分析方法和设计方法也是使用新型器件时必备的基础理论。因此，本书在讲授这些内容时，一方面延续和保持了数字电路基础内容的完整性和理论的系统性，另一方面在每一章增加了数字电路基本内容的VHDL语言描述，使读者在学习数字逻辑单元电路时逐步掌握现代数字系统设计的基础知识。

此外，本书将存储器和可编程逻辑器件合并为一章介绍，重点介绍只读存储器、随机存储器的组成、工作原理及集成器件应用，FPLA、PAL器件及其应用，GAL、CPLD和FPGA的电路结构、工作原理和器件技术特性，并详细介绍应用可编程逻辑器件配置和基于MAX+plus II、Quartus II两种EDA平台的现代数字系统设计流程。第8章介绍数-模和模-数转换器的结构、原理和集成器件的使用方法。第9章介绍数字系统的几个典型应用，包含传统数字系统设计实例和利用EDA工具的设计实例，这些典型应用举例深入浅出地介绍了常用的中大规模集成电路的应用方法，它们可以作为课程设计和综合设计时的参考。本书的每章中有例题，每章之后附有习题，以利于学生联系实际，巩固所学知识。

带有\*的章节作为选讲的内容，在学时较少或要求不高的情况下，首先删减这些内容，或要求学生自学，删减的内容不会影响整个理论体系的完整性和内容的连贯性。

本书分为9章，第2章、第3章、第5章、第7章、第8章和第9章由范

文兵、李敏编写，第1章、第4章和第6章由李浩亮编写，全书由范文兵统稿、定稿，李敏校核。书中大量的实例实验由谭风杰、汪迎、王瀚在学校的EAD实验室开展了充分的研究和实验。本书在编写过程中得到Altera公司提供的有益的资料和软件。本书的编写得到了学校和学院领导的大力支持和指导，并参考了一些已经出版的教材和文献，在此作者谨向他们表示衷心的感谢。借此机会也向所有关心、支持和帮助本书编写、修改和出版的同志致以诚挚的谢意。

本书一定还有许多不完善之处，殷切地期望读者给予批评指正。

编 者

2013年8月

# 本书的符号说明

## 1. 电压、电流符号

$V_I$	输入电平 (相对于电路公共参考点的电压)
$i_I$	输入电流
$V_O$	输出电平 (相对于电路公共参考点的电压)
$i_O$	输出电流
$V_{IH}$	输入高电平
$V_{IL}$	输入低电平
$V_{OH}$	输出高电平
$V_{OL}$	输出低电平
$I_{IL}$	低电平输入电流
$I_{IH}$	高电平输入电流
$I_{OL}$	低电平输出电流
$I_{OH}$	高电平输出电流
$V_{CC}$	电源电压 (双极性器件)
$V_{DD}$	电源电压 (MOS 器件)
$V_{NH}$	输入高电平噪声容限
$V_{NL}$	输入低电平噪声容限
$V_{NA}$	脉冲噪声电压幅值
$V_{TH}$	门电路的阈值电压
$i_L$	负载电流的瞬时值
$V_{T+}$	施密特触发器正向阈值电压
$V_{T-}$	施密特触发器负向阈值电压
$V_{REF}$	参考 (或基准) 电压
$V_{GS(th)N}$	N 沟道 MOS 管的开启电压
$V_{GS(th)P}$	P 沟道 MOS 管的开启电压
$V_{GS}$	MOS 管栅极相对于源极的电压
$V_{DS}$	MOS 管漏极相对于源极的电压

$V_{BE}$	三极管的基极相对于发射极的电压
$V_{CE}$	三极管的集电极相对于发射极的电压
$I_{CC}$	电源 $V_{CC}$ 的平均电流
$I_{DD}$	电源 $V_{DD}$ 的平均电流

## 2. 脉冲参数符号

$f$	脉冲的频率
$q$	占空比
$t_r$	上升时间
$t_f$	下降时间
$t_w$	脉冲宽度
$t_g$	脉冲间隔
$t_{re}$	恢复时间
$T$	重复周期
$U_m(V_m)$	脉冲幅值

## 3. 电阻、电容符号

$C$	电容通用符号
$R$	电阻通用符号
$C_i$	输入电容
$C_h$	保持电容
$C_L$	负载电容
$C_{GD}$	MOS 管栅极与漏极间电容
$C_{GS}$	MOS 管栅极与源极间电容
$R_i$	输入电阻
$R_L$	负载电阻
$R_o$	输出电阻
$R_{OFF}$	器件截止时内阻
$R_{ON}$	器件导通时内阻

## 4. 器件及参数符号

$A$	放大器
$D$	二极管
$G$	门电路
$T$	三极管
$T_N$	N 沟道 MOS 管

$T_p$	P 沟道 MOS 管
$T_G$	传输门
$T_{pd}$	平均传输延迟时间
$T_{PHL}$	输出由高电平变为低电平的传输延迟时间
$T_{PLH}$	输出由低电平变为高电平的传输延迟时间

## 5. 其他符号

B	二进制
D	十进制
CLK	时钟
EN	输入使能（允许）
OE	输出使能（允许）

# 目 录

# CONTENTS

第1章 逻辑代数基础 .....	1
1.1 概述 .....	1
1.1.1 脉冲波形和数字波形 .....	1
1.1.2 数制和码制 .....	3
1.1.3 其他二进制码 .....	7
1.2 基本逻辑函数及运算定律 .....	8
1.2.1 逻辑函数中的3种基本运算 .....	8
1.2.2 逻辑代数的运算定律及规则 .....	10
1.3 逻辑函数表示方法 .....	13
1.3.1 逻辑函数基本表示方法 .....	13
1.3.2 逻辑函数的最小项和最大项 .....	16
1.3.3 从真值表归纳逻辑函数 .....	17
1.4 逻辑函数的公式化简法 .....	19
1.4.1 逻辑函数的最简形式 .....	19
1.4.2 常用公式化简方法 .....	19
1.5 逻辑函数卡诺图化简 .....	21
1.5.1 逻辑函数卡诺图表示法 .....	21
1.5.2 卡诺图化简逻辑函数 .....	22
1.5.3 具有无关项的逻辑函数化简 .....	25
* 1.6 引入变量卡诺图化简逻辑函数 .....	26
* 1.7 硬件描述语言 VHDL 基础 .....	28
1.7.1 VHDL 概述 .....	28
1.7.2 VHDL 语言基本结构 .....	29
1.7.3 VHDL 语言规则 .....	31
1.7.4 MAX+plus II 开发工具 .....	34
本章小结 .....	35
习题 .....	36

<b>第 2 章 门电路 .....</b>	<b>39</b>
2.1 概述.....	39
2.2 半导体管的开关特性.....	39
2.2.1 半导体二极管开关特性 .....	39
2.2.2 半导体三极管的开关特性 .....	41
2.3 简单的与、或、非门电路.....	46
2.3.1 二极管门电路 .....	46
2.3.2 三极管非门 .....	47
2.3.3 二极管-三极管与非、或非门 .....	48
2.4 TTL 集成门电路 .....	48
2.4.1 TTL 与非门电路结构和工作原理 .....	49
2.4.2 TTL 与非门的外部特性及参数 .....	50
2.4.3 其他类型的 TTL 门电路 .....	55
2.4.4 TTL 门电路的改进系列 .....	59
2.4.5 TTL 门电路的使用 .....	61
2.5 金属-氧化物-半导体逻辑(MOSL) .....	62
2.5.1 CMOS 反相器 .....	62
2.5.2 CMOS 反相器的外部特性和参数 .....	64
2.5.3 其他类型的 CMOS 门电路 .....	66
2.5.4 NMOS 逻辑门 .....	69
2.5.5 MOS 门电路的正确使用 .....	70
2.6 门电路产品简介与接口电路.....	71
2.6.1 门电路产品简介 .....	71
2.6.2 各门电路间的接口电路 .....	73
* 2.7 用 VHDL 实现基本逻辑门电路的描述 .....	75
本章小结 .....	76
习题 .....	77
<b>第 3 章 组合逻辑电路 .....</b>	<b>83</b>
3.1 概述.....	83
3.2 组合逻辑电路的分析方法和设计方法.....	84
3.2.1 组合电路的分析 .....	84
3.2.2 组合电路的设计 .....	85
3.3 编码器和译码器.....	87
3.3.1 编码器 .....	87
3.3.2 译码器 .....	91
3.4 数据选择器和分配器 .....	100
3.4.1 数据选择器.....	100

3.4.2 数据分配器 .....	105
3.5 数码奇偶发生器/校验器 .....	106
3.6 算术运算电路 .....	109
3.7 数值比较器 .....	113
3.8 组合逻辑电路中的竞争与冒险 .....	116
3.8.1 竞争-冒险现象及产生原因 .....	116
3.8.2 冒险现象的判别方法 .....	117
3.8.3 消除冒险现象的方法 .....	118
* 3.9 用 VHDL 实现组合逻辑电路的描述 .....	119
本章小结 .....	125
习题 .....	126
<b>第 4 章 触发器 .....</b>	<b>130</b>
4.1 概述 .....	130
4.2 RS 触发器 .....	131
4.2.1 基本 RS 触发器 .....	131
4.2.2 同步 RS 触发器 .....	134
4.3 主从触发器 .....	137
4.3.1 主从 RS 触发器 .....	137
4.3.2 主从 JK 触发器 .....	139
4.4 边沿触发器 .....	142
4.4.1 维持阻塞结构边沿触发器 .....	142
4.4.2 利用传输延迟时间的边沿触发器 .....	144
4.4.3 CMOS 主从结构的边沿触发器 .....	146
4.5 触发器的主要参数 .....	149
4.6 不同类型触发器之间的转换 .....	149
4.7 用 VHDL 描述锁存器和触发器 .....	151
本章小结 .....	153
习题 .....	154
<b>第 5 章 时序逻辑电路 .....</b>	<b>161</b>
5.1 概述 .....	161
5.2 时序逻辑电路的分析方法 .....	163
5.2.1 同步时序逻辑电路的分析方法 .....	163
5.2.2 异步时序逻辑电路的分析方法 .....	165
5.3 寄存器 .....	167
5.3.1 数码寄存器 .....	167
5.3.2 移位寄存器 .....	168
5.4 计数器 .....	173

5.4.1 同步二进制计数器.....	173
5.4.2 同步十进制计数器.....	179
5.4.3 异步计数器.....	185
5.4.4 任意进制计数器.....	189
5.4.5 移存型计数器.....	193
5.4.6 计数器的应用.....	196
5.5 序列信号发生器 .....	198
5.6 时序逻辑电路的设计方法 .....	201
* 5.7 用 VHDL 描述时序逻辑电路.....	208
本章小结.....	213
习题.....	214
<b>第 6 章 脉冲波形的产生和整形.....</b>	<b>220</b>
6.1 概述 .....	220
6.2 555 定时器 .....	220
6.2.1 555 定时器的电路结构 .....	221
6.2.2 555 定时器的功能 .....	221
6.3 施密特触发器 .....	222
6.3.1 施密特触发器的特点 .....	222
6.3.2 用门电路组成施密特触发器.....	223
6.3.3 555 定时器构成的施密特触发器 .....	225
6.3.4 集成施密特触发器.....	227
6.3.5 施密特触发器的应用 .....	228
6.4 单稳态触发器 .....	230
6.4.1 单稳态触发器的特点 .....	230
6.4.2 用门电路组成的单稳态触发器.....	230
6.4.3 555 定时器构成的单稳态触发器 .....	232
6.4.4 集成单稳态触发器.....	233
6.4.5 单稳态触发器的应用 .....	235
6.5 多谐振荡器 .....	237
6.5.1 用门电路构成的多谐振荡器.....	237
6.5.2 石英晶体多谐振荡器.....	242
6.5.3 施密特触发器构成的多谐振荡器.....	242
6.5.4 用 555 定时器构成的多谐振荡器.....	243
* 6.5.5 压控振荡器 .....	245
6.5.6 多谐振荡器的应用 .....	250
本章小结.....	252
习题.....	253

第 7 章 存储器和可编程逻辑器件	259
7.1 概述	259
7.1.1 存储器	259
7.1.2 可编程逻辑器件	260
7.2 只读存储器(ROM)	261
7.2.1 掩模 ROM	261
7.2.2 可编程 ROM(PROM)	263
7.2.3 可擦除可编程 ROM(EPROM 和 EEPROM)	264
7.2.4 ROM 的应用	267
7.3 随机存储器(RAM)	270
7.3.1 RAM 的组成及工作原理	271
7.3.2 RAM 的存储单元	272
7.3.3 集成 RAM 芯片	275
7.3.4 RAM 的扩展与应用	276
7.4 可编程逻辑阵列(PLA)	277
7.5 可编程阵列逻辑(PAL)	281
7.5.1 PAL 的基本电路结构	281
7.5.2 PAL 输出结构形式	282
7.5.3 PAL 应用举例	284
7.6 通用阵列逻辑(GAL)	288
7.6.1 GAL 电路结构	288
7.6.2 GAL 的工作模式	291
7.6.3 GAL 行地址映射图	293
7.7 复杂可编程逻辑器件	294
7.7.1 MAX7000 系列器件结构	294
7.7.2 MAX7000S 系列器件的技术性能特点	298
7.8 现场可编程门阵列(FPGA)	299
7.8.1 FLEX10K 系列器件结构	299
7.8.2 FLEX10K 系列器件的技术性能特点	307
7.9 CPLD 的编程和 FPGA 的配置	307
7.9.1 CPLD 编程方式	308
7.9.2 FPGA 配置方式	309
7.9.3 CPLD/FPGA 器件烧写方法	312
7.10 CPLD/FPGA 主要产品介绍	313
7.10.1 Altera 公司产品	313
7.10.2 Xilinx 公司产品	314
7.10.3 Lattice 公司产品	314
* 7.11 MAX+plus II 集成软件设计平台	314

7.11.1 概述	314
7.11.2 原理图输入设计流程	315
7.11.3 VHDL 文本输入设计流程	322
7.11.4 设计流程归纳	322
* 7.12 用 VHDL 实现存储器	323
* 7.13 Quartus II 集成软件设计平台	326
7.13.1 基于 Quartus II 的数字系统设计流程	326
7.13.2 创建工程	327
7.13.3 设计输入	330
7.13.4 分析综合和适配编译	333
7.13.5 功能仿真和时序仿真	335
7.13.6 编程下载	337
7.13.7 引脚锁定	339
本章小结	340
习题	341
<b>第 8 章 数-模和模-数转换</b>	<b>344</b>
8.1 概述	344
8.2 D/A 转换器(DAC)	345
8.2.1 D/A 转换器电路结构	345
8.2.2 DAC 的主要技术指标	349
8.2.3 集成 DAC 器件及应用	351
8.3 A/D 转换器(ADC)	357
8.3.1 A/D 转换的基本原理	357
8.3.2 直接比较 ADC	359
8.3.3 间接比较 ADC	362
8.3.4 ADC 的主要技术指标	364
8.3.5 集成 ADC 器件及应用	365
8.4 用状态机实现 ADC574A 采样控制电路	373
本章小结	376
习题	377
<b>第 9 章 数字系统的典型应用</b>	<b>382</b>
9.1 概述	382
9.2 数字钟设计	383
9.2.1 电路结构	383
9.2.2 部分电路设计	383
9.3 数字频率计	386
9.3.1 基本原理	387

9.3.2 数字频率计的电路结构	387
9.3.3 主要技术指标	390
9.4 直流数字电压表	390
9.4.1 三位半双积分 A/D 转换器 CC14433 的性能特点	390
9.4.2 三位半直流数字电压表电路结构	391
9.5 交通信号灯控制系统	393
9.5.1 控制逻辑分析	393
9.5.2 单元电路设计	394
9.6 智力抢答器设计	397
9.7 直接数字频率合成技术(DDS)	401
9.7.1 DDS 基本原理	401
9.7.2 DDS 的 VHDL 实现	402
9.7.3 DDS 的主要特点	406
9.8 信号发生器的 FPGA 实现	407
本章小结	412
参考文献	413

# 第1章

## 逻辑代数基础

### 内 容 提 要

本章介绍数字电路逻辑功能的数字方法。主要内容包括数字波形、数制和码制；逻辑代数的基本公式、常用公式和重要规则；逻辑函数及表示方法；利用公式、卡诺图和引入变量卡诺图化简逻辑函数，硬件描述语言和 EDA 开发工具的基本知识。

### 1.1 概述

#### 1.1.1 脉冲波形和数字波形

##### 1. 脉冲波形

在近代电子设备中，使用的电信号有连续信号和脉冲信号两类。连续信号又称为模拟信号，常见的正弦波等就属于这一类，它们是模拟电子技术课程要讨论的内容。脉冲与数字电路课程研究的是脉冲及数字信号，它们都是属于变化快慢不一、作用时间断续的电压或电流波形，图 1.1.1 画出了几种常见的脉冲波形，图 1.1.1(a) 为矩形波，图 1.1.1(b) 为锯齿波，图 1.1.1(c) 为尖峰波，图 1.1.1(d) 为阶梯波。

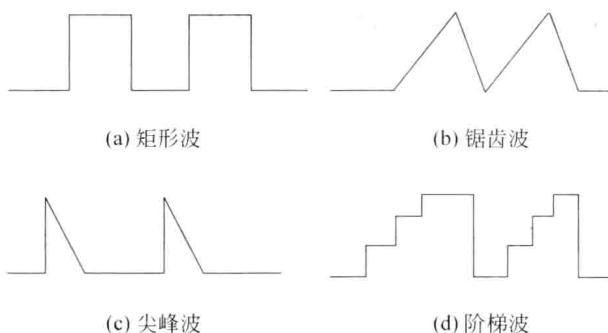


图 1.1.1 几种常见的脉冲波形

脉冲波形千变万化,用来表示脉冲信号特征的物理量称为脉冲信号的参数,工程上为了便于定量分析,通常在幅度和时间两方面规定了几个必要参数,矩形电压脉冲的参数如图 1.1.2 所示。

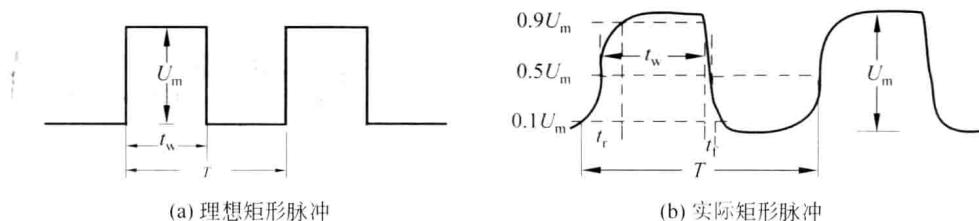


图 1.1.2 矩形电压脉冲参数

理想的矩形脉冲一般只要 3 个参数便可以描述清楚,这 3 个参数是脉冲幅度  $U_m$ 、脉冲重复周期  $T$  和脉冲宽度  $t_w$ ,如图 1.1.2(a)所示。由于电路中储能元件的影响,实际的脉冲波形并不十分规整,需要更多的参数来描述,如图 1.1.2(b)所示。

#### 1) 脉冲幅度 $U_m$

脉冲从起始值到最大值之间的变化量称为脉冲幅度  $U_m$ , $U_m$  是表征信号强弱的重要参数。在数值上

$$U_m = |U_M - U_0| \quad (1.1.1)$$

式中, $U_0$  为脉冲电压的静态值,表示脉冲变化前的稳态值; $U_M$  表示矩形脉冲的峰值,对应于变化后的最大瞬时值。

#### 2) 脉冲前沿 $t_r$

脉冲从起始值开始突变的一边所占用的时间称为脉冲前沿。通常规定脉冲前沿为自  $0.1U_m$  跃变到  $0.9U_m$  所需的时间  $t_r$ ,也称为上升时间。

#### 3) 脉冲后沿 $t_f$

脉冲从峰值跃变回起始值的一边所占用的时间称为脉冲后沿。通常规定脉冲后沿为自  $0.9U_m$  跃变到  $0.1U_m$  所需的时间  $t_f$ ,也称为下降时间。

#### 4) 脉冲宽度 $t_w$

脉冲信号峰值持续的时间称为脉冲宽度  $t_w$ ,其有效宽度指在  $0.5U_m$  处自前沿到后沿之间的时间间隔。

#### 5) 脉冲间隔 $t_g$

相邻两同向脉冲之间的时间间隔称为脉冲间隔,用  $t_g$  表示,又称脉冲休止期。

#### 6) 重复周期 $T$

在周期性脉冲信号中,两个相邻脉冲的前沿之间或后沿之间的时间间隔称为脉冲重复周期,用  $T$  表示。

#### 7) 脉冲频率 $f$

在单位时间内(秒)脉冲信号重复出现的次数,用  $f$  表示, $f=1/T$ 。

#### 8) 占空比 $q$

占空比表示脉冲信号的宽度  $t_w$  与重复周期  $T$  的比值,用  $q$  表示。

众所周知,脉冲的宽度愈窄,或边沿愈陡,它的频谱就愈宽,低频端可到直流分量,高