

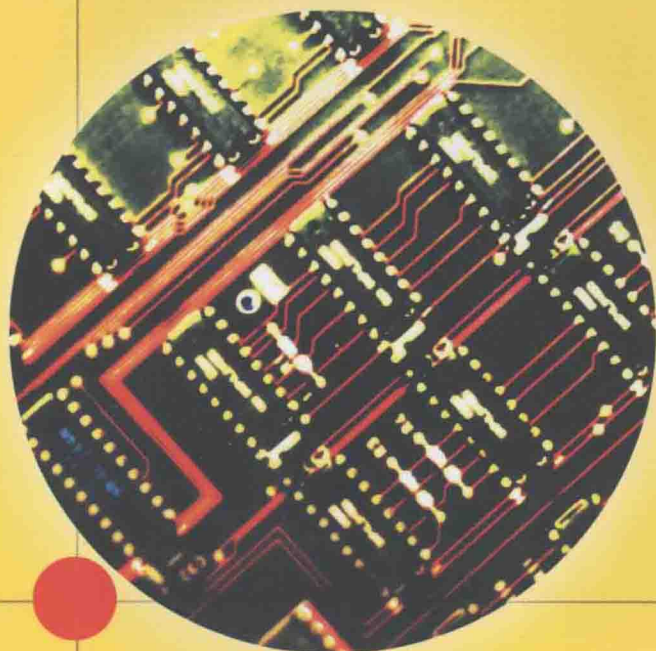
全国高职高专电子信息类专业规划教材

数字电子技术

SHUZI DIANZI JISHU

· (第二版)

刘海江 吴万国 主编 常桂兰 主审



中国铁道出版社
CHINA RAILWAY PUBLISHING HOUSE

全国高职高专电子信息类专业规划教材

数字电子技术（第二版）

刘海江	吴万国	主 编
张玉龙	齐 珂	副主编
	常桂兰	主 审

内 容 简 介

《数字电子技术(第二版)》是在第一版的基础上改版而成的,全书共分为9章,分别为数字电路基础、逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、脉冲的产生与整形、数/模和模/数转换器、半导体存储器、可编程逻辑器件。

本书不仅适合作为高职高专电子、自动化、通信、计算机、汽车电子和机电一体化等类专业的专业基础教学用书,而且适用于职工大学、业余大学的同类专业,也可以供有关技术人员自学与参考。

图书在版编目(CIP)数据

数字电子技术 / 刘海江, 吴万国主编. —2 版. —
北京: 中国铁道出版社, 2011. 8
全国高职高专电子信息类专业规划教材
ISBN 978-7-113-13062-6

I. ①数… II. ①刘… ②吴… III. ①数字电路—电
子技术—高等职业教育—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2011)第 104658 号

书 名: 数字电子技术(第二版)

作 者: 刘海江 吴万国 主编

策划编辑: 秦绪好 王春霞

责任编辑: 翟玉峰

读者热线: 400-668-0820

编辑助理: 陈 庆

封面设计: 刘 颖

版式设计: 刘 颖

责任印制: 李 佳

出版发行: 中国铁道出版社(北京市宣武区右安门西街8号 邮政编码: 100054)

印 刷: 北京东海印刷有限公司

版 次: 2005年8月第1版 2011年8月第2版 2011年8月第6次印刷

开 本: 787mm×1092mm 1/16 印张: 17.75 字数: 424千

印 数: 3 000册

书 号: ISBN 978-7-113-13062-6

定 价: 29.00元

版权所有 侵权必究

凡购买铁道版图书,如有印制质量问题,请与本社教材研究开发中心批销部联系调换。

自《数字电子技术》第一版出版以来已经过去6年了。针对高职高专教学的实际情况与发展,我们在第一版基础上进行了以下修订:

一、第二版进一步完善了某些章节的内容,使章节之间的联系更加合理。

二、为使读者自学和自我检测方便,我们修订了习题与答案。

三、为了满足学生对数字系统进一步学习与提高的需要,在书中适当的章节增加了一些简单易懂的硬件描述语言。

四、为使读者学习方便,在附录中增加了(GB 3430—1989)《半导体集成电路型号命名方法》。

经修定后,全书内容较好地体现了课程的基础性、先进性与实践性,内容丰富,具有很强的实用性。本书不仅适合作为高职高专电子、自动化、通信、计算机、汽车电子和机电一体化等类的专业基础教学用书,而且适用于职工大学、业余大学的同类专业,也可以供有关技术人员自学与参考。

本书仍然以现代电子技术的基本知识与基本理论为主线,以应用为目的,删繁就简。使理论分析重点突出、实践性强。在内容安排上,以岗位需求和培养学生工作能力为目的,以应用为原则。编写内容与深度符合高职高专数字电子技术课程教育基本要求。在编写思路注重知识更新,以小规模集成电路开始,逐步向大规模迈进,淡化内部结构与工作原理,注重器件外部功能特性和应用。本书的逻辑符号采用国家最新标准,在附录中有新旧符号对照表。书中每章后附有一定数量的习题,有利于组织教学与学生自学。为提高学生识图能力,附录中有识图指导。本教材的参考学时为60~70学时。

全书共分9章:第1章 数字电路基础,介绍数的进制及转换,主要讲解逻辑代数及逻辑代数的化简;第2章 逻辑门电路,主要介绍各种门电路的组成及工作原理、门电路的应用及注意事项;第3章 组合逻辑电路,着重讲解组合逻辑电路的分析方法与设计方法,介绍几种常用的组合逻辑电路及其应用;第4章 集成触发器,主要讲解几种触发器的逻辑功能及特性;第5章 时序逻辑电路,着重讲解时序电路的分析方法,介绍几种实际应用的时序电路。随着EDA技术的出现,根据专业不同,时序电路的设计,可以作为选讲内容;第6章 脉冲的产生与整形,重点介绍常用的整形电路和脉冲产生电路及其应用;第7章 数/模和模/数转换器,主要介绍数/模和模/数转换器的工作原理和技术指标,简单介绍集成DAC和ADC;第8章 半导体存储器,主要介绍各种存储器的工作原理;第9章 可编程逻辑器件,根据数字电子技术的发展和应用,主要介绍可编程逻辑阵列PAL和通用逻辑阵列GAL。全书各章节内容,各院校可根据专业不同,灵活取舍。

修订版由常桂兰教授主审,由刘海江副教授和吴万国副教授任主编,张玉龙、齐珂任副主编。吴万国修订编写第1章,曹显奇、洪晓静修订编写第2章、第3章,张玉龙、白龙修订编写第4章、第5章与附录A、B,齐珂修订编写第6章、第7章,刘海江修订编写第8章、第9章。吴迪编写附录C,参加修订编写的人员还有金晓晨、程瑶、鲍力,他们对修订工作提出了很好的建议。

本课程在2006年被辽宁省教育厅评为辽宁省精品课,本书第一版在2009年被辽宁省教育厅评为辽宁省精品教材。由于编者水平有限,时间紧迫,书中难免还会存在不足,望读者批评指正。

编 者

2011年5月

本书是在贯彻执行教育部《高职高专教育专业人才培养目标及规划》的教改中,积累了多年的教学改革与实践的经验,根据高职高专教育数字电子技术基础课程教学基本要求而编写的。可作为高职高专电气、电子、自动化、计算机、汽车电气、机电一体化等专业技术基础课教材,也可供从事电子技术的工作技术人员自学和参考。

为适应高职高专培养目标及现代科学技术的发展需求,本书以现代电子技术的基本知识与基本理论为主线,以应用为目的,删繁就简。使理论分析重点突出、实践性强。在内容安排上,以岗位需求和培养学生工作能力为目的,以应用为原则。编写内容与深度符合高职高专数字电子技术课程教育基本要求。在编写思路注重知识更新,以小规模集成电路开始,逐步向大规模迈进,淡化内部结构与工作原理,注重器件外部功能特性和应用。本书的逻辑符号采用国家最新标准,在附录中有新旧符号对照表。书中每章后附有一定数量的习题,书后附有部分习题答案,有利于组织教学与学生自学。为提高学生识图能力,附录中有识图指导。本教材的参考学时为 60~70 学时。

全书共分 8 章。第 1 章数字电路基础,介绍数的进制及转换,主要讲解逻辑代数及逻辑代数的化简。第 2 章逻辑门电路,主要介绍各种门电路的组成及工作原理、门电路的应用及注意事项。第 3 章组合逻辑电路,着重讲解组合逻辑电路的分析方法与设计方法,介绍几种常用的组合逻辑电路及其应用。第 4 章集成触发器,主要讲解几种触发器的逻辑功能及特性。第 5 章时序逻辑电路,着重讲解时序电路的分析方法,介绍几种实际应用的时序电路。随着 EDA 技术的出现,根据专业不同,时序电路的设计,可以作为选讲内容。第 6 章介绍脉冲的产生与整形,重点介绍常用的整形电路和脉冲产生电路及其应用。第 7 章介绍数/模转换器和模/数转换器,主要介绍 D/A 和 A/D 转换器的工作原理和技术指标,简单介绍集成 DAC 和 ADC。第 8 章半导体存储器及可编程逻辑器件,主要介绍各种存储器的工作原理,可编程逻辑阵列 PAL 和通用逻辑阵列 GAL。全书各章内容,各院校可根据专业不同灵活取舍。

本书由常桂兰编写第 1、2 章;由任桂兰主持编写第 3、4 章及附录 2,吴建军、王晓红参编;蒋新民编写第 5、6 章及附录 3;王成安编写第 7、8 章及附录 1,天津滨海职业技术学院任志娟参加了编写工作。全书由辽宁省 2004 年精品课主讲人常桂兰统稿。

本书在编写过程中,得到鞍山科技大学、辽宁机电职业技术学院、辽宁石油化工大学、沈阳师范大学等院校的有关领导和同行的帮助与支持,并提出了宝贵意见,另外,还得到中国铁道出版社的支持与帮助,在此,一并表示感谢。

尽管我们在编写过程中做了很多努力,但由于编者水平有限,加之时间仓促,书中难免会有许多疏漏和不妥之处,恳请使用本教材的师生和读者给予批评指正。

使用本教材者,中国铁道出版社计算机图书中心可提供电子教案。

编者

2005 年 5 月

第1章 数字电路基础	1
1.1 数的进制及其转换	1
1.1.1 进位计数制	1
1.1.2 不同进制之间的转换	2
1.2 机器码	5
1.2.1 原码	5
1.2.2 反码	6
1.2.3 补码	6
1.3 逻辑代数	10
1.3.1 逻辑变量及基本运算	10
1.3.2 逻辑代数的基本定律和规则	14
1.3.3 逻辑函数的代数化简法	18
1.3.4 逻辑函数的卡诺图化简	22
本章小结	29
思考题与练习题 1	29
第2章 逻辑门电路	32
2.1 二极管、三极管开关特性	32
2.1.1 二极管开关特性	32
2.1.2 单极型三极管的开关特性	33
2.1.3 双极型三极管的开关特性	36
2.2 基本的与、或、非门电路	36
2.3 TTL 逻辑门电路	40
2.3.1 TTL与非门的工作原理	40
2.3.2 TTL与非门的主要参数	44
2.3.3 TTL的其他类型门电路	47
2.3.4 TTL与非门的改进电路	51
2.3.5 其他双极型集成电路介绍	53
2.4 CMOS 集成门电路	54

2.4.1	CMOS反相器	54
2.4.2	CMOS与非门	55
2.4.3	CMOS或非门	55
2.5	CMOS集成门电路	55
2.5.1	CMOS与TTL电路性能比较	55
2.5.2	TTL与CMOS接口电路	56
2.6	正负逻辑问题	57
2.6.1	门电路使用中应注意的事项	58
	本章小结	59
	思考题与练习题 2	59
	组合逻辑电路	63
3.1	概述	63
3.2	组合逻辑电路的分析与设计	64
3.2.1	组合逻辑电路的分析	64
3.2.2	组合逻辑电路的设计	65
3.3	常用中规模集成组合逻辑电路	66
3.3.1	集成编码器	67
3.3.2	集成译码器	70
3.3.3	数据选择器和分配器	79
3.3.4	比较器	84
3.3.5	集成加法器	86
	本章小结	88
	思考题与练习题 3	89
	集成触发器	91
4.1	概述	91
4.2	触发器的基本形式	92
4.2.1	基本RS触发器	92
4.2.2	同步RS触发器	93
4.3	集成触发器	95
4.3.1	主从RS触发器	95
4.3.2	主从JK触发器	96
4.3.3	边沿D触发器	98
4.4	触发器的逻辑功能描述方法	99

4.4.1 RS触发器	99
4.4.2 JK触发器	100
4.4.3 D触发器	101
4.4.4 T触发器	101
4.4.5 T'触发器	102
4.5 CMOS 触发器	103
4.5.1 CMOS主从D触发器	103
4.5.2 CMOS主从JK触发器	104
4.6 触发器之间的逻辑转换	105
4.6.1 JK触发器转换成D触发器	105
4.6.2 JK触发器转换成T触发器	105
4.6.3 D触发器、JK触发器转换成T'触发器	105
本章小结	106
思考题与练习题 4	106
时序逻辑电路	109
5.1 概述	109
5.2 时序逻辑电路的分析	110
5.2.1 同步时序电路的分析	110
5.2.2 异步时序电路的分析	111
5.3 寄存器	113
5.3.1 数码寄存器	113
5.3.2 移位寄存器	114
5.3.3 集成寄存器	115
5.4 计数器	122
5.4.1 计数器的分类	122
5.4.2 同步计数器	122
5.4.3 异步计数器	126
5.4.4 集成计数器及用集成计数器组成N进制计数器	131
5.4.5 移位计数器	140
5.5 节拍脉冲发生器	142
5.5.1 计数型节拍脉冲发生器	142
5.5.2 移位型节拍脉冲发生器	144
※5.6 时序逻辑电路的设计	144

5.6.1	同步时序电路的设计	144
5.6.2	异步时序电路的设计	147
	本章小结	149
	思考题与练习题 5	150
第 6 章	脉冲的产生与整形	156
6.1	施密特触发器	156
6.1.1	由门电路组成的施密特触发器	156
6.1.2	集成施密特触发器	158
6.1.3	施密特触发器的应用	158
6.2	单稳态触发器	159
6.2.1	微分型单稳态触发器	159
6.2.2	积分型单稳态触发器	161
6.2.3	集成单稳态触发器	161
6.2.4	单稳态触发器的应用	163
6.3	多谐振荡器	164
6.3.1	环形多谐振荡器	164
6.3.2	由 CMOS 门组成的多谐振荡器	165
6.3.3	石英晶体多谐振荡器	166
6.4	555 定时器及应用	167
6.4.1	555 定时器电路的结构与功能	167
6.4.2	555 定时器电路的应用	169
	本章小结	173
	思考题与练习题 6	174
第 7 章	数/模和模/数转换器	178
7.1	概述	178
7.2	数/模转换器 (DAC)	178
7.2.1	T 型电阻网络 D/A 转换器	179
7.2.2	倒 T 型电阻网络 D/A 转换器	180
7.2.3	集成 D/A 转换器及其主要技术参数	182
7.3	模/数转换器 (ADC)	186
7.3.1	A/D 转换器的基本原理	186
7.3.2	逐次逼近型 A/D 转换器	189
7.3.3	双积分型 A/D 转换器	190

7.3.4 集成A/D转换器及其主要技术参数.....	192
本章小结	194
思考题与习题.....	195
第8章 半导体存储器.....	196
8.1 概述	196
8.2 只读存储器.....	198
8.2.1 固定只读存储器 (ROM)	198
8.2.2 可编程只读存储器 (PROM)	200
8.2.3 可擦出只读存储器 (EPROM与EEPROM)	201
8.3 随机存储器 (RAM)	204
8.3.1 RAM存储单元与工作原理	204
8.3.2 RAM的工作原理	206
8.3.3 RAM的扩展	208
8.4 ROM 应用	209
8.4.1 构成组合数字电路.....	209
8.4.2 构成序列脉冲发生电路	210
本章小结	211
思考题与练习题 8	211
第9章 可编程逻辑器件	213
9.1 概述	213
9.2 可编程阵列逻辑 (PAL)	216
9.2.1 PAL的基本电路结构.....	216
9.2.2 PAL的集中输出电路结构	217
9.2.3 PAL的应用	220
9.3 通用阵列逻辑 (GAL)	221
9.3.1 GAL的电路结构	222
9.3.2 输出逻辑宏单元 (OLMC)	222
9.3.3 GAL的输入和输出特性.....	224
9.4 现场可编程门阵列	226
9.4.1 现场可编程门阵列 (CPLD)	226
9.4.2 现场可编程门阵列 (FPGA)	232
9.5 VHDL 语言	243
9.5.1 QuartusII 软件安装	243

9.5.2 QuartusII 软件的应用举例	253
本章小结	254
思考题与练习题 9	255
附录 A 半导体集成电路型号命名方法 (国家标准 GB 3430—1989)	262
附录 B 常用逻辑电路图形符号对照表	263
附录 C 数字电子电路读图	265
参考文献	272

数字电路所讨论的是对数字量信息进行数值运算和逻辑加工的各种电路，它们是构成数字系统的基础。数字电路中的数字量信息是一种仅有两个可能取值的二值离散信号。因此，在学习数字电路之初，必须具备有关数字电路的基础知识。

本章首先介绍数字电路中常用的二进制数及其运算规律，然后阐明基本的逻辑概念、逻辑函数的表示方法以及逻辑代数的基本公式和常用公式等，最后以逻辑代数工具讨论化简逻辑函数的几种方法。

1.1 数的进制及其转换

1.1.1 进位计数制

数是用来表示物理量的大小。一个多位数是由一些数字符号（数码）按照一定的进位规则排列而成的。人们最习惯使用的是十进制数，但数字系统中的数，常常表现为二进制的形式，有时还采用八进制和十六进制形式。同一个数值的数，在不同场合下可以用不同进制的形式表示。

1. 十进制数

十进制数采用 0, 1, 2, 3, …, 9 十个不同的数码来表示任何一位数，十进制数的基数是 10，进位规律是“逢十进一”，各数码处在不同数位时，所代表的数值是不同的。例如：

$$192.85 = 1 \times 10^2 + 9 \times 10^1 + 2 \times 10^0 + 8 \times 10^{-1} + 5 \times 10^{-2}$$

其中， 10^2 、 10^1 、 10^0 、 10^{-1} 、 10^{-2} 分别称为十进制数各数位的权，都是 10 的幂。因此，对于任何一个十进制数，其数值都可表示为

$$\begin{aligned} [N]_{10} &= k_{n-1} \times 10^{n-1} + k_{n-2} \times 10^{n-2} + \cdots + k_0 \times 10^0 + k_{-1} \times 10^{-1} + \\ &\quad k_{-2} \times 10^{-2} + \cdots + k_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} k_i \times 10^i \end{aligned} \quad (1-1)$$

式 (1-1) 中， k_i 为基数 10 的第 i 次幂的系数； m 、 n 为正整数； $k_i \times 10^i$ 称为加权系数。

2. 二进制数

二进制数只有两个数码 0 和 1，基数是 2，进位规律是“逢二进一”，每个数位的权是 2 的幂，同样，二进制数也可以按权展开

$$\begin{aligned}
 [N]_2 &= k_{n-1} \times 2^{n-1} + k_{n-2} \times 2^{n-2} + \cdots + k_0 \times 2^0 + k_{-1} \times 2^{-1} + \\
 &\quad k_{-2} \times 2^{-2} + \cdots + k_{-m} \times 2^{-m} \\
 &= \sum_{i=-m}^{n-1} k_i \times 2^i
 \end{aligned} \quad (1-2)$$

式(1-2)中, k_i 为基数 2 的第 i 次幂的系数; m, n 为正整数。

3. 八进制与十六进制

用二进制表示数时, 数码串很长, 书写和查错都很不方便, 因此常用八进制和十六进制。

八进制数有 0, 1, 2, ..., 7 八个数码, 基数是 8, 进位规律是“逢八进一”, 每个数位的权是 8 的幂。

十六进制数有 0, 1, 2, ..., 9, A, B, C, D, E, F 十六个数码, 基数是 16, 进位规律是“逢十六进一”, 每个数位的权是 16 的幂。

八进制数和十六进制数都可以按权展开:

$$\begin{aligned}
 [N]_8 &= k_{n-1} \times 8^{n-1} + k_{n-2} \times 8^{n-2} + \cdots + k_1 \times 8^1 + k_0 \times 8^0 \\
 &= \sum_{i=0}^{n-1} k_i \times 8^i
 \end{aligned} \quad (1-3)$$

$$\begin{aligned}
 [N]_{16} &= k_{n-1} \times 16^{n-1} + k_{n-2} \times 16^{n-2} + \cdots + k_1 \times 16^1 + k_0 \times 16^0 \\
 &= \sum_{i=0}^{n-1} k_i \times 16^i
 \end{aligned} \quad (1-4)$$

1.1.2 不同进制之间的转换

1. 非十进制数转换成十进制数

正像上面讲述的那样, 只要把 R 进制的数在十进制计数体制内展开, 再按十进制规则计算这个展开式的和, 就能把一个非十进制数转换成十进制数。

例如: $(101.01)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} = (5.25)_{10}$

$(721.6)_8 = 7 \times 8^2 + 2 \times 8^1 + 1 \times 8^0 + 6 \times 8^{-1} = (465.75)_{10}$

$(4FA.8)_{16} = 4 \times 16^2 + 15 \times 16^1 + 10 \times 16^0 + 8 \times 16^{-1} = (1274.5)_{10}$

2. 二进制和八、十六进制数之间的转换

八进制数中有八个数码 0~7, 它的每一位数正好和一个三位二进制数相对应, 即 $(000)_2 = (0)_{10} = (0)_8$, ..., $(111)_2 = (7)_{10} = (7)_8$, 一个二进制数要转换成八进制数时, 只要把该二进制数按三位分为一组 (从小数点处开始, 分别向左、向右划分), 每组就对应一位八进制数。按上述逆过程也可以把一个八进制数转换成二进制数, 例如:

$$\begin{array}{cccc}
 (10 & 110 & 001. & 001)_2 \\
 \uparrow & \uparrow & \uparrow & \uparrow \\
 (2 & 6 & 1. & 1)_8
 \end{array}$$

即 $(10110001.001)_2 = (261.1)_8$

十六进制中有 16 个数码 0~F, 它的每一位正好和四位二进制数对应, 即 $(0000)_2 = (0)_{16}$, $(1010)_2 = (A)_{16}$, ..., $(1111)_2 = (F)_{16}$, 因此二进制和十六进制数之间的转换也和上述二、八进制数的转换是类似的, 例如:

$$(110 \ 1010 \ 0101. \ 01)_2 = (6A5.4)_{16}$$

3. 十进制数转换成二进制数

十进制数转换成任意进制数都可用基数乘法。

十进制整数转换成二进制数可采用“除2取余，逆序排列”法，其操作步骤如下：

- ① 将给定的十进制数除以2，余数便是二进制数的最低位。
- ② 将上一步的商再除以2，余数便是二进制数的次低位。
- ③ 重复步骤②，直至商等于0为止。各次除得的余数，逆序排列，即可得到相应的二进制数。

【例 1-1】将十进制数 $(53)_{10}$ 转换成二进制数。

解：

$$\begin{array}{r}
 2 \overline{) 53} \quad \dots\dots 1 \\
 \underline{2 \overline{) 26}} \quad \dots\dots 0 \\
 \underline{2 \overline{) 13}} \quad \dots\dots 1 \\
 \underline{2 \overline{) 6}} \quad \dots\dots 0 \\
 \underline{2 \overline{) 3}} \quad \dots\dots 1 \\
 \underline{2 \overline{) 1}} \quad \dots\dots 1 \\
 0
 \end{array}
 \quad \uparrow$$

最后，得 $(53)_{10} = (110101)_2$ 。

十进制小数可以用基数乘法转换成二进制小数，即所谓“乘2取整，顺序排列法”。下面通过一个例子说明具体的作法。

【例 1-2】将 $(0.872)_{10}$ 转换成二进制数（误差 $e < \frac{1}{2^4}$ ）。

解：

$$\begin{array}{r}
 0.872 \\
 \times \quad 2 \\
 \hline
 \boxed{1} .744 \\
 \times \quad 2 \\
 \hline
 \boxed{1} .488 \\
 \times \quad 2 \\
 \hline
 \boxed{0} .976 \\
 \times \quad 2 \\
 \hline
 \boxed{1} .952
 \end{array}
 \quad \downarrow$$

最后，得 $(0.872)_{10} = (0.1101)_2$ ，转换到第四位则误差小于 $\frac{1}{2^4}$ 。

4. 二进制码

在数字系统的人机对话时，需要把十进制数值、不同的文字、符号用二进制数码来表示。建立这种与十进制数值、文字、符号一一对应的代码称为编码，常用的编码包括二—十进制码、格雷码以及字符代码等。

1) 二—十进制码

用二进制代码来表示一个给定的十进制数，称为二—十进制编码，简称BCD码（Binary

Coded Decimal)。0 和 1 组成的四位二进制数有 $2^4=16$ 种组合方式，可任选其中十种来表示十进制数的 0~9 这十个数码，因此，编码的方案很多。表 1-1 给出了几种常用的二-十进制编码。

因为四位二进制数代码共有 16 个不同的组合，用它对 0~9 十个十进制数编码，总有六个不用的状态，称为无关状态，又称伪码，例如，8421 码中的 1010~1111 为六个伪码。

表 1-1 常用的 BCD 码

十 进 制 数	8421 码	2421 码	5421 码	余 3 码	余 3 循环码
0	0000	0000	0000	0011	0010
1	0001	0001	0001	0100	0110
2	0010	0010	0010	0101	0111
3	0011	0011	0011	0110	0101
4	0100	0100	0100	0111	0100
5	0101	1011	1000	1000	1100
6	0110	1100	1001	1001	1101
7	0111	1101	1010	1010	1111
8	1000	1110	1011	1011	1110
9	1001	1111	1100	1100	1010

(1) 8421 码、2421 码、5421 码。这几种代码的共同特点是，每一组代码中的每一位的权是固定不变的，称为恒权代码。其加权系数之和，即是所对应的十进制数，例如：

$$[1001]_{8421\text{BCD}}=[9]_{10}, [1001]_{5421\text{BCD}}=[6]_{10}$$

(2) 余 3 码。余 3 码所表示的十进制数比所对应的自然二进制码所代表的十进制数多“3”，余 3 码中的每一位没有固定的权，称为变权代码。余 3 码中，0 和 9 的代码，1 和 8 的代码，…，等都互为反码，是一种对 9 的自补代码。

(3) 余 3 循环码。余 3 循环码也是一种变权代码，它从循环码（见表 1-2）的第四个状态开始取 10 个状态代表十进制数。

表 1-2 循环码编码表

十进制数	循 环 码				十进制数	循 环 码			
	G_3	G_2	G_1	G_0		G_3	G_2	G_1	G_0
0	0	0	0	0	8	1	1	0	0
1	0	0	0	1	9	1	1	0	1
2	0	0	1	1	10	1	1	1	1
3	0	0	1	0	11	1	1	1	0
4	0	1	1	0	12	1	0	1	0
5	0	1	1	1	13	1	0	1	1
6	0	1	0	1	14	1	0	0	1
7	0	1	0	0	15	1	0	0	0

2) 循环码

循环码又称格雷（Gray）码，其编码表如表 1-2 所示。循环码的特点是任意两个相邻数所对应的代码之间仅有一位不同。

3) 字符编码

常用的字母和字符编码有 ASCII 码和 ISO 码。ASCII 码是美国标准信息交换码的简称，其编码表如表 1-3 所示。这是一组八位二进制代码，用 $b_6 \sim b_0$ 七位表示 $2^7=128$ 个不同的信息，第八位 b_7 作为奇偶校验位。

表 1-3 ASCII 编码

字 符 $b_3 b_2 b_1 b_0$	$b_6 b_5 b_4$							
	000	001	010	011	100	101	110	
0000	NUL	DLE	SP	0	@	P	\	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	-	o	DEL

1.2 机 器 码

电子计算机普遍采用二进制。在机器中，数存放在由寄存单元组成的寄存器中。二进制的两个数码 1 和 0 是用寄存单元的两种稳定状态（如电位的高、低）来表示的。对于正号“+”或负号“-”，也只能用这两种不同状态来区别。因此，在机器中符号也就“数码化”了。并规定正数符号位用“0”表示，负数符号位用“1”表示，符号位放在一个数的最高位前面。符号位经“数码化”后的数称为机器码，因此，机器码是由符号位和数值两部分组成的。机器码有三种常见的表示方法，即原码、反码和补码。

1.2.1 原码

数的原码，其符号位表示该数的符号，而数值部分仍用原来的二进制数码表示。数 X 的原码记作 $[X]_{原}$ ，例如：

$$X_1 = +11001 \qquad [X_1]_{原} = [+11001]_{原} = 0 \ 11001$$
$$X_2 = -11001 \qquad [X_2]_{原} = [-11001]_{原} = 1 \ 11001$$

1.2.2 反码

一个数如果是正数,其反码与原码相同。如果是负数,则除符号位仍为“1”外,将原码中的各位数码凡“1”换成“0”,凡“0”换成“1”即可。数 X 的反码记作 $[X]_{\text{反}}$,例如:

$$\begin{aligned} X_1 &= +10011 & [X_1]_{\text{原}} &= 0\ 10011 & [X_1]_{\text{反}} &= 0\ 10011 \\ X_2 &= -10011 & [X_2]_{\text{原}} &= 1\ 10011 & [X_2]_{\text{反}} &= 1\ 01100 \end{aligned}$$

显然 $[[X]_{\text{反}}]_{\text{反}}=[X]_{\text{原}}$ 。因此,当已知一个数的反码,欲求其原码时,只要将其反码再求反即可。

1.2.3 补码

机器码用原码表示简单易懂,而且与数值换算方便。但是由于原码的符号位和数值是分别定义的,它们之间没有数值上的联系。所以运算结果的符号需要单独处理。例如,当两原码数进行加法运算时,首先要判别两数的符号,如果两数符号相同,则作加法运算,其结果的符号决定于参加运算的两数的符号;如果参加运算的两数为异号,则作减法运算,用绝对值大的数减去绝对值小的数,得到结果数,结果数的符号和两数中绝对值大的数的符号相同。减法运算电路比较复杂,而且运算速度也会降低。为了简化运算,人们研究了将符号和数值连在一起进行运算的方法,即将符号也看做一个数来进行运算,而不必单独处理。而且希望把减法运算变成加法运算,因而提出了补码。

1. 补码的概念

把减法化为加法来进行运算的例子,在日常生活中是经常遇到的。例如,校对时间,若标准时间是6点整,而时钟却指在8点整,快了2小时。为了将时间校准,很明显有两种校准方法。一是将表针倒拨2小时,这显然是一种减法运算,即

$$8-2=6$$

另一种办法是将表针正拨10小时,也同样可校准到6点,这种办法是加法运算,即

$$8+10=18=12+6 \quad \text{在钟面上}$$

在钟面上仍是6点整。这里减“2”化为加“10”是有一定条件的,因为在钟面上正拨12小时,时钟的指针又回到原处,即对时钟来说加12等于不加。用数学式子表示,即

$$X+12 \quad \text{在钟面上} \quad X$$

于是

$$X+Y \quad \text{在钟面上} \quad X+Y+12=X+(12+Y)=X+[Y]_{\text{补}}$$

称 $(12+Y)$ 为 $[Y]$ 对12的补码,记作 $[Y]_{\text{补}}$,12称为模数。上式中 Y 是包含符号的数,若 Y 为负数,则实为减法运算。在只有有限个数的条件下,引进补码以后,可使减法运算化为加法运算。在二进制中,可利用存放二进制数的寄存器的位数是有限的,运算时可丢失最高位以上数码的特点,引进二进制负数的补码,从而可将减法运算化为加法运算。

【例 1-3】设 $X=+10011$ [即 $(19)_{10}$], $Y=-00101$ [即 $(-5)_{10}$], 求: $X+Y$ (设寄存器为6位,即在运算中第6位以上数码都会自动丢失)。

解 1: 直接采用减法运算。因 X 、 Y 异号,且 $X>Y$,故实际上是将数值部分作减法运算,