

# 数字系统逻辑设计

南京航空学院

一九八〇年一月

# 数字系统逻辑设计

南京航空学院四系

“数字系统逻辑设计”翻译组

一九七九年一月

## 译 者 的 话

本书译自美国 Arthur D. Friedman 所写的“Logic design of Digital systems”一书，全书共七章，包括数制，非十进制运算，组合电路，时序电路，数字系统设计等方面内容，是美国南加里福尼亚大学计算机科学系和电气工程系大学生的逻辑设计课程教材。书中每章附有习题，以巩固和加深所学内容，并介绍了大量的文献，供读者深入研究。

本书可供工科大学计算机专业或其他数字设备专业的学生阅读，以及有关专业的工人，技术人员参考。

本书由我院四系闵珍辉、沈学馗、沈嗣昌、黄风英、徐伯良、周德安同志翻译，译稿的校对也是由上述同志交替进行的。由于时间仓促和业务水平有限，欠妥之处以及错误在所难免，望同志们批评指正。

译 者

1979.2

## 序 言

数字电路及数字系统设计技术的研究称为逻辑设计或开关理论。虽然这些词汇常常互换地使用，但它们的含意有些不同，逻辑设计一词是指数字系统设计的方法研究，实际上很多设计技术从事实上讲是探索性的，而且可能主要基于电路设计师的经验与知识。开关理论研究开关的性质，以及探讨那些设计方法使设计中参数最佳化。原来作为理论而研究的一些概念，往往变成实际设计的重要方面。此外，具有厚实理论基础的工程技术人员比较容易适应工艺的发展，因此，作者企图在本书中包括实际设计技术和理论问题两方面内容，并着重于一般概念的和与当前技术状况有潜在关系的一些问题的叙述。

本书打算作为计算机科学或电气工程课程中开关电路或数字系统逻辑设计的导引性的书，适合于大学生或基础阶段的研究生一学期之用。除一般的数学能力外，对学生不要求有特别的预备知识。本书的特点是许多题目与现代工艺技术有关，而这些内容在一般的入门教材中是不讲的。随着集成电路特别是大规模集成电路的进展，使元件最少化的经典开关理论设计已被系统设计或模块设计技术所替代，其中系统是作为相互联接的若干组比较复杂的模块而设计的。这里介绍的有关课题是组合电路的模块设计，逻辑完备性、用寄存器传送语言的系统设计，以及用只读存储器（ROM）及可编程序逻辑阵列（PLA）的设计。本书以系统的和统一的方式，从最简单的门逻辑设计规则开始，讨论了组合电路设计，时序电路设计，以及系统设计的概念。最后是数字计算机系统设计的介绍，这一内容是电路设计的自然推广而不是一个完全不同的新课题。

本书前二章介绍了数字系统有关课题，并提供了所需要的基本数学概念，有集论、布尔代数、数系统、算术方法和编码。在第三章中讨论最小化组合逻辑电路的设计方法，组合电路设计中较新的课题在第四章有所述叙。它们包括用因式分解法实现的多级电路设计，以译码器的设计来说明；用比较器和并行加法器来说明模块的实现；逻辑完备性以及一些特殊类型的组合函数。与磁泡工艺及易诊断的电路设计有关的一个新的范畴——扇出无关函数，至今在所有书籍中这是第一次提供材料。第五章叙述时序电路设计问题，包括作为时序电路的模型和表示法的时序机及状态表；状态分配问题；以及完整地表达状态表的最小化状态问题，本章也简短地讨论了时序电路的实验。第六章讨论寄存器传送语言，并说明如何用基本的组合与时序电路模块设计复杂的系统，还包括了作为时序机的控制器例子，本章提出了存储程序的数字计算机的一个模型，介绍了宏指令与微指令概念，最后讨论用 ROM、PLA 的逻辑设计，第七章介绍数字系统的物理设计和数字系统和诊断与测试问题。这主要是使读者进一步了解与数字系统设计有关的其他问题，并增强对逻辑设计在总体设计中所起作用的理解。

本书中基本概念是以一种不十分严格的方式提出的，但用了许多说明性例子阐述这些概念。此外，书中给出了大部分定理与算法的严格说明，各章后面的那些问题有简单练习性的，也有比较难的以及一些尚未解决的（标以（+）记号）。各章也包含有涉及本章课题的文献指南。如果进度较快，本书的整个内容能在一学期内讲授完，但若时间不够，略去某些段落（在目录中以十号标记）也不失去内容的连续性。

Arthur D Friedman

# 目 录

|         |   |
|---------|---|
| 序言..... | 1 |
|---------|---|

## 第一部分 基本原理

|               |   |
|---------------|---|
| 第一章 基本概念..... | 1 |
|---------------|---|

|                       |    |
|-----------------------|----|
| 1.1 引言.....           | 1  |
| 1.2 数学基础.....         | 6  |
| 1.2.1 集论.....         | 6  |
| 1.2.2 关系.....         | 7  |
| 1.2.3 映射.....         | 9  |
| 1.3 布尔代数.....         | 9  |
| 1.4 布尔代数对开关电路的应用..... | 15 |
| 1.5 组合电路的分析.....      | 16 |
| 来源.....               | 17 |
| 参考资料.....             | 18 |
| 习题.....               | 18 |

|                         |    |
|-------------------------|----|
| 第二章 数字系统、非十进制运算及编码..... | 21 |
|-------------------------|----|

|                       |    |
|-----------------------|----|
| 2.1 数字系统.....         | 21 |
| 2.2 非十进制运算.....       | 25 |
| 2.2.1 基为 $R$ 的加法..... | 25 |
| 2.2.2 基为 $R$ 的减法..... | 27 |
| 2.2.3 基为 $R$ 的乘法..... | 30 |
| 2.2.4 基为 $R$ 的除法..... | 31 |
| 2.2.5 浮点运算.....       | 32 |
| 2.3 其他编码.....         | 33 |
| 来源.....               | 34 |
| 参考资料.....             | 35 |
| 习题.....               | 35 |

## 第二部分 组合电路与时序电路

|                 |    |
|-----------------|----|
| 第三章 组合电路综合..... | 37 |
|-----------------|----|

|                  |    |
|------------------|----|
| 3.1 函数的详细说明..... | 37 |
|------------------|----|

|                             |            |
|-----------------------------|------------|
| 3.2 组合函数的极小化.....           | 42         |
| 3.2.1 本原蕴函项的产生——列表法.....    | 45         |
| 3.2.2 本原蕴函项的产生——作图法.....    | 47         |
| 3.2.3 本原蕴函项最小覆盖集的选择.....    | 50         |
| 3.2.4 最小和的与积的实现.....        | 55         |
| 3.2.5 最小的两级与非门及或非门的实现.....  | 57         |
| 3.3 多输出组合电路的最小化.....        | 59         |
| 3.3.1 多输出本原蕴函项的产生.....      | 61         |
| 3.3.2 多输出本原蕴函项最小覆盖集的选择..... | 63         |
| 来源.....                     | 68         |
| 参考资料.....                   | 69         |
| 习题.....                     | 70         |
| <b>第四章 组合电路设计的新概念.....</b>  | <b>75</b>  |
| 4.1 多级组合电路.....             | 75         |
| 4.2 组合函数的模块实现.....          | 81         |
| 4.2.1 比较电路.....             | 81         |
| 4.2.2 并行加法器.....            | 83         |
| 4.3 逻辑完整性.....              | 85         |
| 4.4 组合函数的分类.....            | 91         |
| 4.4.1 对称函数.....             | 91         |
| 4.4.2 Unate 函数.....         | 94         |
| 4.4.3 门限函数.....             | 94         |
| 4.4.4 无扇出函数.....            | 96         |
| 来源.....                     | 97         |
| 参考资料.....                   | 98         |
| 习题.....                     | 99         |
| <b>第五章 时序电路及时序机.....</b>    | <b>102</b> |
| 5.1 时序函数及时序机.....           | 102        |
| 5.2 时序电路.....               | 106        |
| 5.2.1 存储元件.....             | 106        |
| 5.2.2 延迟与时钟.....            | 109        |
| 5.3 时序电路综合.....             | 111        |
| 5.3.1 状态表的导出.....           | 112        |
| 5.3.2 时序电路的实现.....          | 114        |
| 5.3.3 状态分配.....             | 119        |
| 5.3.4 状态表化简.....            | 123        |
| 5.4 时序电路分析.....             | 128        |

|     |                   |     |
|-----|-------------------|-----|
| 5.5 | 时序电路实验.....       | 131 |
| 5.6 | 有限状态机的局限性.....    | 132 |
| 5.7 | 不用状态表的时序电路设计..... | 133 |
|     | 来源.....           | 136 |
|     | 参考资料.....         | 137 |
|     | 习题.....           | 139 |

### 第三部分 系统设计及有关问题

#### 第六章 系统设计..... 145

|       |                         |     |
|-------|-------------------------|-----|
| 6.1   | 设计语言.....               | 145 |
| 6.2   | 系统设计与控制器设计.....         | 147 |
| 6.2.1 | 简单的控制电路.....            | 147 |
| 6.2.2 | 与状态有关的控制器.....          | 151 |
| 6.2.3 | 与指令有关的控制器.....          | 154 |
| 6.3   | 数字计算机模型.....            | 155 |
| 6.4   | 宏指令及微指令.....            | 158 |
| 6.5   | 利用 ROM 和 PLA 的逻辑设计..... | 161 |
|       | 来源.....                 | 164 |
|       | 参考资料.....               | 164 |
|       | 习题.....                 | 164 |

#### 第七章 实体设计及测试..... 167

|     |                 |     |
|-----|-----------------|-----|
| 7.1 | 数字系统的实体设计.....  | 167 |
| 7.2 | 数字系统的测试和诊断..... | 168 |
|     | 来源.....         | 171 |
|     | 参考资料.....       | 171 |
|     | 习题.....         | 172 |

# 第一章 基本概念

## 1.1 引言

数字电路中的信号（电压及电流）的特点表示了数字开关电路的特性，而电路信号往往被约束在一组有限的可能值内。这样的电路有许多重要的应用。在电话系统中，数字电路用以接通呼叫。系统的输入是要求通话的拨号数字。因此存在一组有限数目的输入及有限数目的可能连接，而形成这些连接的网络可以是数字网络。数字系统也应用在图形（字符）识别机上。如果一字符串在一精细的栅网上，栅网的每一个小孔可以解释成是黑的或是白的，于是每一个孔转换成有两种数值的电信号，然后此字符可由一数字系统进行译码。无疑数字电路最重要的应用是在数字计算机。在系统内存贮程序的控制下，数字计算机能以很高的速度实现一连串算术计算。我们将在第六章详细讨论这个系统。

在大部分数字电路中，信号被限定为两个可能值。本书中我们将涉及这种电路的分析和综合；以及如何把它们相互连接以形成数字系统。我们在两个不同的方面来研究数字电路。一是着眼于通过诸如晶体管、二极管、电阻等基本电路元件，以及电压、电流、波形等来分析和综合这些电路。在本书中我们根据它们的逻辑性态来研究数字电路。我们认为电路由称为门的元件组成，门的输入和输出限于取两个可能值。这样的电路称为逻辑电路。如果电路是按逻辑电路设计的，则相应的实际电路就可以靠逻辑电路里作门的部分电路适当地互相连接来获得。除逻辑电路的设计外，另一种情况是关于数字电路的定时、波形、负载等问题，在电路设计中都必须加以解决。而这些问题不在书中讨论。

对于已知逻辑性能而设计数字电路的课题称为逻辑设计或开关理论。虽然它们有不同的含意，这两个词汇往往互换地使用。逻辑设计着重研究开关电路的设计方法。而开关理论研究开关电路的性质，并欲发现使设计的某些参数最佳化的设计方法。显然，这两个分支是密切相关的。而且原来作为理论而研究的概念常常变为实际设计中的重要方面。

另一有关的课题是自动机理论，它讨论计算过程的各种数学模型的能力和局限性。本书中我们将列举那些结论，以增强对实际数字电路的理解能力。

如前所述，我们主要关心的是基本元件为门的数字电路的分析和综合\*。门用电路的基本元件如电阻、二极管、三极管的连接来设计。图 1.1 给出用二极管和电阻设计的一些简单的门。

在正常的开关电路中，二极管工作在这种状态：加在二极管阴极的电压不能超过阳极上的电压\*\*。在图 1.1(a) 的门中，如输入电压电平  $e_1$ 、 $e_2$  限于两个可能值  $V_+$  和  $V_-$ ，而

注： \*早一代数字电路通常用继电器及触点来设计。这种电路的工作原理在附录中有说明。

\*\*实际上阳极的电平可以超过阴极的电平但只能是一个很小的量。

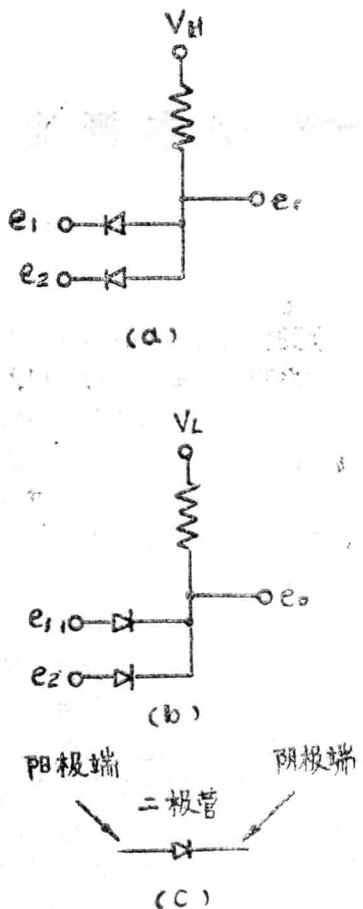


图1.1 基本的二极管门

$V_+ > V_-$ , 则若  $V_H > V_+$ , 输出电压  $e_0$  近似等于 *Minimum* ( $e_1, e_2$ ) (即  $e_1$  和  $e_2$  中的最小值)。因若  $e_0 > \text{minimum} (e_1, e_2)$ , 则其中的一个通导二极管的阳极电压将比阴极电压高得多, 这是不可能的。图 1.2(a) 的表说明图 1.1(a) 的门电路对于  $e_1$  及  $e_2$  每一组输入值的输出电压  $e_0$ 。表的第三列可解释如下: 若  $e_1 = V_+, e_2 = V_-$ , 则  $e_0 = V_-$ 。表示两个可能电平值的  $V_+$  和  $V_-$ , 常以符号 0, 1 替代。虽然  $V_+ > V_-$ , 但并无必要一定使 0 对应  $V_-$  和 1 对应  $V_+$ 。因此存在两种可能的对应关系 ( $V_+ \rightarrow 1, V_- \rightarrow 0$ ) 或 ( $V_+ \rightarrow 0, V_- \rightarrow 1$ )。如果采用第一种对应关系, 就说电路具有“正逻辑”而采用第二种, 则对应于“负逻辑”。图 1.2(b) 和 (c) 的表分别给出了在正负逻辑假设下门的输入/输出关系。

图 1.1(b) 的门可以用类似的方式来分析。在  $V_L < V_-$  时, 输出  $e_0$  就等于 *Maximum* ( $e_1, e_2$ ) (即  $e_1, e_2$  中的最大者) 图 1.3(a) 的表列出了用电平  $V_+, V_-$  表示的输入/输出关系, 而在图 1.3(b) 及 (c) 的表中, 分别在正负逻辑假设条件下用符号 0 及 1 表示输入/输出关系。

门上的输入端数目可以增多, 只要对公共结点以同方向联接附加的二极管即可。实际上一个门的输出电平可能与门输入的两个可能电平值之间微有差别。这种信号级降问题当门连

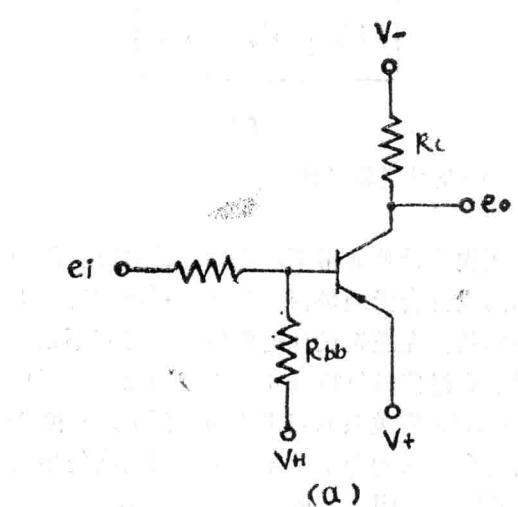
| $e_1$ | $e_2$ | $e_0$ | $e_1$ | $e_2$ | $e_0$ | $e_1$ | $e_2$ | $e_0$ |
|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| $V_-$ | $V_-$ | $V_-$ | 0     | 0     | 0     | 1     | 1     | 1     |
| $V_-$ | $V_+$ | $V_-$ | 0     | 1     | 0     | 1     | 0     | 1     |
| $V_+$ | $V_-$ | $V_-$ | 1     | 0     | 0     | 0     | 1     | 1     |
| $V_+$ | $V_+$ | $V_+$ | 1     | 1     | 1     | 0     | 0     | 0     |

图1.2 第一个二极管的输入/输出关系表

| $e_1$ | $e_2$ | $e_0$ | $e_1$ | $e_2$ | $e_0$ | $e_1$ | $e_2$ | $e_0$ |
|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| $V_-$ | $V_-$ | $V_-$ | 0     | 0     | 0     | 1     | 1     | 1     |
| $V_-$ | $V_+$ | $V_+$ | 0     | 1     | 1     | 1     | 0     | 0     |
| $V_+$ | $V_-$ | $V_+$ | 1     | 0     | 1     | 0     | 1     | 0     |
| $V_+$ | $V_+$ | $V_+$ | 1     | 1     | 1     | 0     | 0     | 0     |

图1.3 第二个二极管门表

接起来形成复杂电路时将会加剧。籍增加放大器到电路的适当点的方法，可以消除这一问题。适当地选用电阻值，图1.4(a)的晶体管电路即可以用以提供这样的放大。此电路的输入/输出电平关系列于图1.4(b)的表中。对于正逻辑与负逻辑二者，这一关系又可通过符号0, 1用图1.4(c)的表给出。二极管门和晶体管电路能组合成图1.5及1.6所示的单级门电路。



| $e_1$ | $e_0$ |
|-------|-------|
| $V_-$ | $V_+$ |
| $V_+$ | $V_-$ |

(b)

| $e_1$ | $e_0$ |
|-------|-------|
| 0     | 1     |
| 1     | 0     |

(c)

图1.4 晶体管门

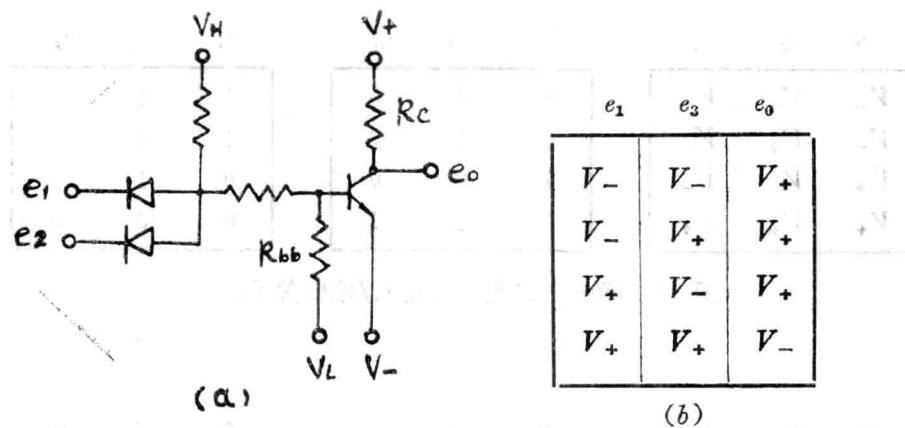


图1.5 一个二极管晶体管门及其逻辑功能

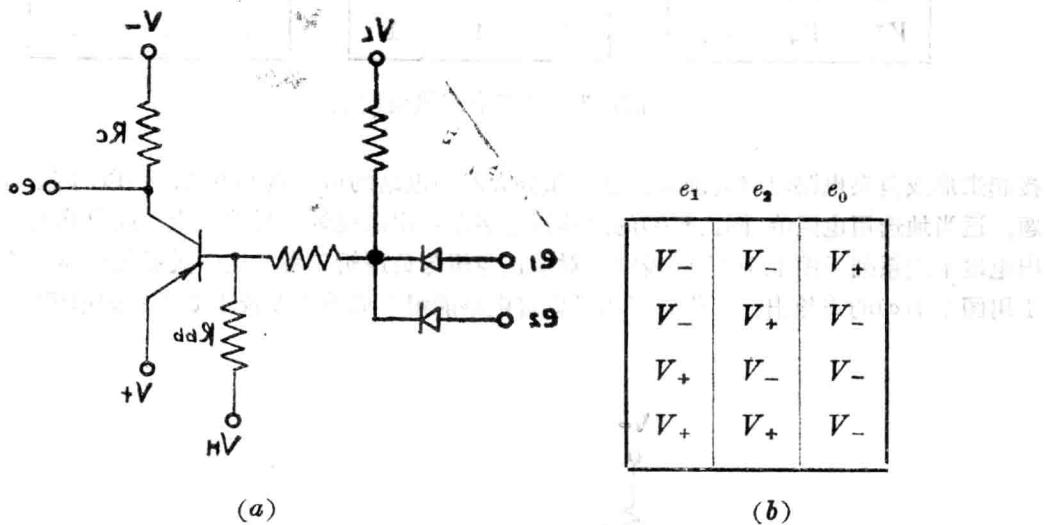


图1.6 另一个二极管晶体管门及其逻辑功能

类似的门可以用其它的基本电路元件来设计。逻辑设计师通常不注重门设计的精确方式，也不关心正逻辑与负逻辑之间的选择。真实的门设计会受到是否与其他子系统相容、电源或许多不被逻辑电路设计所注重的其它的因素所制约。在逻辑设计过程中，设计者不是通过真实的电压电平和实现门的实际物理器件，而且通过信号值符号 0，1 和门来进行工作的。门的工作可以用这些信号值来表示的，说明输入/输出关系的表来描述。门的一种型式叫“与”门。一个两输入与门的输出当且仅当两个输入均为 1 时才是 1。以后我们用变量  $x_i$ （门的输入）和  $z_i$ （门的输出）来表示在门上的信号。图 1.7 就表示一个二输入与门，而其功能用图中的表描述。与门能推广到使其具有多于二个的输入端。当且仅当所有  $n$  个输入为 1 时，一个  $n$  个输入端的与门输出才是 1。

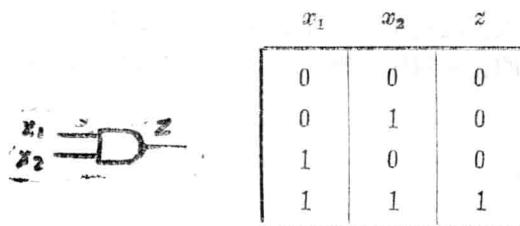


图1.7 与门

我们将要用到的另一些门的基本类型有“或”门、“与非”门、“或非”门、“非”(反相器)门。这些门的功能以及表示法示于图1.8中。或门的输入中至少有一个为1时输出才是1。与非门至少当输入中的一个为0时输出才为1。当且仅当所有输入全为0时或非门的输出才是1。所有这些门都可以有二个以上的输入。非门限于仅有一个输入，且其输出当且仅当输入为0时才是1。由图1.2的表我们能说图1.1(a)中的电路可用作为正逻辑与门，或者负逻辑或门。类似如图1.1(b)的门是一正逻辑或门和负逻辑与门。图1.4的晶体管电路是非门。图1.5的电路是正逻辑与非门和负逻辑或非门，而图1.6的电路是正逻辑或非门和负逻辑与非门。**应当指出**，与非门是由非门和与门组合而形成的。而非门和或门的组合构成或非门。

The diagram shows four logic symbols and their corresponding truth tables:

- (a) OR gate: A logic symbol with two inputs ( $x_1$ ,  $x_2$ ) and one output ( $z$ ). Below it is its truth table:

| $x_1$ | $x_2$ | $z$ |
|-------|-------|-----|
| 0     | 0     | 0   |
| 0     | 1     | 1   |
| 1     | 0     | 1   |
| 1     | 1     | 1   |

- (b) NAND gate: A logic symbol with two inputs ( $x_1$ ,  $x_2$ ) and one output ( $z$ ). Below it is its truth table:

| $x_1$ | $x_2$ | $z$ |
|-------|-------|-----|
| 0     | 0     | 1   |
| 0     | 1     | 1   |
| 1     | 0     | 1   |
| 1     | 1     | 0   |

- (c) NOR gate: A logic symbol with two inputs ( $x_1$ ,  $x_2$ ) and one output ( $z$ ). Below it is its truth table:

| $x_1$ | $x_2$ | $z$ |
|-------|-------|-----|
| 0     | 0     | 1   |
| 0     | 1     | 0   |
| 1     | 0     | 0   |
| 1     | 1     | 0   |

- (d) NOT (INVERTER) gate: A logic symbol with one input ( $x$ ) and one output ( $z$ ). Below it is its truth table:

| $x$ | $z$ |
|-----|-----|
| 0   | 1   |
| 1   | 0   |

(OR) 或门      (NAND) 与非门  
 (NOR) 或非门    (NOT) (INVERTER) 非门(反相器)

图1.8 (a)或门    (b)与非门    (c)或非门    (d)非门

本书中，我们将研究把这些基本元件加以组合来设计有用的数字系统的方法。不过首先我们必须考虑一些重要的也是对研究数字电路十分必要的数学概念。

## 1.2 数学基础

### § 1.2.1 集论

开关电路研究中，最基本最重要的概念是集的数学概念。一个集不过是若干对象的集合，这些对象称为集合的元素，通常用大写字母  $A$ 、 $B$ 、 $C$  等来表示集（可能附有脚标）。用带脚标的小写字母  $a_1, a_2, a_3, \dots$  表示集的元素。如果对象  $a_i$  是集  $A$  的元素，我们就说  $a_i$  是集  $A$  的一个成员，或  $a_i$  包含在集中，并将这一事实记作  $a_i \in A$ 。若集  $A$  含有有限多个元素  $a_1, a_2, \dots, a_n$ ，我们可以在括号内列举它的元素来表示此集  $A\{a_1, a_2, \dots, a_n\}$ ，并称  $A$  是一有限集。在集的表达式中元素列举的次序无关紧要。于是包含元素  $a_1, a_2, a_3$  的集，可以表示为  $\{a_1, a_2, a_3\}$  或者  $\{a_3, a_1, a_2\}$  等等。若元素  $b_1$  不是  $A$  的成员，这一事实记为  $b_1 \notin A$ 。在集  $A$  中的元素也能由  $A$  的所有元素均具有的以及仅仅那些元素具有的某一特征性质来列举。例如我们说偶正整数集，我们把集  $A$  由所有元素  $x$  且使  $X$  具有性质  $P$ ，这种情况表示为  $A=\{x|x \text{ 有性质 } P\}$ 。有限集  $A=\{a_1, a_2, \dots, a_n\}$  中元素的个数以  $|A|$  记之，这时  $|A|=n$ 。一个重要的集是不包含任何元素的集，此集称为零集，记作  $\phi$ 。而  $|\phi|=0$ 。另一重要的集是单位集  $I$ ，它包含了元素的某一隐涵集中的所有元素。若记此集作  $S$ ，则  $I=\{x|x \in S\}$ ，注：单位集又称全集。它是一切对象所构成的集。

集能加以组合从而产生新的集。两个集  $A \cdot B$  的联合 (union 并) 是一集，记作  $A \cup B$ 。它包含了  $A$  的所有元素和  $B$  的所有元素，于是若  $A=\{1, 2, 3\}$ ,  $B=\{3, 4, 1\}$ , 则  $A \cup B=\{1, 2, 3, 4\}$ 。由于  $A \cup B=B \cup A$  及  $(A \cup B) \cup C=A \cup (B \cup C)$ ，这种运算无疑能推广到各集联合， $A_1 \cup A_2 \cup \dots \cup A_n$  我们记作  $\bigcup_{i=1}^n A_i$ ，这个集包含集  $A_1, A_2, \dots, A_n$  中任一个包含的所有元素。两个集  $A, B$  的交叉 (intersection) 仍是一个集合，记作  $A \cap B$ ，它包含作有既属于  $A$  又属于  $B$  的元素。例如若  $A=\{1, 2, 3\}$ ,  $B=\{3, 4, 1\}$ , 则  $A \cap B=\{1, 3\}$  多个集的交叉  $A_1 \cap A_2 \cap \dots \cap A_n$  记作  $\bigcap_{i=1}^n A_i$ ，是包含那些为所有集  $A_1, A_2, \dots, A_n$  均含有的元素的集。给定二个集  $A, B$ ，如果  $A$  的每一元素也是  $B$  集的一元素，则说集  $A$  被集  $B$  包含。记作  $A \subseteq B$ ，称  $A$  是  $B$  的子集。倘若  $A \subseteq B$ ，且  $B \subseteq A$ ，则集  $A$  和集  $B$  相等， $A=B$ 。如果  $A$  的每一元素也是  $B$  的一元素，但  $B$  的某一元素不是  $A$  的元素，即  $A \subseteq B$  且  $B \not\subseteq A$  则说集  $A$  完全地包含于集  $B$  中，( $A \subset B$ ) (注： $B$  是  $A$  的真包集)。于是称  $A$  为  $B$  的真子集。(注： $A$  是  $B$  的真子集)。对任意集  $A$ ，有  $\phi \subseteq A \subseteq I$ 。若  $A \subseteq B$  且  $B \subseteq A$ ，则集  $A$  和集  $B$  是不可比的 (noncomparable)。对任意集  $A$ ，有  $A \cap I=A \cup \phi=A$ ,  $A \cup I=I$ ,  $A \cap \phi=\phi$ 。

例 1.1 设集  $A=\{1, 2, 3\}$ ,  $B=\{1, 2, 3, 4\}$ ,  $D=\{1, 2, 3, 5\}$  及  $E=\{4, 5, 6\}$ 。

则  $A \subset B$ ,  $C \subset D$ , 但  $B \not\subseteq D$  且  $D \not\subseteq B$ ，因此集  $B$  和集  $D$  是不可比的。又： $B \cap D=A$ ,  $B \cup D=\{1, 2, 3, 4, 5\}$ ,  $A \cap E=\phi$ ,  $A \cup E=\{1, 2, 3, 4, 5, 6\}$ 。

一集  $A$  能形象地用一个圆圈表示。如图 1.9(a) 所示，圆内区域代表  $A$  中的元素，圆外区域表示不在  $A$  中，而在集  $S$  中的元素。具有性质  $A \subset B$  的两个集  $A, B$  能表示成如图 1.9(b) 那样，其中阴影区表示包含于  $B$  中但不在  $A$  中的那些元素。若两集  $A, B$  有

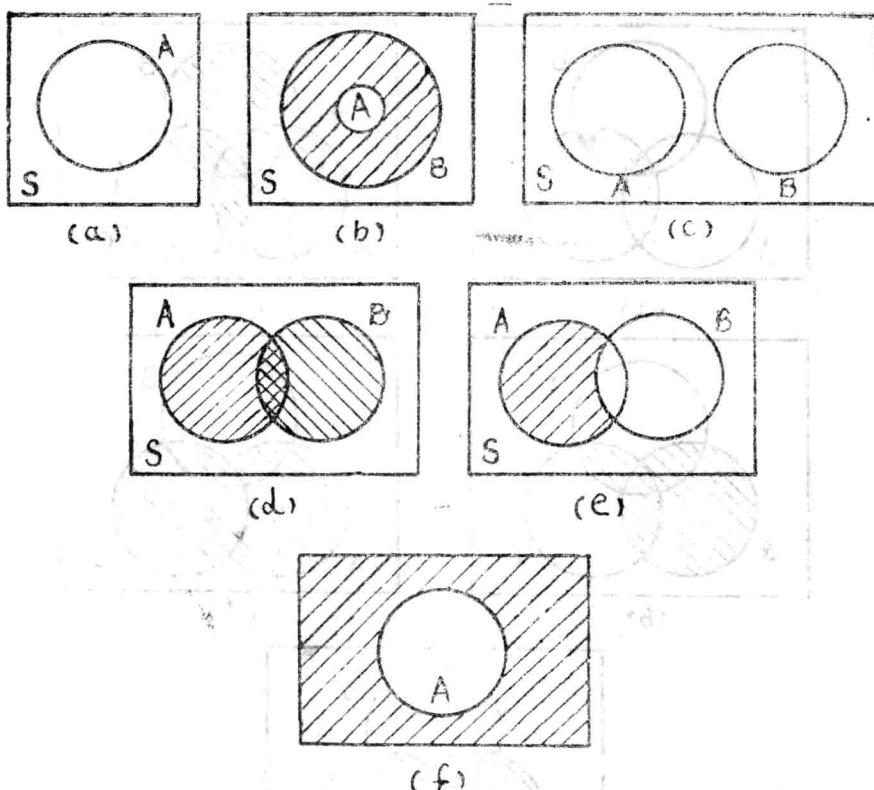


图1.9 表示: (a)集  $A$ , (b)  $A \subset B$ , (c)  $A \cup B = \emptyset$ , (d)  $A \cup B$  和  $A \cap B$ ,  
(e)  $A \cdot B$ , (f)  $\overline{A}$  的 venn 图

$A \neq B$ ,  $B \neq A$ , 且  $A \cap B = \emptyset$ , 则它们可表示如图 1.9(c)。若  $A \cap B \neq \emptyset$ , 这两个集以图 1.9(d) 表示。此二集的联合以每个圆内的阴影区表示, 它们的交叉以两圆的公共部分交叉线区域表示。属于  $A$  集而不属于  $B$  集的元素所组成的集称为  $A$  和  $B$  集的差, 记作  $A - B$ , 在图 1.9(e) 中以阴影区表示。集  $I - A$  记作  $\overline{A}$ , 在图 1.9(f) 中以阴影区表出。

这样的表示法, 称为文氏图 (Venn diagrams), 它可用来非正式地证明集论的一些结果。下面的例子可说明这点。

例1.2 我们要证明,  $A \cup (B \cap C) = (A \cup B) \cap (A \cup C)$ 。

首先考虑方程式的左边。这一集可以由先形成  $B$  和  $C$  的交叉, 再取该集与  $A$  的联合来求得。相似地,  $(A \cup B) \cap (A \cup C)$  可按图 1.10(c)(d)(e) 中所画的那样形成。图 1.10(e) 中的阴影区是图 1.10(c) ( $A \cup B$ ) 和 1.10(d) ( $A \cup C$ ) 中均有的打上阴影的区。由于图 1.10(b) 和图 1.10(e) 有相同阴影区, 故  $A \cup (B \cap C) = (A \cup B) \cap (A \cup C)$ 。

### § 1.2.2 关系

数学中的一个重要概念是关系的概念。某些普通的数值关系如小于 (例如 2 小于 4), 平方 (4 等于 2 的平方)。我们来研究在二个元素间定义的二元关系。为了正式地定义这一关系, 首先定义元素的有序偶是有益的。如果  $a$  和  $b$  是属于集  $A$  和  $B$  的对象, (性质可以

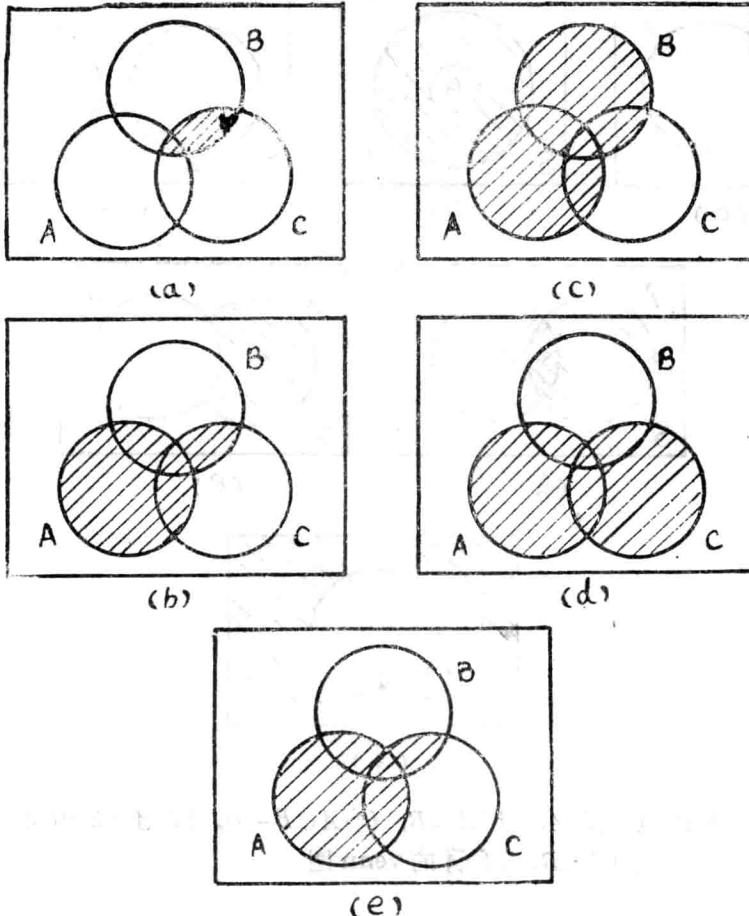


图1.10 表示: (a) $B \cap C$ , (b) $A \cup (B \cap C)$ , (c) $A \cap B$ , (d) $A \cup C$ ,  
(e) $(A \cup B) \cap (A \cup C)$  的 Venn 图

相同)则由  $a$  和  $b$  组成的有序偶记作  $(a, b)$ 。即是, 当且仅当  $a=c$ ,  $b=d$ , 有  $(a, b)=(c, d)$ , 试比较, 当且仅当  $a=c$ ,  $b=d$  或  $a=d$ ,  $b=c$  时有  $\{a, b\}=\{c, d\}$ 。

若  $a_i \in A$ ,  $b_j \in B$  所有有序偶  $(a_i, b_j)$  的集叫做  $A$  与  $B$  的笛卡尔积记作  $A \times B$ 。由  $A$  到  $B$  的一个关系仅是  $A \times B$  的任意子集。如果  $(a, b) \in R$ , 我们说  $a$  是在对  $b$  的关系  $R$  中, 记作  $aRb$ 。

对于  $B$  中某一元素  $b$  有  $(a, b) \in R$  的  $A$  中所有元素  $a$  的集称为  $R$  的定义域(domain), 而对于某一  $a \in A$  有  $(a, b) \in R$  的所有元素  $b \in B$  的集称为  $R$  的函数域(range)。

例1.3 设  $A=\{1, 2\}$ ,  $B=\{1, 2, 3, 4\}$

则  $A \times B=\{(1, 1), (1, 2), (1, 3), (1, 4), (2, 1), (2, 2), (2, 3), (2, 4)\}$  当且仅当  $b$  是  $a$  的平方条件下关系  $aRb$  定义了  $A \times B$  的子集  $R=\{(1, 1), (2, 4)\}$ 。当且仅当  $a < b$  时, 关系  $aRb$  定义  $A \times B$  的子集  $R'=\{(1, 2), (1, 3), (1, 4), (2, 3), (2, 4)\}$ 。

若一个关系  $R$  是由  $A$  到  $B$  定义的, 且  $A=B$ , 则说  $R$  在  $A$  上。与在集  $A$  上的二元关系相关联的有几个重要性质。如果对于任意元素偶  $a, b \in A$ , 若  $(a, b) \in R$ , 则有  $(b, a) \in R$ ,

那么关系  $R$  是对称的。如果  $R$  不是对称的，则称之为不对称的。如果对于任意元素偶  $a, b \in A$ ，若  $(a, b) \in R$ ，则有  $(b, a) \notin R$ ， $R$  就是反对称的。最后如果每当  $(a, b) \in R$  及  $(b, c) \in R$  则  $(a, c) \in R$ ，则称  $R$  是传递的。对于某一在集  $A$  上的关系  $R$ ，我们用  $[a]$  来表示在对  $a$  的关系中的元素的集。（即  $[a] = \{x | aR^c\}$ ）。如果关系  $R$  是反射的，对称的，和传递的，我们称它为对等关系。

现在我们来证明，一个对等关系把  $A$  的元素的集分解为不相邻的子集（即  $A$  的每一个元素正好在这样一个子集中）。

定理1.1：如果  $R$  是在集  $A$  上的一个对等关系，及  $a, b \in A$ ，则

$$[a] = [b] \text{ 或 } [a] \cap [b] = \emptyset$$

证明：假定  $[a] \neq [b]$ ，且  $[a] \cap [b] \neq \emptyset$

令  $e_1 \in [a] \cap [b]$  则  $(a, e_1) \in R$  且  $(b, e_1) \in R$

由于  $[a] \neq [b]$  令  $e_2 \in [a]$  且  $e_2 \notin [b]$  则

$$(a, e_2) \in R \text{ 且 } (b, e_2) \notin R$$

由于  $R$  是对称的，由  $(be_1) \in R$  有  $(e_1b) \in R$ 。于是  $(ae_1) \in R$  且  $(e_1b) \in R$ ，从而  $(a, b) \in R$ （由传递性）；及  $(b, a) \in R$ （由对称性）。如果  $(b, a) \in R$  及  $(a, e_2) \in R$ ，则由传递性即得  $(b, e_2) \in R$ 。这与原来假设定矛盾，故定理得证。

### § 1.2.3 映射

如果  $A$  和  $B$  是二个非空集，由  $A$  到  $B$  的映射  $\alpha$  是把每一个元素  $a \in A$  和唯一的单个元素  $\alpha(a) \in B$  相关联。于是由  $A$  到  $B$  的一个映射可以定义为  $A \times B$  的一个子集  $M$ 。在此子集中，若  $(a, b) \in M$ ，及  $(a, c) \in M$ ，则  $b=c$ ，且对于所有  $a \in A$ ，存在一元素  $(a, \alpha(a)) \in M$ 。

因此例 1.3 中集  $R$  定义为一映射，而  $R'$  并不定义为一映射。因有  $(1, 2) \in R'$  及  $(1, 3) \in R'$  之故。

有序偶的概念能够推广到序  $n$  元。当且仅当  $a_i = b_i$ ，有  $(a_1, a_2, \dots, a_n) = (b_1, b_2, \dots, b_n)$  其中对于所有  $i$ ， $1 \leq i \leq n$ 。映射的一种重要类型是在此映射中  $A$  定义了有序  $n$  元的一个集。例如，若  $A$  由所有的有序偶（2元）组成，其中各序偶的元素是 0 或 1，又  $B$  是集 {0, 1} 则由  $A$  到  $B$  的一般映射由  $M = \{( (0, 0), b_0 ), ( (0, 1), b_1 ), ( (1, 0), b_2 ), ( (1, 1), b_3 )\}$  定义，其中  $b_0, b_1, b_2, b_3$  可以是 0 或 1，于是，由  $A$  到  $B$  有  $2^4$  种可能的映射。这样的由  $n$  元到集 {0, 1} 的映射在开关电路设计中是重要的。

## 1.3 布尔代数

布尔代数是用以分析和综合数学开关电路的基本数学工具。布尔代数由一有限集  $K$ 、两个二进制运算 +（和）与 ·（积）以及一组基本假设来定义。等号 (=) 用以指明两边的函数表示式相等，而括号用来给有多个操作量的操作规定两操作量操作遵循的次序。

下面是一组基本假设，它由 Huntington 首先提出。

注：\*此代数用在数字开关电路时  $K$  确切地被限定于含有两个元素。但是我们可根据一般的集  $K$  表达更加普遍的公式。

Huntington 公设：  
1. 封闭性，对所有的  $x, y \in K$  有  $x+y \in K$  及  $x \cdot y \in K$ 。  
2. 乘法和加法中有一个恒等元素。

(a) 存在一元素  $0 \in K$  使对所有  $x \in K$  有  $x+0=x$ 。  
(b) 存在一元素  $1 \in K$  使对所有  $x \in K$  有  $x \cdot 1=x$ 。

3. 交换律：对所有的  $x, y \in K$  有  $x+y=y+x$  及  $x \cdot y=y \cdot x$ 。

(a)  $x+y=y+x$   
(b)  $x \cdot y=y \cdot x$

4. 分配律：对所有  $x, y, z \in K$  有  $x \cdot (y+z)=(x \cdot y)+(x \cdot z)$  及  $x+(y \cdot z)=(x+y) \cdot (x+z)$ 。

(a)  $x \cdot (y+z)=(x \cdot y)+(x \cdot z)$   
(b)  $x+(y \cdot z)=(x+y) \cdot (x+z)$

5. 互补：对每一个  $x \in K$ ，存在一元素  $\bar{x} \in K$ ，称为  $x$  的补使得 (a)  $x+\bar{x}=1$  及 (b)  $x \cdot \bar{x}=0$ 。

6. 两个不同的元素，至少有二个元素  $x, y \in K$ ，从而  $x \neq y$ 。

应当指出基本假设是成对集群的，每一对中的一个假设可以简单地把另一个假设的所有“+”和“·”以及 0 与 1 互换来推出。这一性质称为对偶性。

布尔代数的许多重要结论都可以直接从这组基本假设推出。这些结果的证明可以用“替代原理”得到，如果两个表达式是相等的一个可以由另一个代替。对偶性原理也能用到这些结论上，因为如果连续应用上述假设已证明相等的两个式子，则利用那些假设的对偶便能证明这些式子的对偶也是相等的。这样我们只要证明这些结论的一部分，而另一部分可以由对偶性得到。

引理 1.1 (a) 元素 1 是唯一的  
(b) 元素 0 是唯一的

证明：

(a) 设有两个元素  $1_a$  及  $1_b$  而  $x \cdot 1_a=x$ ,  $x \cdot 1_b=x$ 。在第一个等式中取  $x=1_b$ ，第二个等式中取  $x=1_a$ ，那末可得  $1_b \cdot 1_a=1_b$ ,  $1_a \cdot 1_b=1_a$ ，由交换律，两个等式的左边是相等的，所以  $1_a=1_b$ 。

(b) 由对偶性可知。

引理 1.2 (等幂性)  
对所有的  $x \in K$ ，有 (a)  $x \cdot x=x$  (b)  $x+x=x$

证明：(a)  $x \cdot x=(x \cdot x)+0$  公设 2(a)

$$\begin{aligned}&=(x \cdot x)+(x \cdot \bar{x}) && 5(b) \\&=x \cdot (x+\bar{x}) && 4(b) \\&=x \cdot 1 && 5(a) \\&=x && 2(b)\end{aligned}$$