



全国高等职业教育规划教材

# 数字系统设计与EDA技术

## 第2版

主编 于润伟

- 利用VHDL语言描述数字系统
- 以Quartus II软件为调试工具
- 从数字电路到数字系统平稳过渡
- 内容先进实用，配套教学资源丰富



电子教案下载网址 [www.cmpedu.com](http://www.cmpedu.com)



机械工业出版社  
CHINA MACHINE PRESS

全国高等职业教育规划教材

# 数字系统设计与 EDA 技术

第 2 版

主编 于润伟



机械工业出版社

本书从初学者的角度出发，介绍了 EDA 技术的基础知识、EDA 开发软件 Quartus II 的使用方法和 VHDL 硬件描述语言的语法规则，针对 EDA 技术的特点，通过设计比较器、加法器、编码器、计数器、寄存器、计时器、电子密码锁和智力竞赛抢答器等典型电路，从入门、熟练、应用和发展 4 个层次来阐述 EDA 技术，使读者感到易学、易懂。书中所有程序均在 EDA 开发平台上通过调试，确保无误。

本书注重精讲多练、先进实用，可作为高职高专院校应用电子技术、电子信息工程技术等相关专业的教材，也可作为相关技术人员的入门参考书。

本书配套授课电子教案，需要的教师可登录 [www.cmpedu.com](http://www.cmpedu.com) 免费注册、审核通过后下载，或联系编辑索取（QQ：1239258369，电话：010 - 88379739）。

### 图书在版编目 (CIP) 数据

数字系统设计与 EDA 技术/于润伟主编. —2 版. —北京：机械工业出版社，2014. 4

全国高等职业教育规划教材

ISBN 978 - 7 - 111 - 46060 - 2

I. ①数… II. ①于… III. ①数字系统 - 系统设计 - 高等职业教育 - 教材 ②电子电路 - 电路设计 - 计算机辅助设计 - 高等职业教育 - 教材 IV. ①TP271 ②TN702

中国版本图书馆 CIP 数据核字 (2014) 第 040378 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑：王 颖

责任印制：李 洋

北京华正印刷有限公司印刷

2014 年 4 月第 2 版 · 第 1 次

184mm × 260mm · 12 印张 · 293 千字

0001 - 3000 册

标准书号：ISBN 978 - 7 - 111 - 46060 - 2

定价：26.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

网络服务

社 服 务 中 心：(010) 88361066

教 材 网：<http://www.cmpedu.com>

销 售 一 部：(010) 68326294

机 工 网 站：<http://www.cmpbook.com>

销 售 二 部：(010) 88379649

机 工 官 方 微 博：<http://weibo.com/cmp1952>

读 者 购 书 热 线：(010) 88379203

封 面 无 防 伪 标 均 为 盗 版

# 全国高等职业教育规划教材 电子类专业编委会成员名单

主任 曹建林

副主任 张中洲 张福强 董维佳 俞 宁 杨元挺 任德齐  
华永平 吴元凯 蒋蒙安 祖 炬 梁永生

委员 (按姓氏笔画排序)

于宝明	尹立贤	王用伦	王树忠	王新新	任艳君
刘 松	刘 勇	华天京	吉雪峰	孙学耕	孙津平
孙 萍	朱咏梅	朱晓红	齐 虹	张静之	李菊芳
杨打生	杨国华	汪赵强	陈子聪	陈必群	陈晓文
季顺宁	罗厚军	胡克满	姚建永	钮文良	聂开俊
夏西泉	袁启昌	郭 勇	郭 兵	郭雄艺	高 健
曹 毅	章大钧	黄永定	曾晓宏	谭克清	戴红霞

秘书长 胡毓坚

副秘书长 蔡建军

## 出版说明

根据《教育部关于以就业为导向深化高等职业教育改革的若干意见》中提出的高等职业院校必须把培养学生动手能力、实践能力和可持续发展能力放在突出的地位，促进学生技能的培养，以及教材内容要紧密结合生产实际，并注意及时跟踪先进技术的发展等指导精神，机械工业出版社组织全国近 60 所高等职业院校的骨干教师对在 2001 年出版的“面向 21 世纪高职高专系列教材”进行了全面的修订和增补，并更名为“全国高等职业教育规划教材”。

本系列教材是由高职高专计算机专业、电子技术专业和机电专业教材编委会分别会同各高职高专院校的一线骨干教师，针对相关专业的课程设置，融合教学中的实践经验，同时吸收高等职业教育改革的成果而编写完成的，具有“定位准确、注重能力、内容创新、结构合理和叙述通俗”的编写特色。在几年的教学实践中，本系列教材获得了较高的评价，并有多个品种被评为普通高等教育“十一五”国家级规划教材。在修订和增补过程中，除了保持原有特色外，针对课程的不同性质采取了不同的优化措施。其中，核心基础课的教材在保持扎实的理论基础的同时，增加实训和习题；实践性较强的课程强调理论与实训紧密结合；涉及实用技术的课程则在教材中引入了最新的知识、技术、工艺和方法。同时，根据实际教学的需要对部分课程进行了整合。

归纳起来，本系列教材具有以下特点：

- 1) 围绕培养学生的职业技能这条主线来设计教材的结构、内容和形式。
- 2) 合理安排基础知识和实践知识的比例。基础知识以“必需、够用”为度，强调专业技术应用能力的训练，适当增加实训环节。
- 3) 符合高职学生的学习特点和认知规律。对基本理论和方法的论述要容易理解、清晰简洁，多用图表来表达信息；增加相关技术在生产中的应用实例，引导学生主动学习。
- 4) 教材内容紧随技术和经济的发展而更新，及时将新知识、新技术、新工艺和新案例等引入教材。同时注重吸收最新的教学理念，并积极支持新专业的教材建设。
- 5) 注重立体化教材建设。通过主教材、电子教案、配套素材光盘、实训指导和习题及解答等教学资源的有机结合，提高教学服务水平，为高素质技能型人才的培养创造良好的条件。

由于我国高等职业教育改革和发展的速度很快，加之我们的水平和经验有限，因此在教材的编写和出版过程中难免出现问题和错误。我们恳请使用这套教材的师生及时向我们反馈质量信息，以利于我们今后不断提高教材的出版质量，为广大师生提供更多、更适用的教材。

机械工业出版社

# 前　　言

计算机技术和电子技术的不断发展给数字系统的设计方法带来了全新的变革，基于电子设计自动化（Electronic Design Automation, EDA）技术的设计方法正在成为现代数字系统设计的主流。电子工程技术人员利用可编程逻辑器件和 EDA 开发软件，使用硬件描述语言就可以设计出所需要的数字系统，减少了开发成本和开发时间。

高职高专以就业为导向、以职业能力培养为主体的指导思想，必然要把教学重点从以逻辑门和触发器等通用器件为载体、以真值表和逻辑方程为表达方式、以手工调试的传统数字电路设计方法向以可编程逻辑器件为载体、以硬件描述语言为表达方式、以 EDA 技术为调试手段的现代数字系统设计方法转换。针对 EDA 技术的特点和发展趋势，本书介绍了数字系统和 EDA 技术的相关知识，通过具体的设计实例讲解 Altera 公司 EDA 开发工具 Quartus II 软件的使用方法、VHDL 硬件描述语言的语法规则，通过设计比较器、加法器、编码器、计数器、寄存器、计时器、电子密码锁和智力竞赛抢答器等典型电路，由浅入深、循序渐进地学习 EDA 技术，全书共分为以下 7 章：

第 1 章 主要讲授数字系统的相关概念、数字系统的设计方法以及 EDA 技术的发展趋势。读者通过本章的学习能够对可编程逻辑器件、EDA 软件和硬件描述语言有所认识。

第 2 章 主要讲授逻辑代数、逻辑门和集成触发器等逻辑电路的基础知识，安排了两次用传统方法验证数字电路逻辑关系的实训。本章的学习能够将传统的数字电子技术与现代数字系统相衔接，保持知识的连贯性，同时也符合由浅入深、循序渐进的学习规律。

第 3 章 本章从应用角度出发，在讲解了可编程原理后，全面介绍了可编程逻辑器件的结构和分类，系统地阐述了 Altera 公司主流芯片的结构和性能。

第 4 章 通过具体的设计项目，讲解 EDA 开发工具 Quartus II 软件的使用方法，展示了利用 EDA 软件对数字系统进行编辑、编译和仿真的全部过程，读者能够了解 Quartus II 软件的功能，并学会使用。

第 5 章、第 6 章 主要讲解 VHDL 硬件描述语言的数据结构和语法规则，通过设计比较器、加法器、编码器、计数器和寄存器等电路，学习数字系统的设计方法和步骤，熟悉掌握 Quartus II 软件的使用方法，读者能够学会设计文件的编辑、编译、波形仿真和编程下载的全部过程，能够认识和分析简单的 VHDL 程序。

第 7 章 可作为综合实训，由键控数码显示电路、节日彩灯控制器、篮球比赛计时器、智力竞赛抢答器和电子密码锁组成，通过相对复杂的设计项目，从不同的层面展示各种设计思路和方法。使读者具有初步设计能力，能够编写简单的程序。

本书由黑龙江农业工程职业学院于润伟主编，黑龙江农业工程职业学院朱晓慧、张晓峰，北京信息职业技术学院黄一平参与编写，全书统稿工作由于润伟完成。

由于编者水平有限，对一些问题的理解和处理难免有不当之处，衷心希望使用本书的读者批评指正。

编　　者

# 目 录

## 出版说明

## 前言

<b>第1章 认识EDA技术</b>	1	2.5 习题	31
1.1 数字系统	1	<b>第3章 可编程逻辑器件</b>	34
1.1.1 数字系统的组成	1	3.1 概述	34
1.1.2 数字系统设计方法	2	3.1.1 PLD 的特点和分类	34
1.1.3 数字系统设计流程	3	3.1.2 PLD 的编程工艺	35
1.2 EDA技术	4	3.1.3 PLD 中阵列的表示方法	36
1.2.1 EDA技术的发展历史	5	3.1.4 简单可编程逻辑器件	37
1.2.2 EDA技术的特点	5	3.2 Altera公司的可编程逻辑	
1.3 EDA技术的主要内容	6	器件	39
1.3.1 硬件描述语言	6	3.2.1 Altera公司的 CPLD	40
1.3.2 可编程逻辑器件	7	3.2.2 Altera公司的 FPGA	42
1.3.3 EDA软件	8	3.2.3 CPLD与FPGA的选用	45
1.4 EDA技术的发展趋势	8	3.3 实训 GW48-PK2 教学实验	
1.4.1 可编程逻辑器件的发展		平台认识	46
趋势	9	3.4 习题	50
1.4.2 开发工具的发展趋势	10	<b>第4章 Quartus II开发软件</b>	51
1.4.3 系统描述方式的发展		4.1 软件的获得与授权	51
趋势	10	4.1.1 软件的获得	51
1.5 习题	11	4.1.2 软件的授权	52
<b>第2章 数字电路基础</b>	12	4.2 设计向导	52
2.1 逻辑门电路和触发器	12	4.2.1 项目建立	52
2.1.1 逻辑门电路	12	4.2.2 编辑文件	57
2.1.2 触发器	17	4.2.3 编译和仿真	60
2.2 逻辑代数	21	4.2.4 器件编程	62
2.2.1 逻辑代数的基本公式与		4.3 数据比较器的设计	65
定律	21	4.3.1 同比较器	65
2.2.2 逻辑代数的化简方法	22	4.3.2 大小比较器	67
2.3 逻辑电路的分析与设计	24	4.4 加法器的设计	69
2.3.1 组合逻辑电路的分析	24	4.4.1 半加器	69
2.3.2 时序逻辑电路的分析	25	4.4.2 全加器	72
2.3.3 组合逻辑电路的设计	26	4.4.3 四位加/减法器	74
2.4 实训	28	4.5 实训	77
2.4.1 楼梯照明电路的设计	28	4.5.1 四位数据同比较器的	
2.4.2 三人表决器的设计	30	设计	77

4.5.2 应用 Quartus II 分析 VHDL 程序	79	6.3.1 基本二进制递增计数器	125
4.6 习题	82	6.3.2 同步清零可逆计数器	127
<b>第 5 章 VHDL 语言的并行语句</b>	<b>84</b>	6.3.3 异步清零可逆计数器	129
5.1 VHDL 程序的结构	84	6.4 寄存器的设计	131
5.1.1 库和程序包	85	6.4.1 基本寄存器	131
5.1.2 VHDL 的实体	86	6.4.2 循环移位寄存器	133
5.1.3 VHDL 的结构体	87	6.4.3 双向移位寄存器	135
5.2 VHDL 的数据结构	88	6.5 实训	137
5.2.1 标识符	88	6.5.1 边沿 JK 触发器的设计	137
5.2.2 数据对象	89	6.5.2 交通灯控制器的设计	141
5.2.3 数据类型	90	6.6 习题	144
5.2.4 数据类型间的转换	94	<b>第 7 章 数字系统设计综合实训</b>	<b>147</b>
5.2.5 VHDL 的表达式	94	7.1 键控数码显示电路	147
5.3 并行语句	97	7.1.1 静态显示	147
5.3.1 信号赋值语句	97	7.1.2 动态显示	149
5.3.2 块语句	100	7.2 节日彩灯控制器	151
5.3.3 进程语句	101	7.2.1 项目说明	151
5.3.4 元件例化语句	101	7.2.2 设计方案	152
5.3.5 生成语句	103	7.2.3 项目实现	155
5.4 编码器的设计	105	7.2.4 功能扩展与项目评价	155
5.4.1 8-3 普通编码器的设计	105	7.3 篮球比赛计时器	156
5.4.2 8421-BCD 优先编码器	107	7.3.1 项目说明	156
5.5 实训	110	7.3.2 设计方案	156
5.5.1 3-8 线译码器的设计	110	7.3.3 项目实现	158
5.5.2 全减器的设计	110	7.3.4 功能扩展与项目评价	159
5.6 习题	111	7.4 智力竞赛抢答器	160
<b>第 6 章 VHDL 语言的顺序语句</b>	<b>114</b>	7.4.1 项目说明	160
6.1 VHDL 程序的开发流程	114	7.4.2 设计方案	160
6.1.1 VHDL 语言的特点	114	7.4.3 项目实现	164
6.1.2 VHDL 的开发流程	115	7.4.4 功能扩展与项目评价	166
6.2 VHDL 的顺序语句	116	7.5 电子密码锁	166
6.2.1 IF 语句	116	7.5.1 项目说明	166
6.2.2 CASE 语句	119	7.5.2 设计方案	167
6.2.3 子程序	120	7.5.3 项目实现	172
6.2.4 LOOP 语句	123	7.5.4 功能扩展与项目评价	174
6.3 计数器的设计	125	7.6 习题	175
		<b>部分习题答案</b>	<b>176</b>
		<b>参考文献</b>	<b>183</b>

# 第1章 认识EDA技术

## 本章要点

- 数字系统的组成和设计
- EDA技术及其发展趋势

## 1.1 数字系统

能够实现某种逻辑关系的电路单元称为逻辑器件，如与门、或门及非门等逻辑门电路，还有D触发器及JK触发器等时序电路。将由逻辑器件构成，能够完成单一功能的电路，如编码器、译码器、加法器及计数器等，称为逻辑功能部件。把由逻辑功能部件组成，能够实现一定功能，可以对数字信息进行储存、传输、处理的电子系统称为数字系统。例如，军事设备中的雷达和巡航导弹，工业生产中的数控机床和自动控制生产线，通信系统的无线电电台和交换机，还有日常生活中的计算机、手机、DVD视频机等现代电子设备，其核心都是数字系统。

数字系统和逻辑功能部件之间有着明显的区别，区别之一在于功能是否单一，例如一个存储器，尽管规模很大，其存储容量可以达到数兆字节，但因其只有存储数据一个功能，只能是逻辑功能部件，而由几片集成芯片构成的交通灯控制器却可以称为数字系统。区别之二在于是否包含控制电路，一个数字电路，无论其规模大小，只有在具有控制电路的情况下才能称为系统。控制电路根据外部输入信号和各受控电路的反馈信号，控制电路的当前状态，决定系统的下一步动作。控制电路的逻辑关系最为复杂，是数字系统设计中的关键。复杂的数字系统可以分割成若干个子系统，例如计算机的硬件系统就可以分为输入、输出、控制、运算和存储5个子系统。

与数字系统相对应的是模拟系统，模拟系统是对模拟信号进行处理的电子系统。和模拟系统相比，数字系统具有工作稳定可靠、抗干扰能力强、便于大规模集成、易于实现小型化和模块化等优点。

### 1.1.1 数字系统的组成

不论数字系统的复杂程度如何，规模大小怎样，就其实质而言，皆为逻辑问题。从组成上说，它是由许多能够进行各种逻辑操作的功能部件组成的，这类功能部件，可以是SSI（小规模集成电路）逻辑部件，也可以是各种MSI（中规模集成电路）、LSI（大规模集成电路）逻辑部件，甚至可以是CPU（中央处理单元）芯片，还可以是由可编程逻辑器件构成的ASIC（专用集成电路）芯片。由于各功能部件之间的有机配合，协调工作，使数字电路成为统一的数字信息存储、传输和处理的电子电路。

数字系统通常由输入电路、输出电路、控制电路、数字处理器和时基电路组成。数字系

统的基本结构模型如图 1-1 所示。

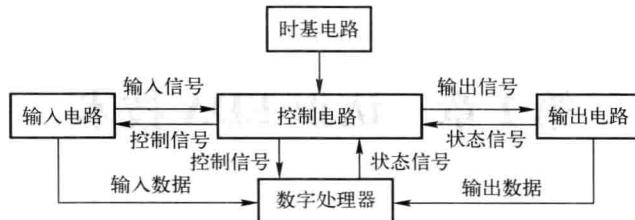


图 1-1 数字系统的基本结构模型

数字系统是交互式的，必须从外部环境接收信息，并将处理的结果信息供给外部环境。这种功能可以由接口设备（输入电路和输出电路）来实现。

输入电路可以由传感器、A/D（模拟/数字）转换器组成。它将外界的模拟量转化成数字量，形成数字信号或数据，提供给控制电路和数字处理电路。在简单情况下，输入电路可以由二进制开关组成。

输出电路可以由执行机构或显示电路组成。在教学实验中经常用发光二极管来显示计算结果。

控制电路的功能是负责规定算法的执行步骤，在进行一个计算步骤时，给数字处理器发出命令信号，同时接收来自数字处理器的状态信号，确定下一个计算步骤，以确保算法按正确的次序实现。也可以说，控制电路决定数字处理器的操作及操作顺序。控制电路是完成数字系统设计的难点和重点。

数字处理器由存储部件和逻辑电路组成。存储部件用于短暂存储信息，逻辑电路实现对数据的加工和处理。存储部件和逻辑电路之间通过传输线相互连接。当信息被传送到数字处理电路且被处理时，存储部件则保存并源源不断地供给信息，而计算的结果又被送回到存储部件。在数字系统中，这种活动是周期性的，在控制部件的统一指挥下，存储部件获得信息后，将该信息传送到处理部件进行加工处理，加工处理后的信息又被传送到存储部件，之后又开始另一个周期。

时基电路主要由石英振荡器和分频电路组成，能够产生各种时钟信号，保证整个系统协调工作。

大型的数字系统还可以再分为若干个子系统，通过上一级控制器统一协调工作，来实现整个数字系统的复杂功能。

### 1.1.2 数字系统设计方法

随着数字集成技术和计算机技术的迅速发展，数字系统设计的理论和方法都在不断地发展和变化。早期的数字系统的设计受到技术条件的限制，停留在电路级设计层次，采用通用集成电路（如 74 系列芯片），构成所需数字系统。电子工程师设计电子系统的过程一般是：根据设计要求，进行书面设计，得到电路逻辑图，根据性能价格比来选择合适的器件，把大量的通用集成芯片搭建成电路进行调试，调试通过后制作样机。这样完成的系统设计，由于芯片之间的众多连接，造成系统的可靠性不高，也使系统体积相对较大，集成度低。例如，早期数字计算机的体积都相当大。当数字系统大到一定规模时，搭建调试会变得非常困难，

甚至不可行。

20世纪90年代，电子信息类产品的开发出现了两个明显的特点：一是产品的复杂程度加大，二是产品的上市时限紧迫。然而电路级设计本质上是基于门电路描述的单层次设计，设计的所有工作（包括设计输入、仿真和分析、设计修改等）都是在基本逻辑门这一层次上进行的，显然这种设计方法不能适应新的形势。计算机技术的发展，带来了一种高层次的设计方法，也称为系统级的设计方法，是从系统总体出发来描述和设计的自顶向下的方法。

自顶向下（Top to Down）的设计方法是在顶层设计中，把整个系统看成是包含输入/输出端口的单个模块，从整个系统的功能出发，按一定原则，将系统分成若干个子系统，再将每个子系统分成若干个功能模块，进而将每个模块分成若干个小的模块……。这样将系统划分为多个子功能模块，可对每个模块进行行为描述，在行为级进行验证。

在对系统进行划分时需要注意子系统的数目要合适，子系统划分得太少，则失去了模块化设计的优点；子系统划分得太多，则系统之间的连接过于复杂，容易出错。系统设计的首要任务是对其功能进行正确划分，是把总体任务划分成若干分任务的过程。子系统划分的依据是：

- 1) 对所要解决的总体任务是否已全部清楚地描述出来。
- 2) 对所要解决的问题是否有更清楚、更简单的描述。
- 3) 各子系统所承担的分任务是否清楚、明确，是否有更清楚的划分方式。
- 4) 各子系统之间的相互关系是否明确，它们之间的控制关系是怎样的。
- 5) 控制部件与被控制部件是否清楚、明确，它们之间的控制关系是怎样的。

子系统的划分完成后，要对各个子系统进行模块分割，模块分割最能体现设计者的思想，分割合适与否，对系统设计的方便性有着至关重要的影响。对模块分割的一般要求为：

- 1) 各模块之间的逻辑关系明确。
- 2) 各模块内部逻辑功能集中，且易于实现。
- 3) 各模块之间的接口线应尽量少。

例如，交通灯控制器的设计，可以把整个系统划分为控制电路、定时电路和译码驱动显示电路等。定时电路可以由计数器功能模块构成，译码驱动显示可由SSI构成的组合逻辑电路实现，这两部分都是设计者所熟悉的功能电路，设计起来并不困难，这样交通灯控制器设计的主要问题就是控制电路的设计了，而这是一个规模不大的时序电路。从这个设计实例可知，自顶向下的设计方法，可以把一个复杂的数字系统设计变成一个较小规模的时序电路设计，从而能够简化设计的难度，缩短设计周期。另外，由于设计调试是针对这些子模块进行，可以使修改变得非常方便。

### 1.1.3 数字系统设计流程

数字系统设计的流程是：在详细了解设计任务的基础上，确定系统的整体功能、用某种方式描述系统功能（多使用硬件描述语言）、设计实现系统功能的算法、根据算法选择电路结构、设计验证（仿真、测试）、最后是硬件测试并实现设计。数字系统设计流程设计可以分为系统级设计和逻辑级设计两个阶段，先进行系统级设计，再进行逻辑级设计。

## 1. 系统级设计的过程

系统级设计是一种高层次设计，设计人员无须通过门电路描述电路，而是针对设计目标进行功能描述。由于摆脱了电路细节的束缚，设计人员可以把精力集中于创造性的概念构思与方案上，一旦这些概念构思以高层次描述的形式输入计算机后，计算机系统就能以规则驱动的方式自动完成整个设计。这样，新的概念得以迅速有效地成为产品，大大缩短了产品的研制周期。不仅如此，高层次设计只是定义系统的行为特性，可以不涉及实现工艺，在厂家综合库的支持下，利用综合优化工具可以将高层次描述转换成针对某种工艺优化的网表，工艺转化变得轻松容易。而层次级别之间是独立的，可以单独研究实现。具体设计流程如下：

### (1) 明确设计要求，确定系统的输入/输出

在具体设计之前，详细分析设计要求，确定系统输入/输出信号是必要的。例如，要设计一个交通灯控制器，必须明确系统的输入信号有哪些（由传感器得到的车辆到来信号、时钟信号），输出要求是什么（红、黄、绿交通灯正确显示），只有在明确设计要求的基础上，才能使系统设计有序地进行。

### (2) 确定整体设计方案

对于一个具体的设计，可能有多种不同的方案，确定方案时，应对不同方案的性能、成本、可靠性等方面进行综合考虑，最终确定设计方案。

### (3) 描述系统功能并设计算法

描述系统功能就是用符号、图形、文字和表达式等形式来正确描述系统应具有的逻辑功能和应达到的技术指标。设计算法就是寻求一个解决问题的步骤，实质上是把系统实现的复杂运算分解成一组有序进行的子运算。

系统级设计实质上是原理性设计，是数字系统设计的关键步骤，也是最困难的、最具有创造性的一步。

## 2. 逻辑级设计的过程

### (1) 根据算法选择电路结构

系统算法决定电路结构，不同的系统算法可以实现相同的系统功能，但是电路结构是不同的，另外，相同的算法也可以用不同的电路结构来实现。

### (2) 设计验证（仿真、测试）和设计实现

根据设计、生产的条件，选择适当的器件来实现电路，并导出详细的电路图。

## 1.2 EDA 技术

随着数字集成技术的飞速发展，数字系统的规模和技术复杂度也在急剧增长，人工设计数字系统变得十分困难，必须依靠 EDA 技术。EDA 技术就是电子设计自动化。用 EDA 技术设计数字系统的实质是一种自顶向下的分层设计方法。在每一层次上，都有描述、划分、综合和验证 4 种类型的工作。描述是把系统设计输入到 EDA 软件的过程，它可以采用图形输入、硬件描述语言或二者混合使用的方法输入。整个设计过程只有该部分由设计者完成。划分、综合和验证则采用 EDA 软件平台自动完成。这样做极大地简化了设计工作，提高了效率，因此，EDA 技术设计数字系统的方法得到了越来越广泛的应用。

## 1.2.1 EDA 技术的发展历史

正因为 EDA 技术丰富的内容以及与电子技术各学科领域的相关性，其发展历史同大规模集成电路设计技术、计算机辅助工程、可编程逻辑器件以及电子设计技术和工艺的发展是同步的。电子技术的发展过程，可大致将 EDA 技术的发展历史分为以下 4 个阶段：

1) 计算机辅助设计 (CAD)：20 世纪 70 年代，在集成电路制作方面，可编程逻辑技术及其器件已经问世，计算机作为一种运算工具已在科研领域得到广泛应用。到了 20 世纪 70 年代后期，CAD 的概念已见雏形，人们开始将产品设计过程中具有高度重复性的工作（例如画图布线等工作），用图形处理 CAD 软件工具代替，其中具有代表性的工具是澳大利亚 Protel Technology 公司开发的 Tango 布线软件。但由于布线画图软件受到当时计算机工作平台的限制，其性能一般，支持的工程也有限。这一阶段是 EDA 技术发展的初期。

2) 计算机辅助工程设计 (CAED)：20 世纪 80 年代，集成电路设计进入了 CMOS（互补场效应管）时代，复杂可编程逻辑器件已进入商业应用，相应的辅助设计软件也已投入使用。在 20 世纪 80 年代末，出现了具有自动综合能力的 CAED 工具，在印制电路板设计方面的逻辑图输入、自动布局布线和印制电路板分析以及在数字系统设计方面的逻辑设计、逻辑仿真、逻辑方程综合和化简等，都担任了重要的角色。特别是各种硬件描述语言的出现，为电子设计自动化解决了电路建模、标准文档及仿真测试等问题。但是，CAED 阶段的软件工具是从逻辑图出发，设计数字系统必须提供具体的元件图形，制约了优化设计，难以适应复杂的数字系统设计。

3) 电子设计自动化 (EDA)：20 世纪 90 年代，集成电路设计工艺步入了超深亚微米阶段，集成百万个逻辑门以上的大规模可编程逻辑器件的陆续面世，以及基于计算机技术的面向用户、低成本、大规模 ASIC（专用集成电路）设计技术的应用，促进了 EDA 技术的形成。各大电子器件公司对于兼容各种硬件实现方案和支持标准硬件描述语言的 EDA 工具软件的研究，有效地将 EDA 技术推向成熟。这个阶段发展起来的 EDA 工具，目的是在设计前期将设计师从事的许多高层次设计工作由软件工具完成，可以将用户的要求转换为设计技术规范，能够有效地解决可用的设计资源与理想设计目标之间的矛盾，按具体的硬件、软件和算法分解设计等。

4) 可编程片上系统 (SOPC) 的开发：进入 21 世纪后，EDA 工具是以系统级设计为核心，包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计能力，还能提供独立于工艺和厂家的系统级设计能力，具有高级抽象的设计构思手段。随着达数百万门高密度的可编程逻辑器件的出现，系统设计者能够将整个数字系统实现在一个可编程芯片上，即 SOPC。

## 1.2.2 EDA 技术的特点

传统的数字电子系统或集成电路设计中，手工设计占了较大的比例，复杂电路的设计和调试工作十分困难。对于集成电路设计而言，设计实现过程与具体生产工艺直接相关，因此可移植性很差。而且，只有在设计出样机或生产出芯片后才能进行实测。另外，如果某一过程存在错误，查找和修改就十分不便。与手工设计相比，EDA 技术有如下特点：

### (1) 采用自顶向下设计方案

从电子系统设计的方案上看，EDA 技术最大的优势就是能将所有设计环节纳入统一的自顶向下设计方案中，该设计方案有利于在早期发现结构设计中的错误，提高设计的一次成功率。而在传统的电子设计技术中，由于没有规范的设计工具和表达方式，因此无法进行这种先进的设计流程。

### (2) 应用硬件描述语言 (HDL) 描述设计

使用硬件描述语言，设计者可以在抽象层次上描述设计结构及其内部特征，是 EDA 技术的一个重要特征。硬件描述语言的突出优点是语言的公开可利用性、设计与工艺的无关性、宽范围的描述能力、便于组织大规模系统的设计、便于设计的复用和继承等。

多数 HDL 语言也是文档型的语言，可以方便地存储在硬盘、U 盘等介质中，也可以打印到纸张上，极大地简化设计文档的管理工作。

### (3) 能够自动完成仿真和测试

EDA 软件设计公司与半导体器件生产厂商共同开发了一些功能库，如逻辑综合时的综合库、版图综合时的版图库、测试综合时的测试库、逻辑模拟时的模拟库等。通过这些库的支持，系统开发者能够完成自动设计。EDA 技术还可以在各个设计层次上，利用计算机完成不同内容的仿真，而且在系统级设计结束后，就可以利用 EDA 软件对硬件系统进行完整的测试。

### (4) 开发技术的标准化和规范化

EDA 技术的设计语言是标准化的，不会由于设计对象的不同而改变。EDA 技术使用的开发工具也是规范化的，所以 EDA 软件平台可以支持任何标准化的设计语言，其设计成果具有通用性、可移植性和可测试性，为高效高质的系统开发提供了可靠保证。

### (5) 对工程技术人员的硬件知识和经验要求低

EDA 技术的标准化、硬件描述语言和开发平台对具体硬件的无关性，使设计者能将自己的才智和创造力集中在设计项目性能的提高和成本的降低上，而将具体的硬件实现工作让 EDA 软件来完成。

## 1.3 EDA 技术的主要内容

### 1.3.1 硬件描述语言

硬件描述语言 (HDL) 是各种描述方法中最能体现 EDA 优越性的描述方法。所谓硬件描述语言，实际就是一个描述工具，其描述的对象就是待设计电路系统的逻辑功能、实现该功能的算法、选用的电路结构以及其他各种约束条件等。通常要求 HDL 既能描述系统的行为，又能描述系统的结构。

HDL 的使用与普通的高级语言相似，编制的 HDL 程序也需要首先经过编译器进行语法、语义的检查，并转换为某种中间数据格式。但与其他高级语言相区别的是，用硬件描述语言编制程序的最终目的是要生成实际的硬件，因此 HDL 中有与硬件实际情况相对应的并行处理语句。此外，用 HDL 编制程序时，还需注意硬件资源的消耗问题（如门、触发器和连线等的数目），有的 HDL 程序虽然语法、语义上完全正确，但并不能生成与之相对应的实

际硬件，其原因就是要实现这些程序所描述的逻辑功能、消耗的硬件资源将十分巨大。目前主要有以下两种 HDL 语言：

### (1) Verilog - HDL

Verilog-HDL 语言是在 1983 年由 GDA (Gateway Design Automation) 公司首创的。主要用于数字系统的设计。设计者可以用它来进行各种级别的逻辑设计，进行数字逻辑系统的仿真验证、时序分析和逻辑综合等。它是目前应用最广泛的硬件描述语言之一，其最大优点是与工艺无关性，这使得工程师在功能设计、逻辑验证阶段可以不必过多考虑门级电路及其工艺实现的具体细节，只需要利用系统设计时对芯片的要求，施加不同的约束条件，即可设计出实际电路。实际上，这是利用 EDA 工具，把逻辑验证与具体工具库匹配、把布线及延时计算由计算机自动完成，从而减轻了设计者的劳动。

Verilog - HDL 把数字系统当作一组模块来描述，每一个模块具有模块接口以及关于模块内容的描述，一个模块代表一个逻辑单元，这些模块用网络相互连接，相互通信。由于 Verilog-HDL 是标准化的，所以能把完成的设计移植到不同厂家的不同芯片中去。又由于 Verilog-HDL 设计的信号位数很容易改变，所以可以通过对信号位数的修改，来适应不同的硬件规模，而且在仿真验证时，仿真测试用例可以用同一种描述语言来完成。

### (2) VHDL

VHDL 语言是美国国防部于 20 世纪 80 年代后期，出于军事工业的需要开发的。1984 年，VHDL 被 IEEE 确定为标准化的硬件描述语言。1993 年，IEEE 对 VHDL 进行了修订，增加了部分新的 VHDL 命令与属性，增强了对系统的描述能力，并公布了新版本的 VHDL，即 IEEE 标准的 1076 - 1993 版本。现在，VHDL 已经成为系统描述的国际公认标准，得到众多 EDA 公司的支持，越来越多的硬件设计者使用 VHDL 描述数字系统。

VHDL 涵盖面广，抽象描述能力强，支持硬件的设计、验证、综合与测试。VHDL 能在多个级别上对同一逻辑功能进行描述，如可以在寄存器级别上对电路的组成结构进行描述，也可以在行为描述级别上对电路的功能与性能进行描述。无论哪种级别的描述，都可以利用综合工具将描述转化为具体的硬件结构。VHDL 的基本结构包含有一个实体和一个结构体，而完整的 VHDL 结构还包括配置、程序包与库。各种硬件描述语言中，VHDL 的抽象描述能力最强，因此运用 VHDL 进行复杂电路设计时，往往采用自顶向下结构化的设计方法。

比较而言，VHDL 语言是一种高级描述语言，适用于电路高级建模，综合的效率和效果较好。Verilog - HDL 语言是一种低级的描述语言，适用于描述门级电路，容易控制电路资源，但其对系统的描述能力不如 VHDL 语言。

## 1.3.2 可编程逻辑器件

可编程逻辑器件（简称为 PLD）是一种由用户编程来实现某种逻辑功能的新型逻辑器件。它不仅速度快、集成度高，能够完成用户定义的逻辑功能，还可以加密和重新定义编程，其允许编程次数可多达上万次。使用可编程逻辑器件可大大简化硬件系统、降低成本、提高系统的可靠性、灵活性。因此，自 20 世纪 70 年代问世以后，就受到广大工程人员的青睐，被广泛应用于工业控制、通信设备、智能仪表、计算机硬件和医疗电子仪器等领域。

目前，PLD 主要分为 FPGA（现场可编程门阵列）和 CPLD（复杂可编程逻辑器件）两

大类。FPGA 和 CPLD 最明显的特点是高集成度、高速度和高可靠性。高速度表现在其时钟延时可小至纳秒级，结合并行工作方式，在超高速应用领域和实时测控方面有着非常广阔的应用前景；其高可靠性和高集成度表现在几乎可将整个系统集成于同一芯片中，实现所谓片上系统，从而大大缩小了系统体积，也易于管理和屏蔽。

### 1.3.3 EDA 软件

目前国内比较流行的 EDA 软件工具主要有 Altera 公司的 MAX + plus II 和 Quartus II、Lattice 公司的 Expert LEVER 和 Synario、Xilinx 公司的 Foundation 和 Alliance、Actel 公司的 Actel Designer 等，这 4 家公司的 EDA 开发软件特性如表 1-1 所示。

表 1-1 EDA 开发软件特性

厂商	EDA 软件名称	软件适用器件系列	软件支持的描述方式
Altera	MAX + plus II	MAX、FLEX 等	逻辑图、波形图、AHDL 文本、Verilog-HDL 文本、VHDL 文本等
	Quartus II	MAX、FLEX、APEX 等	
Xilinx	Alliance	Xilinx 各种系列	逻辑图、VHDL 文本等
	Foundation	XC 系列	
Lattice	Synario	MACH GAL、ispLSI、pLSI 等	逻辑图、ABEL 文本、VHDL 文本等
	Expert LEVER	ispLSI、pLSI、MACH 等	逻辑图、VHDL 文本等
Actel	Actel Designer	SX 系列、MX 系列	逻辑图、VHDL 文本等

Altera 公司是世界上最大的可编程逻辑器件供应商之一。其主要产品有 MAX7000/9000、FLEX10K、APEX20K、ACEX1K、Stratix、Cyclone 等系列。Altera 公司在 20 世纪 90 年代以后发展很快，业界普遍认为其开发工具 MAX + plus II 是最成功的 EDA 开发平台之一，Quartus II 是 MAX + plus II 的升级版本。

Xilinx 公司是 FPGA 的发明者，其产品种类较全，主要有 XC9500/4000、Spartan、Virtex、Coolrunner（XPLA3）等。Xilinx 公司是与 Altera 公司齐名的可编程逻辑器件供应商，在欧洲用 Xilinx 器件的人多，在日本和亚太地区用 Altera 器件的人多，在美国则是平分秋色。全球 PLD/FPGA 产品 60% 以上是由 Altera 和 Xilinx 提供的。可以说，Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

Lattice 公司是 ISP（在系统可编程）技术的发明者，其主要产品有 ispL2000/5000/8000、MACH4/5、ispMACH4000 等。与 Altera 公司和 Xilinx 公司相比，Lattice 的开发工具略逊一筹，大规模 PLD、FPGA 的竞争力也不够强，但其中小规模 PLD 比较有特色。Lattice 于 1999 年推出可编程模拟器件，现已成为全球第三大可编程逻辑器件供应商。

Actel 公司是反熔丝（一次性编程）PLD 的领导者。由于其 PLD 具有抗辐射、耐高低温、功耗低和速度快等优良品质，在军工产品和宇航产品上有较大优势，而 Altera 和 Xilinx 公司则一般不涉足军品和宇航市场。

## 1.4 EDA 技术的发展趋势

面对当今飞速发展的电子产品市场，设计师需要更加实用、快捷的 EDA 工具，使用统 8

一的集成化设计环境，改变传统设计思路，将精力集中到设计构思、方案比较和寻找优化设计等方面，需要以最快的速度，开发出性能优良、质量一流的电子产品，对 EDA 技术提出了更高的要求。未来的 EDA 技术将在仿真、时序分析、集成电路自动测试、高速印制电路板设计及开发操作平台的扩展等方面取得新的突破，向着功能强大、简单易学和使用方便的方向发展。

#### 1.4.1 可编程逻辑器件的发展趋势

可编程逻辑器件已经成为当今世界上最富吸引力的半导体器件，在现代电子系统设计中扮演着越来越重要的角色。过去的几年里，可编程器件市场的增长主要来自大容量的可编程逻辑器件 CPLD 和 FPGA，其未来的发展趋势如下：

##### (1) 向高密度、高速度、宽频带方向发展

在电子系统的发展过程中，工程师的系统设计理念会受到其能够选择的电子器件的限制，而器件的发展又促进了设计方法的更新。随着电子系统复杂度的提高，高密度、高速度和宽频带的可编程逻辑产品已经成为主流器件，其规模也不断扩大，从最初的几百门到现在的上百万门，有些已具备了片上系统集成的能力。这些高密度、大容量的可编程逻辑器件的出现，给现代电子系统（复杂系统）的设计与实现带来了巨大的帮助。设计方法和设计效率的飞跃，带来了器件的巨大需求，这种需求又促使器件生产工艺的不断进步，而每次工艺的改进，可编程逻辑器件的规模都将有很大扩展。

##### (2) 向在系统可编程方向发展

在系统可编程是指程序（或算法）在置入用户系统后仍具有改变其内部功能的能力。采用在系统可编程技术，可以像对待软件那样通过编程来配置系统内硬件的功能，从而在电子系统中引入“软硬件”的全新概念。它不仅使电子系统的设计和产品性能的改进和扩充变得十分简便，还使新一代电子系统具有极强的灵活性和适应性，为许多复杂信号的处理和信息加工的实现提供了新的思路和方法。

##### (3) 向可预测延时方向发展

当前的数字系统中，由于数据处理量的激增，要求其具有大的数据吞吐量，加之多媒体技术的迅速发展，要求能够对图像进行实时处理，这就要求有高速的硬件系统。为了保证高速系统的稳定性，可编程逻辑器件的延时可预测性是十分重要的。用户在进行系统重构的同时，担心的是延时特性会不会因为重新布线而改变，延时特性的改变将导致重构系统的不可靠，这对高速的数字系统而言将是非常可怕的。因此，为了适应未来复杂高速电子系统的要求，可编程逻辑器件的高速可预测延时是非常必要的。

##### (4) 向混合可编程技术方向发展

可编程逻辑器件为电子产品的开发带来了极大方便，它的广泛应用使得电子系统的构成和设计方法均发生了很大变化。但是，有关可编程器件的研究和开发工作多数都集中在数字逻辑电路上，直到 1999 年 11 月，Lattice 公司推出了在系统可编程模拟电路，为 EDA 技术的应用开拓了更广阔的前景。要允许设计者使用开发软件在计算机中设计、修改模拟电路，进行电路特性仿真，最后通过编程电缆将设计方案下载至芯片中。已有多家公司开展了这方面的研究，并且推出了各自的模拟与数字混合型的可编程器件，在未来的几年里，模拟电路及数模混合电路可编程技术将得到更大的发展。