

全国高职高专教育规划教材

简明易学系列

数字电子技术 及应用

■ 杨志忠 主编



全国高职高专教育规划教材
简明易学系列

数字电子技术及应用

Shuzi Dianzi Jishu ji Yingyong

杨志忠 主编
杨志忠 赵航 夏晔 等编
章忠全 主审



高等教育出版社·北京
HIGHER EDUCATION PRESS BEIJING

内容简介

本书是全国高职高专教育规划教材简明易学系列之一,是一本通俗易懂、易教易学的实用“数字电子技术”简明教材。编者在多年课程教学改革与实践的基础上,吸取了各方面的意见与建议,根据高职高专学生的培养要求编写而成。本书以现代数字电子技术的基本知识、基本理论为主线,以培养学生的知识应用能力为目的,突出了知识的应用,使能力培养贯穿于教学全过程。

全书共分七章,分别为数字逻辑基础、组合逻辑电路、触发器、时序逻辑电路、脉冲的产生与整形电路、数模和模数转换器、半导体存储器。主要集成器件都有功能点评,突出了集成电路的功能与使用,并有大量应用举例。主要章节有故障分析与排除示例,内容丰富实用、力求做到内容简明扼要、概念清楚、学用结合、有利于培养学生的实际操作能力和利用所学知识分析、排除故障的能力。书末有各章自我评价题、部分练习题和想一想的答案,并有配套的电子教案。

本书采用双色印刷,重点突出,层次分明,便于教学,有利自学,版面活泼,提高了教材的可读性。

本书可作为高等职业技术学院、高等专科学校、五年制高等职业学校、成人高等院校及本科院校办的二级职业技术学院和民办高等院校的电气、电子、通信、计算机、自动化和机电等专业的“数字电子技术及应用”、“数字电子技术”、“数字逻辑电路”、“电子技术基础”(数字部分)等课程的教材,也可供从事逻辑设计、通信工程、计算机、电子技术等专业的广大科技工作者与工程技术人员参考。

图书在版编目(CIP)数据

数字电子技术及应用 / 杨志忠主编. --北京:高等教育出版社,2012.1

ISBN 978-7-04-033968-0

I. ①数… II. ①杨… III. ①数字电路-电子技术-高等职业教育-教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2011)第 249271 号

策划编辑 孙杰

责任编辑 王莉莉

封面设计 赵阳

版式设计 范晓红

插图绘制 杜晓丹

责任校对 杨凤玲

责任印制 胡晓旭

出版发行 高等教育出版社

社址 北京市西城区德外大街4号

邮政编码 100120

印刷 北京佳信达欣艺术印刷有限公司

开本 787 mm × 1092 mm 1/16

印张 13.5

字数 320 千字

购书热线 010-58581118

咨询电话 400-810-0598

网址 <http://www.hep.edu.cn>

<http://www.hep.com.cn>

网上订购 <http://www.landaco.com>

<http://www.landaco.com.cn>

版次 2012年1月第1版

印次 2012年1月第1次印刷

定价 23.00元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换

版权所有 侵权必究

物料号 33968-00

前 言

本书是全国高职高专规划教材简明易学系列之一。本书编者在多年教学改革与实践的基础上,根据高职高专职业教育的特點、办学定位、岗位需求及生源情况等,以现代数字电子技术的基本知识、基本理论为主线,以培养学生数字电子技术的综合应用能力和实践动手操作能力为目的编写了这本通俗易懂的简明教材。

“数字电子技术”是电类专业的一门重要的专业技术基础课程,也是一门发展迅速、理论性、实践性和应用性都很强的课程。各种数字新技术、新器件不断涌现,对高等职业技术学院和高等专科学校的学生提出了更高的要求,学好这门课程,也为后续课程的学习提供了良好的知识基础。因此,编写本教材的指导思想是:保证基础、讲清概念、精选内容、降低难度、重点明确、学用结合、便于教学、有利自学。

本书内容和特点如下:

1. 集成逻辑门和逻辑代数紧密结合,是分析数字逻辑电路的基础。从应用角度出发,集成逻辑门只作为逻辑代数中的基本逻辑单元来使用,删除了其内部电路的繁琐理论分析,重点放在使用特性上,主要集成逻辑门都有功能点评和应用举例,突出了门电路的应用。将逻辑代数中的基本逻辑运算和复合逻辑运算与有关集成逻辑门结合在一起,进行简单组合逻辑电路的分析和设计,使学生初步熟悉逻辑代数和集成逻辑门在数字逻辑电路中的应用,对数字系统有一定的了解。

2. 精选教材内容,删除中规模数字集成电路内部逻辑分析,把重点放在讲清集成电路的外部特性、逻辑功能和应用上。如在组合逻辑电路和时序逻辑电路中,以基本组合逻辑电路和基本时序逻辑电路的功能分析为基础,重点介绍了常用中规模集成组合逻辑电路和时序逻辑电路的功能和应用;在触发器中,以分析基本 RS 触发器和同步触发器的功能为基础,突出了边沿触发器的工作特点、功能和应用;在脉冲的产生与整形电路中,以 555 定时器的功能为主线,介绍了由其组成的施密特触发器、单稳态触发器和多谐振荡器的工作原理与应用,并简要介绍了集成施密特触发器的工作特点和集成单稳态触发器的功能与应用,删除了计算公式的繁琐推导和由门电路组成的上述电路;同时还简要介绍了数模和模数转换器与半导体存储器的基本工作原理与应用。上述内容的删除既保持了数字电子技术课程的系统性、完整性和连贯性,又使老师有更多的时间讲述数字电路的基本概念、基本理论、数字电路的基本分析方法和设计方法、数字集成电路的功能与应用,将重点内容讲清讲透,使学生能更好地掌握本课程的主要内容。突出了重点,使课程内容更加精练、实用。

3. 以理论知识为基础,突出了数字集成电路的应用,培养学生分析和排除故障的能力,强化了基本技能的训练。各章所介绍的主要集成电路均有功能点评(或电路点评)及功能扩展和应用举例,其目的是使学生能正确选择集成器件进行逻辑设计,拓展了思路。同时还介绍了数字集成电路的调试方法和数字系统一般故障的分析、查找与排除方法。主要章节

II ■ 前言

部分均有故障分析与排除的示例,这既可培养学生运用所学理论知识分析和排除故障的能力和动手实践能力,提高学生的技能水平,使理论与实践之间的联系更加紧密,使能力培养贯穿于教学全过程,同时还可提高学生学习本课程的兴趣。

4. 设立小栏目,培养学生自我学习能力和实际工作中的安全意识。如“想一想”用于巩固所学知识;“知识拓展”可根据需要进行选讲或用于学生自学;“资料库”提供了一些可选用器件的型号;“安全小常识”用于培养学生技能训练中的安全意识等。

5. 书中标有“*”号的内容,可根据教学时间和专业需要进行选讲。这部分内容去掉,不影响教材内容的完整性和系统性。

6. 各章的“教学目标”明确提出了本章教学的基本要求和学生应掌握的主要知识点及技能。章末有小结、自我评价题和练习题,每节有复习题,用于巩固所学知识,培养学生运用所学知识分析和解题技巧与能力,书后有自我评价题和部分练习题、想一想的答案,以供参考。

本书采用双色印刷,层次分明,重点突出,概念清楚,版面活跃,提高了可读性。本书配套的多媒体电子教案由夏晔和赵航设计制作。图文并茂,便于教师组织教学,提高教学效果,有利于学生掌握课程教学内容,激发学习兴趣。

南京工程学院章忠全教授担任本书主审,他在百忙中认真审阅了全部书稿,提出了很多宝贵的意见和建议,在此表示诚挚的谢意。

本书由杨志忠担任主编,负责全书的策划和定稿,参加本书编写工作的有赵航、夏晔和赵依群等。

由于编者水平有限,书中难免存在错漏和不妥之处,敬请广大读者批评指正。

编 者

2011年7月于南京

郑重声明

高等教育出版社依法对本书享有专有出版权。任何未经许可的复制、销售行为均违反《中华人民共和国著作权法》，其行为人将承担相应的民事责任和行政责任；构成犯罪的，将被依法追究刑事责任。为了维护市场秩序，保护读者的合法权益，避免读者误用盗版书造成不良后果，我社将配合行政执法部门和司法机关对违法犯罪的单位和个人进行严厉打击。社会各界人士如发现上述侵权行为，希望及时举报，本社将奖励举报有功人员。

反盗版举报电话 (010)58581897 58582371 58581879

反盗版举报传真 (010)82086060

反盗版举报邮箱 dd@hep.com.cn

通信地址 北京市西城区德外大街4号 高等教育出版社法务部

邮政编码 100120

目 录

第 1 章 数字逻辑基础	1
1.1 数字信号和逻辑电平	2
1.1.1 数字信号的特点和逻辑电平	2
1.1.2 时序波形和数字波形	2
1.2 数字电路中的数制和码制	5
1.2.1 数制	5
1.2.2 不同数制间的相互转换	6
1.2.3 码制	7
1.3 逻辑运算	9
1.3.1 基本逻辑运算和基本逻辑门	9
1.3.2 常用复合逻辑运算和复合逻辑门	15
1.3.3 集电极开路与非门和三态输出门	18
1.3.4 逻辑函数不同表示方法之间的相互转换	20
1.4 数字集成电路	25
1.4.1 数字集成电路的系列	25
1.4.2 集成电路的封装种类与引脚排列	26
1.4.3 数字集成电路的使用特性和 CMOS 电路的特点	27
1.5 逻辑函数的化简	31
1.5.1 逻辑代数中的基本定律	31
1.5.2 逻辑函数的代数化简法	34
1.6 数字电路的调试	36
1.6.1 调试前的直观检查和准备	37
1.6.2 调试步骤	38
1.6.3 调试注意事项	39
本章小结	40
自我评价题	41
练习题	42
第 2 章 组合逻辑电路	45
2.1 组合逻辑电路的分析方法和设计方法	46
2.1.1 组合逻辑电路的分析方法	46
2.1.2 组合逻辑电路的设计方法	47
2.2 加法器和数值比较器	50
2.2.1 半加器和全加器	50
2.2.2 加法器	53

2.2.3 数值比较器	55
2.3 编码器	57
2.3.1 基本编码器	57
2.3.2 优先编码器	58
2.4 译码器	61
2.4.1 二进制译码器	61
2.4.2 二-十进制译码器	68
2.4.3 显示译码器	69
2.5 数据选择器	73
2.5.1 数据选择器的功能	73
2.5.2 数据选择器的应用	75
*2.6 译码显示电路故障的查找与排除	79
*2.7 数字系统一般故障的查找和排除	80
2.7.1 产生故障的主要原因	80
2.7.2 常见逻辑故障	81
2.7.3 查找故障的常用方法	82
2.7.4 故障的排除	84
本章小结	85
自我评价题	85
练习题	86
技能题	87
第3章 触发器	88
3.1 RS 触发器	89
3.1.1 基本 RS 触发器	89
3.1.2 同步 RS 触发器	93
3.2 D 触发器	94
3.2.1 同步 D 触发器	94
3.2.2 边沿 D 触发器	95
3.3 JK 触发器	101
3.3.1 同步 JK 触发器	101
3.3.2 边沿 JK 触发器	103
3.4 触发器的综合应用举例	108
*3.5 触发器故障的查找与排除	110
本章小结	112
自我评价题	112
练习题	113
技能题	115
第4章 时序逻辑电路	116
4.1 同步时序逻辑电路	117
4.1.1 同步时序逻辑电路的分析步骤	117
4.1.2 同步时序逻辑电路的分析	117

4.2 寄存器和移位寄存器.....	119
4.2.1 寄存器	120
4.2.2 移位寄存器	120
4.2.3 移位寄存器的应用	123
4.3 计数器	124
4.3.1 二进制计数器	124
4.3.2 十进制计数器	129
4.3.3 集成计数器	130
4.4 集成计数器综合应用举例	141
4.5 计数、译码显示电路故障的查找与排除	145
本章小结	147
自我评价题	148
练习题	149
技能题	150
第5章 脉冲的产生与整形电路	151
5.1 555 定时器的电路结构和逻辑功能	152
5.1.1 555 定时器的电路结构	152
5.1.2 555 定时器的逻辑功能	153
5.2 施密特触发器	154
5.2.1 用 555 定时器组成施密特触发器	154
5.2.2 集成施密特触发器	157
5.2.3 施密特触发器的应用	158
5.3 单稳态触发器	159
5.3.1 用 555 定时器组成单稳态触发器	159
5.3.2 集成单稳态触发器	161
5.3.3 单稳态触发器的应用	163
5.4 多谐振荡器	165
5.4.1 用 555 定时器组成多谐振荡器	165
5.4.2 石英晶体多谐振荡器	169
5.5 555 定时器应用电路故障的查找与排除	170
本章小结	171
自我评价题	172
练习题	172
技能题	174
第6章 数模和模数转换器	175
6.1 D/A 转换器	176
6.1.1 $R-2R$ 倒 T 形电阻网络 D/A 转换器	176
6.1.2 D/A 转换器的主要参数	178
6.1.3 集成 D/A 转换器的应用举例	178
6.2 A/D 转换器	180
6.2.1 A/D 转换的一般过程	180

6.2.2 并联比较型 A/D 转换器	181
6.2.3 双积分型 A/D 转换器	182
6.2.4 A/D 转换器的主要参数	185
6.2.5 集成 A/D 转换器的应用举例	185
本章小结	186
自我评价题	187
练习题	187
第 7 章 半导体存储器	189
7.1 只读存储器 (ROM)	190
7.1.1 ROM 的基本结构和工作原理	190
7.1.2 ROM 的分类	192
7.1.3 ROM 的应用举例	193
7.2 随机存取存储器 (RAM)	195
7.2.1 RAM 的基本结构和读/写过程	195
7.2.2 RAM 的扩展	196
本章小结	198
自我评价题	199
练习题	200
自我评价题参考答案	201
部分练习题和想一想参考答案	204
参考文献	207

第 1 章 数字逻辑基础

教学目标

1. 掌握 CMOS 和 TTL 常用门电路的逻辑表达式、逻辑功能和逻辑符号。
2. 掌握逻辑代数中的基本公式、基本定律及逻辑函数的代数化简法。
3. 掌握逻辑函数表达式、真值表、逻辑电路三者之间的相互转换方法。
4. 理解二进制数与十进制数、十六进制数之间的相互转换方法及 8421BCD 码。
5. 理解数字集成电路的使用特性。
6. 了解逻辑电平、数字信号的概念和脉冲波形的主要参数。
7. 了解 CMOS 和 TTL 数字集成电路的系列、外引脚排列及数字电路的调试方法。

引言

数字电子技术是一门应用性很强、发展十分迅速的学科,在各个领域都有着广泛的应用,并在许多方面改变了我们的生活。如人们日常生活中常用到的计算机、高清晰度电视、通信、视频设备及家电中的控制电路等都离不开数字电路。由于数字信号便于处理、传输、存储、保密,同时抗干扰能力又强,因此数字电子技术的应用越来越广泛。

数字信息是用二进制数 0 或 1 来表述的,而且数字电路的输出只有低电平和高电平两个状态,它正好和二进制数的 0 或 1 对应。因此,在数字系统中采用二进制计数体制。

本章从介绍数字波形和数制、码制出发,然后介绍了逻辑代数的基本公式、基本定律和逻辑函数的化简。

由于逻辑函数与逻辑图之间有着严格的对应关系,而集成逻辑门是构成各种功能数字逻辑电路的基础,因此,掌握基本逻辑门和复合逻辑门的逻辑功能、逻辑表达式和逻辑符号,熟悉它们的使用特性是十分重要的。本章内容将为读者学习、分析后续各章的逻辑电路奠定较扎实的基础。

1.1 数字信号和逻辑电平

1.1.1 数字信号的特点和逻辑电平

一、数字信号的特点

在模拟电路中,被传递、加工和处理的是模拟信号,这类信号的特点是:在时间上和幅值上都是连续变化的,如各种语音信号、图像信号等。为了能不失真地传输模拟信号,组成模拟电路的二极管和晶体管都工作在线性区。而在数字电路中,被传递、加工和处理的是数字信号。这类信号的特点是:在时间上和幅值上都是离散的、突变的信号。因此,组成数字电路的二极管和晶体管都工作在饱和导通或截止的开关状态,它们是组成逻辑门电路的主要电子器件,输出信号是跃变的高电平或低电平。数字电路主要研究输出与输入信号之间的逻辑关系,其分析的主要工具是逻辑代数,所以数字电路又称为逻辑电路。

二、逻辑电平

在数字系统中,采用的是二进制数,它只有0或1两个数码,可进行二值数值运算。二值运算可方便地用电子电路来实现。如低电平用0表示,高电平用1表示时,它正好和二进制数的0和1相对应。因此,在分析数字逻辑电路传输的数字信号之间的逻辑关系时,只要考虑低电平0和高电平1之间的逻辑关系,而不必考虑低电平和高电平的具体数值。表1.1.1中示出了在电源电压为+5 V时,CMOS(互补-金属-氧化物-半导体)数字集成电路的电压范围与逻辑电平的关系。由该表可看出:当信号电平在3.5~5 V的范围内变化时,视为高电平,用1(H)表示;信号电平在0~1.5 V范围内变化时,视为低电平,用0(L)表示。表1.1.2所示为TTL数字集成电路的电压变化范围与逻辑电平的关系。

表 1.1.1 CMOS 数字集成电路的电压范围与逻辑电平的关系

电压范围	二值逻辑值	逻辑电平
3.5 ~ 5 V	1	H(高电平)
0 ~ 1.5 V	0	L(低电平)

表 1.1.2 TTL 数字集成电路的电压变化范围与逻辑电平的关系

电压范围	二值逻辑值	逻辑电平
2.7 ~ 3.5 V	1	H(高电平)
0 ~ 0.8 V	0	L(低电平)

由表1.1.1和表1.1.2可看出:在数字集成电路中,无论是CMOS数字集成电路,还是TTL数字集成电路,它们的高电平(H)和低电平(L)不是一个固定的数值,而是允许有一定的变化范围,读者在以后的学习中应注意这一点。

1.1.2 时序波形和数字波形

时序波形和数字波形都是由脉冲波形组成的。

一、时序波形

时序波形为数字系统提供用于控制和协调整个系统工作所必需的精确时钟节拍。**时序波形**又称为时钟波形,用 CP 表示,为周期性数字波形。它有一定的周期、频率、宽度和幅度,如图 1.1.1 所示。

时序波形的主要参数如下:

(1) 脉冲周期(T):相邻两个脉冲之间的时间间隔。单位为秒(s)、毫秒(ms)、微秒(μs)、纳秒(ns)。

(2) 脉冲频率(f):每秒时间内重复出现脉冲的个数。单位为赫[兹](Hz)、千赫[兹](kHz)、兆赫[兹](MHz)。 $f=1/T$ 。

(3) 脉冲宽度(t_w):单个脉冲的持续时间。单位和周期相同。

(4) 占空比(q):脉冲宽度与周期的比值,即 $q=t_w/T$ 。它是描述脉冲波形疏密的参数。为 t_w 占 T 的百分比。

(5) 脉冲幅度(U_m):脉冲电压变化的最大值。单位为伏[特](V)、毫伏[特](mV)。

二、数字波形

数字系统处理的二进制信息可用波形来表示,它只有 **0** 或 **1** 两个取值,没有定义的脉冲宽度和周期,因此,**数字波形为非周期性波形**,如图 1.1.2 所示。图中数字波形的数据序列为 **0110100010110**。



图 1.1.2 数字波形

当数字波形与时钟波形同步时,这时数字波形的变化与时钟波形的变化是同时的,如图 1.1.3 所示。图中数字波形的数据序列为 **11010010**。由图可看出:在时钟波形到来时,数字波形不一定变化,但数字波形的变化一定发生在时钟波形发生变化的时刻。这种表示各信号之间关系的波形图称为时序图。在数字电路中,常用时序图来分析时序逻辑电路的功能。

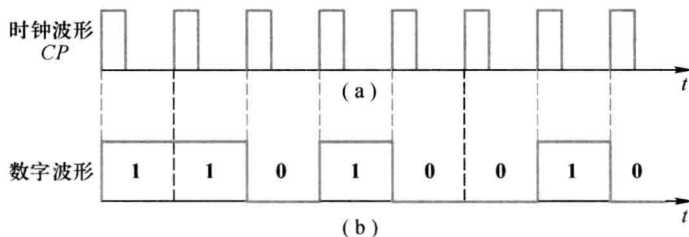


图 1.1.3 用时序图表示时钟波形与数字波形之间关系

(a) 时钟波形;(b) 数字波形

【例 1.1.1】图 1.1.4 所示为时序图。试求:(1) 计算出图 1.1.4(a) 所示时钟波形(时序波形)的周期、频率和占空比。(2) 写出图 1.1.4(b) 所示数字波形的数据序列。

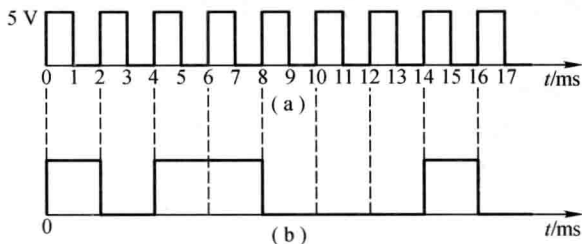


图 1.1.4 时序图

(a) 时钟波形;(b) 数字波形

解:(1) 求时钟波形的周期、频率、占空比和电压幅值。

周期(T):由图 1.1.4(a) 所示时钟波形的横坐标可得

$$T = 2 \text{ ms}$$

频率(f):频率是周期的倒数

$$f = 1/T = 1/2 \text{ ms} = 500 \text{ Hz}$$

占空比(q):占空比为脉冲宽度和周期的比值,由图(a)可得 $t_w = 1 \text{ ms}$,因此得

$$q = t_w/T = 1 \text{ ms}/2 \text{ ms} = 0.5$$

换成百分比后可得

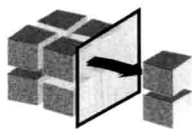
$$q = 50\%$$

电压幅值(U_m):电压幅值为脉冲电压波形变化的最大值,由图 1.1.4(a) 中的纵坐标可得

$$U_m = 5 \text{ V}$$

(2) 求数字波形的数据序列

由图 1.1.4(b) 可得数据序列为 **101100010**。



知识拓展 脉冲波形的主要参数

实际数字波形并不是理想的矩形脉冲,它从低电平跃到高电平(上升沿),或从高电平跃到低电平(下降沿)都需要一定的时间,如图 1.1.5 所示。由图可看出:从脉冲幅值 U_m 的 10% 上升到 90% 所需的时间为上升时间 t_r ;从脉冲幅值 U_m 的 90% 下降到 10% 所需的时间为下降时间 t_f ;脉冲幅值 U_m 上升沿的 50% 到下降沿 50% 的持续时间为脉冲宽度 t_w 。脉冲

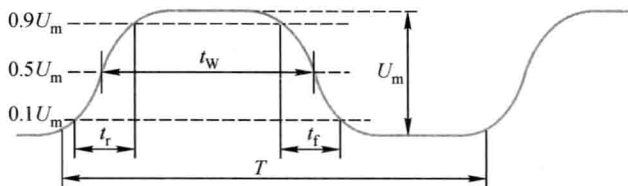


图 1.1.5 脉冲波形的参数

其他参数的定义和时序波形相同,这里不再重复。



1. 在数字系统中,为什么采用二进制数?
2. 数字信号和模拟信号的区别是什么?
3. 时序波形和数字波形有何区别?
4. 如时钟波形(时钟脉冲)的周期 $T=1\text{ ms}$ 、脉冲宽度 $t_w=0.25\text{ ms}$, 试求该波形的频率 f 和占空比 q 。
5. 实际数字波形和理想数字波形有哪些不同?

1.2 数字电路中的数制和码制

1.2.1 数制

数制是计数进位制的简称。在数字电路中,常用的计数进位制除十进制外,还有二进制和十六进制等。

一、十进制

- (1) 有 0、1、2、3、4、5、6、7、8、9 十个数码,计数基数为 10。
- (2) 计数规则:逢十进一。
- (3) 数码位置不同,代表的数值不同。

十进制数可写成每一位数码乘位权值相加的形式。如

$$(3176.54)_{10} = 3 \times 10^3 + 1 \times 10^2 + 7 \times 10^1 + 6 \times 10^0 + 5 \times 10^{-1} + 4 \times 10^{-2}$$

式中, 10^3 、 10^2 、 10^1 、 10^0 分别为整数部分千位、百位、十位、个位的位权。而 $10^{-1}=0.1$ 和 $10^{-2}=0.01$ 为小数部分十分位和百分位的位权。它们都是基数 10 的幂。

在多位数中,某个数位 1 对应的数值,称为该位的权(位权值)。如在十进制数中,百位 1 对应的数值为 10^2 ,所以百位的位权为 10^2 。其余类推。

二、二进制

- (1) 有 0 和 1 两个数码,计数基数为 2。
- (2) 计数规则:逢二进一。
- (3) 各位的位权都是 2 的幂($2^0, 2^1, 2^2, \dots$)。

【例 1.2.1】 试求二进制数 $(1011.11)_2$ 对应的十进制数。

解: 将各位二进制数按权展开后再相加

$$\begin{aligned} (1011.11)_2 &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} \\ &= (11.75)_{10} \end{aligned}$$

式中,整数部分位权为 $2^3, 2^2, 2^1, 2^0$,小数部分位权为 $2^{-1}, 2^{-2}$ 。

三、十六进制

(1) 有 0、1、2、3、4、5、6、7、8、9、A(10)、B(11)、C(12)、D(13)、E(14)、F(15) 十六个数码。

- (2) 计数规则:逢十六进一。

(3) 各位的位权都是 16 的幂($16^0, 16^1, 16^2, \dots$)。

【例 1.2.2】 试求十六进制数 $(3BE.C4)_{16}$ 对应的十进制数。

解: 将各位十六进制数按权展开后再相加

$$\begin{aligned}(3BE.C4)_{16} &= 3 \times 16^2 + 11 \times 16^1 + 14 \times 16^0 + 12 \times 16^{-1} + 4 \times 16^{-2} \\ &= (958.765625)_{10}\end{aligned}$$

式中, $16^2, 16^1, 16^0, 16^{-1}, 16^{-2}$ 为十六进制数各位的位权。

表 1.2.1 列出了十进制数、二进制数和十六进制数之间关系的对照表。

表 1.2.1 十进制数、二进制数和十六进制数之间关系的对照表

十进制	二进制	十六进制	十进制	二进制	十六进制
0	0000	0	8	1000	8
1	0001	1	9	1001	9
2	0010	2	10	1010	A
3	0011	3	11	1011	B
4	0100	4	12	1100	C
5	0101	5	13	1101	D
6	0110	6	14	1110	E
7	0111	7	15	1111	F

1.2.2 不同数制间的相互转换

一、十进制数转换为二进制数

如十进制数由整数和小数两部分组成时,应分别进行转换,再将转换结果按原顺序排列起来即可。

【例 1.2.3】 将十进制数 $(107.706)_{10}$ 转换成二进制数,要求误差 $\varepsilon < 2^{-4}$ 。

解: (1) 整数部分转换。整数部分转换采用“除 2 取余法”。它是将整数部分逐次除以 2,依次取其余数,直到商为 0。

		余数		
2	107	1	-----	最低位
2	53	1	-----	
2	26	0	-----	
2	13	1	-----	
2	6	0	-----	
2	3	1	-----	
2	1	1	-----	最高位
	0			

所以 $(107)_{10} = (1101011)_2$

(2) 小数部分转换。小数部分转换采用“乘 2 取整法”。它是将小数部分连续乘以 2,取

整数部分作为二进制数的小数。根据误差 ε 要求,计算到小数点后面第四位。

整数					
$0.706 \times 2 = 1.412$	-----	1	-----	最高位	
$0.412 \times 2 = 0.824$	-----	0	-----	↓	
$0.824 \times 2 = 1.648$	-----	1	-----	↓	
$0.648 \times 2 = 1.296$	-----	1	-----	最低位	

所以 $(0.706)_{10} = (0.1011)_2$

由此可得十进制数 $(107.706)_{10}$ 对应的二进制数为

$$(107.706)_{10} = (1101011.1011)_2$$

二、二进制数与十六进制数间的相互转换

1. 二进制数转换为十六进制数

二进制数转换为十六进制数的方法是:整数部分从低位开始,每4位二进制数为一组,最后一组不足4位时,则在高位加0补足4位为止;小数部分从高位开始,每4位二进制数为一组,最后一组不足4位时,则在低位加0补足4位。然后用对应的十六进制数来替代,再按原来的顺序排列写出就可得到对应的十六进制数。

【例 1.2.4】 将二进制数 $(10110111111.1110110)_2$ 转换为十六进制数。

$$\begin{array}{cccccc} \text{解:} & \underline{0101} & \underline{1011} & \underline{1111} & \underline{.1110} & \underline{1100} \\ & \downarrow & \downarrow & \downarrow & \downarrow & \downarrow \\ & 5 & B & F & E & C \end{array}$$

所以 $(10110111111.1110110)_2 = (5BF.EC)_{16}$

2. 十六进制数转换为二进制数

将每位十六进制数用4位二进制数来代替,然后再按原来的顺序排列写出就可得到相应的二进制数。

【例 1.2.5】 将十六进制数 $(3DC.7E)_{16}$ 转换为二进制数。

$$\begin{array}{cccccc} \text{解:} & 3 & D & C & . & 7 & E \\ & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ & \underline{0011} & \underline{1101} & \underline{1100} & . & \underline{0111} & \underline{1110} \end{array}$$

所以 $(3DC.7E)_{16} = (1111011100.0111111)_2$

1.2.3 码制

在数字电路中,常将一定位数的二进制数按一定规则排列起来表示某种特定含义的对象,这些数码称为二进制代码。

在进行编码时,可根据不同情况编写需要的代码。为便于识别,编写代码都有一定的规则,这些规则称为码制。用4位二进制码表示一位十进制数0~9十个状态的方法,称为二-十进制码,又称BCD码。

4位二进制码有16种不同的组合,取出其中10种组合来表示一位十进制数有多种编码方案,所以二-十进制码也有多种方案。表1.2.2中示出了几种常用的二-十进制码。