

HT48R 系列

单片机控制与网络传输应用

张庆龙 编著



中国电力出版社

www.infopower.com.cn

HT48R 系列

单片机控制与网络传输应用

张庆龙 编著



中国电力出版社

www.infopower.com.cn

内 容 提 要

本书主要是以盛群公司的HT48R微控制器为平台,主要内容分为两大部分:第一部分主要是单片机的基本原理与I/O控制;第二部分则重点讲解单片机与网络传输的集成设计,其中包含有RS-232接口、I²C接口与以太网接口。

本书既适合单片机爱好者自学,也可供在校大学生和工程技术人员开发智能网络产品时学习和参考。

图书在版编目(CIP)数据

HT48R系列单片机控制与网络传输应用/张庆龙编著.北京:中国电力出版社,2007.1

ISBN 978-7-5083-4680-9

I.H... II.张... III.单片微型计算机, HT48R 系列 IV.TP368.1

中国版本图书馆CIP数据核字(2006)第124429号

北京市版权局著作权合同登记号 图字:01-2006-5850号

版权声明

本书中文简体字版由台湾全华科技图书股份有限公司独家授权,仅限于中国大陆境内出版发行,不含台湾、香港、澳门。

书 名: HT48R 系列单片机控制与网络传输应用

编 著: 张庆龙

出版发行: 中国电力出版社

地址: 北京市三里河路6号 邮政编码: 100044

电话: (010) 68362602 传真: (010) 68316497

印 刷: 北京市同江印刷厂

开本尺寸: 185 × 260

印 张: 19.75

字 数: 400千字

书 号: ISBN 978-7-5083-4680-9

版 次: 2007年1月北京第1版

印 次: 2007年1月第1次印刷

印 数: 0001—4000

定 价: 38.00元(含1CD)

版权所有,翻印必究

序言

网络=信息=未来，在 20 世纪 80 年代互联网络发展之初，网络的使用尚未普及，主要是提供学术单位研究使用。到了 20 世纪 90 年代，由于 Web 使用界面的产生，扩大了互联网络的使用人群与应用范围；到了 2000 年由于宽带网络的普及，互联网络使用已成为大多数人的日常生活必需品，其主要应用范围亦逐渐由学术单位、商业环境延伸至家庭用户，互联网络所提供的内容包罗万象，几乎所有信息皆能由网络找到所要的答案。与此同时，后 PC 时代的来临，几乎所有的信息家电设备都可看成完整独立的系统，此种结合控制、计算与通信能力的嵌入式系统(Embedded System)正逐渐广泛地应用于家庭、工作与休闲环境。很自然的，若能将传统信息家电设备与互联网络结合，其使用与控制方式将打破时间与空间的限制而产生无限的想象与创意空间。

本书致力于单片机的使用及如何将单片机的设计与互联网络相结合，以提供具有互联网络连接能力的简单控制、计算平台，提供给信息家电设计使用。目前，市面上关于单片机与互联网络的书籍大都以 32 位微处理器为平台(如 ARM 处理器)，而以价格低廉的 8 位单片机为平台，讲解互联网络设计的相关书籍却非常少。然而在市场应用上，8 位单片机已经无所不在，从日常生活中的电子产品到工业控制，低成本 8 位单片机的控制系统占绝大部分。因此，笔者产生了编写此《HT48R 系列单片机控制与网络传输应用》一书的动机。本书的编写方式主要是作为单片机/嵌入式系统与网络系统集成等课程的教材使用，并可供相关工程师对单片机与网络集成的自学与参考。

本书是以盛群半导体公司的 HT48R70A 8 位单片机为平台，主要内容分成两部分来探讨，第一部分为单片机的基本原理与 I/O 控制；第二部分则着重于单片机与传输系统的集成设计，其中包含有 RS-232 接口、I²C 接口与以太网接口。为让读者有更方便的学习环境与体会，本书特别设计了一块学习板，感兴趣的读者可向盛群公司或发电子邮件 eross@etimag.com.tw 联系，并可由书后的光盘取得学习板元器件表，请读者自行购买相关元器件完成此学习板，配合书中各章节进度学习，让读者更能体会书中内容。本书虽以盛群半导体公司的单片机为讲解对象，但使用的技术仍能轻易

应用到其他公司的单片机上。

一件事情的成败，背后定有很多因素。此书能顺利出版，要感谢的实在很多，除了盛群半导体公司的支持外，首要感谢的是彭耀民的大力帮助，感谢他对本书相关程序的设计与验证，同时还要感谢通信与网络实验室内相关成员的帮助，最后谨将此书献给我的父母与妻子，感谢他们在本书编写期间给予我的支持与鼓励。本书的校编虽力求完美，但因本人才疏学浅，漏误之处在所难免，恳切盼望大家提出宝贵意见。

张庆龙 谨志于云林

目录

第 1 章	认识微控制/处理器	1
1.1	简介.....	2
1.2	HT48R 系列单片机特点.....	5
1.3	HT48R70A 硬件微体系结构.....	8
1.4	HT48R70A 芯片引脚.....	10
1.5	局部功能描述.....	12
1.5.1	流水线指令执行.....	12
1.5.2	程序计数器.....	13
1.5.3	程序存储器.....	15
1.5.4	查表功能.....	16
1.5.5	堆栈存储器.....	17
1.5.6	数据存储器.....	18
1.5.7	特殊功能寄存器.....	18
1.5.8	中断.....	20
1.5.9	振荡频率来源.....	22
1.5.10	看门狗定时器.....	23
1.5.11	定时/事件计数器.....	24
1.5.12	省电模式(睡眠模式)——Halt.....	27
1.5.13	I/O 端口.....	27
1.5.14	复位.....	28
1.5.15	ROM Option.....	31

第 2 章 指令介绍 32

2.1 语句语法	33
2.2 伪指令	34
2.3 指令集	39
2.3.1 算术运算指令	40
2.3.2 逻辑运算指令	48
2.3.3 数据移动指令	56
2.3.4 程序分支指令	57
2.3.5 查表与其他指令	62

第 3 章 IDE 开发环境与基本 I/O 原理 66

3.1 HT—IDE 集成开发环境	67
3.2 HT—IDE3000 操作环境介绍	69
3.3 范例程序的 HT—IDE 操作说明	71
3.4 VPM 使用与操作	86

第 4 章 I/O 接口原理 90

4.1 发光二极管(LED)显示器	91
4.1.1 单个 LED	91
4.1.2 七段显示器	94
4.1.3 矩阵 LED	98
4.2 键 盘	101
4.2.1 软件扫描键盘的基本原理	102
4.3 键盘扫描与七段显示器扫描的结合	104

第 5 章 基本 I/O 控制 106

5.1 HT48R70A 单片机学习板	107
5.2 单个七段显示器显示控制	109
5.3 一位进位计数器	113

5.4	四位扫描显示进位计数器	123
5.5	矩阵 LED 显示控制	138
5.6	矩阵 LED 动态画面显示	150
5.7	键盘输入控制	165

第 6 章 通信网络传输原理 183

6.1	OSI 与 TCP/IP 协议	184
6.1.1	OSI 协议参考模型	184
6.1.2	TCP/IP 协议	187
6.1.3	数据传输的同步问题	188
6.2	物理层的传输模式	189
6.2.1	异步串行传输	190
6.2.2	同步串行传输	193
6.3	各种传输系统概述	195

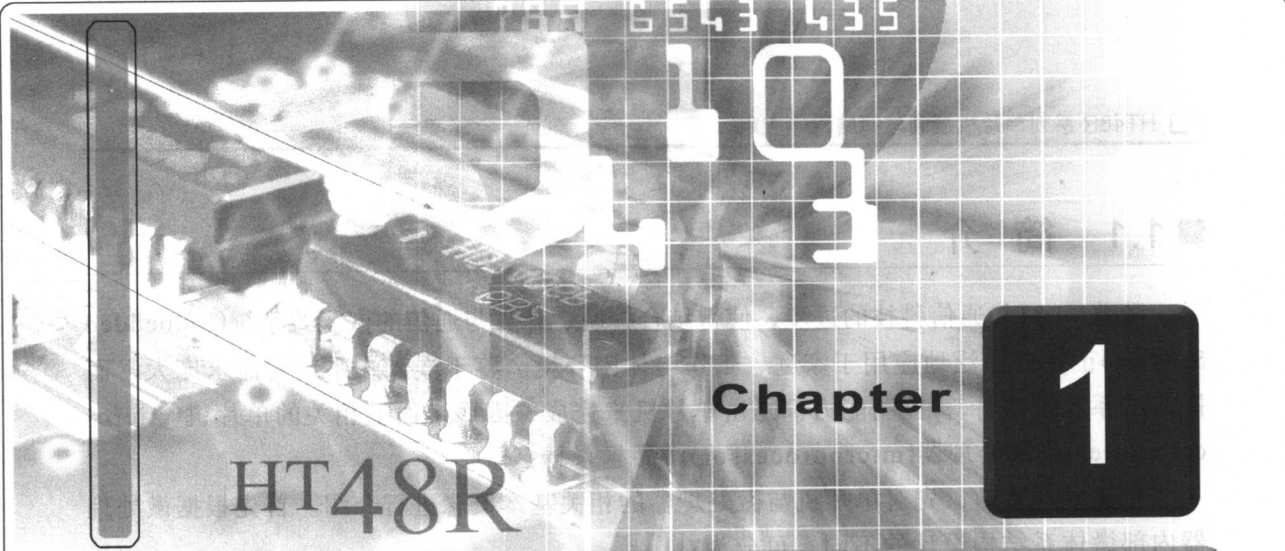
第 7 章 串行传输应用 196

7.1	RS-232 异步串行传输应用	197
7.1.1	RS-232 异步串行传输	197
7.1.2	RS-232C 接头类型	198
7.1.3	RS-232C 的连接及其电气特性	199
7.1.4	RS-232 与个人计算机间的传输应用	201
7.2	I ² C 同步串行传输应用	210
7.2.1	I ² C 同步串行传输的原理	211
7.2.2	24C04 串行 EEPROM	215
7.2.3	I ² C 与 24LC04 串行接口 EEPROM 的传输应用	220

第 8 章 以太网接口控制 236

8.1	以太网	237
8.2	如何调用以太网	241
8.2.1	Packet Driver	241

8.2.2	利用 Packet Driver 来传送、接收数据包	249
8.3	数据包解析	261
8.3.1	Sniffer 简介	261
8.3.2	Sniffer 的使用设置	263
8.3.3	操作说明	264
8.4	单片机与以太网的集成	267
8.4.1	Server 端——Holtek 单片机集成以太网芯片	268
8.4.2	Client 端——在 PC 平台上以 Packet Driver 开发 应用程序	292



HT48R

Chapter

1

SINGLE CHIP CONTROL & NETWORK TRANSMIT

认识微控制/处理器

1.1 简介

1.2 HT48R 系列单片机特点

1.3 HT48R70A 硬件微体系结构

1.4 HT48R70A 芯片引脚

1.5 局部功能描述

■ 1.1 简介

随着VLSI与通信科技的进步，使得结合控制、计算与通信的嵌入式系统(Embedded System)正逐渐广泛地应用于家庭、工作与休闲环境。鉴于嵌入式系统的需求庞大，而嵌入式系统所需计算/控制能力都是由单片机来完成，因而市面上相关的单片机(micro-controller)或微处理器(microprocessor)产品越来越多。

在文章开始前，先对单片机与微处理器的相关基本概念进行介绍。首先根据微处理器内部微体系结构设计的不同，可分为：

(1)哈佛微体系结构(Harvard architecture)：指令与数据存储器是分开的，各有各的地址/数据总线，可同时对指令与数据存储器做存储，拥有较快的总线存取带宽。

(2)冯·诺依曼微体系结构(von Neumann architecture)：指令与数据是共用同一块存储器，所以同一时间只能做数据或指令的存取。

图 1.1 为哈佛微体系结构与冯·诺依曼微体系结构的比较。

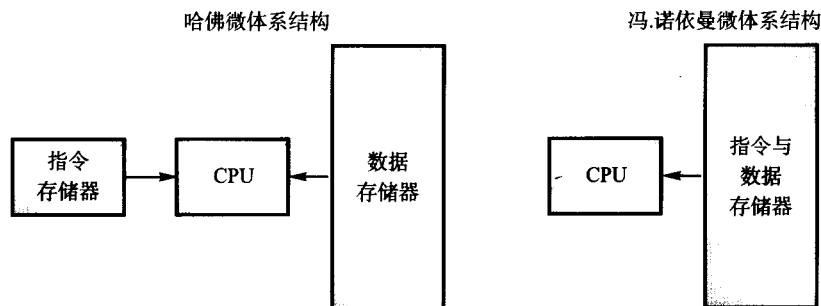


图 1.1 哈佛微体系结构与冯·诺依曼微体系结构的比较

根据微处理机指令集的特性来区分，则可分为：

(1)复杂指令集计算机(Complex Instructions Set Computer，简称 CISC)：拥有较多的指令，且提供功能较强大的指令(如除法、乘法)，不同类型的指令其所需执行时间变化较大。

(2)精简指令集计算机(Reduced Instructions Set Computer，简称 RISC)：仅提供较基本的指令，不同类型的指令所需执行时间差不多，CPU 拥有较高的工作频率。

根据存储器与 I/O 寻址空间来区分，则可分为：

(1)Memory Mapped I/O：存储器与 I/O 使用同一寻址空间。即

$$\text{存储器寻址空间} + \text{I/O 寻址空间} \leq \text{系统最大寻址空间}$$

此处所说的系统最大寻址空间为 2^N ，其中 N 为 CPU 的地址线。对 memory mapped I/O CPU 而言，CPU 访问存储器所用的指令与访问 I/O 元件内容的指令是相同的，如：用 MOV AX, 地址_i 指令对存储器或 I/O 元件作存取操作，其中地址_i 可以是存储器地址或 I/O 地址。Motorola CPU 即是属于 memory mapped I/O 的一种。

(2) I/O Mapped I/O: I/O 有其独立的寻址空间，并不会占用存储器空间，即

存储器可寻址空间 = 系统最大寻址空间

此类 CPU 其对存储器操作与对 I/O 操作的指令是不同的，即有独立的 I/O 指令。如：用 MOV AX, 地址 指令对存储器操作，而用 IN AX, 地址 或 OUT AX, 地址 指令对 I/O 进行操作。X86 CPU 即是属于 I/O Mapped I/O 的一种。

依数据写入存储器的顺序，则可将 CPU 分为：

(1) Big-Endian CPU: CPU 写一次数据到某一存储器地址时，是将高字节数据(high-byte)写到存储器的低地址。如 Big-Endian CPU 将 0x1234 数据写到存储器地址 1000H 后，其存储器的内容如图 1.2(a)所示，存储器地址 1000H 的内容为 0x12，1001H 的内容为 0x34。

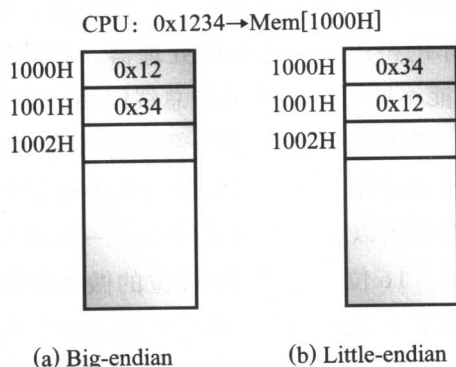


图 1.2 Big-endian 与 Little-endian CPU

(2) Little-Endian CPU: CPU 写一次数据到某一存储器地址时，是将低字节数据(low-byte)写到存储器的低地址。如 Little -Endian CPU 将 0x1234 数据写到存储器地址 1000H 后，其存储器的内容如图 1.2(b)所示，存储器地址 1000H 的内容为 0x34，1001H 的内容为 0x12。

而微处理器的执行能力则以 MIPS(million instructions per second)为单位来衡量，表示其每秒可执行多少百万条指令。

就我们日常生活所熟悉的个人计算机而言，其主要是由下列五大单元所组成：存储器单元(Memory Unit)、算术逻辑单元(Arithmetic Logic Unit, ALU)、控制单元(Control Unit, CU)、输入单元(Input Unit)与输出单元(Output Unit)，其中算术逻辑单元与控制单元又合称为中央处理器(Central Processing Unit, 简称CPU)或称为微处理器(micro-processor)，其微体系结构如图 1.3 所示。

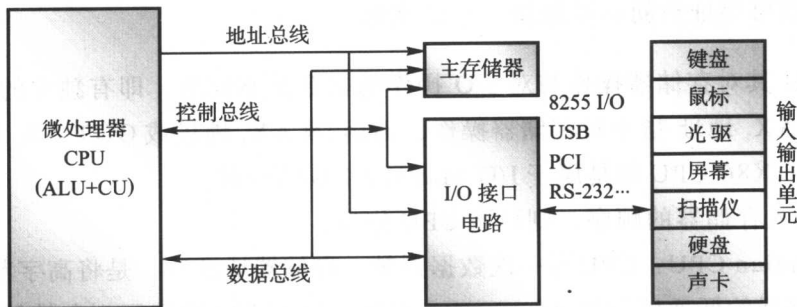


图 1.3 计算机内部微体系结构

如图 1.3 所示，一部计算机的组成，除了需要微处理器做相关的算数运算、逻辑判断与控制外，也需存储器来存储程序内容及相关运算结果，利用 I/O 接口电路来充当计算机与外部设备或用户操作的桥梁，而连接微处理器、存储器与 I/O 接口电路的线路称为总线(Bus)。总线依其功能不同可区分为地址总线(Address bus)、数据总线(Data bus)与控制总线(Control bus)。当微处理器要和外部元件(如存储器或 I/O 接口)沟通时，即把该元件的地址信息送到地址总线，并利用控制总线决定是对该元件做数据读取或写入操作，所要写入或读取的数据则以数据总线来传递。一般而言，依据数据总线位数的不同，可将微处理器分成 8 位、16 位、32 位或 64 位的微处理器。

而单片机与微处理器的最主要区别为，单片机内部除了有运算能力的微处理器外，也将存储器单元与 I/O 接口设计在同一个单片机上，另外，也会因不同功能需求，将相关额外功能电路(如定时/计数器、中断电路、串行/并行传输等)集成到微控制芯片上，如同将整个个人计算机的能力精简后集成到一个芯片上，如图 1.4 所示，因此，单片机又称为单芯片(Single chip)。

本书主要是以 8 位单片机为基础，介绍单片机如何结合与控制外围电路，及单片机如何与以太网(Ethernet)连线，达到低成本的以太网传输目的。对于 8 位单片机而言，种类繁多，其内部微体系结构也因公司不同而有差异，但基本控制原理则大同小异。为了方便说明，本书选择盛群半导体公司所生产的 HT48R 系列单片机为例，将工业应用中主要的技术循序渐进地介绍给读者。

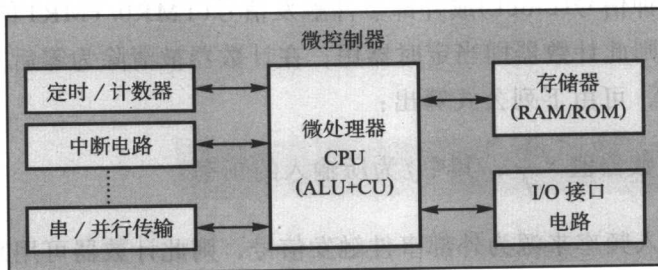


图 1.4 单片机的功能示意图

盛群半导体公司的产品种类相当完整，单就 8 位单片机系统就有十余项不同应用领域的专用产品，用户可依自己的需求选择最适合的单片机，以达到降低生产成本的最终目的。本书虽以盛群半导体公司所生产的 HT48R 系列单片机为例，但因盛群半导体公司不同领域的单片机系列的兼容性相当高，若能彻底了解 HT48R 系列的微体系结构与使用，使用其他系列的单片机也能驾轻就熟。

■ 1.2 HT48R 系列单片机特点

HT48R 系列芯片为盛群半导体公司专为 I/O 应用所生产的 8 位 RISC 微体系结构的 OTP(one-time programming)微控器。此系列单片机主要成员有 HT48R05A、HT48R10、HT48R30、AAHT48R50A 和 HT48R70A，主要差别在于 I/O 引脚数、ROM/RAM 存储器容量与堆栈大小的不同。本书是以 HT48R70A 芯片为范例加以说明的。

HT48R70A 单片机具有如下特性：

(1) 当工作频率为 4MHz 时，其操作电压为 2.2~5.5V；若工作频率在 8MHz 时，其操作电压范围为 3.3~5.5V。

(2) 最多有 56 条双向输入/输出引脚(48 引脚的 SSOP 包装有 40 个 I/O 引脚，64 引脚 QFP 包装则有 56 个 I/O 引脚)。

(3) 1 个外部中断信号输入。

当系统有紧急事件需单片机做立即处理时，即可将此紧急事件的信号接到外部中断信号(外部信号产生的中断)，即当紧急事件发生时，会立即中断单片机，将其执行程序跳到中断服务子程序(ISR, Interrupt Service Routine)，以立即反映该紧急事件。

(4) 2 个内部 16 位的定时/事件计数器(Timer/Event Counter)，当定时/事件计数器溢位(overflow)时亦会对 CPU 产生中断。

定时/事件计数器基本上就是一个 16 位的计数器，而此计数器的频率信号来源有

二：固定频率的时钟信号(clock)或外部事件触发信号(TMR0/TMR1 的引脚)。若为固定频率的时钟信号，则此计数器即当定时器用，在计数器被清除为零后开始计时，计算到目前所经过的时间，可由下列公式算出：

$$\text{时间 } T = \text{计数器值} \times \frac{1}{f}, \text{ 其中 } f \text{ 为所输入的频率}$$

若计数器的输入频率来源为外部事件触发信号，则此计数器可用来计数外部事件发生的次数或外部事件信号的脉冲宽度。

所谓定时/计数器溢位(overflow)，指此 16 位计数器值从 FFFF→0000 的情形，当此 16 位计数器发生溢位时，也会产生内部中断(由内部元器件产生的中断)通知单片机做相关处理。

(5)内部有 8KB×16 的程序存储器(ROM)。

是存放程序或 Table 的存储器。单片机指令读取/执行过程如图 1.5 所示。当前指令执行的地址由程序计数器(PC, Program Counter)产生，而到 ROM 读取准备执行的指令，暂存于指令寄存器(IR, Instruction Register)。最后，将指令寄存器内容经由解码器(Decoder)解码后，即知应该如何执行该指令。

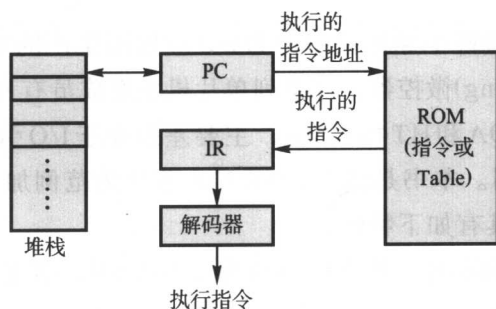


图 1.5 指令读取/执行示意图

(6) 16 级的栈(stack)，可提供 16 级的嵌套子程序调用。

对 Holtek 芯片而言，其栈仅用于中断发生时或调用子程序时，暂存当时的 PC 值。当子程序结束或 ISR 结束要返回当初程序被中断时的执行地址，即由栈中将之前存放的 PC 值回存到 PC 寄存器，完成程序返回的操作。栈的操作为先进后出(First-in-Last-out, FILO)，具有 16 级的栈即表示可连续调用 16 次子程序(或发生中断)不用返回(称之为嵌套调用，Nesting，可存放 16 组 PC 值)。由于 ROM 的大小为 8KB×16，所以 PC 寄存器的宽度须为 13 位(因 ROM 为 8KB)，所以此芯片的栈大小为 13×16。

(7)内部有 224×8 的数据存储器(SRAM)。

对 48R70A 芯片, 其内部实际有 255×8 位 SRAM 存储器, 根据其使用特性的不同, 将其分成特殊功能寄存器(Special function registers)与一般数据寄存器(General purpose data memory)两类, 其中一般数据寄存器的空间为 224×8 位, 用来存放程序执行过程中所需的变量内容或暂存的数据值。

(8) 具有看门狗(Watch dog)定时器, 提供自动复位(auto-reset)功能。

看门狗定时器是一种保护系统可持续正常运作的安全措施, 基本上可将看门狗定时器看成一个计数器, 其工作过程如图 1.6 所示。

有一个固定频率 f 输入给看门狗定时器, 若看门狗定时器发生溢位时, 即对系统发出 reset 信号以复位该系统。正常情形, 程序设计者要在程序中的适当地方(在看门狗定时器发生溢位前, 即小于 Watch dog 最大计时值 $\times 1/f$)清除看门狗定时器, 以避免其发生溢位而复位系统。若系统程序因无法预知的状况下, 停滞在某一段程序, 或进入无穷循环, 形成死机现象, 此时, 系统程序无法正常将看门狗定时器清除, 致使其发生溢位, 而复位系统, 使程序回到起始点重新开始执行。

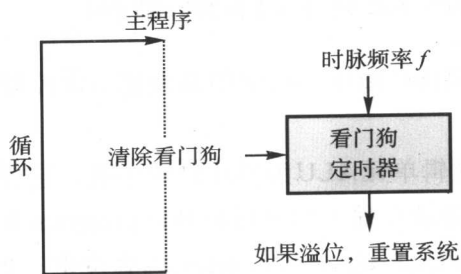


图 1.6 看门狗定时器的使用

(9) 提供 Halt 功能与 Wake-up 能力, 降低系统功率损耗。

Halt 功能即是让系统进入睡眠模式, 目的是在节省能源消耗。在睡眠模式下, HT48R70A 将其工作振荡器停止振荡(但看门狗定时器的输入频率仍维持正常运作), 使单片机的 CPU 处于停滞状态, 所有寄存器的值会被保留, 程序计数器 PC 值也被保留, 直到系统被 Wake-up 信号唤醒后, 才恢复工作振荡器的振荡, 让 CPU 继续正常执行。

(10) 提供位操作指令。

提供对 SRAM 存储器的每一位做清除或设定指令的功能, 方便程序设计。

(11) 提供查表指令, 可简易查寻 16 位宽度的数据表。

程序设计者可将固定不变的表格烧到 ROM 内, 在程序执行过程中, 需要用到表格数据时, 即可通过查表指令来读取 ROM 内的表格内容。正常情况下, 用户是无法用其他指令来读取 ROM 的内容的。除了查表指令外, 主要是因为 ROM 内仅有程序代码,

并无数据(除了 Table 外)。

⑫ 63 个指令, 每个指令需 1~2 个指令周期。

对 HT48R70A 单片机而言, 其输入工作频率在内部会先经过除 4 后才为指令周期, 即

$$\text{指令周期} = \text{工作频率} / 4$$

每个指令仅需 1~2 个指令周期, 假设平均指令为 1.5 个指令周期, 而工作频率为 8MHz, 则此时的单片机 MIPS 值为:

$$\frac{8 \times 10^6}{4 \times 1.5 \times 10^6} = 1.33 \text{ MIPS}$$

⑬ 时钟频率可由内部 RC 振荡电路或用外部晶体振荡器或外部 RC 振荡电路产生。

⑭ 48 引脚 SSOP 或 64 引脚 QFP 包装。

■ 1.3 HT48R70A 硬件微体系结构

HT48R70A 为 8 位、RISC 微体系结构的高性能 I/O 控制芯片, 其硬件微体系结构如图 1.7 所示。

如图 1.7 所示, 算数逻辑单元 ALU 为单片机的中枢, 它根据指令内容来执行算数或逻辑运算, 而程序内容则烧录在程序存储器 ROM (program ROM) 中。单片机要执行的指令地址则由程序计数器 PC (Program Counter) 内容决定, 当指令由 ROM 读出后, 先暂存于指令寄存器 (Instruction Register, IR)。IR 的内容再经指令解码器 (Instruction Decoder, ID) 解析后, 产生适当的控制信号以指挥 ALU、ACC 与移位器 (Shifter) 等相关元件, 以执行该指令的操作, 指令执行过程的状态将存于状态寄存器 (Status Register)。

除了 ROM 外, 芯片内部有数据存储器 (Data Memory) RAM 来暂存相关变量与执行结果。而定时发生器 (Timing Generator) 主要是根据不同来源的振荡元件, 产生芯片所需的工作频率。若定时发生器停止产生任何频率给芯片, 则芯片内部将暂停任何操作, 即进入睡眠模式。

除了基本指令读取、解码、执行与储存结果外, HT48R70A 还包含中断电路 (Interrupt circuit)、Timer0/1、Watch dog 与 I/O 电路, 以加强芯片稳定性与外部通信控制。首先, 外部设备可利用中断电路或 I/O 电路来与芯片通信。若利用中断电路来通信, 则只要外部信号有变化时, 将对芯片产生中断, 由外部电路主动告知芯片, 有事情发生, 请芯片作适当处理; 若外部设备是以 I/O 端口来和单片机通信, 则微控制器需定时的读取