

高等学校教材系列

# 数字电路与系统

王 兢 王洪玉 主编



電子工業出版社

Publishing House of Electronics Industry

<http://www.phei.com.cn>

“十二五”国家重点图书出版规划项目

# 数字电路与系统

第二版

阎石 主编



清华大学出版社  
Tsinghua University Press

高等学校教材系列

# 数字电路与系统

王 兢 王洪玉 主编

李小兵 王开宇 余 隽 高仁璟 副主编

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

## 内 容 简 介

数字电子技术是信息、通信、计算机、自动控制等领域工程技术人员必须掌握的基本理论和技能。本书从实际需求出发,由浅入深讲解了数制、逻辑门电路、逻辑代数、组合逻辑电路、触发器、时序逻辑电路、脉冲波形、数字系统设计、数模/模数转换电路、半导体存储器及可编程逻辑器件、硬件描述语言 VHDL 等内容,并有大量习题,供学生巩固所学知识。

本书不仅是一本面向电子、自动化、计算机、信息、通信、自动控制等电类专业及机电一体化、化工等非电类专业学生的基础课优秀教材,而且也适合电类工程技术人员及实验员作为参考用书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

### 图书在版编目(CIP)数据

数字电路与系统/王兢,王洪玉 主编.—北京:电子工业出版社,2007.2

(高等学校教材系列)

ISBN 978-7-121-03493-0

I. 数... II. ①王... ②王... ③李... III. 数字集成电路—系统设计—高等学校—教材 IV. TN431.2

中国版本图书馆 CIP 数据核字(2007)第 006708 号

责任编辑:许菊芳

印 刷:北京牛山世兴印刷厂

装 订:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编:100036

开 本:787 × 1092 1/16 印张:20.5 字数:525 千字

印 次:2007 年 2 月第 1 次印刷

定 价:29.00 元

凡所购买电子工业出版社的图书有缺损问题,请向购买书店调换;若书店售缺,请与本社发行部联系。联系电话:(010) 68279077。邮购电话:(010) 88254888。

质量投诉请发邮件至 zlt@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010) 88258888。

# 前 言

“数字电路与系统”是电子、自动化、计算机、电力系统以及机电一体化等专业的一门重要的专业基础课程。在信息和数字化时代，数字电子技术已经广泛应用在信息、通信、计算机、自动控制等领域，成为相关领域工程技术人员必须掌握的基本理论和技能。数字电路课程的内容也要不断改进，以适应飞速发展的数字电子技术的需要。

本书基本保持了原《数字电子技术》（孟贵胥等）的内容的完整性和理论方面的系统性，增加了可编程逻辑器件的部分，修改完善了硬件描述语言 VHDL，增加了先进的实用例题解析和习题，更有利于学生学习和掌握。另外，本书中介绍的集成电路芯片全部采用国际标准符号，同时也相应给出了各芯片的惯用符号。这样不仅可使学生掌握标准符号的使用方法，便于与国际接轨，而且也可使学生了解惯用符号用法，方便与惯用符号使用者及其他参考书沟通。

本书共分 11 章，第 1 章为数字逻辑基础，第 2 章为逻辑门电路，第 3 章为逻辑代数基础，第 4 章为组合逻辑电路，第 5 章为触发器，第 6 章为时序逻辑电路，第 7 章为脉冲波形的产生与变换，第 8 章为数字系统设计基础，第 9 章为数模模数转换，第 10 章为半导体存储器及可编程器件，第 11 章为硬件描述语言 VHDL。每章都附有习题。

本书由王兢、王洪玉主编，李小兵、王开宇、余隽、高仁璟参编。第 1 章、第 3 章由余隽编写，第 2 章、第 5 章、第 10 章由王洪玉编写，第 4 章由李小兵编写，第 6 章由王开宇编写，第 7 章至第 9 章由王兢编写，第 11 章由高仁璟编写，全书由王兢统稿、定稿。作者向多年从事本课程教学、为本书积累了大量资料和教学经验的孟贵胥、李亚伯、高希玉、马晓红等老师表示衷心的感谢。

由于作者水平有限，书中难免存在不妥之处，恳求读者批评指正。

# 目 录

第 1 章 数字逻辑基础 .....	1
1.1 数字电路 .....	1
1.2 数制 .....	1
1.3 数制间的转换 .....	3
1.3.1 $r$ 进制转换成十进制 .....	3
1.3.2 十进制转换成 $r$ 进制 .....	4
1.3.3 二进制与八进制间的转换 .....	5
1.3.4 二进制与十六进制间的转换 .....	5
1.4 代码 .....	5
1.4.1 二-十进制代码 (BCD) .....	5
1.4.2 格雷码 (Gray Code) .....	6
1.4.3 字符代码 .....	6
1.5 带符号的二进制数 .....	7
1.5.1 原码、反码和补码表示法 .....	7
1.5.2 带符号的二进制数表示法 .....	7
1.5.3 带符号二进制数的运算 .....	7
习题 .....	8
第 2 章 逻辑门电路 .....	10
2.1 概述 .....	10
2.2 逻辑门电路介绍 .....	11
2.2.1 基本逻辑门电路 .....	11
2.2.2 复合逻辑门电路 .....	13
2.3 半导体二极管和三极管的开关特性 .....	14
2.3.1 半导体二极管的开关特性 .....	14
2.3.2 半导体三极管的开关特性 .....	15
2.4 分立器件门电路 .....	19
2.4.1 三极管非门 (反相器) .....	19
2.4.2 二极管与门 .....	20
2.4.3 二极管或门 .....	20
2.5 TTL 集成门电路 .....	20
2.5.1 TTL 集成电路概述 .....	21
2.5.2 TTL 与非门 .....	21

2.5.3	TTL 与非门的电气特性 .....	23
2.5.4	其他类型 TTL 门电路 .....	26
2.5.5	TTL 电路的改进系列 .....	31
2.6	MOS 门电路 .....	32
2.6.1	NMOS 门电路 .....	32
2.6.2	CMOS 电路 .....	34
2.6.3	CMOS 电路特点 .....	36
2.6.4	集成电路使用注意事项 .....	36
2.7	TTL 与 CMOS 电路的连接 .....	37
2.7.1	两类集成门电路匹配连接的条件 .....	37
2.7.2	常用 TTL、CMOS 芯片介绍 .....	39
	习题 .....	40
<b>第 3 章</b>	<b>逻辑代数基础 .....</b>	<b>47</b>
3.1	逻辑代数运算法则 .....	47
3.1.1	逻辑代数的基本定律 .....	47
3.1.2	逻辑代数的基本规则 .....	47
3.1.3	逻辑代数常用公式 .....	48
3.2	逻辑函数的标准形式 .....	49
3.2.1	最小项和标准与或式 .....	49
3.2.2	最大项和标准或与式 .....	50
3.2.3	最大项与最小项的关系 .....	51
3.3	逻辑函数的公式化简法 .....	52
3.4	逻辑函数的卡诺图化简法 .....	53
3.4.1	卡诺图 .....	53
3.4.2	用卡诺图表示逻辑函数 .....	54
3.4.3	用卡诺图化简逻辑函数 .....	55
3.4.4	具有随意项的逻辑函数化简 .....	57
3.4.5	引入变量卡诺图 .....	58
	习题 .....	59
<b>第 4 章</b>	<b>组合逻辑电路 .....</b>	<b>63</b>
4.1	组合逻辑电路分析 .....	63
4.2	组合逻辑电路设计 .....	64
4.3	编码器 .....	66
4.3.1	普通编码器 .....	66
4.3.2	优先编码器 .....	67
4.4	译码器 .....	69
4.4.1	二进制译码器 .....	70
4.4.2	码制变换译码器 .....	72

4.4.3	显示译码器 .....	73
4.5	数据选择器 .....	76
4.5.1	数据选择器 .....	76
4.5.2	数据选择器实现逻辑函数 .....	77
4.6	数值比较器 .....	79
4.6.1	一位数值比较器 .....	79
4.6.2	四位数值比较器 7485 .....	79
4.6.3	数值比较器的位数扩展 .....	81
4.7	加法电路 .....	81
4.7.1	半加器 .....	81
4.7.2	全加器 .....	82
4.7.3	超前进位加法器 74283 .....	83
4.8	组合逻辑电路的竞争冒险 .....	84
4.8.1	竞争冒险的分类与判别 .....	85
4.8.2	竞争冒险消除方法 .....	86
	习题 .....	87
<b>第 5 章</b>	<b>触发器 .....</b>	<b>93</b>
5.1	基本 RS 触发器 .....	93
5.1.1	由与非门构成的基本 RS 触发器 .....	93
5.1.2	基本 RS 触发器的逻辑功能描述方法 .....	95
5.1.3	由或非门组成的基本 RS 触发器 .....	97
5.1.4	基本 RS 触发器的特点 .....	97
5.2	时钟触发器 .....	97
5.2.1	时钟 RS 触发器 .....	98
5.2.2	时钟 D 触发器 .....	99
5.2.3	时钟 JK 触发器 .....	100
5.2.4	时钟 T 触发器 .....	101
5.2.5	时钟触发器的特点 .....	102
5.3	主从触发器 .....	102
5.3.1	主从 RS 触发器 .....	102
5.3.2	主从 JK 触发器 .....	103
5.4	边沿触发器 .....	107
5.4.1	TTL 边沿触发器 .....	107
5.4.2	CMOS 触发器 .....	110
5.5	触发器的分类及转换 .....	112
5.5.1	常用触发器的管脚图和逻辑符号 .....	113
5.5.2	触发器之间的转换 .....	114
5.6	触发器的典型应用 .....	115



5.6.1	消除噪声电路 .....	115
5.6.2	数据锁存器 .....	115
5.6.3	单脉冲发生器 .....	115
习题	.....	116
<b>第 6 章</b>	<b>时序逻辑电路 .....</b>	<b>123</b>
6.1	时序逻辑电路的基本概念 .....	123
6.1.1	时序逻辑电路的结构及特点 .....	123
6.1.2	时序逻辑电路的分类 .....	124
6.1.3	时序逻辑电路的表示方法 .....	124
6.2	同步时序逻辑电路的一般分析方法 .....	125
6.2.1	分析时序逻辑电路的一般步骤 .....	125
6.2.2	同步时序逻辑电路的分析举例 .....	126
6.3	同步时序逻辑电路的设计方法 .....	129
6.3.1	同步时序逻辑电路的设计步骤 .....	129
6.3.2	同步计数器的设计举例 .....	130
6.4	计数器 .....	135
6.4.1	4 位二进制同步集成计数器 74161 .....	135
6.4.2	8421BCD 码同步加法计数器 74160 .....	136
6.4.3	同步二进制加法计数器 74163 .....	136
6.4.4	二-五-十进制异步加法计数器 74290 .....	138
6.4.5	集成计数器的应用 .....	139
6.5	寄存器 .....	144
6.5.1	寄存器 74175 .....	144
6.5.2	移位寄存器 .....	145
6.5.3	集成移位寄存器 74194 .....	147
6.5.4	移位寄存器构成的移位型计数器 .....	149
6.6	序列信号发生器 .....	151
6.6.1	计数型序列信号发生器 .....	151
6.6.2	移位型序列信号发生器 .....	152
习题	.....	155
<b>第 7 章</b>	<b>脉冲波形的产生与变换 .....</b>	<b>161</b>
7.1	555 定时器 .....	161
7.2	施密特触发器 .....	162
7.2.1	555 定时器构成的施密特触发器 .....	162
7.2.2	门电路构成的施密特触发器 .....	163
7.2.3	集成施密特触发器 .....	164
7.2.4	施密特触发器的应用 .....	165

7.3	单稳态触发器 .....	167
7.3.1	TTL 与非门组成的微分型单稳态触发器 .....	167
7.3.2	555 定时器构成的单稳态触发器 .....	169
7.3.3	集成单稳态触发器 .....	170
7.3.4	单稳态触发器的应用 .....	172
7.4	多谐振荡器 .....	175
7.4.1	555 定时器构成的多谐振荡器 .....	175
7.4.2	TTL 与非门构成的多谐振荡器 .....	177
7.4.3	石英晶体振荡器 .....	179
7.4.4	施密特触发器构成的多谐振荡器 .....	180
7.4.5	多谐振荡器的应用 .....	181
	习题 .....	182
<b>第 8 章</b>	<b>数字系统设计基础 .....</b>	<b>187</b>
8.1	数字系统概述 .....	187
8.1.1	数字系统结构 .....	187
8.1.2	数字系统的定时 .....	187
8.1.3	数字系统设计的一般过程 .....	188
8.2	ASM 图表 .....	188
8.2.1	ASM 图表符号 .....	188
8.2.2	ASM 图表含义 .....	189
8.2.3	ASM 图的建立 .....	191
8.3	数字系统设计 .....	192
8.3.1	设计步骤 .....	192
8.3.2	数字系统设计举例 .....	193
	习题 .....	201
<b>第 9 章</b>	<b>数模与模数转换 .....</b>	<b>203</b>
9.1	数模转换电路 .....	203
9.1.1	数模转换关系 .....	203
9.1.2	权电阻网络 DAC .....	204
9.1.3	$R-2R$ T 形电阻网络 DAC .....	205
9.1.4	$R-2R$ 倒 T 形电阻网络 DAC .....	206
9.1.5	电流激励 DAC .....	206
9.2	集成数模转换电路 .....	207
9.2.1	10 位 CMOS 集成 DAC——AD7533 .....	207
9.2.2	8 位 CMOS 集成 DAC——DAC0832 .....	210
9.2.3	数模转换的主要技术指标 .....	212
9.3	模数转换电路 .....	214
9.3.1	ADC 的工作过程 .....	214

9.3.2	并行比较 ADC	216
9.3.3	并/串型 ADC	216
9.3.4	逐次逼近型 ADC	219
9.3.5	双积分 ADC	220
9.4	集成模数转换电路	222
9.4.1	ADC0816	222
9.4.2	CC7106/CC7107	223
9.4.3	模数转换的主要技术指标	225
习题		226
<b>第 10 章</b>	<b>半导体存储器及可编程逻辑器件</b>	<b>229</b>
10.1	半导体存储器概述	229
10.1.1	半导体存储器的分类	229
10.1.2	存储器的技术指标	230
10.2	随机存储器	230
10.2.1	RAM 的基本结构	231
10.2.2	RAM 的存储单元	234
10.2.3	RAM 芯片简介	237
10.2.4	RAM 的容量扩展	239
10.3	ROM (只读存储器)	241
10.3.1	ROM 的分类	241
10.3.2	ROM 的结构与基本原理	242
10.3.3	ROM 应用	243
10.4	可编程逻辑器件	246
10.4.1	可编程逻辑器件概述	246
10.4.2	可编程逻辑器件的基本结构和电路表示方法	247
10.4.3	可编程阵列逻辑 PAL	248
10.4.4	通用阵列逻辑电路 GAL	254
10.4.5	复杂可编程逻辑器件 CPLD	261
10.4.6	现场可编程门阵列 FPGA	261
习题		265
<b>第 11 章</b>	<b>硬件描述语言 VHDL</b>	<b>271</b>
11.1	VHDL 的历史及特点	271
11.2	VHDL 程序的基本结构	272
11.2.1	实体说明	272
11.2.2	结构体	274
11.3	VHDL 的库和程序包	276
11.3.1	VHDL 的库	276
11.3.2	VHDL 的程序包	278

11.4 VHDL 的基本元素 .....	279
11.4.1 VHDL 的数据对象 .....	279
11.4.2 VHDL 的数据类型 .....	282
11.4.3 VHDL 的运算符 .....	285
11.5 VHDL 的基本描述语句 .....	288
11.5.1 并行语句 .....	288
11.5.2 顺序语句 .....	297
11.5.3 VHDL 属性描述语句 .....	304
11.6 VHDL 设计实例 .....	305
11.6.1 基本逻辑门电路的设计 .....	305
11.6.2 组合逻辑电路的设计 .....	307
11.6.3 时序逻辑电路的设计 .....	310
习题 .....	312
参考文献 .....	315

# 第 1 章 数字逻辑基础

## 1.1 数字电路

自然界有各种各样的物理量，就其变化规律而言，分为两类——模拟量和数字量。

人们能感知到的自然界中的许多物理量均是模拟量，即随着时间的连续变化，其数值也连续变化的物理量，例如声音、压力、速度、气味、温度等。模拟信号是时间和幅度都连续的信号。输入输出量均为模拟信号电子电路称为模拟电路。

数字量是在时间和数值上均离散的物理量，数字信号是用数字量来表示的信号。处理数字信号并能完成数字运算的电路系统称为数字电路或数字系统。数字系统已广泛地应用在我们的日常生活中，例如计算器、CPU、MP3、交通信号灯控制电路等。

与模拟电路相比，数字电路具有以下特点：

- (1) 数字电路的工作信号采用二进制的数字信号，用 0 和 1 表示电路中的高电平和低电平两种状态。因此基本单元电路结构简单，易于电路的集成化。
- (2) 数字电路不仅能进行数值运算，而且能进行逻辑判断和运算，这时关心的是输入和输出之间的逻辑关系。
- (3) 数字电路工作可靠、精度高，并且具有较强的抗干扰能力。数字信号便于长期存储和远程传输，保密性好，通用性强。

由于数字电路具有以上特点，为了便于信号的存储、分析和传输，常将模拟信号转换为数字信号。模拟电路和数字电路及模/数 (A/D)、数/模 (D/A) 转换电路三者之间的关系，早在 1986 年就被美国加州大学的 Paul R. Gray 教授提出的所谓“鸡蛋模型”做了形象的描述，该模型把三者整体上视为一个鸡蛋，而把数字电路视为蛋黄，模拟电路视为蛋壳，A/D、D/A 电路视为蛋清。三者既不相同，又是统一的有机整体。现实世界中的各种模拟信息经模拟电路采集、放大后，通过 A/D 转换成计算机或数字电路处理所需的数字信号，数字电路的运算、分析结果再通过 D/A 转换成便于人们接受的模拟信号（图像、声音），从而实现人们需要的信息产品。

## 1.2 数制

数制就是计数规则，即进位的制度。一个数制所包含的数字符号的个数称为该数制的基数 (Radix)。人们在日常生活中使用的是十进制，而在数字系统中多采用二进制，有时也采用八进制或十六进制。

### 1. 十进制 (Decimal)

十进制的基数为 10, 有 10 个数码: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 逢 10 进 1, 即  $9 + 1 = 10$ 。任何一个十进制数都可以用这 10 个数码按一定规律排列起来表示。一个数的大小由它的数码大小和数码所在的位置决定, 每个数码所处的位置称为权。权由基数的乘方表示, 十进制的权由  $10^0, 10^1, 10^2, \dots$  以及  $10^{-1}, 10^{-2}, 10^{-3}, \dots$  表示。例如 8596.41 按权展开为:

$$(8596.41)_{10} = 8 \times 10^3 + 5 \times 10^2 + 9 \times 10^1 + 6 \times 10^0 + 4 \times 10^{-1} + 1 \times 10^{-2}$$

一般来说, 一个  $r$  进制数  $N$  可以按权展开为:

$$\begin{aligned} (N)_r &= k_{n-1}r^{n-1} + k_{n-2}r^{n-2} + \dots + k_1r^1 + k_0r^0 + k_{-1}r^{-1} + k_{-2}r^{-2} + \dots + k_{-m}r^{-m} \\ &= \sum_{i=-m}^{n-1} k_i r^i \end{aligned}$$

式中,  $n$  为整数部分的位数,  $m$  为小数部分的位数,  $r^i$  为各位的权,  $k_i$  为系数, 是各位的数码。注意, 整数部分从右向左第  $n$  位的权为  $r^{n-1}$ , 系数为  $k_{n-1}$ ; 小数部分从左向右第  $m$  位的权为  $r^{-m}$ , 系数为  $k_{-m}$ 。

数字电路的计数规则一般不直接采用十进制, 因为构成计数电路的基本思路是把电路的状态与数码对应起来, 如果采用十进制, 则需要 10 个不同的电路状态与之对应, 从而会使数字电路的结构复杂, 错误概率增大, 工作可靠性变差。数字电路通常采用二进制进行计数。

### 2. 二进制 (Binary)

二进制的基数为 2, 只有两个数码: 0 和 1, 逢 2 进 1, 即  $1 + 1 = 10$ 。二进制各位的权为基数 2 的乘方 (见表 1.1)。

表 1.1 二进制数的权

二进制 位数	权	十进制 表示	二进制 位数	权	十进制 表示	二进制 位数	权	十进制 表示
12	$2^{11}$	2048	6	$2^5$	32	-1	$2^{-1}$	0.5
11	$2^{10}$	1024	5	$2^4$	16	-2	$2^{-2}$	0.25
10	$2^9$	512	4	$2^3$	8	-3	$2^{-3}$	0.125
9	$2^8$	256	3	$2^2$	4	-4	$2^{-4}$	0.0625
8	$2^7$	128	2	$2^1$	2	-5	$2^{-5}$	0.03125
7	$2^6$	64	1	$2^0$	1	-6	$2^{-6}$	0.015625

二进制数  $(101101.101)_2$  可表示为:

$$(101101.101)_2 = 1 \times 2^5 + 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-3}$$

数字电路中通常采用二进制, 因为二进制数只有 0 和 1 两个数码, 正好对应于低电平和高电平两种电路状态。

### 3. 八进制 (Octal)

八进制的基数为 8, 有 8 个数码: 0, 1, 2, 3, 4, 5, 6, 7, 逢 8 进 1, 即  $7 + 1 = 10$ 。八进制各位的权为基数 8 的乘方。例如八进制数  $(374.25)_8$  按权展开为:

$$(374.25)_8 = 3 \times 8^2 + 7 \times 8^1 + 4 \times 8^0 + 2 \times 8^{-1} + 5 \times 8^{-2}$$

#### 4. 十六进制 (Hexadecimal)

十六进制的基数为 16, 有 16 个数码: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F, 其中 A~F 分别表示 10~15, 逢 16 进 1, 即  $F+1=10$ 。各位的权为 16 的乘方。例如十六进制数  $(D5E8.A3)_{16}$  按权展开为:

$$(D5E8.A3)_{16} = 13 \times 16^3 + 5 \times 16^2 + 14 \times 16^1 + 8 \times 16^0 + 10 \times 16^{-1} + 3 \times 16^{-2}$$

#### 5. 任意进制

$r$  进制的基数为  $r$ , 有  $r$  个数码: 0, 1, 2, ...,  $(r-1)$ , 逢  $r$  进 1。各位的权为  $r$  的乘方。例如七进制数  $(345.61)_7$  按权展开为:

$$(345.61)_7 = 3 \times 7^2 + 4 \times 7^1 + 5 \times 7^0 + 6 \times 7^{-1} + 1 \times 7^{-2}$$

为便于对照, 将十进制、二进制、八进制和十六进制之间的关系列于表 1.2 中。

表 1.2 几种数制之间的关系对照表

十进制	二进制	八进制	十六进制
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	01000	10	8
9	01001	11	9
10	01010	12	A
11	01011	13	B
12	01100	14	C
13	01101	15	D
14	01110	16	E
15	01111	17	F
16	10000	20	10
17	10001	21	11

### 1.3 数制间的转换

#### 1.3.1 $r$ 进制转换成十进制

从上一节可以看出, 各种进制数按权展开就已经完成了各种进制向十进制的转换。

**【例 1.1】** 将二进制数  $(101011.011)_2$  转换为十进制数。

解:  $(101011.011)_2 = (1 \times 2^5 + 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-2} + 1 \times 2^{-3})_{10} = (43.375)_{10}$

【例 1.2】 将八进制数 $(1047.5)_8$ 转换为十进制数。

解:  $(1047.5)_8 = (1 \times 8^3 + 4 \times 8^1 + 7 \times 8^0 + 5 \times 8^{-1})_{10} = (551.625)_{10}$

【例 1.3】 将十六进制数 $(A6.C)_{16}$ 转换为十进制数。

解:  $(A6.C)_{16} = (10 \times 16^1 + 6 \times 16^0 + 12 \times 16^{-1})_{10} = (166.75)_{10}$

### 1.3.2 十进制转换成 $r$ 进制

转换原则如下: 将十进制数的整数部分除以  $r$  取余数, 直到商为 0, 将余数逆序排列, 得到  $r$  进制数的整数部分; 将十进制数的小数部分乘以  $r$ , 取出乘积的整数部分, 剩下的小数部分继续乘以  $r$ , 直到满足误差要求, 将乘积的整数部分顺序排列获得  $r$  进制数的小数部分。

【例 1.4】 将十进制数 45.28 转换成二进制数 (取 4 位小数)。

解:

2	45	.....1	↑ 低位	0.28	× 2	2
2	22	.....0		0 ←	(0).56	2
2	11	.....1		1 ←	(1).12	2
2	5	.....1		0 ←	(0).24	2
2	2	.....0		0 ←	(0).48	2
2	1	.....1	↑ 高位	0 ←	(0).48	

所以有  $(45.28)_{10} = (101101.0100)_2$ 。

【例 1.5】 将十进制数 348.27 转换成八进制数 (取两位小数)。

解:

8	348	.....4	↑ 低位	0.27	× 8	8
8	43	.....3		2 ←	(2).16	8
8	5	.....5	↑ 高位	1 ←	(1).28	
	0					

所以有  $(348.27)_{10} = (534.21)_8$ 。

【例 1.6】 将十进制数 4021.78 转换成十六进制数 (取两位小数)。

解:

16	4021	.....5	↑ 低位	0.78	× 16	16
16	251	.....11		12 ←	(12).48	16
16	15	.....15	↑ 高位	7 ←	(7).68	
	0					

所以有  $(4021.78)_{10} = (FB5.C7)_{16}$ 。



### 1.3.3 二进制与八进制间的转换

八进制数的基数 8 是 2 的幂, 即  $8 = 2^3$ , 因此可用 3 位二进制数表示 1 位八进制数。将二进制数转换成八进制数时, 以小数点为界, 向左、右两侧每 3 位分成一组 (不够 3 位添 0), 每组转换为 1 位八进制数。

**【例 1.7】** 将二进制数  $(10111101.1101)_2$  转换成八进制数。

解:  $(\underline{010\ 111\ 101.110\ 100})_2 = (275.64)_8$

**【例 1.8】** 将八进制数  $(3641.256)_8$  转换成二进制数。

解:  $(3641.256)_8 = (11110100001.01010111)_2$

### 1.3.4 二进制与十六进制间的转换

十六进制数的基数 16 是 2 的幂, 即  $16 = 2^4$ , 因此可用 4 位二进制数表示 1 位十六进制数。将二进制数转换成十六进制数时, 以小数点为界, 向左、右两侧每 4 位分成一组 (不够 4 位添 0), 每组转换为 1 位十六进制数。

**【例 1.9】** 将二进制数  $(101110110100100.1111011)_2$  转换成十六进制数。

解:  $(\underline{0101\ 1101\ 1010\ 0100.1111\ 0110})_2 = (5DA4.F6)_{16}$

**【例 1.10】** 将十六进制数  $(B2E.57)_{16}$  转换成二进制数。

解:  $(B2E.57)_{16} = (101100101110.01010111)_2$

由于八进制数和十六进制数书写比二进制数方便, 而且很容易与二进制数相互转换, 因此在数字电路中有时也使用八进制或十六进制。

## 1.4 代码

代表信息的数码称为**代码**。本节介绍几种常用的二进制代码。

### 1.4.1 二-十进制代码 (BCD)

若被编码的信息量为  $M$ , 用于编码的二进制数为  $n$  位, 则应有  $n \geq \lg M$ , 即  $2^n \geq M$ 。用二进制对 0~9 这 10 个十进制数进行编码, 令二进制数的位数为  $n$ , 应有  $n \geq \lg 10$ , 应取  $n = 4$ 。

用 4 位二进制数对 1 位十进制数的编码, 称为二-十进制代码 (BCD, Binary Coded Decimal)。这种编码的方法有多种, 常用的几种 BCD 码列于表 1.3 中。最常用的是 8421BCD 码, 使用了 0000~1001 这 10 个 4 位二进制数, 依次作为 10 个十进制数的代码, 而 1010~1111 为禁用码。8421BCD 码保持了二进制数位权的特点, 为有权码。此外, 2421BCD 码、4221BCD 码、5421BCD 码等也是有权码, 而余 3 码是一种偏移码, 是由 8421BCD 码加 3 后得到的。从表 1.3 可以看出, 余 3 码的主要特点是: 0 与 9、1 与 8、2 与 7、3 与 6、4 与 5 各组数中两数之和均为 1111, 即各组数中两数互为反码。