

高等院校信息与通信工程系列教材

TMS320C54xx DSP实用技术

(第2版)

汪安民 陈明欣 朱明 编著
陈良福 审校

清华大学出版社



高等院校信息与通信工程系列教材

TMS320C54xx DSP实用技术

(第2版)

汪安民 陈明欣 朱明 编著
陈良福 审校

清华大学出版社
北京

内 容 简 介

本书以美国 TI 公司 TMS320C54xx 系列 DSP(数字信号处理器)为描述对象,详细介绍了 DSP 的硬件结构、最小系统设计、中断和定时器操作,DSP 与外围器件 A/D、D/A、EPROM、FLASH、AD50、单片机、USB 控制器的连接,DSP 的缓冲串口,DMA 控制器以及 HPI-8 和 HPI-16 接口的操作,基于 DSP 的语音信号处理和数字电话系统的研制,DSP 的汇编语言、C 语言以及混合编程程序设计,DSP 的指令系统以及 DSP 的集成仿真环境 CCS 的操作和应用;并在配书光盘中给出了所有指令的详细中文解释和 9 个具体的实验(包括基本数学运算、信号发生器、数字滤波器、傅里叶变换、自适应滤波、语音压缩等)。

本书可以作为高等院校电子信息工程、通信工程、自动控制等专业的高年级本科生、研究生学习 DSP 的教材,也可供从事 DSP 应用系统开发的技术人员参考。

版权所有,侵权必究。侵权举报电话:010-62782989 13501256678 13801310933

图书在版编目(CIP)数据

TMS320C54xx DSP 实用技术(第 2 版)/汪安民,陈明欣,朱明编著. —北京:清华大学出版社,2007.1

(高等院校信息与通信工程系列教材)

ISBN 978-7-302-13318-6

I. T… II. ①汪… ②陈… ③朱… III. 数字信号—信息处理系统—高等学校—教材 IV. TN911.72

中国版本图书馆 CIP 数据核字(2006)第 073244 号

责任编辑:陈国新 曾德斌

责任印制:何 芊

出版发行:清华大学出版社 地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn> 邮 编:100084

c-service@tup.tsinghua.edu.cn

社总机:010-62770175 邮购热线:010-62786544

投稿咨询:010-62772015 客户服务:010-62776969

印刷者:北京鑫海金澳胶印有限公司

装订者:北京市密云县京文制本装订厂

经 销:全国新华书店

开 本:185×260 印 张:25.5 字 数:596 千字

附光盘 1 张

版 次:2007 年 1 月第 2 版 印 次:2007 年 1 月第 1 次印刷

印 数:1~3000

定 价:36.00 元

本书如存在文字不清、漏印、缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770177 转 3103 产品编号:021466-01

高等院校信息与通信工程系列教材编委会

主 编：陈俊亮

副 主 编：李乐民 张乃通 邬江兴

编 委 (排名不分先后)：

王 京 韦 岗 朱近康 朱世华

邬江兴 李乐民 李建东 张乃通

张中兆 张思东 严国萍 刘兴钊

陈俊亮 郑宝玉 范平志 孟洛明

袁东风 程时昕 雷维礼 谢希仁

责任编辑：陈国新

出版说明

信息与通信工程学科是信息科学与技术的重要组成部分。改革开放以来,我国在发展通信系统与信息系统方面取得了长足的进步,形成了巨大的产业与市场,如我国的电话网络规模已位居世界首位,同时该领域的一些分支学科出现了为国际认可的技术创新,得到了迅猛的发展。为满足国家对高层次人才的迫切需求,当前国内大量高等学校设有信息与通信工程学科的院系或专业,培养大量的本科生与研究生。为适应学科知识不断更新的发展态势,他们迫切需要内容新颖又符合教改要求的教材和教学参考书。此外,大量的科研人员与工程技术人员也迫切需要学习、了解、掌握信息与通信工程学科领域的基础理论与较为系统的前沿专业知识。为了满足这些读者对高质量图书的渴求,清华大学出版社组织国内信息与通信工程国家级重点学科的教学与科研骨干以及本领域的一些知名学者、学术带头人编写了这套高等院校信息与通信工程系列教材。

该套教材以本科电子信息工程、通信工程专业的专业必修课程教材为主,同时包含一些反映学科发展前沿的本科选修课程教材和研究生教学用书。为了保证教材的出版质量,清华大学出版社不仅约请国内一流专家参与了丛书的选题规划,而且每本书在出版前都组织全国重点高校的骨干教师对作者的编写大纲和书稿进行了认真审核。

祝愿《高等院校信息与通信工程系列教材》为我国培养与造就信息与通信工程领域的高素质科技人才,推动信息科学的发展与进步做出贡献。

北京邮电大学

陈俊亮

2004年9月

前 言

本书第1版出版后,经过进一步的教学实践和广大读者意见的反馈,笔者决定修订该书,完善其中的不足之处。同时 DSP 应用技术的高速发展带来了一些新的应用,修订时增加了 DSP 最新应用的内容。为了方便学习和适合教学,笔者重新编写了仿真软件和实验的内容。

本书以 TMS320C54xx 系列 DSP 为描述对象,着重介绍 DSP 的应用。第1章介绍 DSP 的基本概念、发展历史以及应用方向;第2章为 DSP 的硬件系统结构部分,分别介绍了 DSP 硬件结构、中断和定时器、缓冲串口、DMA 控制器、HPI-8 接口和 HPI-16 接口,以及如何应用 DSP 对语音信号进行采集、处理和输出等;第3章为 DSP 的硬件系统应用,分别介绍了 DSP 最小系统的设计,DSP 与 A/D、D/A、EPROM、FLASH 的连接,以及 DSP 和 USB 控制器及单片机的连接方法,最后还介绍了 DSP 仿真器和基于 DSP 的数字电话系统的研制;第4章为 TMS320C54xx 系列的指令系统,逐条介绍指令和伪指令;第5章介绍了 DSP 的软件设计,包括汇编语言、C 语言以及混合语言程序设计;第6章为 DSP 仿真软件的操作,介绍了 EMULATOR、CCS 以及 DSP/BIOS 的操作和应用。

本书在配套光盘中给出了所有 DSP 指令的详细中文解释和 9 个具体的 DSP 应用实验(包括基本数学运算、信号发生器、数据采集、采样定理、数字 FIR/IIR 滤波器、快速傅里叶变换、自适应滤波、语音压缩等)。为了方便读者学习和直接用于教学,这些实验由实验原理、实验步骤、MATLAB 和 C 仿真程序、DSP 源代码和实验结果组成。

本书是在作者多年 DSP 开发和教学的基础上完成的,现已被华中科技大学、中国地质大学、华中师范大学、洛阳大学、北京石油化工学院等多所高校选用为 DSP 课程教材和辅导材料。

本书的第1章、第3章由清华大学汪安民博士后执笔完成,第2章由河南科技大学的张松灿、汪安民执笔完成,第4章和第5章由华中科技大学的陈明欣博士执笔完成,第6章由华中科技大学的朱明博士执笔完成,全书由清华同方陈良福高级工程师审校,由汪安民统稿。

本书的编写得到了华中科技大学王殊、合肥工业大学徐科军、南昌大学李安、海军工程大学左炜、上海理工大学杜成涛、北京石油化工学院李红、电子部第10研究所侯利军、清华同方有限公司田芬、北京闻亭公司钱亚东等老师和同学的大力协助,本书的出版得到

清华大学出版社陈国新编辑的大力支持和帮助及 TI 公司的许可和支持,在此一并表示衷心的感谢!

由于 DSP 应用技术发展迅速,作者水平有限,书中难免存在不妥之处,恳请广大读者批评指正。

作 者

2006 年 4 月于清华园

wam8660@sina.com

目 录

第 1 章 DSP 概述	1
1.1 DSP 芯片基本概念	1
1.2 主要 DSP 厂家及其芯片	8
1.3 DSP 发展方向及其应用	18
第 2 章 TMS320C54xx 硬件系统结构	24
2.1 TMS320C54xx 系列 DSP 的片内结构	24
2.2 TMS320C54xx 系列 DSP 的引脚信号说明	34
2.3 中断和定时	40
2.4 DSP 的串口	48
2.5 DMA 控制器	73
2.6 HPI-8 接口	93
2.7 HPI-16 接口	108
第 3 章 TMS320C54xx 硬件系统开发	119
3.1 DSP 最小系统设计	119
3.2 D/A 与 DSP 的连接	131
3.3 A/D 与 DSP 的连接	136
3.4 EPROM 与 DSP 的连接	148
3.5 FLASH 与 DSP 的连接	154
3.6 USB 控制器与 DSP 的连接	165
3.7 音频 AD50 与 DSP 的连接	174
3.8 单片机与 DSP 的连接	194
3.9 DSP 仿真器的研制	196
3.10 数字电话系统研制	204
第 4 章 TMS320C54xx 指令系统	222
4.1 存储器寻址方式	222
4.2 汇编语言指令系统	233
4.3 汇编伪指令	236

第 5 章 TMS320C54xx 软件系统结构	254
5.1 软件设计	254
5.2 编译和连接	256
5.3 汇编语言程序设计	265
5.4 DSP 的 C 语言程序设计	277
5.5 DSP 的 C 语言运行环境	288
第 6 章 TMS320C54xx 调试系统	303
6.1 Emulator	303
6.2 仿真器的安装和调试	306
6.3 集成开发环境 CCS	313
6.4 实时操作系统 DSP/BIOS	345
参考文献	392

数字信号处理器(digital signal processor, DSP)是针对数字信号处理的需求而设计的一种可编程的处理器,是现代电子技术、计算机技术和信号处理技术相结合的产物。随着信息处理技术的飞速发展,DSP 在电子信息、通信、软件无线电、自动控制、仪器仪表、信息家电等高科技领域获得了越来越广泛的应用。自从 20 世纪 80 年代诞生以来,DSP 就被广泛应用于社会各个领域。DSP 不仅快速实现了各种数字信号处理算法,而且拓宽了数字信号处理的应用范围。随着 DSP 的功能越来越强大,其应用范围也将越来越广泛。

1.1 DSP 芯片基本概念

数字信号处理是利用计算机或专用处理设备,以数值计算的方法对信号进行采集、变换、综合、估值和识别等加工处理,以达到提取信息和便于应用的目的。数字信号处理在理论上所涉及的范围极其广泛。在数学领域中,微积分、概率统计、随机过程、复变函数等都是数字信号处理的基本工具,网络理论、信号和系统等均是它的理论基础。在学科发展上,数字信号处理又和最优控制、通信理论、故障诊断等紧紧相连,近年来又成为人工智能、模式识别、神经网络等新兴学科的理论基础之一,其算法实现(无论是硬件还是软件)又和计算机学科及微电子技术密不可分。因此可以说,数字信号处理是把经典的理论体系作为自己的理论基础,同时又使自己成为一系列新兴学科的理论基础。

国际上,一般把 1965 年快速傅里叶变换(fast Fourier transform, FFT)的问世作为数字信号处理这一新兴学科的开端。在这 40 余年的发展中,数字信号处理自身已基本上形成一套较为完整的理论体系。这些理论包括:

- (1) 信号采集,如 A/D(模数转换)技术、采样定理、多采样率、量化噪声分析等。
- (2) 离散信号分析,如时域和频域分析、各种变换技术、信号特征的描述等。
- (3) 离散系统分析,如系统的描述、系统的单位采样响应、转移函数及频率特性等。
- (4) 信号处理中的快速算法,如快速傅里叶变换、快速卷积、快速相关等。
- (5) 信号估值,如各种估值理论、相关函数与功率谱估计等。
- (6) 信号滤波技术,如各种数字滤波器的设计和实现等。
- (7) 信号建模,最常用的有 AR、MA、ARMA、PRONY 等模型。
- (8) 信号处理中的特殊算法,如抽取、插值、奇异值分解、反卷积、信号重构等。
- (9) 信号处理技术的实现,包括软件实现和硬件实现。
- (10) 信号处理技术的应用。

1.1.1 DSP 芯片的发展

1978年世界上第一块DSP芯片S2811在美国微系统(Microsystems)公司的AMI子公司问世,1979年第一块商用可编程DSP芯片2920在美国Intel公司诞生,标志着DSP芯片早期锥形的形成。虽然这两种芯片内部不具备现代DSP芯片的硬件结构,但为数字信号处理的发展开拓了道路,促使DSP芯片向性能更高的方向发展。1980年日本NEC公司推出第一个具有硬件乘法器的商用DSP芯片 μ PD7720,1982年日本的Hitachi公司推出第一个采用CMOS工艺生产的浮点DSP芯片。紧接着,1983年日本的Fujitsu公司推出浮点DSP芯片MB8764,其指令周期仅为120ns,内部具有双总线结构,从而使处理数据的吞吐量和前期产品相比有了一个很大的提高。但具有更高性能的DSP芯片是美国AT&T公司于1984年推出的浮点DSP芯片DSP32。

此外,1982年德州仪器(TI)公司成功推出了第一代DSP芯片TMS32010及其系列产品TMS32011、TMS320C10/C14/C15/C16/C17等。之后,该公司又相继推出第二代DSP芯片TMS32020、TMS320C25/C26/C28,第三代DSP芯片TMS320C30/C31/C32,第四代DSP芯片TMS320C40/C44,第五代DSP芯片TMS320C50/C51/C52/C53,以及集多个DSP核于一体的高性能DSP芯片TMS320C80/C82等。

自1980年以来,DSP芯片得到了突飞猛进的发展,DSP芯片的应用也越来越广泛。从运算速度来看,MAC(一次乘法和一次加法)的开销时间已经从80年代初的400ns(如TMS32010)降低到现在的40ns(如TMS320C40),处理能力提高了10多倍;从内部乘法器数量上看,DSP芯片内部关键的乘法器部件从1980年占模区的40个左右下降到现在的5个以下,而片内RAM的数量增加一个数量级以上;从制造工艺来看,1980年是采用4 μ m的NMOS工艺,而现在则普遍采用深亚微米CMOS工艺;从外形上看,DSP芯片的引脚数量也从1980年的最多64个增加到现在的300个以上,引脚数量的增加,意味着结构灵活性的增加。此外,随着DSP芯片的发展,DSP系统的成本、体积、重量和功耗都有很大程度的下降。

现在,世界上的DSP芯片有300多种,其中定点DSP有200多种,浮点DSP有100多种。迄今为止,生产DSP的公司有80多家,主要厂家有TI公司、AD公司、Lucent公司、Motorola公司和LSI Logic公司。TI公司作为DSP生产商的代表,所生产的DSP的品种最多,其定点和浮点DSP都大约占60%的市场份额;AD公司的定点和浮点DSP大约占16%和13%的市场份额,Motorola公司的定点和浮点DSP大约占7%和14%的市场份额,而Lucent公司则主要生产定点DSP,约占5%的市场份额。根据1998年的统计,占市场主导地位的产品是AD公司的ADSP-21xx(16位定点)、ADSP-21xxx(32位定点和浮点),Lucent公司的DSP16xxx(16位定点)、DSP32xx(32位浮点),Motorola公司的DSP561xx(16位定点)、DSP560xx(24位定点)、DSP96002(32位浮点)和TI公司的TMS320C54xx(16位定点)、TMS320C3x(32位浮点)等。根据最近的统计,占市场主导地位的产品是TI公司的TMS320C54xx(16位定点)、TMS320C55xx(16位定点)、TMS320C62xx(32位定点)、TMS320C64xx(32位定点)、TMS320C67xx(32位浮点),AD公司的TigerSHARC系列的DSP芯片,Motorola公司的DSP68000系列的DSP芯片等。

目前,国外众多厂商占领我国的 DSP 芯片市场, TI、Motorola、Lucent、ZSP、Analog Device、NEC 等公司都不同程度地和国内有关企业及教育机构建立了联系,市场竞争日趋激烈。在国内,DSP 的应用已经有了一定的基础,有 10 多家集成电路设计企业从事数字信号处理系统及相关产品的开发和应用。面对竞争激烈的市场和技术情形,我国也在大力研发自己的 DSP 产品。可喜的是,有我国自主知识产权的 DSP 目前已经研发成功,并开始推向市场。相信在不久的将来,我们可以使用自己的 DSP 开发产品。

1.1.2 DSP 芯片的分类

DSP 芯片可以按照以下 3 种方式进行分类。

(1) 按基础特性分类

根据 DSP 芯片的工作时钟和指令类型,DSP 芯片可以分为静态 DSP 芯片和具有一致性的动态 DSP 芯片。如果 DSP 芯片在某时钟范围内的任何频率上都能正常工作,除计算速度有变化外,而其他性能没有变换,则这类 DSP 芯片一般称为静态 DSP 芯片,日本 OKI 电气公司的 DSP 芯片属于这一类。如果有两种或两种以上的 DSP 芯片,它们的指令集和相应的引脚结构相互兼容,则这类 DSP 芯片称为具有一致性的 DSP 芯片,美国 TI 公司的 DSP 芯片属于这一类。

(2) 按数据格式分类

根据 DSP 芯片工作的数据格式,DSP 芯片可以分为定点 DSP 芯片和浮点 DSP 芯片。数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片。定点 DSP 芯片的最主要优点是体积小、功耗低、价格便宜,但运算精度不太高,一般是 16 位数据格式,片内数据格式也只有 32 位。由于定点 DSP 芯片的以上特点,所以它在数字通信、侦察干扰、家电及便携式小型仪表等应用方面发展得很快。以浮点格式工作的 DSP 称为浮点 DSP 芯片。但不同的浮点 DSP 芯片所采用的浮点格式不完全一样,有些浮点 DSP 芯片采用自定义的浮点格式,有些浮点 DSP 芯片则采用 IEEE 的标准浮点格式。浮点 DSP 芯片功耗大、价格高、体积也稍大,但运算精度高,一般是 32 位数据格式,片内可达到 40 位数据格式。

(3) 按用途分类

根据 DSP 芯片的用途,DSP 芯片可分为通用型 DSP 芯片和专用型 DSP 芯片。通用型 DSP 芯片适合普通的 DSP 应用,如 TI 公司的 DSP 芯片。专用型 DSP 芯片针对某种应用专门设计,更适合特殊的运算,如数字滤波、卷积和傅里叶变换等,许多公司采用 OEM 生产的 DSP 芯片都属于专用 DSP 芯片。

1.1.3 DSP 芯片的结构

DSP 芯片的组成结构主要包括:

(1) 总线结构

总线结构采用改进的哈佛(Harvard)结构,具有 1 组程序总线、3 组数据总线和 4 组地址总线。

(2) 中央处理单元

中央处理单元包括算术逻辑单元、累加器、桶形移位器、乘法器、比较选择和存储单

元、指数编码器、状态和控制寄存器等。

(3) 存储器组织单元

存储器组织单元由片内 ROM 和片内 RAM 两部分组成。有些型号的 DSP 芯片还有片内 FLASH。

(4) 存储器映射寄存器

存储器映射寄存器包括辅助寄存器、堆栈指针、程序指针、中断寄存器、循环计数寄存器等一些内部寄存器。不同型号的 DSP 芯片,其存储器映射寄存器不一样,很多专用的 DSP 芯片自带一些专用的存储器映射寄存器。

(5) 片内外设

片内外设包括通用 I/O 引脚、主机接口、缓冲串口、定时器、EMIF 接口、XBUS 总线、USB 接口、CAN 接口、PCI 接口、I²C 总线、I²S 总线、片内 A/D 转换等。

(6) 外部总线接口

外部总线接口包括外扩设备必需的引脚信号,主要有设备选择信号、设备准备信号、设备等待信号、设备忙信号、总线仲裁信号等。

(7) 扫描逻辑接口

扫描逻辑接口是每一种 DSP 芯片所共有的。扫描逻辑接口就是仿真测试接口,简称 JTAG 接口,满足 IEEE 1149.1 标准。

1.1.4 DSP 芯片的选择

在基于 DSP 芯片设计的硬件系统中,DSP 芯片的选择是一个非常重要的环节。只有选定了 DSP 芯片才能进一步设计外围电路系统的电路。因此,DSP 芯片的选择应根据实际的应用要求来确定。一般来说,选择 DSP 芯片时应考虑如下诸多因素。

1. DSP 芯片的运行速度

运行速度是 DSP 芯片的一个最重要的性能指标,也是选择 DSP 芯片时所需要考虑的一个主要因素。DSP 芯片的运算速度可以用以下几种性能指标来衡量:

- (1) 指令周期,即执行一条指令所需要的时间,通常以 ns 为单位。
- (2) MAC 时间,即完成一次乘法和一次加法所需的时间。
- (3) FFT 执行时间,即运行一个 N 点 FFT 程序所需的时间。
- (4) MIPS,即每秒执行百万条指令。
- (5) MOPS,即每秒执行百万次操作。
- (6) MFLOPS,即每秒执行百万次浮点操作。
- (7) BOPS,即每秒执行十亿次操作。

确定 DSP 芯片的运行速度一般有以下两种方法。

(1) 按样点处理

按样点处理就是 DSP 对每一个输入样点进行一种算法。例如,一个采用 LMS 算法的 256 抽头的自适应 FIR 滤波器,假定每个抽头的计算需要 3 次乘加运算,则 256 个抽头计算需要 $256 \times 3 = 768$ 次乘加运算。如果样点的采样频率为 8kHz,即采样点之间的

时间间隔为 $1/8\text{kHz}=125\mu\text{s}$, DSP 芯片的 1 次乘加运算时间为 200ns , 则 768 次乘加运算共需要 $200\text{ns}\times 768=153.6\mu\text{s}$ 的时间, 由于算法处理时间 $153.6\mu\text{s}$ 大于采样时间间隔 $125\mu\text{s}$, 显然算法无法实时处理采样点, 所以需要选择运行速度更快的芯片。

(2) 按帧处理

有些数字信号处理算法不是每个输入样点循环一次, 而是按照一定的时间间隔(通常称为帧)循环一次。所以选择 DSP 芯片应该比较一帧内 DSP 芯片的处理能力和 DSP 算法的运算量。假设 DSP 芯片的指令周期为 P (ns), 一帧的时间为 $\Delta\tau$ (ns), 则该 DSP 芯片在一帧内所提供的最大运算量为 $\Delta\tau/P$ 条指令。

2. DSP 芯片的价格

根据实际应用情况, 确定一个价格适中的 DSP 芯片。一般来说, 芯片制造商的主流芯片价格都比较便宜, 而早期开发的 DSP 芯片价格一般偏高。例如, 美国 TI 公司的 C6000 系列 DSP 芯片, 最早的 C6201 和 C6701 芯片的单片价格接近 100 美元, 但功能较全, 而紧接着 TI 公司推出这两款芯片的精简版 C6211 和 C6711, 其单片价格才 30 美元多一点。

3. DSP 芯片的硬件资源

DSP 芯片的硬件资源也是选择 DSP 芯片必须考虑的因素, DSP 芯片的硬件资源包括总线结构形式、直接存储器存取(DMA)通道的多少、I/O 接口的数目、片内 RAM 大小、外部可扩展空间大小等。

4. 其他因素

其他因素包括芯片的功耗、供货周期、封装、质量标准、使用寿命等。在实际使用中可根据自己的需要进行选择。如果是自行研制产品, 则选用 TI 公司和 AD 公司的产品比较适合。优点是外围电路可根据需要设计, 外围电路芯片也可根据需要选择, 且芯片在市場比较容易购买; 局限性是软硬件设计都比较复杂。如果选用其他公司专用性相对较强的产品, 虽然大多是为其产品配套设计, 电路设计及程序设计较简单, 效果也较好, 但是价格较高, 外围电路芯片专用性较强, DSP 芯片及配套芯片市场上较少, 设计产品周期也较短。另外, 大多数公司还配有 C 语言辅助开发软件, 但在实际使用中, 用 C 语言编程开发程序对 DSP 芯片的运行速度有较大影响, 会使处理速度变慢, 不能充分发挥 DSP 芯片速度快的优势。此外, 在选择芯片时尽量选择较新的产品, 以防止因芯片的停产而造成不必要的损失。

1.1.5 DSP 芯片的特点

DSP 具有如下一些特点。

1. 改进的哈佛结构

早期的微处理器内部大多采用冯·诺依曼(Von Neumann)结构, 其片内程序空间和

数据空间是合在一起的,取指令和取操作数是通过一条总线分时进行的。当高速运算时,不但不能同时取指令和取操作数,而且还会造成传输通道上的瓶颈现象。而 DSP 内部采用的是程序空间和数据空间分开的哈佛结构,允许同时取指令(来自程序存储器)和取操作数(来自数据存储器),而且还允许在程序空间和数据空间之间互相传送数据,即改进的哈佛结构。

2. 多总线结构

许多 DSP 芯片内部都采用多总线结构,这样可以保证在一个机器周期内可以多次访问程序空间和数据空间。例如 TMS320C54xx 内部有 P、C、D、E 总线(每条总线又包括地址总线和数据总线),可以在 1 个机器周期内从程序存储器取 1 条指令,从数据存储器读两个操作数和向数据存储器写 1 个操作数,大大提高了 DSP 的运行速度。因此对 DSP 来说,内部总线是一个十分重要的资源,总线越多,可以完成的功能就越复杂。

3. 流水线结构

DSP 每执行一条指令,需要通过预取指、取指、译码、寻址、取操作数和执行等流水线阶段。在 DSP 中,采用流水线结构,在程序运行过程中这几个阶段是重叠的,在 C5000 和 C6000 系列 DSP 中采用 6 级流水线结构;而在 C2000 系列 DSP 中采用 4 级流水线结构,如图 1.1.1 所示,在执行本条指令的同时,还依次完成了后面 3 条指令的取操作数、译码和取指,把指令周期降到最小值。

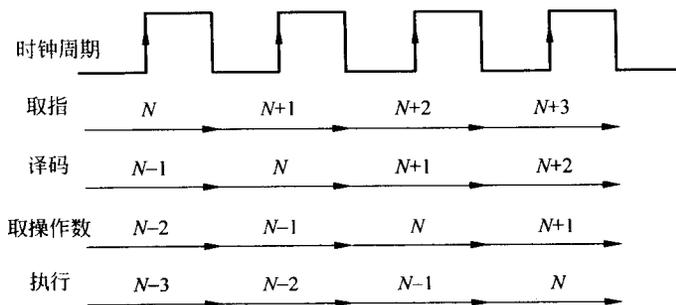


图 1.1.1 4 级流水线操作

DSP 利用这种流水线结构,再加上执行重复操作,就能保证数字信号处理中用得最多的乘法/累加运算可以在单个指令周期内完成。

4. 多处理单元

DSP 内部一般都包括多个处理单元,如算术逻辑运算单元(ALU),辅助寄存器运算单元(ARAU),累加器(ACC),硬件乘法器(MUL)等。它们可以在一个指令周期内同时进行运算。例如,当执行一次乘法和累加的同时,辅助寄存器运算单元已经完成了下一个地址的寻址工作,为下一次乘法和累加运算做好了充分的准备,所以 DSP 在进行连续的乘法和累加运算时,每一次乘加运算都是单周期的。DSP 的这种多处理单元结构,特别

适用于 FIR 和 IIR 滤波器,此外,许多 DSP 的多处理单元结构还可以将一些特殊的算法,例如 FFT 的位码倒置寻址和取模运算等在芯片内部用硬件实现,以提高 DSP 运行 FFT 的速度。

5. 特殊的 DSP 指令

为了更好地满足数字信号处理应用的需求,在 DSP 的指令系统中,设计了一些特殊的 DSP 指令。例如,TMS320C54xx 中的 MACD(乘法、累加和数据移动)指令,具有执行 LT、DMOV、MPY、APAC 4 条指令的功能,还有 FIRS 和 LMS 指令,专门用于具有系数对称特性的 FIR 滤波器和 LMS 算法。

6. 指令周期短

早期的 DSP 的指令周期约 400ns,采用 4 μ m 的 NMOS 制造工艺,其运算速度为 5MIPS(million instructions per second,每秒执行百万次指令)。随着集成电路工艺的发展,DSP 广泛采用了亚微米静态 CMOS 制造工艺,其运行速度越来越快。例如 TMS320C2xx 的运行速度可达 40MIPS; TMS320C54xx 的运行速度可达 100MIPS 和 160MIPS; TMS320C55xx 的运行速度可达 200MIPS; TMS320C62xx 是 TI 公司在 1997 年开发的一种新型的定点 DSP 芯片,其运行速度可达 2400MIPS; TMS320C67xx 是一种新型的浮点 DSP 芯片,其运行能力可达 1GFLOPS(每秒执行亿次浮点操作);而 TMS320C64xx 是 C6000 系列中最新的高性能定点 DSP 芯片,其软件和 C62xx 完全兼容,与 C62xx 相比,其总体性能提高了 10 倍。

7. 运算精度高

早期 DSP 的字长是 8 位,后来逐步提高到 16 位、24 位、32 位,为防止运算过程中产生溢出,有的 DSP 的累加器字长是 40 位。此外,一批浮点 DSP 采用超长指令字(very long instruction word, VLIW)的结构,例如 TMS320C3x、TMS320C67xx、ADSP21020 等,提供了更大的动态范围。

8. 硬件配置强

新一代 DSP 的接口功能越来越强,片内具有串行通信口,并行 8 位主机接口,并行 16 位主机接口,DMA 控制器,A/D 转换器,软件控制的等待状态发生器,带锁相环的时钟发生器,片上定时器,分区转换控制逻辑,符合 IEEE 1149.1 标准的 JTAG 测试仿真接口,更易于完成系统设计,另外许多 DSP 芯片都能工作在省电模式下,使得系统的功耗进一步降低。

DSP 芯片是数字信号处理技术实现的硬件基础,因此须满足数字信号处理技术的如下要求:

(1) 高速性。DSP 芯片的运行速度较高,最新的 DSP 芯片内部指令运行速度高达 10GIPS 以上,而外部总线速度达到 1000MHz 以上。

(2) 编程方便。DSP 芯片提供功能强大的仿真软件,用户在开发过程中可对软件进行灵活方便地修改和升级。

(3) 稳定性好。DSP 芯片以数字信号处理为主要任务,受环境温度以及电磁噪声的影响较小,可靠性高。

(4) 可重复性好。模拟系统的性能受电子元件参数性能的影响较大,而数字系统基本上不受电子元件的影响,因此数字系统适宜测试、调试和大规模生产。

(5) 集成方便。DSP 系统中的数字部件有高度的规范性,易于大规模集成。

(6) 性价比高。常用的 DSP 芯片的价格在 5 美元以下。

1.2 主要 DSP 厂家及其芯片

1.2.1 TI 公司的 DSP 芯片

美国 TI 公司是 1930 年成立于美国德克萨斯州(Texas)的一家从事石油勘探的公司,1951 年更名为 TI 公司。1982 年 TI 公司的 TMS320 系列 DSP 芯片的第一代处理器 TMS320C10 问世,TI 公司经营重点转向电子技术。经过十几年的发展,TI 公司又相继研制了 TMS320C2000、TMS320C5000、TMS320C6000 3 个系列的 DSP 产品。现今 TI 公司的 TMS320 系列已成为 DSP 市场中的主流产品,约占市场份额的 70%,是世界最大的 DSP 芯片供应商。表 1.2.1 给出了各代 TI 公司 TMS320 系列 DSP 芯片的名称。

表 1.2.1 TMS320 系列 DSP 处理器

TMS320C2xx	TMS320C3x	TMS320C4xx	TMS320C5xx	TMS320C54xx	TMS320C6xx
C203	C20	C40	C50	C541	C6201
LC203	C31	C44	LC50	LC541	C6701
C206	LC31		C51	C542	C6202
F206	C32		LC51	LC542	C6211
C209	LC32		C52	LC543	C6711
C240	C33		LC52	LC545	C6414
C241	CV33		C53S	LC546	
F241			LC53S	LC548	
C243			LC56	LC549	
F243			BC57S	VC549	

今后,TI 公司的 TMS320 系列主要以 DSP 控制平台 C2000(C20xx、C24xx、C28xx), DSP 有效性能平台 C5000(C54xx、C55xx), DSP 高性能平台 C6000(C62xx、C67xx、C64xx)以及 DSP 嵌入式平台(OMAP)这 4 个平台为发展基础。此外,还有一些专用 DSP 和多处理器 DSP 芯片,目前主流的 DSP 如表 1.2.2 所示。

表 1.2.2 TI 公司当前主流的 DSP 处理器

C2000	C5000	C6000	OMAP	其 他
F2810	VC5510	C6416	OMAP5910(C55+ARM9)	VC5441(多处理器)
F2812	VC5509	C6415	OMAP5909(C55+ARM9)	VC5421(多处理器)
LF2407A	VC5502	C6414	OMAP1510(C54+ARM9)	VC5420(多处理器)
LF2406A	VC5416	C6411	OMAP1509(C54+ARM9)	VC54CST(电话机)
LF2403A	VC5410A	DM642	VC5470(C54+ARM7)	