

基于“聚芯SoC”的 嵌入式系统设计

张志敏 编著



北京邮电大学出版社
www.buptpress.com

基于“聚芯 SoC”的 嵌入式系统设计

张志敏 编著

北京邮电大学出版社
·北京·

内 容 简 介

本书主要阐述“聚芯 SoC”的组成原理及其嵌入式应用开发(包括开发工具和系统软件),从计算机系统结构角度深入浅出地陈述了基于龙芯 CPU 核的拥有完全自主知识产权的高端通用化“聚芯 SoC”特点,全书按“聚芯 SoC”的结构与原理、嵌入式系统常见外围设备与硬件设计、嵌入式系统的开发工具与软件开发等三部分展开,共分 13 个章节,揭示了高档 SoC 芯片的工作机理,使广大高校师生、工程技术人员能够透彻理解片上集成系统知识。通过“聚芯 SoC”的介绍,读者能充分掌握和加强巩固计算机组成原理的专业知识,本书可以作为高等院校计算机、电子等专业的辅助教材或硬件实验室参考书。本书不仅深刻剖析了 SoC 芯片的设计方法学,而且给出了计算机系统超微小型化的技术途径,让更多的人了解 SoC 芯片特点及其嵌入式应用示范开发,使国产高档 SoC 芯片更广泛地应用于数字电视、汽车电子、武器型号、手持终端、视频监控、身份识别、电子导航、工控/数控、医疗器械、瘦客端等领域,为信息产业低成本化和国防装备现代化发挥巨大作用。

图书在版编目(CIP)数据

基于“聚芯 SoC”的嵌入式系统设计/张志敏编著. —北京:北京邮电大学出版社,2006

ISBN 7-5635-1326-4

I. 基... II. 张... III. 集成电路—芯片—设计—高等学校—教材 IV. TN402

中国版本图书馆 CIP 数据核字(2006)第 106535 号

书 名: 基于“聚芯 SoC”的嵌入式系统设计

作 者: 张志敏

责任编辑: 赵爱林

出版发行: 北京邮电大学出版社

社 址: 北京市海淀区西土城路 10 号(邮编:100876)

北方营销中心: 电话:010-62282185 传真: 010-62283578

南方营销中心: 电话:010-62282902 传真: 010-62282735

E-mail: publish@bupt.edu.cn

经 销: 各地新华书店

印 刷: 北京忠信诚胶印厂

开 本: 787mm×1 092mm 1/16

印 张: 17.5

字 数: 412 千字

印 数: 1—3 000 册

版 次: 2006 年 10 月第 1 版 2006 年 10 月第 1 次印刷

ISBN 7-5635-1326-4/TP·257

定价:36.00 元

· 如有印装质量问题,请与北京邮电大学出版社营销中心联系 ·



作者简介

张志敏，男，研究员，博士生导师，现任中科院计算技术研究所微处理器中心副主任。主要科研成果有：航天部科技进步1、3等奖各1项（阶段）；国防科工委科技进步2等奖1项；中国科学院杰出科技成就奖1项；同时拥有一系列SoC专利技术。

序 言

中科院计算所在研制龙芯 CPU 的过程中,还研制了一款基于龙芯 CPU 的、通用性较强的高端 SoC 芯片——“聚芯”,目前还鲜为人知。本书作者张志敏研究员曾经是龙芯一号课题组的骨干成员,后来专注于 SoC 的研制。芯片研制第一线的科研人员写的书不同于一般的学者“纸上谈兵”,其内容已经过实践的考验,是来源于实践的真知识。另一方面,这本书也不同于企业的芯片产品说明书,它包含更丰富、更深刻的内容。

本书从计算机系统结构角度介绍了拥有自主知识产权的高端通用化“聚芯”SoC 的特点、嵌入式系统常见外围设备与硬件设计、嵌入式系统的开发工具与软件开发等内容,有许多与同类书不一样的特点。

第一,本书揭示了国产聚芯 SoC 芯片的工作机理,使广大读者能够透彻理解片上集成系统知识,有助于理解计算机组成原理,更好地把握 SoC 技术发展趋势。

第二,本书从专业角度讲述了嵌入式系统常见外围设备与硬件设计,普及了计算机外围设备的基础知识,有助于读者在实际应用中的学习,加深对计算机知识的理解。

第三,本书比较完整地介绍了嵌入式系统的开发工具与软件开发方法,使读者能比较快地了解嵌入式操作系统知识及嵌入式软件开发流程,对嵌入式系统应用开发人员具有很高的参考价值。

第四,本书紧紧围绕聚芯 SoC 芯片展开,突破了传统的单片机/微处理器的应用概念,将嵌入式应用水平提高到一个新的水平。

第五,本书从计算机体系结构角度来审视和把握,将芯片、板卡、嵌入式软件统一在一起,给各类嵌入式应用提供了比较完整的解决方案。

《基于聚芯 SoC 的嵌入式系统设计》倾注了作者多年的心血,书中凝结了作者丰富的 SoC 芯片设计经验和计算机系统设计经验,是一本难得的计算机专业参考书,对高等院校相关专业广大师生和电子工程技术人员具有很好的参考价值。



2006 年 9 月 8 日于北京

纵观计算机技术发展史,计算机技术的发展与集成电路发展技术紧密相关。半个多世纪以来,计算机发展主要经历了真空管(1代)、晶体管(2代)、集成电路(3代)、微处理器(4代)等时代,目前已进入 SoC(5代)时代。SoC 是后 PC 时代的重要发展方向,SoC 可以充分利用已有的设计积累,显著地提高 ASIC 的设计能力,缩小设计能力与 IC 工艺能力的剪刀差,其设计方法与计算机的发展紧密相关,会进一步拓展计算机体系结构的发展方向,21 世纪初将是 SoC 快速发展的时期。

作者多年从事航天型号研制工作和计算机工程设计工作,深感核心元器件受制于人的痛苦滋味,转而致力于国防口和信息产业中的核心元器件研究开发,解决其“卡脖子”问题。经过四五年的矢志不渝的努力,我们终于研究开发成功具有完全自主知识产权的“聚芯 SoC”系列芯片,进入了实际大规模应用阶段。“聚芯 SoC”产品坚持走计算机“超微”小型化之路,将 SoC、MEMS、SiP 三者技术融合在一起,引领国内高端通用化 SoC 的技术发展方向。为了更好地推广我们的技术理念,编著基于“聚芯 SoC”的嵌入式控制系统设计专著,以使广大高等院校师生和工程技术人员更好的理解计算机组成原理和系统应用设计。本书力求通俗易懂,“聚芯 SoC”芯片本身就是“超微”计算机系统,提供了一本很好的计算机体系结构专业的辅助教材。

全书分三部分,第一部分为“聚芯 SoC”的结构与原理,第二部分为嵌入式系统常见外围设备与硬件设计,第三部分为嵌入式系统的开发工具与软件开发。第一部分共含 7 章,第 1 章概述“聚芯 SoC”发展背景与由来,第 2 章剖析“聚芯 SoC”的组成原理与特点,第 3 章叙述“聚芯 SoC”系统控制机理,第 4 章介绍“聚芯 SoC”片内驻留设备,第 5 章阐述“聚芯 SoC”片上对外扩展能力,第 6 章说明“聚芯 SoC”的指令集(包括强大的浮点/媒体处理指令集),第 7 章提供“聚芯 SoC”封装及其电气特性。第二部分共含 3 章,第 8 章阐述基于“聚芯 SoC”的存储体系设计,第 9 章叙述“聚芯 SoC”接口设计原理图,第 10 章给出“聚芯 SoC”总线设备扩展设计范例。第三部分共含 3 章,第 11 章介绍“聚芯 SoC”开发评估板,第 12 章关于 Linux、VxWorks、WindowCE 等操作系统的支持,第 13 章陈述基于“聚芯 SoC”的应用开发流程。

本书第 1~3 章由张志敏编写,第 4 章孟海波、常晓涛、潘杰、马宜科、金鸿玲、孙文钦、龚艳丽等参与编写,第 5 章潘杰、刘速、孟海波等参与编写,第 6 章江涛、张明明等参与编写,第 7 章孟海波、蒋毅飞等参与编写,第 8 章马宜科、蒋毅飞参与编写,第 9、10 章马宜科、邵晓参与编写,第 11 章潘家飞、董湘辉等参与编写,第 12 章潘家飞、邱雨等参与编写,第 13 章江涛、潘家飞等参与编写,最后由著者张志敏统稿。在本书成稿过程中常晓涛、孟海波等付出了艰辛劳动,也得到夫人李小梅和整个 SoC 研究开发团队的大力协助,在此一并感谢!

由于嵌入领域很广,硬件与软件具有多样性,尽管作者力求对书中的内容讲得透彻,但限于学识水平,很难穷尽所有的嵌入式领域的理论与技术问题。书中若有错误和不当之处,敬请读者批评指正,能与读者深入探讨有关嵌入式领域的问题,深感荣幸!

作 者

2006 年 8 月 18 日于北京

第一部分 聚芯 SoC 的结构与原理

第 1 章 概述	3
1.1 SoC 发展综述	3
1.2 聚芯 SoC 的研制历程	5
1.3 聚芯 SoC 的特点	7
1.4 聚芯 SoC 的应用范围	8
第 2 章 聚芯 SoC 总体结构	9
2.1 组成原理	9
2.2 总线架构 L* BUS	11
2.2.1 AXB 总线	12
2.2.2 OEB 总线	19
2.2.3 DCB 总线	20
2.2.4 L* BUS 特点	21
2.3 存储组织	23
2.3.1 存储空间分类	23
2.3.2 DCB 配置空间分配	24
2.4 龙芯 CPU 核	25
2.4.1 存储管理	26
2.4.2 浮点部件	30
2.4.3 媒体处理	39
2.5 关键技术与创新	39
2.6 主要技术指标	41
第 3 章 聚芯 SoC 系统控制	44
3.1 系统时钟控制	44
3.2 系统初始配置	48
3.3 日历/定时/看门狗控制	50
3.3.1 RTC/日历模块	50
3.3.2 看门狗(Watch Dog)	52
3.4 DMA 控制器	53

3.5	GPIO 控制器	54
3.6	中断控制	56
3.7	功耗管理	59
3.7.1	IP 核(模块)级低功耗管理	60
3.7.2	动态变频低功耗管理	60
3.7.3	动态功耗管理策略	61
3.8	电源管理	61
第 4 章	聚芯 SoC 片内驻留设备	63
4.1	I ² C 接口	63
4.1.1	I ² C 总线简介	63
4.1.2	聚芯 SoC 中 I ² C 总线的实现	65
4.2	USB 控制器	67
4.2.1	USB 控制器工作原理	67
4.2.2	聚芯 SoC USB OHCI 主机控制器的各模块功能介绍	72
4.3	UART	77
4.3.1	串行通信协议	77
4.3.2	串行通信的物理标准	79
4.3.3	UART16550 的 IP 设计	81
4.3.4	串口使用说明	84
4.4	LCD 液晶显示	89
4.4.1	LCD 的工作原理与特点	89
4.4.2	聚芯 SoC LCD 控制器	91
4.5	外部 DMA	95
4.5.1	DMA 工作原理	95
4.5.2	聚芯 SoC 外部 DMA 工作特点	96
4.6	键盘/鼠标接口	96
4.6.1	PS/2 接口控制器	96
4.6.2	PS/2 帧结构	101
4.6.3	PS/2 通信时序	101
4.6.4	电气接口	102
4.7	AC'97 接口	103
4.7.1	AC'97 接口概述	103
4.7.2	AC'97 控制器的寄存器	105
4.7.3	AC'97 控制器主要工作原理	106
4.7.4	AC'97 控制器整体结构	108
4.8	并行口/打印口	109
4.8.1	并行端口原理	109
4.8.2	聚芯并口打印机特点	110

第 5 章 聚芯 SoC 片上扩展设备	112
5.1 SDRAM 接口	112
5.1.1 动态随机存储器(DRAM)	112
5.1.2 聚芯 SoC 的存储子系统的内部结构	114
5.2 PCI 2.2 接口	119
5.2.1 PCI 2.2 简介	119
5.2.2 聚芯 SoC 的 PCI 2.2 接口	121
5.3 Local Bus 接口	126
第 6 章 指令集简介	129
6.1 龙芯指令集	129
6.2 媒体指令集	140
6.2.1 聚芯 SoC 支持的多媒体指令	140
6.2.2 聚芯 SoC 支持的 Parallel 指令	141
6.2.3 聚芯 SoC 多媒体指令操作	142
第 7 章 封装与电气特性	147
7.1 IC 封装简介	147
7.1.1 封装技术发展趋势	147
7.1.2 封装的分类	148
7.1.3 封装类型和特性	149
7.2 聚芯 SoC 的封装	150
7.2.1 封装参数	150
7.2.2 信号说明	152
7.3 I/O PIN 特性	164
7.3.1 LVTTTL	164
7.3.2 PCIX、PCI33、PCI66	165
7.3.3 HSTL	165
7.3.4 SSTL	166
7.4 聚芯 SoC-1000B 的电气特性	167
7.4.1 芯片的最大工作范围	167
7.4.2 聚芯 SoC-1000B 的 DC 参数	168
7.4.3 聚芯 SoC-1000B 的 AC 参数	168

第二部分 嵌入式系统常见外围设备与硬件设计

第 8 章 聚芯 SoC 存储设计	173
8.1 存储组织结构	173
8.1.1 系统总体地址分配	173
8.1.2 OEB 设备地址分配	174

8.1.3	DCB 总线地址分配	175
8.2	SDRAM 接口设计	176
8.2.1	DIMM 条规范	176
8.2.2	聚芯 SoC SDRAM 控制器特点	177
8.2.3	聚芯 SoC 端 SDRAM 接口信号	178
8.2.4	DIMM 条接口信号	179
8.3	FLASH/SRAM 设计	181
8.3.1	8/16 位 NOR FLASH 的扩展方法	182
8.3.2	NAND FLASH 的扩展方法	183
8.3.3	SRAM 的扩展方法	183
第 9 章	聚芯 SoC 设备驱动设计	185
9.1	异步串口的互联设计	185
9.2	键盘鼠标的接口设计	188
9.3	并口/打印机接口设计	189
9.4	AC'97 接口设计	190
9.5	USB 接口设计	192
9.6	LCD TFT/STN 接口设计	199
9.7	GPIO 应用设计	200
第 10 章	聚芯 SoC I/O 设备扩展设计	201
10.1	Local Bus 接口扩展	201
10.1.1	DOC2000 扩展	201
10.1.2	CF+卡接口扩展	202
10.1.3	IDE 接口扩展	206
10.2	PCI 扩展设计	207
10.3	USB 扩展设计	211

第三部分 嵌入式系统的开发工具与软件开发

第 11 章	聚芯 SoC 开发评估板	215
11.1	板卡介绍	215
11.2	聚芯 SoC BIOS 介绍	217
11.2.1	开发目标和环境工具	218
11.2.2	系统初始化	219
11.3	EJTAG 在线调试	222
第 12 章	聚芯 SoC 多操作系统支持	225
12.1	Linux 操作系统支持	225
12.1.1	认识 Linux 内核源代码	226
12.1.2	Linux 启动过程	227

12.1.3	Linux 内核配置系统	228
12.1.4	实例	235
12.2	VxWorks 操作系统支持	238
12.2.1	VxWorks 操作系统简介	238
12.2.2	Tornado II 集成开发环境	238
12.2.3	VxWorks 对于 SoC 芯片的支持	239
12.2.4	开发 VxWorks 应用程序	240
12.3	Windows CE	242
12.3.1	嵌入式操作系统 Windows CE 介绍	242
12.3.2	Windows CE 移植简介	242
12.4	其他操作系统支持	249
12.4.1	μ C/OS-II	249
12.4.2	eCos-II	251
第 13 章	聚芯 SoC 应用开发	253
13.1	常用工具软件	253
13.2	程序设计	255
13.2.1	源程序的编译	255
13.2.2	Makefile 的编写	256
13.2.3	程序库的链接	257
13.3	在线调试	258
13.4	系统固化	263
13.4.1	EPROM 和 FLASH 系统固化	263
13.4.2	DOC2000 系统固化实例	264
参考文献		267

第一部分

聚芯 S o C 的结构与原理

第1章

概 述

1.1 SoC 发展综述

回顾计算机发展史,计算机技术与 IC(集成电路)技术发展紧密相关。半个多世纪以来,计算机发展主要经历了真空管(1代)、晶体管(2代)、集成电路(3代)、微处理器(4代)等时代。目前 IC 设计产业中出现了系统设计和 IP(Intellectual Property)核设计的分工,形成了以 SoC (System on a Chip) 技术为主导的 Chipless 设计方式,从而进入 SoC 时代(5代),对计算机技术发展将产生较为深远的影响。

SoC 通常将微处理器、模拟 IP 核、数字 IP 核和存储器(或片外存储控制接口)集成在单一芯片上。SoC 的出现使集成电路发展成为片上系统集成,整个电子整机的功能都可以集成到一块芯片中。SoC 具有很多优势,可极大减少功耗开销、减少印制板上部件数和管脚数、减少板卡失效的可能性、有利于板卡的性能改善(片内连线缩短)、降低风冷要求、减少系统开发商成本等,尤其适合数字化产品开发,如手持设备、信息家电等。SoC 具有较强的市场竞争力,广泛用于计算机、通信、消费、工控、交通运输等领域。在不久的将来,集成电路与电子整机之间的界限将被彻底打破。从分立元件到集成电路再到片上系统,这是微电子领域的又一次革命。从 20 世纪 90 年代后期以来,SoC 得到了快速发展,年复合增长率超过 20%,21 世纪初将是 SoC 快速发展的时期。

SoC 的发展十分迅速,其设计方法学已引起了工业界和学术界的极大关注,是“后 PC 时代”的重要发展方向之一。SoC 可以充分利用已有的设计积累,显著地提高 ASIC (Application Specific Integrated Circuits)的设计能力,缩小设计能力与 IC 工艺能力的巨大差距。

当前,无论是在国际上还是在国内,在 SoC 设计领域已展开激烈竞争。SoC 按实现技术可分为三类:第一类是 CSoC(Configurable SoC),当前仍以学术研究机构为主导,注重体系结构探索性工作;第二类是 SoPC(System on a Programmable Chip),以 FPGA 厂商和科研机构为主导,适合多品种少批量产品开发;第三类是 ASIC SoC,以微处理器和芯片设计公司为主导,追求良好的性价比,适合大批量规模生产。其他如 PSoC、EPGA (Embedded Programmable Gate Array)均可归入 SoPC 类。SoC 按指令集来划分,主要有 X86 系列、ARM 系列、MIPS 系列、SPARC 系列和类指令系列等,性能成本各有千秋。

在国际上,基于 X86 的 SoC 的产品有国家半导体公司的 SC2200,适合做无线浏览器、瘦客户机和机顶盒等产品,再如 AMD 公司 Geode 系列产品;基于 ARM 系列的 SoC 更是数不胜数,如 Sharp 的 LH7A400, Samsung 的 S3C44AOA, OKI 的 ML67Q530 等;基于 MIPS 系列的产品主要是 AMD Alchemy Au1000、Au1500 等系列产品;基于类指令系列的产品,如 Crusoe TM5800,采用超长指令,代码效率高。国内 SoC 研制开发者主要基于 MIPS 系列和类指令系列,如中国科学院计算技术研究所(以下简称中科院计算所)的“聚芯”SoC(基于龙芯 CPU 核,兼容 MIPSIII 指令集)、北京大学的北大“众志”(定义少许特殊指令)、北京方舟科技公司的“方舟 2 号”(自定义指令集)、国芯 C* Core(继承 M* Core)等,提供了面向不同应用领域的解决方案。方舟与国芯走低功耗发展之路,北京大学走嵌入式发展之路,中科院计算所走高性能系统集成发展之路。

SoC 的发展离不开应用领域的需求牵引,SoC 芯片设计开发工作是一项复杂的系统工程,不仅需要性能满足特定的需求,还要有很好的应用解决方案和配套软件。SoC 设计的最大门槛是专门技术、IP 库和 SoC 总线架构支持,需要广泛的多功能 IP 和将客户逻辑与之集成在一起的设计方法。SoC 设计者通过重用被验证过的 IP,不仅可以利用最新工艺技术优势,而且减少了开发周期和风险。

进行片上系统设计时,首要考虑的问题是系统的体系结构。为了提高开发模块的重复利用率,降低开发成本,用户采用了 SoC 总线(芯片内部)、芯片间总线(如 SPI、I²C、UART、并行总线)、板卡间总线(ISA、PCI、VME)、设备间总线(USB、1394、RS232)。SoC 总线为用户提供了一个堪称“理想”的环境:片上系统模块间不会面临干扰、匹配等传统问题;但是片上系统的时序要求却异常严格。目前总线架构有很多种,包括 IBM 公司的 CoreConnect、ARM 公司的 AMBA、Silicore 公司的 Wishbone、开放核心协议国际联合(OCP-IP)的 OCP(Open Core Protocol)与虚拟插座接口联盟 VSIA(Virtual Socket Interface Alliance)的 VCI(Virtual Component Interface)、Altera 的 Avalon 总线以及 Altera 的 Atlantic Interface、Sonics 公司的 Silicon Backplane uNetwork 等。

在 SoC 设计开发实施过程中,要根据需求牵引,做深入的芯片与目标产品的系统性能分析,需要重点研究:

- (1) 总线结构及互连技术,直接关系到芯片总体性能的实现;
- (2) 系统级设计验证问题,模拟/仿真、评测系统性能与功耗的瓶颈;

(3) 软、硬件的协同设计技术,发现设计缺陷,解决硬件开发和软件开发同步进行问题;

(4) IP 可重用技术,如何对其进行外包、测试和验证;

(5) 低功耗设计技术,主要研究多电压技术、静态输入向量控制技术(IVC)、功耗管理技术以及软件低功耗利用技术等;

(6) 可测性设计方法学,研究测试向量传递与并行性,解决批量生产测试问题;

(7) 超深亚微米实现技术,研究时序收敛、信号完整性、天线效应等;

(8) EJTAG 设计技术,解决芯片开发可调试性问题。

SoC 芯片面向的应用对象不同,其复杂度差别很大。一般来说,我们关心的 SoC 指标是性能、功耗、面积、可靠性、成本等,要考虑时钟频率、时钟个数、逻辑门数、IP 集成度和模块数等。但要设计一款 SoC 芯片,由于多个功能 IP 集成在一个芯片上,如何能在这样的环境中验证每个 IP 模块、如何确保芯片能相互协同并且正确的工作、如何保证可靠性、如何使目标芯片功耗降低到最低、如何确保芯片满足我们预期的各种设计目标尤其是整体性能,这就对现代芯片设计提出了巨大的挑战。

SoC 自 20 世纪 90 年代后期出现以来,随着超深亚微米工艺的不断发展,以 3C 融合为特征的后 PC 时代给 SoC 发展创造了广阔的发展空间,也日益引起学术界和工业界的极大关注。SoC 品种日益繁多,在关注面积、延迟、功耗的基础上,设计目标在向高成品率、高可靠性、低 EMI 噪声、低成本、高易用性等方面转移,这将使系统级集成能力快速发展。SoC 的技术发展趋势是异构、多核、可重构,若将 SoC、MEMS、SiP 三者技术融合,在真正体现跨学科发展的研究成果的同时,会带来一场新的信息技术革命。

1.2 聚芯 SoC 的研制历程

2000 年底,中国科学院计算技术研究所开始酝酿通用 CPU 研究设计之事,2001 年 3 月基本确立设计方案,2001 年 5 月正式组建课题组进行实质性研究工作,2001 年 10 月“Godson”CPU(龙芯 1 号的前身)FPGA 验证工作取得突破,2002 年 9 月“龙芯 1 号”流片成功,国内首枚通用 CPU 诞生,并被评为 2002 年“中国十大科学技术新闻”之一。

在“龙芯 1 号”进入物理设计的关键时期,“龙芯三将”——唐志敏研究员、胡伟武研究员和张志敏研究员,就开始考虑套片组(龙芯北桥)的研究开发工作,同时申请 863 项目“高速 32 位嵌入式 CPU 开发”,得到 200 万元资金资助,支持龙芯北桥设计研究工作。

2002 年 9 月份,完成“龙芯 1 号”样机研制后,龙芯北桥研制工作正式启动,从龙芯 CPU 组抽调部分员工/客座人员,其他课题组(SAR 工程组)支援了部分学生,北京神州龙芯公司少部分员工加入,共同组成课题组。经全体课题组人员的顽强努力,一年后,龙芯北桥一次流片成功(2003 年 10 月),性能良好,取得圆满结果,为后续的 SoC 研制奠定了基础。

在北桥研制工作全面展开的同时,开始关注龙芯 CPU 竞争力问题。为了完成 863 项目“高速 32 位嵌入式 CPU 开发”,2003 年 4 月,正处“非典”猖狂时期,张志敏研究员组建