

瞿德福 编著

数字集成电路 新的读看图法



 中国标准出版社

数字集成电路新的 读看图法

瞿德福 编著

中国标准出版社

2006

内 容 简 介

本书系统而深入浅出地向读者介绍了了解数字集成电路功能的 5 种读图方法,即逻辑图法、逻辑函数式(即布尔代数)法、波形图法、真值表法和逻辑符号(即图形符号)法。通过大量数字集成电路器件实例的读图,让读者重点学会读图知识、读图技巧和数字集成电路逻辑符号新的 3 种读看图方法,以利于提高读看图的能力。

本书可供电子、电工、电信、航空航天、仪器仪表、自动控制和检测、机电一体化等电气领域的工程技术人员和工人以及大专院校相关专业的师生参考。

图书在版编目(CIP)数据

数字集成电路新的读看图法/瞿德福编著. —北京:
中国标准出版社, 2006
ISBN 7-5066-4265-4

I. 数... II. 瞿... III. ①数字集成电路②电
路图-识图法 IV. TN431.2

中国版本图书馆 CIP 数据核字(2006)第 115215 号

中国标准出版社出版发行
北京复兴门外三里河北街 16 号

邮政编码:100045

网址 www.spc.net.cn

电话:68523946 68517548

中国标准出版社秦皇岛印刷厂印刷

各地新华书店经销

*

开本 787×1092 1/16 印张 11.25 字数 252 千字

2006 年 12 月第 1 版 2006 年 12 月第 1 次印刷

*

定价 25.00 元

如有印装差错 由本社发行中心调换

版权专有 侵权必究

举报电话:(010)68533533

前 言

近几十年来,数字集成电路技术取得了飞速发展,集成度不断提高,功能日趋复杂。然而正确应用标准、有效绘制和阅读数字电路,一直是电气领域广大工程技术人员实践运用中常遇到的难题。

本书作者从1990年至今,一直受聘担任全国电气图形符号(后改为“全国电气文件编制和图形符号”、现改为“全国电气信息结构、文件编制和图形符号”)标准化技术委员会委员。近十多年长期研究数字电路逻辑符号的读图方法,并提出新的行之有效的读看图的概念与方法,应邀在北京、天津、武汉、无锡、苏州、杭州、温州、厦门、重庆、成都、绵阳和西安等地做多次讲座,推广这种读图方法,受到普遍好评。

本书内容分三章来叙述。第一章为数字集成电路读看图法的现状和特点;第二章为数字集成电路新的读看图法,即介绍数字集成电路逻辑符号的顺读、逆读和直读三种读图方法;第三章为数字集成电路器件读图示例,以期借大量读图示例的训练,来提高读者的数字集成电路器件的读图能力。为了强调读图和加强读图能力训练,特附

有“习题和答案”以便读者自学和练习。

本书附录一为新旧图形符号对照；附录二为图形符号示例和器件型号对照。

本书由原地矿部重庆地质仪器厂高级工程师欧祖良审稿。对于他的工作和支持，深表谢意。同时也对全国电气信息结构文件编制和图形符号标委会秘书处和委员们对我的帮助和支持表示谢意。

由于时间、水平和篇幅所限，本书还有许多不足之处，殷切地期望读者批评指正。

编 者

2006.07.01 于重庆

目 录

1 第一章 数字集成电路读看图法现状和新法的特点

- 1 第一节 数字集成电路读看图法的现状
- 19 第二节 对当前数字集成电路 5 种读看图法的评述
- 27 第三节 数字集成电路新的读看图法的特点
- 37 第四节 新图形符号所含的数字电路硬件语言
- 59 第五节 硬件语言中关联标记的标注方法

70 第二章 数字集成电路新的读看图方法

- 70 第一节 数字集成电路逻辑符号的 3 种读图方法
- 71 第二节 顺读法
- 74 第三节 逆读法
- 76 第四节 直读法

79 第三章 数字集成电路器件读看图示例

- 79 第一节 数字集成电路器件型号命名和品种

83	第二节 门电路及其组合器件
90	第三节 奇偶校验器和总线收发器
99	第四节 锁存器和触发器
106	第五节 译码器和多路选择器
119	第六节 计数器和移位寄存器
133	第七节 存储器
135	习题和答案
144	附录一 新旧图形符号对照表
147	附录二 图形符号示例和器件型号
171	参考文献

第一章

数字集成电路读看图法现状和新法的特点

第一节 数字集成电路读看图法的现状

近几十年来,数字集成电路技术取得了飞速发展,集成度不断提高,功能日趋复杂,品种日益增多,应用日益广泛。它能完成二进制数码的算术运算和逻辑运算,故人们把数字电路也叫逻辑电路或数字逻辑电路,在国际标准 IEC 60617-12:1991 和等同采用它的国家标准 GB/T 4728.12—1996 中称为二进制逻辑元件。该国家标准就是目前国内采用的数字电路图用图形符号(即逻辑符号)的国家标准(见参考文献[1])。

众所周知,数字(集成)电路通常用逻辑图、逻辑函数表达式(布尔代数)、真值(功能)表和波形图来表示。此外还可利用图形(逻辑)符号来表示。所以数字(集成)电路读看图就是从上述 5 种表示中获得的。

1. 从逻辑图中读得器件的功能

[例 1] 图 1a) 为四 2 输入与门 CC54HC08 的逻辑图。其中图 1b) 为集中画法的旧图形符号,而图 1c) 为按国标 GB/T 4728.12—1996 要求画的新图形符号。 $Y = A \cdot B$ 为器件 CC54HC08 输入输出关系的逻辑(即布尔代数)表达式。

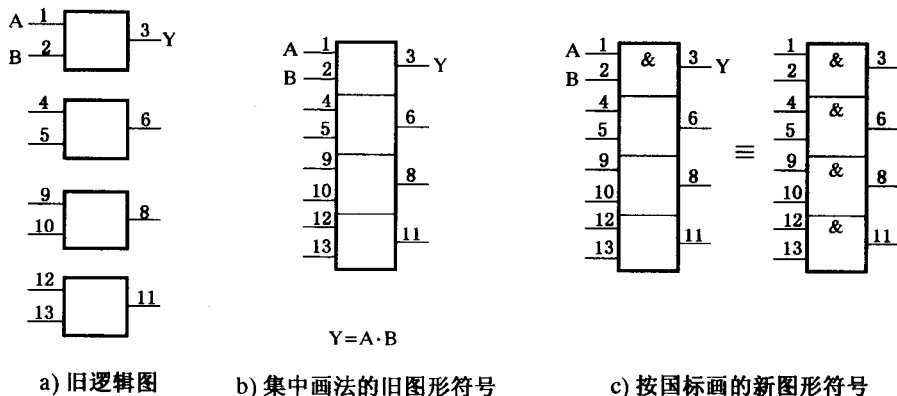


图 1 四 2 输入与门 CC54HC08 逻辑图和图形符号

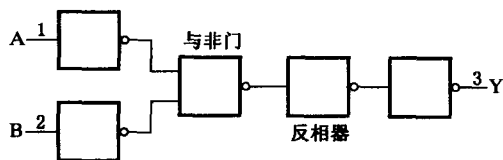


从图 1a)可知,每个与门都有两个 A 和 B 输入,A、B 两个变量共有 4 组状态组合,故从图上可读得器件 CC54HC08 功能如表 1 所示。

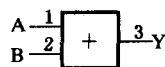
表 1 54HC08 功能表

输 入		输 出	输 入		输 出
A	B	Y	A	B	Y
1	1	1	0	1	0
1	0	0	0	0	0

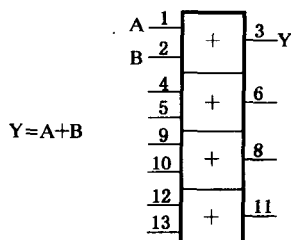
[例 2] 图 2a)为四 2 输入或门 CC54HC32 的 1/4 逻辑图,图 1b)和 c)分别为器件 1/4 和全部之图形符号,它们都是旧的符号,而图 1d)是按国标 GB/T 4728.12—1996 画的或门新图形符号。从图 2a)1/4 旧符号逻辑图可知,它由四个反相器和一个 2 输入与非门组成。故其输入 A、B 和 Y 的逻辑表达式 $Y = \overline{\overline{A} \cdot \overline{B}} = \overline{\overline{A} \cdot \overline{B}} = A + B$ 。



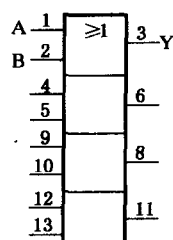
a) 1/4 逻辑图 (旧符号)



b) 1/4 旧图形符号



c) 旧的图形符号



d) 按国标画的新图形符号

图 2 四 2 输入或门 CC54HC32 逻辑图和图形符号

从图 1a)知,每个或门都有 A、B 两个输入,同理它们也有 4 组状态组合,从而由图可以得到或门 CC54HC32 功能如表 2 所示。

表 2 54HC32 功能表

输 入		输 出	输 入		输 出
A	B	Y	A	B	Y
0	1	1	1	1	1
1	0	1	0	0	0

[例 3] 5434 六同相器和 5404 六反相器逻辑图和新旧图形符号分别如图 3 和图 4 所示。其逻辑表达式分别为 $Y = A$ 和 $Y = \overline{A}$ 。同理,从图中可得其功能表如表 3。

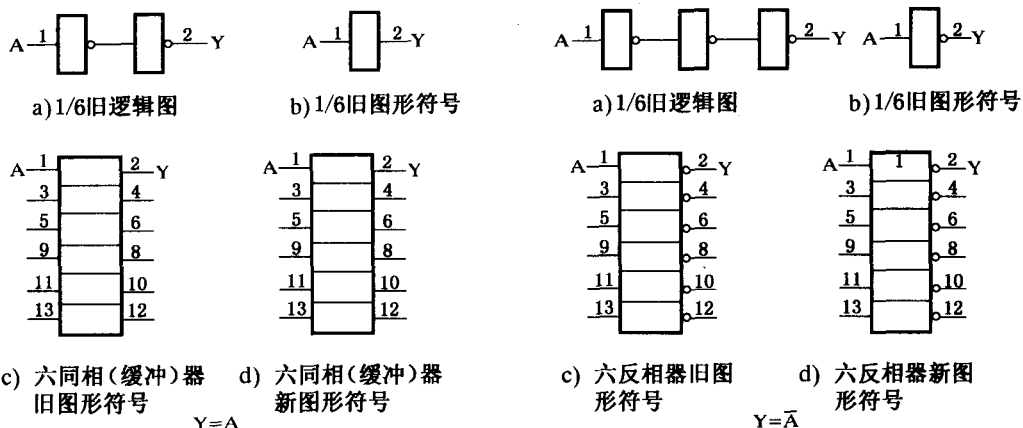


图 3 5434 六同相器逻辑图和图形符号

图 4 5404 六反相器逻辑图和图形符号

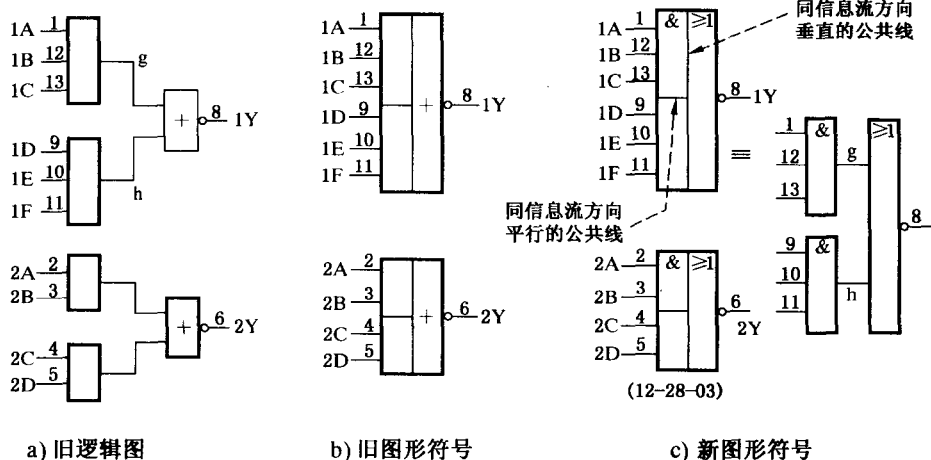
表 3 54 34/04 功能表

输 入		输 出	输 入		输 出
A	5434 Y	5404 Y	A	5434 Y	5404 Y
1	1	0	0	0	1

【例 4】图 5 为 CC54HC51 的逻辑图和新旧图形符号。其中图 5a) 和 b) 分别为旧逻辑图和旧图形符号；图 5c) 为新图形符号。从图中知，CC54HC51 逻辑表达式为：

$$1Y = 1A \cdot 1B \cdot 1C + 1D \cdot 1E \cdot 1F$$

$$2Y = 2A \cdot 2B + 2C \cdot 2D$$



$$1Y = 1A \cdot 1B \cdot 1C + 1D \cdot 1E \cdot 1F \quad 2Y = 2A \cdot 2B + 2C \cdot 2D$$

图 5 2 路 3-3 输入, 2 路 2-2 输入与或非门 CC54HC51 逻辑图和图形符号

从图 5a) 中输入信号 1A、1B、1C 和 1D、1E、1F 以及 2A、2B 和 2C、2D 各种状态的排列组合, 就可读得器件功能如表 4 所示。

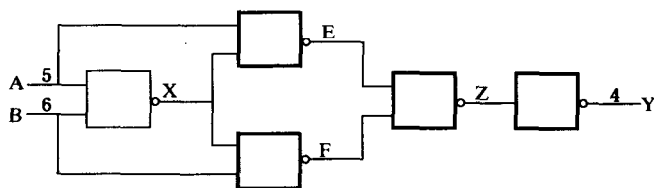


表 4 4 路 3-3-2 输入与或非门 CC54HC51 功能表

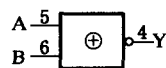
输 入						输 出					
1A	1B	1C	1D	1E	1F	2A	2B	2C	2D	1Y	2Y
1	1	1	X	X	X	1	1	1	1	0	0
X	X	X	1	1	1	1	1	X	X	0	0
1	1	1	1	1	1	X	X	1	1	0	0
其它输入状态组合						其它输入状态组合				1	1

[例 5] CC54HC266 为四 2 输入异或非门,图 6a)为 1/4 旧逻辑图;b)为 1/4 新图形符号画的逻辑图;c)为 $\frac{1}{4}$ 旧图形符号;d)为 $\frac{1}{4}$ 新图形符号。图 6c)和 d)是从图 6a)的如下读图得到的:

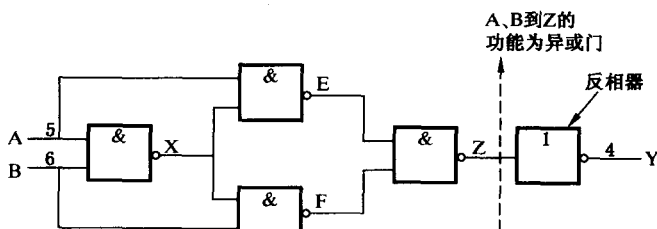
$$X = \overline{A \cdot B} \quad E = \overline{A \cdot X} = \overline{A \cdot \overline{A \cdot B}} = \overline{A} + AB$$



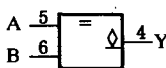
a) 1/4 旧逻辑图



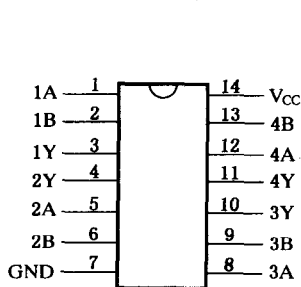
c) 1/4 旧图形符号



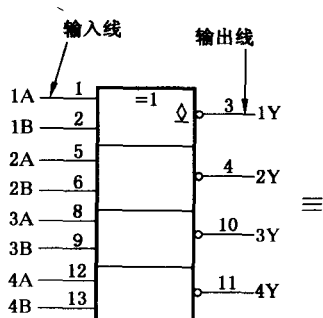
b) 1/4 新逻辑图



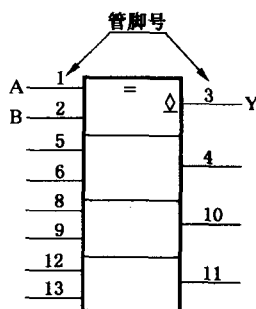
d) 1/4 新图形符号



e) 14脚双列直插封装
(旧符号代用图)



f) 异或非门新图形符号



g) 逻辑恒等单元(同或门)
新图形符号
 $Y = \overline{A \cdot B} + AB$

$$CC54HC266 \text{ 逻辑表达式: } Y = \overline{A \cdot B} + AB$$

图 6 CC54HC266 四 2 输入异或非门逻辑图和新旧图形符号

$$F = \overline{B \cdot X} = \overline{B \cdot \overline{A \cdot B}} = \overline{B} + AB$$

$$Z = \overline{E \cdot F}$$

$$Y = \overline{Z} = \overline{\overline{E \cdot F}} = E \cdot F = (\overline{A} + AB) \cdot (\overline{B} + AB) = \overline{A}\overline{B} + \overline{A}AB + AB\overline{B} + ABAB \\ = \overline{A}\overline{B} + AB = \overline{A\overline{B}} + \overline{AB}$$

从图 6a) 读图(即逻辑图分析法)知, 1/4 逻辑图具有异或非(同或)功能。其功能如表 5 所示。

表 5 CC54HC266 功能表

输 入			输 出	输 入			输 出
A	B	Y		A	B	Y	
1	1	1		1	0	0	
0	0	1		0	1	0	

[例 6] 图 7a) 为 8 输入与非门 CC54HC30 逻辑图; 图 7b) 为器件外引线排列图(即管脚图); 图 7c) 为器件 CC54HC30 的新图形符号(即逻辑符号)。详细情况见参考文献[2]。

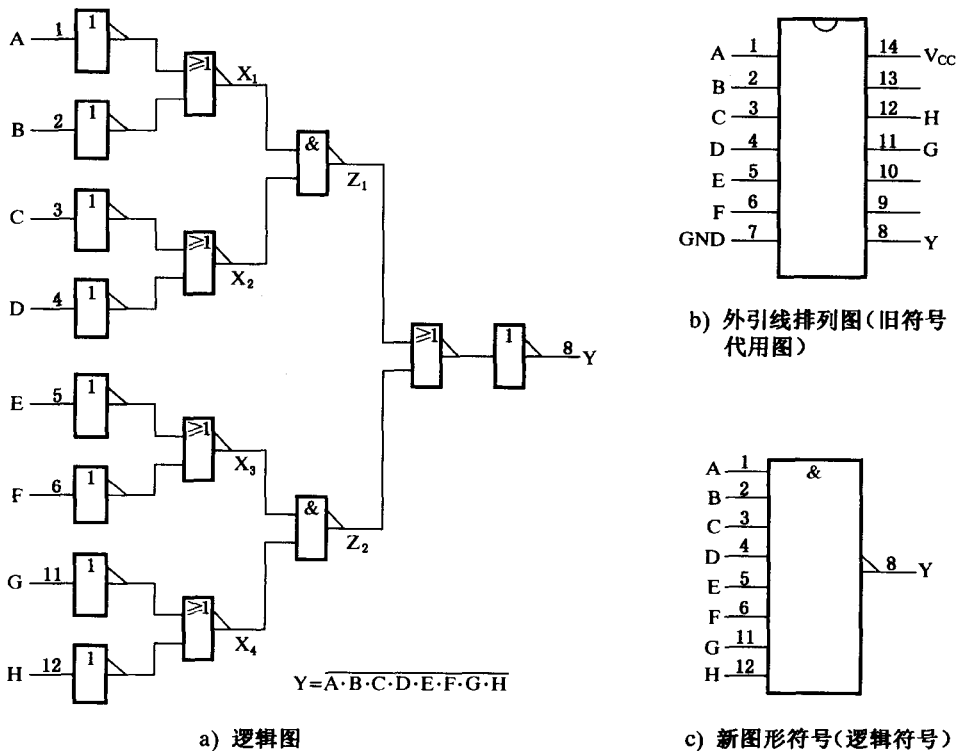


图 7 CC54HC308 输入与非门逻辑图和逻辑符号

从图 7a) 可进行如下读图(分析):

$$X_1 = \overline{A + B} = A \cdot B \quad X_2 = \overline{C + D} = C \cdot D$$

$$X_3 = \overline{E + F} = E \cdot F \quad X_4 = \overline{G + H} = G \cdot H$$



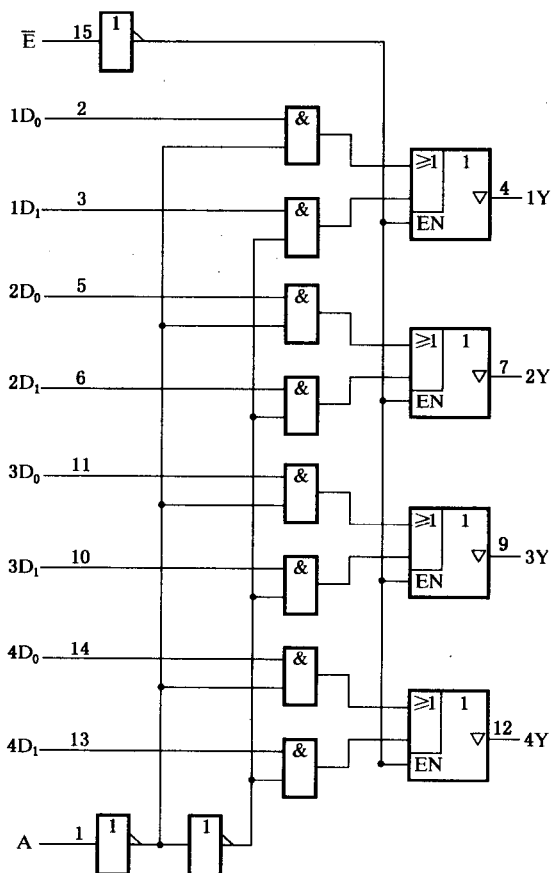
$$Z_1 = \overline{X_1} \cdot \overline{X_2} = \overline{A \cdot B \cdot C \cdot D}$$

$$Z_2 = \overline{X_3} \cdot \overline{X_4} = \overline{E \cdot F \cdot G \cdot H}$$

$$Y = \overline{Z_1 + Z_2} = \overline{Z_1} \cdot \overline{Z_2} = \overline{A \cdot B \cdot C \cdot D + E \cdot F \cdot G \cdot H} = \overline{A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H}$$

从上述读图知,它是一个 8 输入的与非门(如图 7c)所示,图中脚 8Y 输出采用逻辑极性指示符 ∇ 来表示,在正逻辑约定时,它和反相器一样)。当 8 个输入全为 H 电平时输出才为 L 电平,否则输出就为 H 电平。

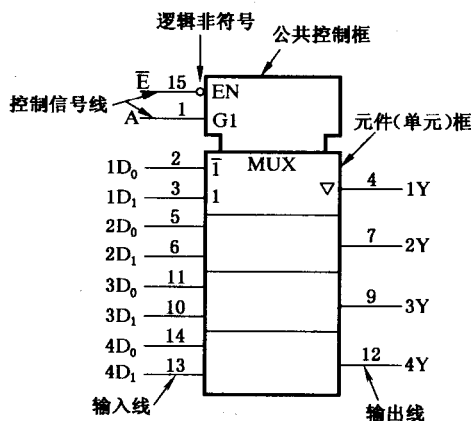
[例 7] CC74HC257 逻辑图如图 8a) 所示。其新图形符号(即逻辑符号)如图 8c) 所示,而图 8b) 是用示意性框图表示的旧图形符号。从图 8a) 知:当脚 15 输入 $\overline{E}$ 为 H 电平时,不管 A 和 D_0 、 D_1 为何种电平输入,输出 Y(即 1Y、2Y、3Y、4Y)对外呈现高阻抗。



a) 新图形符号画的逻辑图

1	A	V _{CC}	16
2	1D ₀	$\overline{E}$	15
3	1D ₁	4D ₀	14
4	1Y	4D ₁	13
5	2D ₀	4Y	12
6	2D ₁	3D ₀	11
7	2Y	3D ₁	10
8	GND	3Y	9

b) 用示意性框图表示的旧图形符号



c) 新的逻辑(图形)符号
(脚15也可采用逻辑极性指示符来画)

图 8 CC74HC257 四 2 选 1 数据选择器(3S 输出)逻辑图和图形符号

当 $\overline{E}$ 输入为 L 电平,若脚 1 输入 A 为 L 电平时,则输出 1Y、2Y、3Y、4Y 分别选择对应的 1D₀、2D₀、3D₀、4D₀;若 A 为 H 电平,则 4 个输出分别选择 1D₁、2D₁、3D₁ 和 4D₁。上述读图是从逻辑图上一步一步具体分析得到的,其器件功能如表 6 所示。从逻辑图读图可知,

表 6 CC74HC257 功能表

输 入				输出	输 入				输出
$\overline{E}$ (脚 15)	A(脚 1)	D_0	D_1	Y	$\overline{E}$ (脚 15)	A(脚 1)	D_0	D_1	Y
H	X	X	X	Z	L	H	X	L	L
L	L	L	X	L	L	H	X	H	H
L	L	H	X	H					

注:L 为低电平,H 为高电平,X 为任意电平(即 H、L 都行)。

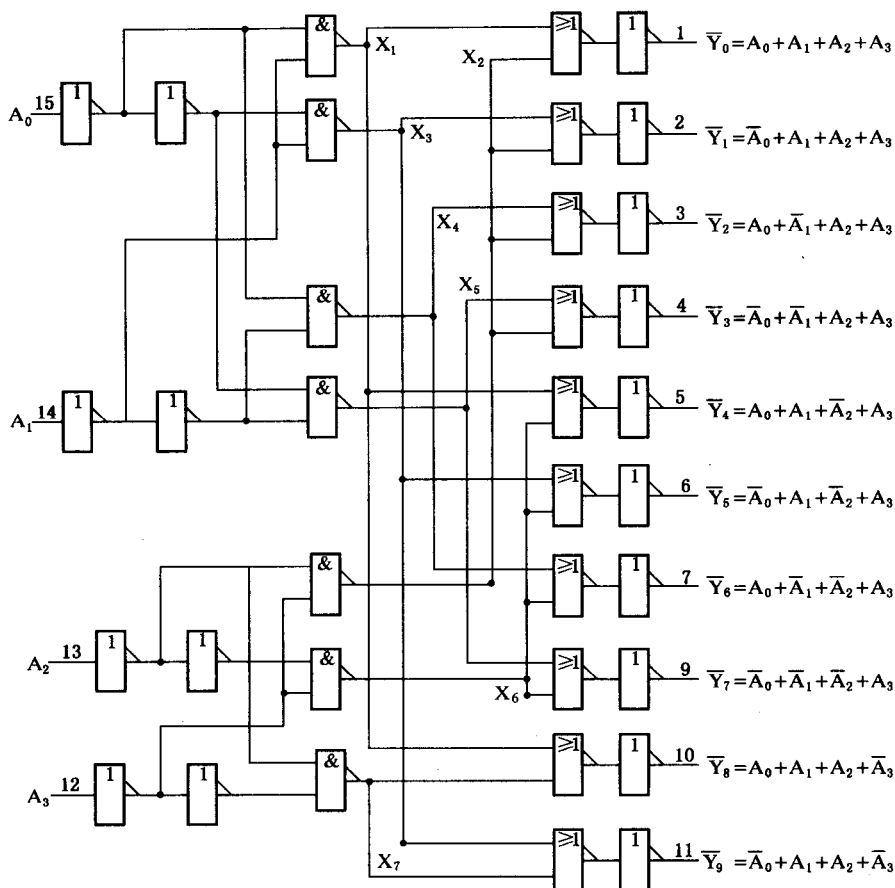
CC74HC257 是一块具有三态输出的四 2 选 1 数据选择器。

[例 8] CC74HC42 逻辑图如图 9a),新旧图形符号分别如图 9c)和 b)所示。从逻辑图 9a)中可知,输入 4 线为 $A_3A_2A_1A_0$;输出 10 线为 $\overline{Y}_9\overline{Y}_8\overline{Y}_7\overline{Y}_6\overline{Y}_5\overline{Y}_4\overline{Y}_3\overline{Y}_2\overline{Y}_1\overline{Y}_0$ 。逻辑图由 18 个反相器(每个反相器都由总限定符号 1 加输出端的逻辑极性指示符  来表示)、7 个与非门(用 & 和逻辑极性指示符表之)和 10 个或非门(用总限定符号 ≥ 1 和逻辑极性指示符表之)组成。当输入 $A_3A_2A_1A_0$ 从 LLLL(相当码值为 0)~HHHH(相当码值为 15)逐个输入时,就可从逻辑图读出对应的输出码值 $\overline{Y}_9\overline{Y}_8\overline{Y}_7\overline{Y}_6\overline{Y}_5\overline{Y}_4\overline{Y}_3\overline{Y}_2\overline{Y}_1\overline{Y}_0$ 。读图结果如表 7 所示。

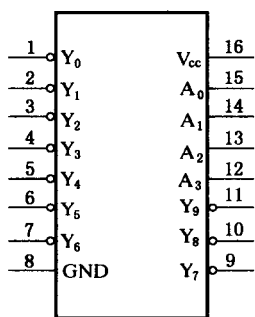
这里和上述例 5(图 6a)、b))、例 6(图 7a))一样采用组合逻辑电路分析法(见参考文献 [3]):通常是从逻辑电路的输入到输出逐级写出逻辑函数式,最后得到以输入表示输出的逻辑函数关系式。然后用逻辑代数基本公式化简法或卡诺图化简法,以达到逻辑关系式的化简和变换。得到的 CC74HC42 输入输出 10 个逻辑函数式如图 9a)所列。

表 7 4 线-10 线译码器 CC74HC42 真值表

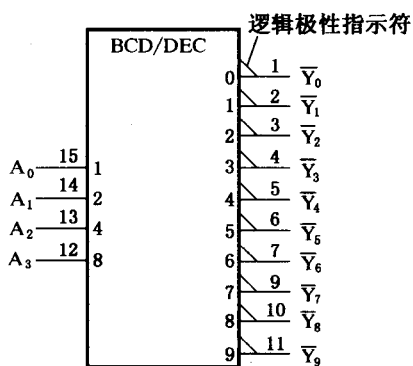
输入 BCD 码					输出 DEC 码									
数目	A_3	A_2	A_1	A_0	$\overline{Y}_9$	$\overline{Y}_8$	$\overline{Y}_7$	$\overline{Y}_6$	$\overline{Y}_5$	$\overline{Y}_4$	$\overline{Y}_3$	$\overline{Y}_2$	$\overline{Y}_1$	$\overline{Y}_0$
0	L	L	L	L	H	H	H	H	H	H	H	H	H	L
1	L	L	L	H	H	H	H	H	H	H	H	H	L	H
2	L	L	H	L	H	H	H	H	H	H	H	L	H	H
3	L	L	H	H	H	H	H	H	H	H	L	H	H	H
4	L	H	L	L	H	H	H	H	H	L	H	H	H	H
5	L	H	L	H	H	H	H	H	L	H	H	H	H	H
6	L	H	H	L	H	H	H	L	H	H	H	H	H	H
7	L	H	H	H	H	H	L	H	H	H	H	H	H	H
8	H	L	L	L	H	L	H	H	H	H	H	H	H	H
9	H	L	L	H	L	H	H	H	H	H	H	H	H	H
无 效	H	L	H	L	H	H	H	H	H	H	H	H	H	H
	H	L	H	H	H	H	H	H	H	H	H	H	H	H
	H	H	L	L	H	H	H	H	H	H	H	H	H	H
	H	H	L	H	H	H	H	H	H	H	H	H	H	H
	H	H	H	L	H	H	H	H	H	H	H	H	H	H
	H	H	H	H	H	H	H	H	H	H	H	H	H	H



a) 用新图形符号画的逻辑图



b) 框图表示的旧图形符号



c) 新图形符号

图9 CC74HC42(BCD输入)4线-10线译码器逻辑图和图形符号

2. 从逻辑函数表达式读得器件的功能

从例1的四2输入与门CC54HC08知,其逻辑函数表达式为 $Y = A \cdot B$ 。当A、B全为

“1”状态时,输出 Y 为“1”状态;当 A 或 B 有一个为“0”状态,或两个全为“0”状态时,则输出 Y 全为“0”状态。其读图结果如表 1 所示。

从例 2 知,其逻辑函数式 $Y=A+B$ 。从式知,若 A、B 有一个或两个全为“1”状态时,则输出 Y 为“1”状态;若 A、B 全为“0”状态时,则 $Y=0$ 状态。其读图结果如表 2 所示。

从例 4 知,CC54HC51 输入和输出关系逻辑表达式为:

$$1Y=\overline{1A \cdot 1B \cdot 1C+1D \cdot 1E \cdot 1F}$$

$$2Y=\overline{2A \cdot 2B+2C \cdot 2D}$$

从式可知,当 1A、1B、1C 全为“1”状态,或 1D、1E、1F 全为“1”状态,或这六个输入同时都为“1”状态输入时,上述三种情况都使输出 1Y 为“0”状态。当输入为其它状态组合时,输出 1Y 全为“1”状态。

同理,当 2A、2B 或 2C、2D 全为“1”状态,或这四个输入同时都为“1”状态时,都使输出 2Y 为“0”状态。当输入为其它状态组合时,输出 2Y 都为“1”状态。

上述从逻辑表达式读得的 CC54HC51 功能和表 4 完全一样。

由例 5 CC54HC266 之图 6 知,其逻辑函数式为: $Y=\overline{\overline{A}B+A\overline{B}}$ 或 $Y=\overline{A\overline{B}}+\overline{A}B$ 。

从式可读得功能如下:

当输入 $A=B=“1”$ 或 $A=B=“0”$ 状态时,从两式都可得到输出 $Y=“1”$ 状态;

当输入 $A=“1”,B=“0”$ 或 $A=“0”,B=“1”$ 时,从两式都可得到输出 $Y=“0”$ 状态。

综上所述,其功能和表 5 完全一样。

由例 6 CC54HC30 的图 7 知,其逻辑函数式为 $Y=\overline{A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H}$ 。

从此可读得功能如下:

当输入 A、B、C、D、E、F、G、H 全为 H 电平时,输出 Y 为 L 电平,当 8 个输入为其它电平组合时,输出 Y 全为 H 电平。其读图所得功能如表 8 所示。

表 8 8 输入与非门 CC54HC30 功能表

输 入								输出
A	B	C	D	E	F	G	H	Y
H	H	H	H	H	H	H	H	L
输入为其它电平组合时								H

由例 7 CC74HC257 的图 8 知:当脚 15 $\overline{E}=H$ 电平时 $Y=Z$ (输出对外呈高阻抗);当 $\overline{E}=L$ 电平时 $Y=\overline{A}D_0+AD_1$ 为其逻辑函数表达式。从式知,当脚 1 输入 $A=H$ 电平时,则输出 $Y=\overline{1} \cdot D_0+1 \cdot D_1=D_1$,即输出 Y 选择数据 D_1 ;当脚 1 输入 $A=L$ 电平时,则输出 $Y=\overline{0} \cdot D_0+0 \cdot D_1=1 \cdot D_0=D_0$,即这时输出 Y 选择数据 D_0 。综上所述,从 CC74HC257 逻辑函数式也可得到如表 6 一样的功能。

显然,由例 8(图 9)给出的 CC74HC42 器件 10 个输入输出逻辑函数式:

$$\overline{Y}_0=A_0+A_1+A_2+A_3 \quad \overline{Y}_1=\overline{A}_0+A_1+A_2+A_3$$

$$\overline{Y}_2=A_0+\overline{A}_1+A_2+A_3 \quad \overline{Y}_3=\overline{A}_0+\overline{A}_1+A_2+A_3$$

$$\overline{Y}_4=A_0+A_1+\overline{A}_2+A_3 \quad \overline{Y}_5=\overline{A}_0+A_1+\overline{A}_2+A_3$$



$$\bar{Y}_6 = A_0 + \bar{A}_1 + \bar{A}_2 + A_3 \quad \bar{Y}_7 = \bar{A}_0 + \bar{A}_1 + \bar{A}_2 + A_3$$

$$\bar{Y}_8 = A_0 + A_1 + A_2 + \bar{A}_3 \quad \bar{Y}_9 = \bar{A}_0 + A_1 + A_2 + \bar{A}_3$$

当把四位输入 $A_3 A_2 A_1 A_0$ 由 LLLL~HHHH 逐个代入上述 10 式时,就可得到如表 7 所示的输出 $\bar{Y}_9 \bar{Y}_8 \bar{Y}_7 \bar{Y}_6 \bar{Y}_5 \bar{Y}_4 \bar{Y}_3 \bar{Y}_2 \bar{Y}_1 \bar{Y}_0$ 的对应电平。

[例 9] 已知一逻辑图的输入为 D、C、B、A,输出为 Y_2 、 Y_1 和 Y_0 。其逻辑函数表达式为: $Y_0 = \bar{B} \cdot \bar{D} \cdot \bar{C}D = \bar{B}\bar{D} + \bar{C}\bar{D}$

$$Y_1 = \bar{A}\bar{C}D \cdot \bar{B}CD \cdot BC\bar{D} = \bar{A}\bar{C}D + \bar{B}\bar{C}D + BC\bar{D}$$

$$Y_2 = \bar{A}BD \cdot \bar{C}D = ABD + CD$$

把 DCBA 输入从 0000~1111 逐个代入上述 3 式中就可得其对应的逻辑功能,如表 9 所示。按逻辑函数表达式可画出其对应的逻辑图如图 10。其中图 10a)给出了画逻辑图所需器件的图形符号(器件管脚号)。图中给出了六反相器 CC74HC04、四 2 输入与非门 CC74HC00、三 3 输入与非门 CC4023、三 3 输入与门 CC4073、三 3 输入或门 CC4075 和二 3-3 输入,二 2-2 输入与或门 74HC58。图 10b)给出的是用反相器和与非门组成的逻辑图(其上管脚见图 10a)),它由一块六反相器、两块 2 输入与非门和两块 3 输入与非门构成)。图 10c)是由一块反相器、一块 3 输入与门、一块 3 输入或门和一块 4 路 3-3-2 输入与或门。

从表 9 功能知,例 9 逻辑图,即图 10b)和 c)在 DCBA 输入的二进制数 ≥ 11 时 Y_2 为“1”状态;当输入二进制数在 6~10 之间时 Y_1 为“1”状态;当输入二进制数 ≤ 5 时 Y_0 为“1”状态。

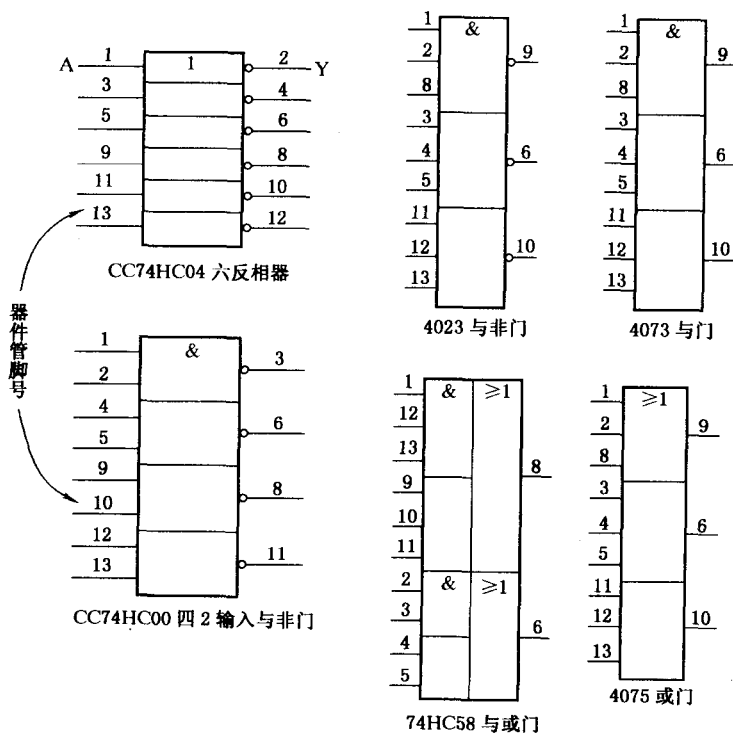


图 10a) 反相器、与非门、与门、或门和与或门组成的例 9 逻辑图所需器件图形符号