



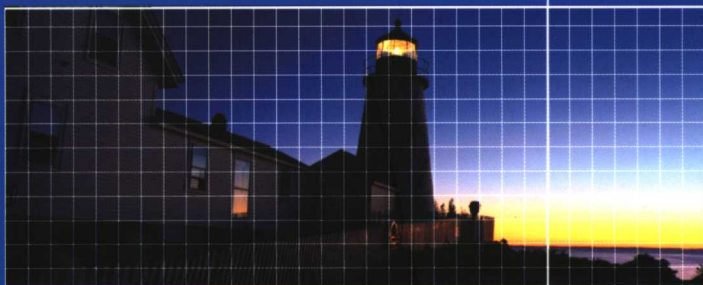
普通高等教育“十一五”国家级规划教材

ARM[®]

嵌入式处理器 结构与应用基础

(第2版)

马忠梅 编著
徐英慧



北京航空航天大学出版社

TP332

14D=2

2007



普通高等教育“十一五”国家级规划教材

ARM[®] 嵌入式处理器 结构与应用基础

(第2版)

马忠梅 徐英慧 编著

北京航空航天大学出版社

内 容 简 介

本书针对目前最通用的 32 位 RISC 处理器——ARM 处理器系列,介绍 ARM 体系结构和应用基础。全书共 6 章,既有软件编程部分——ARM 编程模型以及 ARM 指令集说明和 ARM 汇编程序设计,又有硬件部分——ARM7TDMI 处理器和 ARM926EJ-S 处理器的结构原理,而且对带 ARM 核嵌入式系统芯片的特点,以及整个 ARM 处理器核系列也进行了介绍。

本书配有光盘一张,内含 ARM 公司相关资料。

本书特点是取材于 ARM 公司最新资料,内容比较全面,可作为高等院校相关专业 32 位嵌入式处理器选修课和培训班教材,也可作为 ARM 芯片选型、软件编程和硬件设计的参考手册,以及嵌入式系统应用技术人员的参考用书。

图书在版编目(CIP)数据

ARM 嵌入式处理器结构与应用基础/马忠梅,徐英慧
编著. —2 版. —北京:北京航空航天大学出版社,

2007.3

ISBN 978-7-81077-843-5

I. A… II. ①马…②徐… III. 微处理器, ARM
IV. TP332

中国版本图书馆 CIP 数据核字(2006)第 132880 号

© 2007, 北京航空航天大学出版社, 版权所有。

未经本书出版者书面许可,任何单位和个人不得以任何形式或手段复制或传播本书及其所附光盘内容。侵权必究。

ARM®嵌入式处理器结构与应用基础(第2版)

马忠梅 徐英慧 编著

责任编辑 梅 云

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:010-82317024 传真:010-82328026

<http://www.buaapress.com.cn> E-mail: bhp@263.net

涿州市新华印刷有限公司印装 各地书店经销

*

开本:787×1092 1/16 印张:23 字数:589 千字

2007 年 3 月第 2 版 2007 年 3 月第 1 次印刷 印数:5 000 册

ISBN 978-7-81077-843-5 定价:34.00 元(含光盘 1 张)

本书所使用的 ARM 公司原文资料由 ARM 公司提供 并得到了 ARM 公司的使用授权

本书使用了 ARM 公司如下资料：

- 1 ARM Architecture Reference Manual. Second Edition.
Author: David Seal. Published by Pearson Education Limited(Addison-Wesley).
Copyright © 1996-2001 ARM Limited. All Rights Reserved.
- 2 ARM7TDMI (Rev4) Technical Reference Manual. ARM DDI 0210A.
Copyright © 2001 ARM Limited. All Rights Reserved.
- 3 ARM926EJ-S (r0p5) Technical Reference Manual. ARM DDI 0198C.
Copyright © 2001-2003 ARM Limited. All Rights Reserved.
- 4 ARM Developer Suite (Version1.2) Developer Guide. ARM DUI 0056D.
Copyright © 1999-2001 ARM Limited. All Right Reserved.
- 5 RealView Compilation Tools (Version2.2), Assembler Guide. ARM DUI 0204E.
Copyright © 2002-2004 ARM Limited. All Rights Reserved.
- 6 The ARM Connected Community Developers' Guide 2005-2006.
- 7 ARM Instruction Set Quick Reference Card \Instruct\qrc_arm. pdf.
- 8 Thumb Instruction Set Quick Reference Card \Instruct\qrc_thumb. pdf.

本书中所介绍的技术可能会受到某些国家专利或在申专利的保护。本书并未得到可以实现这些技术规范的许可。如果没有获得 ARM 公司对其知识产权的许可,不可实现这些技术规范。

本书不具有任何类型的担保责任(明确的或隐含的),包括以下(但不限于)隐含性的担保责任:商业性、质量可靠性、专用性等。

本书可能存在技术上的不精确性或印刷错误,而 ARM 公司也可能在任何时候对其中描述的技术进行改进和变动。

ARM、Thumb 等都是 ARM Limited 的注册商标。所有其他品牌或产品名归属于他们各自的所有者。“ARM”代表英国 ARM Holdings plc(伦敦证交所:ARM;纳斯达克:ARM-HY)、其下属的 ARM Limited 以及各地的分支机构包括:ARM INC、ARM KK、ARM Korea Ltd.、ARM Taiwan、ARM France SAS、安谋咨询(上海)有限公司和 ARM Belgium N. V.、AXYS Design Automation Inc.、AXYS GmbH、ARM Embedded Solutions Pvt. Ltd.、ARM Physical IP, Inc. 以及 ARM Norway AS。



是 ARM 公司的注册商标。

前 言

随着 Internet 的普及,我们已进入了网络时代,进入了后 PC 时代。不仅用 PC 机能上网,用各种各样的嵌入式设备都可以上网。后 PC 时代出现了信息电器,如掌上电脑、个人数字助理(PDA)、可视电话、移动电话、电视机顶盒和数码相机等嵌入式设备。能上网的嵌入式设备需要加上 TCP/IP 网络协议。由于 8/16 位单片机的速度不够快以及内存不够大,较难满足嵌入式设备的上网要求。随着集成电路的发展,32 位微处理器的价格不断下降,用户已可以大量使用。32 位 RISC 微处理器更是受到青睐,领先的是 ARM 嵌入式微处理器系列。ARM 公司虽然只成立 10 多年,但在 1999 年因移动电话火爆市场,其 32 位 RISC 处理器占市场份额超过了 50%,成为业界龙头老大。ARM 的 32 位 RISC 处理器市场占有率超过了 75%,引起业界的极大关注。ARM 公司是知识产权供应商,是设计公司。ARM 公司本身不生产芯片,靠转让设计许可,由合作伙伴公司来生产各具特色的芯片。ARM 公司商业模式的强大之处在于其价格合理,全世界范围有超过 300 个合作伙伴——包括半导体工业的著名公司。ARM 公司专注于设计,其内核耗电少,成本低,功能强,特有 16 位/32 位双指令集。ARM 已成为移动通信、手持计算、多媒体数字消费等嵌入式解决方案的 RISC 标准。

带 ARM 核的芯片有的就是 32 位单片机。单片机进入我国已有 15 年,过去大量的还是 8/16 位单片机的应用,这只是嵌入式系统的初级阶段。伴随着网络时代的来临,出现了机顶盒、路由器和调制解调器等 Internet 设备。一句话,Internet 的基础设施都是嵌入式系统,而且在高端嵌入式应用中,32 位 RISC 处理器现在已很常见。国内 IT 产品的开发应该更新理念,即:逐步采用 32 位高性能的 CPU;采用 C 等高级语言编程;采用 RTOS 及其平台进行开发;采用模块化方式从事项目开发应用。ARM 32 位 RISC 处理器可以满足 IT 产品的开发要求,缩短产品的上市时间,为嵌入式应用提供了一种更有效的 CPU 选择。

本书第 1 版是国内出版的第一本由国内作者编写的 ARM 图书。第 1 版只涉及 ARM7 处理器。从第 1 版出版至今 4 年来,国内许多高校都开出了嵌入式系统课程,ARM9 处理器成为大家的新宠,有很好图形界面的系统需要采用 ARM9 处理器。国内多家公司在 2005 年获得了 ARM926EJ-S 处理器授权,用于 SOC 芯片设计。现在 ARM7TDMI 内核可从 ARM 公司的网站上下载,多家公司已推出 ARM7TDMI 核的 32 位单片机芯片,因而本次修订用 ARM926EJ-S 替代第 1 版中的 ARM720T 部分。随着 Thumb-2 指令集的推出,ARM 指令集不再采用 ARM 指令集和 Thumb 指令集分开描述的方式,而是按类来说明助记符相同的指令,另外标明适用的体系结构版本。本书现在只用一章来描述 ARM 指令集。带 ARM 核的芯片不断推出,本书重新精选了在国内有影响力的各公司芯片以备选型之用。

本书编排力图使读者对 ARM 处理器有一个较为全面的了解。在内容选择上考虑到带 ARM 核的芯片已有多个品种进入国内,这些芯片中嵌入了 ARM7 或 ARM9 微处理器核。ARM7TDMI 是 CPU 级的微处理器核,ARM926EJ-S 是 ARM9TDMI 与 Cache、写缓冲和存

储器管理等宏单元紧耦合的、功能更强的可综合微处理器核。本书只选择这两种典型的微处理器核。

全书各章节内容安排如下:

第 1 章介绍 ARM 处理器系列。对每个系列给出其最主要的特征;介绍 ARM 处理器的结构和特点。

第 2 章从体系结构的角度介绍 ARM 的编程模型,即其寄存器组织和工作模式;介绍 ARM 指令集所采用的基本寻址方式;对 ARM 体系结构版本也进行了说明。

第 3 章分类介绍 ARM 指令集。每类指令都尽量完整地介绍其句法,并给出指令的举例和可能写错的例子。还特别对 ARM 独特的每条指令的条件执行有所说明。

第 4 章介绍 ARM7 处理器系列中应用最广的 ARM7TDMI 处理器。内容包括存储器接口、协处理器接口和调试接口,以及指令周期时序和各种操作的时序。

第 5 章介绍 ARM9 处理器系列中授权最多的 ARM926EJ-S 处理器。内容包括 ARM9 与 ARM7 内核比较、存储器管理单元、Cache、写缓冲、紧耦合存储器接口和总线接口单元。

第 6 章简单介绍几种已进入中国大陆的带 ARM 核的芯片。涉及的公司有 Actel、AT-MEL、Cirrus Logic、Freescale、Intel、Philips、Samsung 和 TI。每家公司的产品各有特色,都集成进了自己的功能模块,有些带 ARM 核的芯片即为 32 位单片机。

附录 A、B 和 C 分别为本书相关术语、ARM 和 Thumb 指令集速查表以及 ARM 公司的合作伙伴。

书中所附光盘内容由 ARM 公司提供,内含 ARM 公司相关资料。

书中的第 5 章由徐英慧编写,其余章节由马忠梅编写,李睿审读了第 3 章。本书的编写得到了 ARM 公司的大力支持。ARM 公司向北京航空航天大学出版社提供了 ARM 所有资料的使用授权以及一系列原版资料,ARM 中国公司总裁谭军博士对本书的编写给予了极大的帮助,ARM 公司的费浙平和秦好亮先生为本书整理了资料和配套光盘;上海复旦大学陈章龙教授及北京航空航天大学何立民教授对本书的编写提出了许多宝贵建议,在此谨向他们深表谢意。

作 者

2006 年 7 月

目 录

第 1 章 ARM 处理器概述	1
1.1 ARM 简介	1
1.2 ARM 处理器系列	2
1.2.1 ARM7 系列	3
1.2.2 ARM9 系列	4
1.2.3 ARM9E 系列	5
1.2.4 ARM10 系列	6
1.2.5 ARM11 系列	7
1.2.6 SecurCore SC100	8
1.2.7 XScale	8
1.3 ARM 处理器核的分类和扩充标识	8
1.3.1 处理器核的分类	8
1.3.2 处理器核的扩充标识	10
1.4 ARM 处理器结构简介	11
1.4.1 RISC 体系结构	11
1.4.2 ARM 和 Thumb 状态	12
1.4.3 寄存器	13
1.4.4 ARM 指令集概述	13
1.4.5 Thumb 指令集概述	13
第 2 章 ARM 体系结构	15
2.1 ARM 体系结构的版本和变种	15
2.1.1 ARM 体系结构的版本	15
2.1.2 ARM 体系结构的变种	17
2.1.3 ARM/Thumb 体系结构的版本命名	18
2.2 ARM 编程模型	19
2.2.1 数据类型	19
2.2.2 处理器模式	19
2.2.3 处理器工作状态	20
2.2.4 寄存器组织	21
2.2.5 异 常	28
2.2.6 存储器和存储器映射 I/O	34
2.2.7 中断延迟	38
2.2.8 复 位	38

2.3 ARM 基本寻址方式	38
2.3.1 寄存器寻址	39
2.3.2 立即寻址	39
2.3.3 寄存器移位寻址	39
2.3.4 寄存器间接寻址	40
2.3.5 变址寻址	40
2.3.6 多寄存器寻址	41
2.3.7 堆栈寻址	41
2.3.8 块复制寻址	41
2.3.9 相对寻址	43
2.4 ARM 开发工具	43
第3章 ARM 指令集和汇编程序设计	45
3.1 条件执行	45
3.2 指令分类说明	46
3.2.1 ARM 存储器访问指令	46
3.2.2 ARM 数据处理指令	59
3.2.3 ARM 分支指令	87
3.2.4 ARM 协处理器指令	90
3.2.5 杂项 ARM 指令	93
3.2.6 ARM 伪指令	99
3.3 ARM 汇编语言程序设计	102
3.3.1 预定义变量	102
3.3.2 伪指令和指示符	103
3.3.3 ARM 汇编程序规范	106
3.3.4 ARM 汇编程序设计	108
3.3.5 宏定义和使用	115
3.3.6 混合编程	116
3.4 Thumb 指令集与 ARM 指令集的区别	123
3.5 Thumb-2 指令集的特点	124
第4章 ARM7TDMI 处理器	129
4.1 概 述	129
4.1.1 ARM7TDMI 简介	129
4.1.2 体系结构	130
4.1.3 框图、内核和功能图	131
4.2 存储器接口	134
4.2.1 总线接口信号	134
4.2.2 总线周期类型	134
4.2.3 寻址信号	138
4.2.4 时序图约定	139
4.2.5 地址时序	139

4.2.6	数据定时信号	141
4.2.7	延长访问时间	147
4.2.8	特权模式访问	147
4.2.9	上电后的复位序列	148
4.3	协处理器接口	149
4.3.1	协处理器简介	149
4.3.2	流水线跟随信号	150
4.3.3	协处理器接口握手	151
4.3.4	连接协处理器	154
4.3.5	未使用外部协处理器	155
4.3.6	未定义指令	155
4.3.7	特权指令	156
4.4	调试接口	156
4.4.1	调试接口简介	156
4.4.2	调试系统	157
4.4.3	调试接口信号	158
4.4.4	ARM7TDMI 核时钟域	160
4.4.5	确定内核和系统的状态	161
4.4.6	嵌入式 ICE - RT 逻辑简介	161
4.4.7	禁止嵌入式 ICE - RT	162
4.4.8	调试通信通道	162
4.4.9	监控模式	164
4.5	指令周期时序	165
4.5.1	指令周期时序表简介	165
4.5.2	分支类指令	165
4.5.3	数据操作	167
4.5.4	乘法和乘加	168
4.5.5	加载/存储寄存器	169
4.5.6	加载/存储多个寄存器	170
4.5.7	数据交换	172
4.5.8	软件中断和异常进入	172
4.5.9	协处理器相关操作	173
4.5.10	未定义指令和协处理器不存在	176
4.5.11	未执行指令	177
4.5.12	指令速度一览	177
4.6	时序图	178
4.7	深层次调试	184
4.7.1	扫描链和 JTAG 接口	184
4.7.2	复位 TAP 控制器	186
4.7.3	上拉电阻	186

4.7.4	指令寄存器	186
4.7.5	公共指令	186
4.7.6	测试数据寄存器	189
4.7.7	ARM7TDMI 核时钟	193
4.7.8	在调试状态判定内核和系统状态	194
4.7.9	调试状态中程序计数器的行为	197
4.7.10	优先级和异常	199
4.7.11	扫描链单元数据	199
4.7.12	观察点寄存器	201
4.7.13	编程断点	204
4.7.14	编程观察点	205
4.7.15	调试控制寄存器	206
4.7.16	调试状态寄存器	208
4.7.17	中止状态寄存器	208
4.7.18	耦联断点和观察点	208
4.7.19	嵌入式 ICE-RT 时序	210
4.7.20	编程限制	210
4.8	信号描述	210
第 5 章	ARM926EJ-S 处理器	216
5.1	ARM9 与 ARM7 内核比较	216
5.2	ARM926EJ-S 编程模型	219
5.2.1	ARM926EJ-S 简介	219
5.2.2	系统控制协处理器的寄存器	221
5.2.3	寄存器描述	224
5.3	存储器管理单元 MMU	242
5.3.1	MMU 简介	242
5.3.2	地址变换	244
5.3.3	MMU 故障和 CPU 中止	252
5.3.4	域访问控制	254
5.3.5	故障检查顺序	254
5.3.6	外部中止	256
5.3.7	TLB 结构	257
5.4	Cache 和写缓冲	257
5.4.1	Cache	258
5.4.2	写缓冲	258
5.4.3	使能 Cache	259
5.4.4	TCM 和 Cache 访问优先权	260
5.4.5	Cache 的 MVA 和 Set/Way 格式	261
5.5	紧耦合存储器接口	262
5.5.1	紧耦合存储器接口简介	262

5.5.2	TCM 接口信号	263
5.5.3	TCM 接口总线周期类型和时序	265
5.5.4	TCM 编程模型	271
5.5.5	TCM 接口举例	272
5.5.6	TCM 访问代价	277
5.5.7	TCM 写缓冲	278
5.5.8	使用同步 SRAM 作为 TCM 存储器	278
5.5.9	TCK 时钟门控	279
5.6	总线接口单元	279
5.6.1	总线接口单元简介	279
5.6.2	支持 AHB 传送	279
5.7	非高速缓存存取指	284
5.7.1	使用非高速缓存代码	284
5.7.2	自修改代码	284
5.7.3	AHB 行为	285
5.8	指令存储器屏障	285
5.8.1	指令存储器屏障简介	285
5.8.2	IMB 操作	285
5.8.3	IMB 序列举例	286
5.9	嵌入式跟踪宏核	286
5.10	电源管理	287
5.10.1	动态电源管理	287
5.10.2	静态电源管理	288
第 6 章	带 ARM 核的嵌入式系统芯片	289
6.1	ARM 公司的合作模式	289
6.2	Actel 公司可编程器件	290
6.3	ATMEL 公司微控制器	292
6.4	Cirrus Logic 公司微处理器	300
6.5	Freescall 公司 i. MX 微处理器	303
6.6	Intel 公司 XScale 微处理器	311
6.7	Philips 公司微控制器	315
6.8	Samsung 公司微处理器	322
6.9	TI 公司的 ARM 和 DSP 双核微处理器	330
附录 A	本书相关术语	336
附录 B	ARM 和 Thumb 指令集速查表	340
附录 C	ARM 公司的合作伙伴	351
附录 D	本书配套光盘内容说明	353
参考文献		354

第 1 章 ARM 处理器概述

1.1 ARM 简介

ARM 即 Advanced RISC Machines 的缩写。

- ▶ 1985 年 4 月 26 日,第一个 ARM 原型在英国剑桥的 Acorn 计算机有限公司诞生,由美国加州 San Jose VLSI 技术公司制造。
- ▶ 20 世纪 80 年代后期,ARM 很快开发成 Acorn 的台式机产品,形成英国的计算机教育基础。
- ▶ 1990 年成立了 Advanced RISC Machines Limited(后来简称为 ARM Limited,ARM 公司)。
- ▶ 20 世纪 90 年代,ARM 32 位嵌入式 RISC(Reduced Instruction Set Computer)微处理器扩展到世界范围,占据了低功耗、低成本和高性能的嵌入式系统应用领域的领先地位。ARM 公司使用通用的基础体系结构,以极低的成本和功耗提供了高性能、多系列的 32 位 RISC 处理器核。ARM 处理器在耗电、数据传送、数据处理速度以及带 DSP 功能等方面业界领先,很快成为移动通信、手持计算、多媒体数字消费和嵌入式解决市场的 RISC 标准。

ARM 公司是设计公司,是知识产权(IP, Intellectual Property)供应商,本身不生产芯片,靠转让设计许可由合作伙伴来生产各具特色的芯片。作为 32 位嵌入式 RISC 微处理器业界领先的供应商,ARM 公司商业模式的强大之处在于它在世界范围有超过 300 个的合作伙伴——包括半导体工业的著名公司,从而导致了大量的开发工具和丰富的第三方资源,它们共同保证了基于 ARM 处理器核的设计可以很快投入市场。

ARM 处理器的 3 大特点如下:

- ▶ 体积小,功耗低,成本低,性能高;
- ▶ 16 位/32 位双指令集;
- ▶ 全球众多的合作伙伴。

ARM 处理器的出色性能使系统设计者可得到完全满足其确切要求的解决方案。借助于来自第三方开发者广泛的支持,设计者可以使用丰富的标准开发工具和 ARM 优化的应用软件。

ARM 32 位体系结构目前被公认为是业界领先的 32 位嵌入式 RISC 微处理器结构。所有 ARM 处理器共享这一体系结构。这可确保当开发者转向更高性能的 ARM 处理器时,在软件开发上可获得最大的回报。

当前 ARM 体系结构的扩充包括:

- ▶ Thumb: 16 位指令集,用以改善代码密度;
- ▶ DSP: 用于 DSP 应用的算术运算指令集;
- ▶ Jazeller: 允许直接执行 Java 字节码的扩充。

ARM 处理器系列提供的解决方案包括:

- ▶ 在无线、消费电子和图像应用方面的开放平台;
- ▶ 存储、自动化、工业和网络应用的嵌入式实时系统;
- ▶ 智能卡和 SIM 卡的安全应用。

杰出的市场地位增加了 ARM 资源,加快了基于 ARM 新产品的开发速度。

ARM 开发的杰出点包括:

- ▶ 引入新颖的称为“Thumb”的压缩指令格式,降低了小型系统的成本和电源消耗;
- ▶ ARM9、ARM10、ARM11 和 Cortex 处理器系列的性能得到了显著提高;
- ▶ 具有先进的软件开发和调试环境;
- ▶ 基于 ARM 处理器核的芯片得到了广泛的嵌入式应用。

1.2 ARM 处理器系列

ARM 处理器本身是 32 位设计,但也配备 16 位指令集,以允许软件编码为更短的 16 位指令。与等价的 32 位代码相比,Thumb 代码占用的存储器空间节省高达 35%,然而保留了 32 位系统所有的优势(例如,访问一个全 32 位地址空间)。Thumb 状态与正常的 ARM 状态之间的切换是零开销的。如果需要,可逐个例程使用切换。这允许设计者完全控制其软件的优化。ARM 的 Jazelle 技术提供了 Java 加速,可得到比基于软件的 Java 虚拟机(JVM)高得多的性能。与同等的非 Java 加速核相比,Java 加速可使功耗降低 80%。这些功能使平台开发者可自由运行 Java 代码,并在单一存储器上建立操作系统(OS)和应用。许多系统需要将灵活的微控制器与 DSP 的数据处理能力相结合。过去这要迫使设计者在性能与成本之间妥协,或采用复杂的多处理器策略。在 CPU 功能上,DSP 指令集的扩充提供了增强的 16 位和 32 位算术运算能力,提高了性能和灵活性。ARM 还提供了两个前沿特性——嵌入式 ICE-RT 逻辑和嵌入式跟踪宏核系列,用以辅助带深嵌入式处理器核的、高集成的 SOC 器件的调试。多年来,嵌入式 ICE-RT 一直是 ARM 处理器重要的集成调试特性,实际上已做进所有的 ARM 处理器中。允许在代码的任何部分——甚至在 ROM 中设置断点。断点后,为了调试,前台任务暂停,但并不同时暂停处理器的活动,而允许中断处理程序继续运行。ARM 业界领先的跟踪解决方案——嵌入式跟踪宏单元(ETM, Embedded Trace Macrocell),被设计成驻留在 ARM 处理器上,用以监控内部总线,并能以核速度无妨碍地跟踪指令和数据的访问。具有强大的软件可配置过滤和触发逻辑,以允许开发者精确地选择让 ETM 捕获哪条指令和数据,然后将信息压缩,通过分布、可配置的跟踪器和 FIFO 缓冲器从芯片中输出。

ARM 处理器当前有 7 个产品系列: ARM7、ARM9、ARM9E、ARM10、ARM11、Cortex 和 SecurCore。进一步的产品来自于合作伙伴,例如 Intel XScale 微体系结构和 StrongARM 产品。ARM7、ARM9、ARM9E、ARM10、ARM11 和 Cortex 是 6 个通用处理器系列。每个系列提供一套特定的性能来满足设计者对功耗、性能和体积的需求。SecurCore 是专门为安全设备而设计的,性能高达 1200 MIPS(XScale 微体系结构),功耗测量为 $\mu\text{W}/\text{MHz}$ 级,并且所

有体系结构兼容。

ARM7、ARM9、ARM9E、ARM10、ARM11 和 Cortex 产品系列提供了一系列处理器可供选择,为特定目的而设计,包括:

- 用于低价位应用的整型核;
- 用于 Windows CE 操作系统的、带集成存储器管理单元(MMU, Memory Management Unit)的核;
- 最适用于运行实时嵌入式操作系统的核。

1.2.1 ARM7 系列

ARM7 系列为低功耗 32 位核,最适用于对价位和功耗敏感的消费类应用。ARM7 系列具有:

- 嵌入式 ICE-RT 逻辑;
- 非常低的功耗;
- 能提供 0.9 MIPS/MHz 的三级流水线和冯·诺依曼结构。

ARM7 的主要应用领域为:因特网设备、网络和调制解调器设备,以及移动电话等多种多媒体和嵌入式应用。

ARM7 系列处理器的组成如图 1-1 所示。

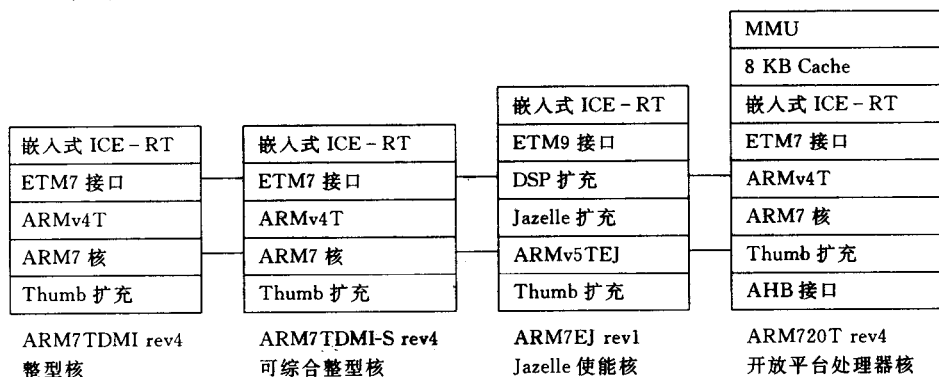


图 1-1 ARM7 系列处理器的组成

1. ARM7TDMI

ARM7TDMI 是世界上广泛使用的 32 位嵌入式 RISC 处理器。它目前用于低端的 ARM 处理器核,且应用范围很广。

ARM7TDMI 名字原义如下:

- ARM7 ARM6 32 位整型核的 3 V 兼容的版本;
- T 16 位压缩指令集 Thumb;
- D 在片调试(debug)支持,允许处理器响应调试请求暂停;
- M 增强型乘法器(multiplier),与以前处理器相比性能更高,产生全 64 位结果;
- I 嵌入式 ICE 硬件提供片上断点和调试点支持。

2. ARM7TDMI-S

- ARM7TDMI 的可综合(synthesizable)版本(软核);

► 最适用于可移植性和灵活性为关键的现代设计。

3. ARM720T

- 全性能的 MMU;
- 最适用于低功耗和体积为关键的应用。

4. ARM7EJ

ARM7EJ 是 Jazelle 和 DSP 指令集的最小及最低功耗的实现。

1.2.2 ARM9 系列

ARM9 系列是高性能和低功耗特性方面最佳的硬宏单元。它具有:

- 5 级流水线;
- 提供 1.1 MIPS/MHz 的哈佛结构。

ARM9 主要应用于先进的引擎管理、仪器仪表、安全系统、机顶盒、高端打印机、PDA、网络电脑和智能电话。

ARM9 系列处理器的组成如图 1-2 所示。

保护单元	MMU	MMU
双 4 KB Cache	双 8 KB Cache	双 8 KB Cache
嵌入式 ICE	嵌入式 ICE	嵌入式 ICE
ETM9 接口	ETM9 接口	ETM9 接口
ARMv4T	ARMv4T	ARMv4T
ARM9 核	ARM9 核	ARM9 核
Thumb 扩充	Thumb 扩充	Thumb 扩充
ASB 接口	AHB 接口	ASB 接口
ARM940T rev2 嵌入式 RTOS 核	ARM922T rev1 开放平台处理器核	ARM920T rev1 开放平台处理器核

图 1-2 ARM9 系列处理器的组成

1. ARM920T 和 ARM922T

- 全性能的 MMU;
- 指令和数据 Cache;
- 高速 AMBA 基于总线的接口。

AMBA 片上总线是一个已建立的、用于 SOC 设计框架的开放标准。它很快崛起并成为构建 SOC 和开发 IP 库的事实标准。目前,AMBA 先进的高性能总线(AHB)接口正由所有新的 ARM 处理器核提供支持,设计者能够开发具有全同步设计的系统。

通过提供总线解决方法,多层 AHB 代表了一个重要的进展。总线解决方法适用于多主机系统,减少了延迟时间并增加了带宽。多层 AHB(AMBA)完全与当前的 AHB 规范兼容,由 ARM926EJ-S 和所有 ARM10 系列成员支持。

Micropack 是一个多用途的工具,着眼于成功生成基于 ARMA 总线的部件和 SOC 设计。它直观地基于实例的方法可让设计者从 AMBA 的高性能连接能力获得最好的结果,导致最快的 ASIC 系统集成和最短的上市时间。

2. ARM940T

- 保护单元;
- 指令和数据 Cache;
- 高速 AMBA 基于总线的接口。

1.2.3 ARM9E 系列

ARM9E 系列为可综合处理器,带有:

- DSP 扩充;
- 嵌入式 ICE-RT 调试逻辑;
- 提供 1.1 MIPS/MHz 的 5 级流水线和哈佛结构;
- 紧耦合存储器(TCM)接口,可使存储器以最高的处理器速度运转,可直接连接到内核上,非常适用于必须有确定性能和快速访问时间的代码。

ARM9E-S 系列广泛应用于硬盘驱动器和 DVD 播放器等海量存储设备、语音编码器、调制解调器和软调制解调器、PDA、店面终端、智能电话、MPEG MP3 音频解码器、语音识别和合成,以及包括免提连接、巡航控制和反锁刹车等自动控制解决方案。

ARM9E 系列处理器的组成如图 1-3 所示。

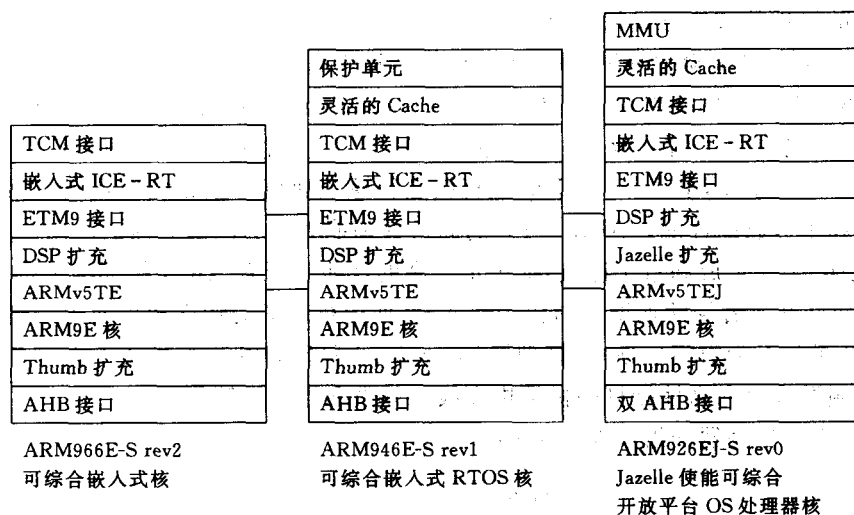


图 1-3 ARM9E 系列处理器的组成

1. ARM966E-S

- 最适用于硅片面积为关键而对 Cache 无要求的实时嵌入式应用;
- 可配置的 TCM 大小: 0KB、4KB、8KB、16KB, 可高达 64 MB。

2. ARM946E-S

集成的保护单元,提供实时嵌入式操作系统的 Cache 核方案。每个配置的 Cache 大小为: 0KB、4KB、8KB、16KB,可高达 1 MB。

3. ARM926EJ-S

- Jazelle 扩充;

- 每个可配置的 Cache 大小: 4 KB、8 KB、16 KB, 可高达 128 KB;
- 分立的指令和数据高速 AHB 接口;
- 全性能的 MMU。

通过为浮点操作提供硬件支持, VFP9 可综合协处理器进一步增强了 ARM9E 处理器的性能。

1.2.4 ARM10 系列

ARM10 系列为硬宏单元, 带有:

- DSP 扩展;
- 嵌入式 ICE-RT;
- 全性能 MMU;
- Cache;
- 对于指令和数据, 64 位 AHB 接口;
- 6 级流水线;
- 内部 64 位数据通路;
- 1.25 MIPS/MHz;
- 在实际应用中, 与同等 ARM9 器件相比, 在同样的时钟速度下, 性能提高了 50%。

两种新的先进的节能方式相结合, 得到了异常低的功耗。

VFP10 协处理器完全地辅助 ARM10 器件, 以提供高性能的浮点解决方案。

ARM 各种各样的向量浮点(VFP, Vector Floating Point)协处理器为 ARM9E 和 ARM10 系列的 ARM 核增加了全浮点操作。通过把 ARM VFP 包括进 SOC 设计中, 以及使用专门的计算工具(如 MATLAB 和 MATRIXx)来直接进行系统建模和生成应用代码, 可以得到更快的开发速度和更可靠的性能。ARM VFP 的向量处理能力还为图像方面的应用(包括定标器、2D 和 3D 变换、字体生成和数字滤波)提供了更高的性能。所有 ARM 核都赋予协处理器接口如下特性: 允许开发者灵活地增强内核的性能, 并使内核对新的特性和扩展指令集增加支持。

ARM10 系列专为数字机顶盒、管理器(organizer)和智能电话等高效手提设备而设计, 并为复杂的视频游戏机和高性能打印机提供高级的整数和浮点运算能力。

ARM10 系列处理器的组成如图 1-4 所示。

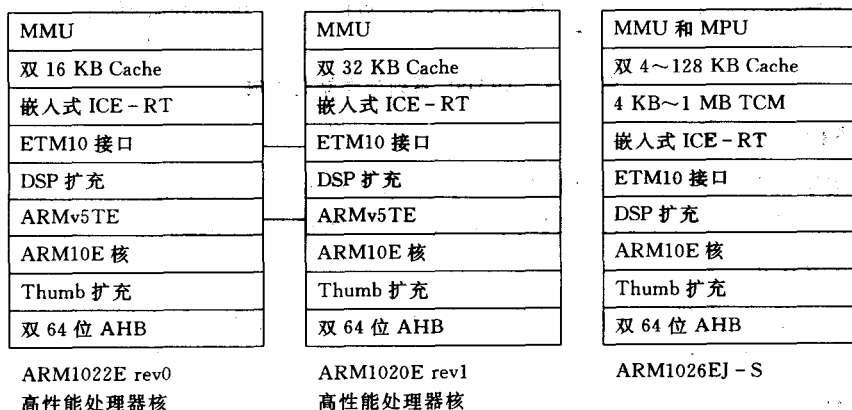


图 1-4 ARM10 系列处理器的组成