

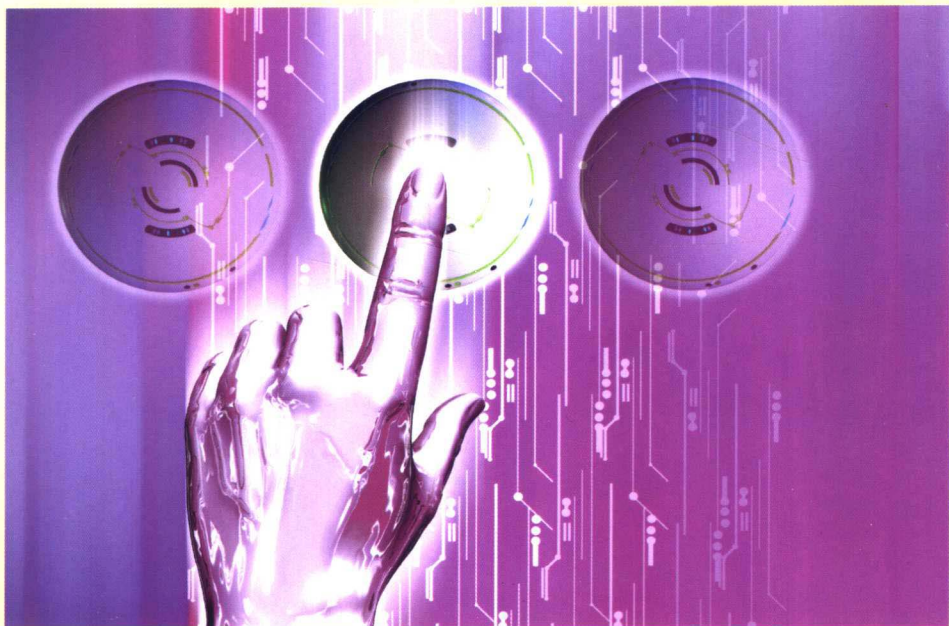
BOOKS


高等院校计算机课程设计指导丛书

数字系统设计

课程设计

陈虎 梁松海 编著



 机械工业出版社
China Machine Press

高等院校计算机课程设计指导丛书

TP271
75

2007

数字系统设计

课程设计

陈虎 梁松海 编著



机械工业出版社
China Machine Press

本书根据数字系统设计课程的基本概念、基本原理和实际设计方法的学习要求,总结提炼出9个课程设计题目。本书可配合教学过程,指导学生循序渐进地独立完成数字电路系统的设计任务,以达到加深理解数字系统设计基本原理和培养初步数字电路设计能力的目的。本书的课程设计题目包括:74181电路分析、Xilinx ISE Web PACK的安装与使用、组合逻辑与时序逻辑的设计、HDPC的密钥选择向量、优先级编码器、异步串行接口、散列表查找引擎、片上总线系统等。

本书所选题目既包含传统的数字系统设计实例,也反映了当前数字电路研究和开发的重要方向。书后附有课程设计的参考程序以及相关的参考文献。

本书可作为高等院校计算机专业、电子工程专业以及相关专业的“数字系统设计”、“数字逻辑”等课程配套的课程设计教材,也可供数字电路系统设计的工程人员参考。

版权所有,侵权必究。

本书法律顾问 北京市展达律师事务所

图书在版编目(CIP)数据

数字系统设计课程设计/陈虎等编著. —北京:机械工业出版社, 2007.2
(高等院校计算机课程设计指导丛书)
ISBN 978-7-111-20638-5

I. 数… II. 陈… III. 数字逻辑—课程设计—高等学校—教材 IV. TP302.2-41

中国版本图书馆CIP数据核字(2007)第012598号

机械工业出版社(北京市西城区百万庄大街22号 邮政编码 100037)

责任编辑:武恩玉

北京牛山世兴印刷厂印刷·新华书店北京发行所发行

2007年2月第1版第1次印刷

186mm×240mm·9.25印张

定价:16.00元

凡购本书,如有倒页、脱页、缺页,由本社发行部调换
本社购书热线:(010) 68326294

高等院校 计算机课程设计指导丛书

专家指导委员会

(以姓氏拼音为序)

- | | |
|-----|------------|
| 陈向群 | (北京大学) |
| 陈 鸣 | (解放军理工大学) |
| 戴 葵 | (国防科技大学) |
| 何钦铭 | (浙江大学) |
| 廖明宏 | (哈尔滨工业大学) |
| 林 闯 | (清华大学) |
| 刘振安 | (中国科技大学) |
| 马殿富 | (北京航空航天大学) |
| 齐 勇 | (西安交通大学) |
| 宋方敏 | (南京大学) |
| 汤 庸 | (中山大学) |
| 王立福 | (北京大学) |
| 吴功宜 | (南开大学) |
| 赵一鸣 | (复旦大学) |

联络人 温莉芳

丛书序言

近年来，我国在计算机应用、计算机软件和电子类相关专业的人才培养方面，取得了长足的进展，每年的毕业生都有数十万人。但是这些毕业生走进企业、公司、政府机构或研究单位之后，往往深刻地感觉到缺乏实际开发设计项目的经验，不善于综合运用所学理论，对知识的把握缺乏融会贯通的能力。

综合考察目前高等院校教学大纲、课程设置以及内容安排等方面的情况，多数学校还是比较重视训练学生的实际设计能力。但是，从安排设计实践的内容上看，基本上是围绕相关课程教学内容而展开的，不能够构成对实际问题的解决方案；从配套程序的规模上看，一般只是几十行到几百行的源代码，或者是一个单独电路的设计，远远小于一个小型项目的规模；从设计的结构上看，由于设计实践是围绕着课程教学内容而进行的，问题已经高度抽象，学生很难得到有关综合运用所学知识的整体训练机会。而且，这些内容相对简单、问题域已经高度抽象、规模较小的设计实践一人基本上就能完成，学生几乎无法通过这些设计实践，去真正获得有关项目管理和团队协作等方面的基本训练和工作经验。

由此可以看出，大多数学校对学生实际设计能力的训练与国外知名大学和国内精品课程相比较，还是存在一些差距的。为此，机械工业出版社华章分社和一批高等院校的教师，针对当前高等院校计算机硬件、软件和电子类相关课程教学中存在的问题，参考国内外知名大学相关课程成功的教学经验，设计编写了这套“高等院校计算机课程设计指导丛书”，其目的就是通过课程设计的一系列训练，把知识获取和项目实践两个方面有机地结合起来。

在这套“高等院校计算机课程设计指导丛书”中的每一门课程设计里，都安排了由多个子项目组成的一个课程设计项目。学生们可以在教师的指导下，逐步设计实现这些子项目，并最终完成一个功能相对完整，可以运行的系统，其代码可以是数千行，甚至上万行。通过这种设计课程，学生一方面可以结合课程的教学内容循序渐进地进行设计方面的实践训练，另一方面，在参与一系列子项目的实践过程中，还能提高如何综合运用所学知识解决实际问题的能力，以及获得有关项目管理和团队合作等等众多方面的具体经验，增强对相关课程具体内容的理解和掌握能力，培养对整体课程知识综合运用和融会贯通能力。

参加丛书编写的高等院校的教师都有着丰富的教学、科研，以及与企业合作开发项目等多方面的经验。每个课程设计中的子项目和整体项目，都来自教师们具体的科研和设计开发实践，所选设计项目与教学内容配合紧密，项目的难度与规模适宜。

最后，感谢机械工业出版社华章分社编辑们的大力支持，使出版有关这套丛书的计划，从单纯的构想演化成带有油墨芳香的真实。

丛书写作组

前 言

数字电路系统是当前信息产业发展中最为活跃的一个部分，涉及计算机、电子与通信、自动控制等众多领域，它极大地推动了信息社会的构建和发展，也成为我国信息产业发展的基石。作为数字电路系统的入门课程，数字系统设计（数字逻辑）已经成为高等院校电子信息类专业的一门基础课程，也是从事计算机、电子与通信、自动控制技术的研究和应用的专业技术人员必须掌握的重要知识之一。

数字系统设计是连接基本数字电路器件和系统级数字电路设计的桥梁。在过去的30年中，以集成电路为基础的数字电路器件一直遵循摩尔定律发展，集成度和性能按照指数增长，而成本则按照指数下降，这为系统级数字电路设计提供了更为广阔的设计空间。同时，随着计算机、通信等产业的快速发展，应用领域的不断扩展，对系统级电路的设计要求也不断提高。数字系统设计课程经过多年的发展，形成了比较成熟和完善的课程体系。但是在实际教学中，还需要在已有的教学框架下充分反映数字电路技术的最新进展，使得学生切实掌握数字系统设计的基本原理，并具备将这些原理灵活应用于实际系统设计过程中，具备独立完成比较复杂数字电路系统的设计能力。

作者根据多年数字系统设计教学和工程实践的经验体会到，只通过书本不可能让学生真正掌握数字系统设计的内在设计思想，传统的以课堂讲授为主，以教师为中心的教学和学习方法，会使学生感到枯燥和抽象，难以充分领会多年来数字电路系统设计实践所发展出来的一般方法和技巧，难以提高数字电路的实际设计能力。因此，作者希望通过结合理论课程的学习，再加上自主地完成课程设计，使学生在自主分析和设计数字电路的过程中，理解其基本工作原理、一般设计流程和常用的设计技巧，具备初步的数字电路设计能力。

随着集成电路技术的发展，目前的数字系统设计正在从传统的小规模集成电路向以FPGA、CPLD、ASIC等半定制和全定制电路的方向发展，设计方法也从传统的原理图设计向采用高级硬件描述语言方向发展。本书以硬件描述语言为主要设计方法，以当前主流的数字电路设计软件为电路分析和模拟的基本工具，使得学生能在一台普通的计算机上完成所有的数字电路系统课程内容。这样，使得学生能充分利用业余时间自学，提高学习的兴趣和效率，也可以完成较大规模的数字电路系统设计，在一定程度上弥补了传统实验环境的不足。

作者根据教学实践，针对数字系统设计课程的特点，总结和提炼出9个课程设计题目。这些题目既包含了传统的数字系统设计实例，也反映了当前数字电路研究和开发的重要方向，例如数据加解密电路、软硬件联合设计、片上总线系统等。这些题目可以分成基

基础电路分析、基本电路的硬件描述语言程序设计、综合电路设计、高级专题4个层次。在基础电路分析中,本书以经典的74181芯片为分析对象,主要提高学生数字逻辑运算和分析能力,并掌握加法器电路设计的基本思想;在基本电路的硬件描述语言程序设计中,本书首先介绍ISE软件的基本使用方法,然后以实例为核心介绍面向综合的组合逻辑和时序逻辑硬件描述语言设计风格,以及数字电路测试程序的设计方法,主要使学生掌握基于主流EDA软件完成数字电路系统设计的基本能力;在综合电路设计中,本书以密钥选择加法器、优先级编码器和通用串行接口为实例,说明了比较复杂的数字系统设计方法,使得学生能将组合逻辑和时序逻辑综合在一起构成一个完整的实际电路系统;在高级专题中,本书介绍软硬件联合设计与验证,片上总线等两个比较专业的主题,使得学生能初步接触到当前数字电路系统设计的发展动向,也可供学有余力的学生进一步钻研。通过上述课程设计的实际练习,学生能够循序渐进地独立理解数字电路系统的基本设计思想,掌握一般设计流程和常用设计工具,并接触到当前数字电路系统设计方法的最新发展方向。本书从第2章开始,每一章是一个课程设计题目,包括了课程设计的目的、要求、相关知识、课程设计分析和扩展,书后附有参考程序和参考文献。本书在编写过程中主要参考了近年来出版的最新书籍和文献资料,以及国内外著名大学的教学课件内容,可以作为高等院校计算机、电子信息、通信、自动控制及相关专业的配套课程设计教材,也可作为从事数字电路系统设计的工程人员的参考资料。作者在教学中也利用这些素材做了一些尝试,并取得了比较好的教学效果。

本书由陈虎构思与统稿。第1~6章,8~9章由陈虎编写,第7、10章由梁松海编写。本书的大部分内容在华南理工大学计算机学院和深圳大学电子信息学院的“数字系统设计”课程中使用过,陈辉、张帆等对题目的设计、文字内容的完善提出了建议。在这里向参与过教学过程,并给予帮助的人们表示衷心感谢。

本书的编写得到奚建清教授、齐德昱教授、张平健副教授、吴涛博士和毕盛老师的大力帮助。他们对本书的构思,写作方法等提出了宝贵的意见,使作者受益匪浅。

数字电路的发展与知识的更新速度很快,限于作者的学术水平,本书难免有错误与不妥之处,诚恳地希望读者批评指正,共同提高数字系统设计课程设计的教学水平。

作者

于华南理工大学计算机科学与工程学院

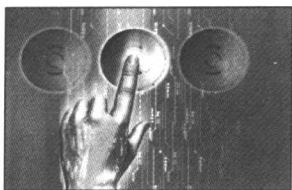
2006年9月

目 录

专家指导委员会	
从书序言	
前言	
第1章 数字系统设计课程设计概述	1
1.1 数字系统设计课程的教学特点	1
1.2 数字系统设计课程的实验教学与课程设计的 关系	2
1.3 数字系统设计课程的知识点	2
1.4 课程设计要求及评分标准	4
第2章 74181电路分析	5
2.1 课程设计目的	5
2.2 课程设计要求	5
2.3 74181芯片介绍	5
2.4 74181电路分析	7
2.4.1 输入级电路分析	7
2.4.2 逻辑操作	7
2.4.3 算术操作	8
2.5 总结	9
第3章 Xilinx ISE WebPACK 的安装 与使用	10
3.1 课程设计目的	10
3.2 课程设计要求	10
3.3 ISE WebPACK 的安装	11
3.4 创建项目	12
3.5 输入源程序	16
3.6 电路测试	19
3.7 综合报告	23
3.8 总结与改进	25
第4章 组合逻辑的设计与实例分析	26
4.1 课程设计目的	26
4.2 课程设计要求	26
4.3 硬件描述语言的描述层次	26
4.4 组合逻辑的硬件描述语言设计 风格	28
4.4.1 VHDL语言组合逻辑的设计 风格	28
4.4.2 Verilog语言组合逻辑的设计 风格	29
4.5 桶型移位器	31
4.6 总结与改进	34
第5章 时序逻辑的设计与实例分析	35
5.1 课程设计目的	35
5.2 课程设计要求	35
5.3 D触发器的描述方法	35
5.3.1 D触发器的VHDL语言描述	36
5.3.2 D触发器的Verilog语言描述	37
5.4 序列检测器	38
5.4.1 序列检测器的VHDL语言描述	39
5.4.2 序列检测器的VHDL测试程序	41
5.4.3 序列检测器的Verilog语言描述	42
5.4.4 序列检测器的Verilog测试程序	43
5.5 自动售货机	44
5.6 总结与改进	48
第6章 HDCP 中的密钥选择向量	49
6.1 课程设计目的	49
6.2 课程设计要求	49
6.3 HDCP简介	49
6.4 HDCP中的密钥向量选择算法	50
6.5 密钥选择向量算法的电路设计	51
6.6 密钥选择向量部件的硬件描述 语言程序	53

VIII

6.7	密钥选择向量部件的测试程序	58	9.5	查找引擎中的存储器	78
6.8	总结与改进	59	9.6	查找引擎有限状态机的设计	79
第7章	优先级编码器	61	9.7	查找引擎数据路径的设计	80
7.1	课程设计目的	61	9.8	软硬件联合验证	82
7.2	课程设计要求	61	9.9	总结与改进	86
7.3	优先级编码器	61	第10章	片上总线系统	87
7.4	总结与改进	64	10.1	课程设计目的	87
第8章	异步串行接口	66	10.2	课程设计要求	87
8.1	课程设计目的	66	10.3	片上总线基本原理	87
8.2	课程设计要求	66	10.4	AHB的基本传输过程	89
8.3	异步串行接口基本原理	66	10.5	猝发传输	90
8.4	异步串行接口接收和发送原理	68	10.6	系统设计要求	92
8.5	接收端的设计	68	10.7	总线控制部分的设计	93
8.6	发送部分的设计	71	10.8	从设备的设计	94
8.7	总结与改进	72	10.9	主设备的设计	95
第9章	散列表查找引擎	74	10.10	系统测试程序的设计	96
9.1	课程设计目的	74	10.11	总结与改进	98
9.2	课程设计要求	74	附录A	部分参考程序	100
9.3	查找引擎的总体结构	74	附录B	电路图形符号对照表	138
9.4	软件硬件接口设计	77	参考文献		140



第 1 章

数字系统设计

课程设计概述

在计算机、电子工程等专业本科教学中，以数字电路系统设计为核心的课程很多，包括数字逻辑、数字系统等，本课程设计以数字电路系统设计为主线，提供了丰富的设计实例，全面介绍了数字系统设计过程中的分析、编码、验证等主要阶段，以帮助学生将课堂理论知识转化为实际数字电路系统设计能力。

1.1 数字系统设计课程的教学特点

数字系统设计课程是计算机专业和电子工程专业的基础课，在整个课程体系中起着承上启下的作用。与其他理论课程和专业课程相比，数字系统设计课程有着鲜明的特点，主要在基础性、实践性和技巧性等三个方面要求较高。

1. 基础性

对于计算机专业而言，数字系统设计课程的前导课程是模拟电子技术和数字电子技术，后续课程是计算机组成原理和计算机体系结构。通过前导课程的学习，学生应该掌握数字电路系统的物理原理和基本器件结构。在数字系统设计课程中，主要学习数字电路系统的一般设计方法和基本技巧。只有了解了数字电路的原理和设计方法，才能充分理解计算机系统这一复杂数字电路系统的原理，为计算机后续专业课程的学习奠定坚实的基础。

对于电子工程专业而言，数字电路设计是整个电子系统设计的关键部分。只有熟练地掌握了数字电路设计方法，才能完成后续复杂的电子系统设计工作。因此，数字系统设计课程是整个计算机和电子设计技术的基础，也是开启后续硬件课程学习的钥匙。

2. 实践性

数字系统设计的基本原理和器件比较简单，主要包括组合逻辑设计和时序逻辑设计等两个方面。但是如何利用这些简单的原理和器件来设计和验证复杂的数字系统远非单纯课堂理论教学所能涵盖。只有通过亲手设计一些典型数字电路系统，才能充分掌握数字电路设计的一般流程和方法。

同时，当前电子设计自动化（EDA）工具发展非常迅速，它已经成为数字电子系统设计必不可少的支撑平台。学生应该通过课程设计来掌握常见EDA工具的基本使用方法。

3. 技巧性

虽然数字系统设计的原理和器件比较简单，但是要设计一个功能完备、性能优良的数字电路系统绝非易事。在实际工程中，往往需要根据应用需求，在性能、芯片面积、功耗和可靠性等多个方面对各种设计方案进行评估、优化和折中。这个过程富有技巧性，是设计人员多年经验的积累，难以在一般课堂教学中体现。

学习和掌握这些技巧的主要方法有两个。第一，学习已有的经典设计案例；第二，自主设计和不断改进比较复杂的数字电路系统。通过学习已有的经典案例，可以比较快地掌握一些基本技巧，而自主设计比较复杂的数字电路系统，则可以充分体会和提高这些技巧。

1.2 数字系统设计课程的实验教学与课程设计的关系

数字系统设计课程教学一般可以分为理论教学、实验教学和课程设计等三个方面。它的教学目标和实践方法各有不同。理论教学主要通过课堂向学生讲述数字系统设计的基本理论（如布尔代数）、基本器件和基本方法（如卡诺图化简等）。传统的实验教学则是让学生使用小规模集成电路在面包板上自主构造小型数字电子系统。通过实验教学，学生可以对基本数字电路器件有直观的认识，同时可以培养学生初步的自主设计能力、吃苦耐劳和精益求精的工作态度。但是传统实验教学需要有专用的配套实验箱，不仅投入成本比较高，而且由于器件的限制，只能完成少数简单的实验，无法完成实际应用中经常出现的软硬件联合设计、数字电路系统验证等功能。

本数字系统设计课程设计的主要方法是以当今流行的EDA工具（本书以Xilinx公司提供的免费FPGA开发工具为例）为平台，采用VHDL或Verilog硬件描述语言为基本手段，以很多经典设计实例为依托，让学生掌握数字电路系统设计的一般流程和基本技巧。课程设计通过硬件描述语言完成，不需要专门的实验箱，不仅成本低，而且还可以放在课下，让学生自主利用课余时间完成。

总之，课程设计是对理论和实验教学的进一步提高和扩展，是对传统教学方法的进一步补充。

1.3 数字系统设计课程的知识要点

数字系统设计课程的基本知识点有三个方面：基本理论知识、组合逻辑设计和时序逻辑设计。基本理论知识包括硬件的基本原理、各种二进制表示方法、布尔代数等。组合逻辑设计则是利用真值表和卡诺图等工具完成组合电路设计。时序逻辑设计的核心是如何设计并实现有限状态机。数字系统设计的课程设计将紧紧围绕这些方面，同时在基本设计方法和工具的运用上加以补充。具体而言包括以下几个部分。

1. 数字系统设计课程设计基础

数字系统设计课程设计基础部分是让学生掌握基本的数字电路设计工具和方法。主

要包括Xilinx公司的ISE开发环境，可综合的硬件描述语言编程风格与数字电路验证程序等两个部分。

2. 组合逻辑设计

组合逻辑是数字电路设计的基础，是构成当前计算机系统的重要组成部分。这部分内容包括加法器和算术逻辑运算单元、桶型移位器和优先级编码器等内容。

加法器和算术逻辑运算单元是计算机系统中最基本的单元。本书通过对经典的算术逻辑运算单元芯片74181内部结构分析，向读者介绍了其内部构成的原理和实现。特别对其先行进位加法器（Carry Lookahead Adder）结构进行了比较详细的分析。

桶型移位器是移位操作的常用部件，本书通过VHDL语言的实例详细说明了桶型移位器的原理，高级硬件描述语言的设计方法和验证程序，并通过课后习题的形式引导读者在8位左移桶型移位器上进行扩展。

优先级编码器是总线仲裁、中断仲裁部件的基本构成元素。本书介绍了串行和并行两种优先级编码器的设计方法。通过对这两种实现方法的比较，使得读者了解硬件并行操作的设计方法和技巧，初步掌握分析电路时间和空间复杂度的方法，同时理解各种实现方法在速度和芯片面积上不同的折中考虑。

3. 时序逻辑设计

时序逻辑设计部分主要包括时序逻辑中的有限状态机设计和综合设计两个环节。

有限状态机设计是时序逻辑设计中的基本功。本书通过自动售货机和序列监测器两个实例介绍了有限状态机设计的基本思路，以及在硬件描述语言中的设计方法。

在综合设计部分，本书主要介绍了高带宽数字内容保护系统（High-bandwidth Digital Content Protection System, HDCP）中的密钥向量选择加法部件和通用串行接口UART的设计。希望通过这些设计，让读者学习同时包含时序逻辑和组合逻辑的较复杂数字电路系统设计方法，了解从问题的分析、有限状态机的设计、系统实现、直至测试等一系列数字电路系统设计流程。

4. 高级数字电路系统设计

在实际工程应用中，上述数字电路设计技术并不能完全满足需要。本书以MAC地址查找电路和AHB总线控制器两个实例介绍软硬件联合设计和片上总线互连的一般方法。

当前的数字电路系统已经和软件密不可分，往往需要两者联合完成特定功能。MAC地址查找电路是以软件方法生成存储器中的散列表数据结构，由硬件完成查找过程，此外还需要软件协助产生测试程序。通过这个案例的学习，学生可以对软硬件联合设计方法有比较直观的了解，并掌握其基本方法。

AHB（Advanced High-performance Bus）是ARM公司的一个高性能片上总线系统。通过这个案例的学习，学生不仅能将有限状态机的设计应用到具体的实践中，同时可以了解片上总线地址映射、总线仲裁、时序设计等多方面实际知识，为后续的计算机课程学习奠定基础。

1.4 课程设计要求及评分标准

课程设计要求主要包括以下几个部分：对应用背景的分析、具体电路的设计、电路功能的验证、对电路实现效果的分析等。其中电路的设计和验证是课程设计的主要部分。

课程设计的主要评分依据包括：

- 1) 电路设计的正确性；
- 2) 电路验证的完备性；
- 3) 文档是否齐备；
- 4) 对电路实现效果的分析与改进。

由于各章的内容与难度不尽相同，所以各章评分标准也有所不同。第2章和第3章中的设计内容比较简单，比较适合学生自学完成，能按照课程设计中的操作步骤完成者为良好或优秀。课程设计中的第4章~第8章中介绍了基本设计，同时提出了对原有电路的改进设想，能按照课程设计内容实现基本设计者可以达到及格或良好的标准（可根据学生程度掌握），对于能完成改进设想的同学可以达到良好或优秀（根据完成电路改进的情况而定）。本书的最后两章难度比较大，可根据实际情况取舍。如果能按照课程设计内容完成者即可达到良好标准，能实现电路改进者即可得到优秀。



第 2 章

74181 电路分析

74181是经典的组合逻辑芯片，它提供了算术和逻辑运算功能。通过对此芯片的分析，可以提高学生分析复杂组合逻辑电路的能力，体会算术和逻辑运算实现的原理。

2.1 课程设计目的

对比较复杂的组合电路逻辑进行分析，是数字逻辑课程的重要基本功。本次课程设计的主要目的是对经典的组合逻辑芯片74181进行门级电路的分析，以掌握复杂组合逻辑的分析方法，加强布尔代数的运算能力，理解算术逻辑运算单元（Arithmetic Logic Unit, ALU）和先行进位加法实现的基本原理。

2.2 课程设计要求

根据74181手册中给出的功能介绍、功能表和逻辑电路图等资料，推算输入和输出之间的逻辑关系式，并由此逻辑关系式分析如何实现逻辑运算和算术运算，特别需要分析加法运算的实现原理，最后说明为什么74181可以完成所有可能的逻辑运算。

2.3 74181芯片介绍

74181芯片是一个4位并行算术逻辑运算单元(Arithmetic Logic Unit ,ALU)，它既可以完成16种按位逻辑操作（“与”、“或”、“异或”等），也可以完成16种不同的算术操作（“加”、“减”等）。该芯片有两路4位数据输入A3-A0和B3-B0，以及4位计算结果输出F3-F0。4位功能控制输入(S3-S0)和模式控制输入M决定其从输入到输出的计算功能。当模式控制输入M为HIGH时，内部进位链被阻断，74181完成按位逻辑操作。当模式控制输入M为LOW时，进位链打开并执行算术运算。

可以通过级联多片74181的方式实现高于4位的算术运算。为此，该芯片提供了一个进位输入信号 C_0 和一个进位输出信号 C_4 。在低速模式下，低位74181的进位输出信号 C_4 可以依次级联到高位74181的进位输入 C_0 上。此外，74181采用了先行进位加法，并向外输出进位传播信号P和进位产生信号G。在高速模式下，可以使用9342芯片连接低位74181提供的进位传播信号和产生信号，向高位的74181快速进位。

74181的功能表如表2-1所示（表中“+”表示逻辑或操作）。

表2-1 74181功能表

功能控制				逻辑运算(M=H)	算术运算(M=L)
S_3	S_2	S_1	S_0		
L	L	L	L	\bar{A}	A减1
L	L	L	H	\overline{AB}	AB减1
L	L	H	L	$A+B$	\overline{AB} 减1
L	L	H	H	逻辑1	-1
L	H	L	L	$\overline{A+B}$	A加($A+\bar{B}$)
L	H	L	H	\bar{B}	AB加($A+\bar{B}$)
L	H	H	L	$\overline{A\oplus B}$	A减B减1
L	H	H	H	$A+\bar{B}$	$A+\bar{B}$
H	L	L	L	\overline{AB}	A加(A+B)
H	L	L	H	$A\oplus B$	A加B
H	L	H	L	B	\overline{AB} 加A+B
H	L	H	H	$A+B$	$A+B$
H	H	L	L	逻辑0	A加A
H	H	L	H	\overline{AB}	AB加A
H	H	H	L	AB	\overline{AB} 减A
H	H	H	H	A	A

74181的电路结构如图2-1所示。

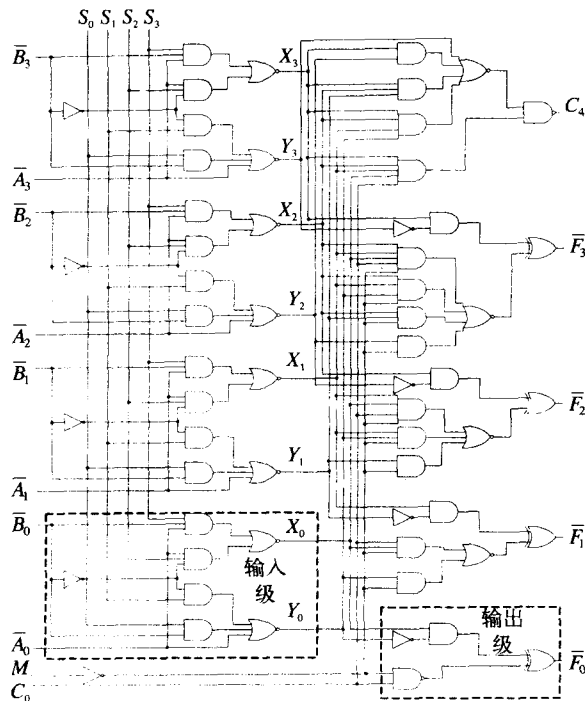


图2-1 74181电路结构图

2.4 74181 电路分析

74181的电路看似复杂,实际上很有规律。整个电路分为输入和输出两级。在输入级有4个相同的模块,输入为 A_i 和 B_i ($i = 0 \dots 3$),以及 S_3 、 S_2 、 S_1 和 S_0 ;输出为 X_i 和 Y_i ($i = 0 \dots 3$)。输出级电路则由 X_i 和 Y_i 、模式控制 M 和最低位进位 C_0 作为输入,最后得到计算结果 F_i ($i = 0 \dots 3$)以及进位输出 C_4 。

整个电路的分析思路如下:

- 1) 计算输入级电路的逻辑表达式;
- 2) 计算在 M 为高电平时结果 F 的逻辑表达式;
- 3) 分析进行加法操作 (M 为低电平, $S_3 S_2 S_1 S_0 = 1001$ 时)的逻辑;
- 4) 分析加法操作时进位输出 C_4 的逻辑。

2.4.1 输入级电路分析

74181中有4组完全相同的输入级电路,分别处理4组数据输入,电路结构如图2-2所示。

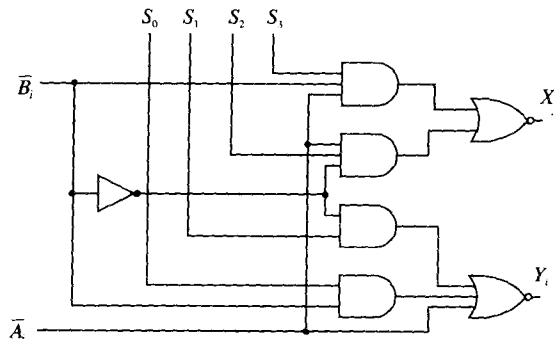


图2-2 74181的输入级电路

由于这里使用了反逻辑,所以输入 A 和 B 已经取反。从电路图可以得到以下表达式:

$$\begin{aligned} X_i &= \overline{\overline{A_i} \overline{B_i} S_3 + \overline{A_i} B_i S_2} = A_i + B_i \overline{S_2} + \overline{B_i} \overline{S_3} + \overline{S_3} \overline{S_2} \\ Y_i &= \overline{A_i + \overline{B_i} S_0 + B_i S_1} \end{aligned} \quad (1)$$

2.4.2 逻辑操作

将输入级电路的输出带入输出级电路,可以得到4个输出 F_i ($i = 0 \dots 3$)的逻辑表达式:

$$\begin{aligned} \overline{F_0} &= \overline{\overline{M} C_0} \oplus (X_0 \overline{Y_0}) \\ \overline{F_1} &= \overline{\overline{M} (Y_0 + X_0 C_0)} \oplus (X_1 \overline{Y_1}) \\ \overline{F_2} &= \overline{\overline{M} (Y_1 + X_1 Y_0 + X_1 X_0 C_0)} \oplus (X_2 \overline{Y_2}) \\ \overline{F_3} &= \overline{\overline{M} (Y_2 + X_2 Y_1 + X_2 X_1 Y_0 + X_2 X_1 X_0 C_0)} \oplus (X_3 \overline{Y_3}) \end{aligned} \quad (2)$$

在逻辑操作状态下, M 为高电平, 此时(2)式中“异或”左侧的逻辑一定为1, 因此有

$$\begin{aligned} F_0 &= X_0 \overline{Y_0} = \overline{A_0 B_0 S_3} + \overline{A_0 B_0 S_2} + A_0 B_0 S_1 + A_0 \overline{B_0 S_0} \\ F_1 &= X_1 \overline{Y_1} = \overline{A_1 B_1 S_3} + \overline{A_1 B_1 S_2} + A_1 B_1 S_1 + A_1 \overline{B_1 S_0} \\ F_2 &= X_2 \overline{Y_2} = \overline{A_2 B_2 S_3} + \overline{A_2 B_2 S_2} + A_2 B_2 S_1 + A_2 \overline{B_2 S_0} \\ F_3 &= X_3 \overline{Y_3} = \overline{A_3 B_3 S_3} + \overline{A_3 B_3 S_2} + A_3 B_3 S_1 + A_3 \overline{B_3 S_0} \end{aligned} \quad (3)$$

由(3)式可以看出以下两点:

1) 当 M 为高电平时, 输出仅仅与对应位的输入相关, 而与其他位无关, 因此在逻辑操作模式下通过模式控制 M “切断”了进位链。

2) 两个输入的所有四种不同积: $\overline{A_i B_i}$, $\overline{A_i} B_i$, $A_i B_i$, $A_i \overline{B_i}$ 在(3)式中均已经出现, 并且分别由一位功能控制信号控制, 因此通过控制信号的不同组合就可以得到输入的所有的16种逻辑函数。例如要实现逻辑 $A+B$, 可知 $A+B = \overline{A} \overline{B} \cdot 0 + \overline{A} B \cdot 1 + A \overline{B} \cdot 1 + A B \cdot 1$, 因此可以得到 $S_0 = 1, S_2 = 0, S_1 = S_3 = 1$ (请对照表2-1)。

2.4.3 算术操作

当 M 为低电平, 且 $S_3 S_2 S_1 S_0 = 1001$ 时, 74181执行加法操作。将此条件带入(1)式, 得到

$$\begin{aligned} X_i &= A_i + B_i \\ Y_i &= A_i B_i \\ X_i \overline{Y_i} &= A_i \oplus B_i \end{aligned} \quad (4)$$

带入(2)式有:

$$\begin{aligned} \overline{F_0} &= \overline{M C_0} \oplus (X_0 \overline{Y_0}) = \overline{C_0} \oplus A_0 \oplus B_0 \\ \overline{F_1} &= \overline{M(Y_0 + X_0 C_0)} \oplus (X_1 \overline{Y_1}) = \overline{Y_0 + X_0 C_0} \oplus A_0 \oplus B_0 \\ \overline{F_2} &= \overline{M(Y_1 + X_1 Y_0 + X_1 X_0 C_0)} \oplus (X_2 \overline{Y_2}) = \overline{Y_1 + X_1(Y_0 + X_0 C_0)} \oplus A_0 \oplus B_0 \\ \overline{F_3} &= \overline{M(Y_2 + X_2 Y_1 + X_2 X_1 Y_0 + X_2 X_1 X_0 C_0)} \oplus (X_3 \overline{Y_3}) = \overline{Y_2 + X_2(Y_1 + X_1(Y_0 + X_0 C_0))} \oplus A_0 \oplus B_0 \end{aligned} \quad (5)$$

根据熟知的二进制加法进位产生逻辑和(4)式, 可以得到(6)式

$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1} = A_i B_i + (A_i + B_i) C_{i-1} = Y_i + X_i C_{i-1} \quad (6)$$

根据先行进位的思想, 可以将各位的进位展开, 得到各位的进位逻辑表达式:

$$\begin{aligned} C_1 &= Y_0 + X_0 C_0 \\ C_2 &= Y_1 + X_1 C_1 = Y_1 + X_1(Y_0 + X_0 C_0) \\ C_3 &= Y_2 + X_2 C_2 = Y_2 + X_2(Y_1 + X_1(Y_0 + X_0 C_0)) \\ C_4 &= Y_3 + X_3 C_3 = Y_3 + X_3(Y_2 + X_2(Y_1 + X_1(Y_0 + X_0 C_0))) \end{aligned} \quad (7)$$

比较(7)式和(5)式, 可知在 M 为低电平, 且 $S_3 S_2 S_1 S_0 = 1001$ 时, 74181的输出逻辑如下: