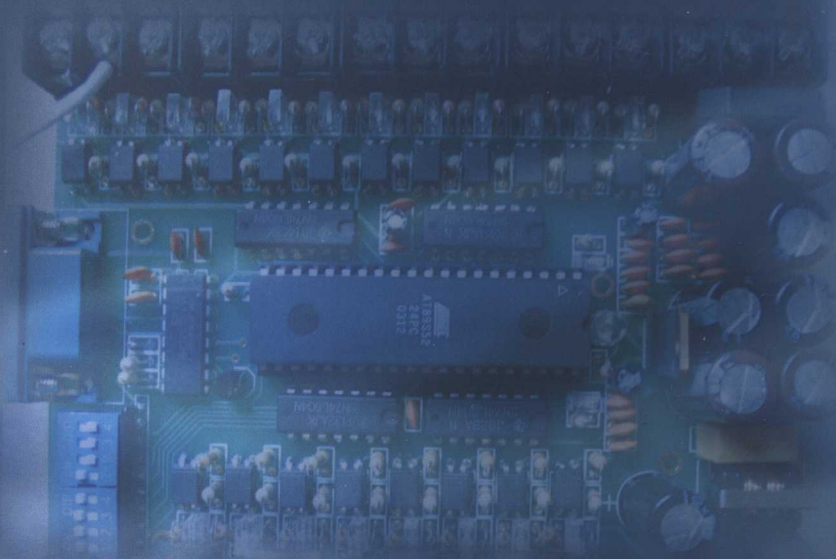


单片机

原理与实践

主编 李秀华



東北大學出版社
Northeastern University Press

单片机原理与实践

主编 李秀华

东北大学出版社

• 沈 阳 •

© 李秀华 2006

图书在版编目 (CIP) 数据

单片机原理与实践 / 李秀华主编. — 沈阳 : 东北大学出版社, 2006.7
ISBN 7-81102-284-2

I. 单… II. 李… III. 单片微型计算机 IV. TP368.1

中国版本图书馆 CIP 数据核字 (2006) 第 076550 号

出 版 者: 东北大学出版社

地址: 沈阳市和平区文化路 3 号巷 11 号

邮编: 110004

电话: 024—83687331 (市场部) 83680267 (社务室)

传真: 024—83680180 (市场部) 83680265 (社务室)

E-mail: neuph @ neupress.com

http: // www. neupress. com

印 刷 者: 沈阳农业大学印刷厂

发 行 者: 东北大学出版社

幅面尺寸: 184mm × 260mm

印 张: 17.25

字 数: 442 千字

出版时间: 2006 年 7 月第 1 版

印刷时间: 2006 年 7 月第 1 次印刷

责任编辑: 牛连功

封面设计: 唐敏智

责任校对: 章 力

责任出版: 杨华宁

定 价: 36.60 元

前 言

为培养电子信息类专业大学生的电子设计创新能力,满足电子、信息、通信、电子对抗、工控类高技术人才的市场需求,保障电子信息类专业适应区域经济发展和进步的需求,保障具有特色鲜明的专业特点以及专业可持续发展的牢固基础和良好态势,提高教师的学术研究水平,提高教学质量,我们对单片机课程率先进行了教学改革,在电子信息类专业的学生中进行电子产品的全过程开发训练,以提高学生的实践动手能力,让学生参加应用系统中的设计、元器件焊接、程序设计及其具体调试过程。本书正是在近几年单片机教学改革的基础上总结提炼而成的。书中的内容包括:MCS-51 系列单片机结构、工作原理,增强型 MCS-51 系列单片机结构、工作原理。本书的主要特色在于实际应用系统的各种通道、通道结构、工作原理、单片机应用系统的硬件和软件的开发与设计,其中的内容有的来自教师的科研课题,有的是来自近几年计算机科学与技术专业本科毕业生的毕业论文设计。书中选编了大量具有很强实用性和通用性的工程实例和例题,对计算机、电气自动化和通信专业的本科生掌握和运用计算机应用有极大的帮助。

本书由李秀华主编,其中第 1, 2, 3, 4, 6 章由李秀华编写;第 5 章由张昭昭编写;第 7, 8, 9 章由张忠民编写;第 10 章由施伟编写。

同时,衷心感谢对本书给予支持和帮助的所有同志。

由于编者水平所限,书中错误及不足之处在所难免,敬请读者批评指正。

编 者

2006 年 5 月

目 录

第 1 章 概 述	1
1.1 单片机及其发展概况	1
1.2 单片机的应用领域	4
习题 1	4
第 2 章 MCS-51 单片机的内部结构	5
2.1 MCS-51 单片机结构	5
2.2 CPU	5
2.3 MCS-51 的引脚及片外总线结构	9
2.4 CPU 时序及辅助电路	12
2.5 MCS-51 的存储器结构	14
习题 2	19
第 3 章 增强型 MCS-51 单片机结构	20
3.1 内部结构和引脚功能	20
3.2 输入/输出 (I/O) 口	25
3.3 存储器系统	29
3.4 MCS-51 外部存储器的连接	37
3.5 操作时序及辅助电路	43
3.6 复位及复位电路	46
习题 3	49
第 4 章 MCS-51 指令系统	50
4.1 指令及其表示方法	50
4.2 MCS-51 寻址方式	52
4.3 指令系统	54
习题 4	74
第 5 章 汇编语言程序设计	76
5.1 汇编语言程序设计基础	76
5.2 常用程序设计方法	86
习题 5	111
第 6 章 中断控制、定时/计数器与串行口	113
6.1 CPU 与外设通信方式概述	113

6.2 增强型 MCS-51 中断控制系统	113
6.3 增强型 MCS-51 定时/计数器	120
6.4 串行通信系统	135
6.5 增强型 MCS-51 芯片识别和仿真	149
习题 6	150
第 7 章 单片机通道技术	151
7.1 人机交互通道	151
7.2 开关量输入通道	158
7.3 开关量输出通道	161
7.4 模拟量输出通道	165
7.5 模拟量输入通道	170
习题 7	175
第 8 章 单片机应用系统的设计技术	176
8.1 单片机应用系统的基本组成	176
8.2 单片机应用系统设计的基本要求与特点	177
8.3 单片机应用系统设计的步骤	179
8.4 单片机应用系统的可靠性设计	182
8.5 单片机应用系统的软件设计	189
8.6 矿井机采工作面单片机监测系统设计	190
8.7 单片机开发工具及选择	200
习题 8	202
第 9 章 单片机应用系统	203
9.1 交通指挥灯单片机控制系统	203
9.2 单片机温度数据采集系统	210
9.3 单相复费率智能电度表	220
9.4 单片机防盗报警系统	240
习题 9	247
第 10 章 单片机技术发展现状和趋势	248
10.1 通用单片机的发展	248
10.2 专用单片机的发展	249
10.3 单片机字宽的发展	251
10.4 8098 单片机组织	253
10.5 8098 单片机指令系统	259
10.6 96 系列单片机和 51 系列单片机比较	261
附 8098 单片机指令表	267
参考文献	269

第 1 章 概 述

1.1 单片机及其发展概况

1.1.1 单片机及其特点

在通用微机中央处理器基础上, 将输入/输出 (I/O) 接口电路、时钟电路以及一定容量的存储器等部件集成在同一芯片上, 再加上必要的外围器件, 如晶体振荡器, 就构成了一个较为完整的计算机硬件系统。由于这类计算机系统的基本部件均集成在同一芯片内, 因此被称为单片微控制器 (Single-Chip-Micro Controller, 简称单片机) 或微控制单元 (Micro-Controller Unit, 简称 MCU)。

对于通用微处理器来说, 其主要任务是数值计算和信息处理, 对运算速度和存储容量方面的要求是速度越快越好, 容量越大越好, 因此它沿着高速、大容量方向发展: 字长由 8 位 (如 8085 处理器)、16 位 (如 8086、80286), 迅速向 32 位 (如 80486)、64 位 (如 Pentium 系列 CPU, Pentium 系列 CPU 内部数据总线为 32 位, 对外数据总线为 64 位, 因而 Pentium 还不是真正意义上的 64 位微处理器) 过渡, 时钟信号的频率由最初的 4.77MHz 向 33MHz, 66MHz, 100MHz, 200MHz, 400MHz, 600MHz, 1GHz, 2GHz 甚至更高频率过渡。而单片机主要面向工业控制, 8 位字长已足够 (在工业控制中, 一般仅需要控制线路的通、断, 触点的吸合与释放, 有时 4 位单片机也能胜任), 尽管也有 16 位、32 位的单片机芯片, 但这些高档单片机芯片主要用于语音、图像处理系统, 绝对数量不多; 时钟信号频率也不高, 一般在数十兆以内。

单片机主要发展方向是不断强化控制功能 (即将更多的外围电路单元集成到 CPU 内)、低功耗 (以便电池供电)、低成本 (例如在 CPU 芯片内, 按用途分别集成不同的外围电路, 形成系列化产品, 这样既能满足不同应用领域的需要, 又降低了成本)。

单片机芯片作为控制系统的核心部件, 它除了具备通用微机 CPU 的数值计算功能外, 还必须具有灵活、强大的控制功能, 以便实时监测系统的输入量、控制系统的输出量, 实现自动控制。由于单片机主要面向工业控制, 工作环境比较恶劣, 如高温、强电磁干扰, 甚至含有腐蚀性气体, 在太空中工作的单片机控制系统, 还必须具有抗辐射能力, 因而决定了单片机 CPU 与通用微机 CPU 具有不同的技术特征和发展方向:

- (1) 抗干扰性强, 工作温度范围宽。
- (2) 可靠性高。
- (3) 控制功能往往很强, 数值计算能力较差。
- (4) 指令系统比通用微机系统简单。
- (5) 更新换代速度比通用微处理器慢得多。

Intel 公司 1980 年推出标准 MCS-51 内核 8051 (HMOS 工艺)、80C51 (CHMOS 工艺) 单片机芯片后, 持续生产、使用十余年, 直到 1996 年 3 月才被增强型 MCS-51 内核 8XC5X 系列芯片取代。由于增强型 MCS-51 单片机芯片均采用 CHMOS 工艺, 因此 Philips 公司将“增强型 MCS-51”内核称为“增强型 80C51”内核。

1.1.2 单片机技术现状及发展趋势

目前单片机芯片系列、品种、规格繁多, 先后经历 4 位机、8 位机、16 位机、新一代 8 位机、32 位机等几个有代表性的发展阶段。4 位机主要用于家用电器, 如电视机、空调机、洗衣机中, 不过随着 8 位机价格的下降, 在家用电器中已开始大量采用 8 位机, 以便在家用电器中采用一些新技术, 如模糊控制、变频调速等, 提高家用电器的智能化、自动化程度, 并尽可能降低系统的能耗; 16 位机具有较强的数值运算能力和较快的反应速度, 常用在需要实时控制、实时处理的系统中, 尽管 16 位单片机进入市场已有十余年, 但一直未能取代 8 位机成为主流产品, 目前已被强化了控制接口功能的新一代 8 位机和数值运算能力极强的 32 位机所取代; 32 位机具有很强的数值计算能力, 在图像处理、机器人控制需求的刺激下, 其销量也在迅速上升。在今后一段时期内, 8 位、16 位和 32 位单片机芯片的销量可能会有不同程度的增长, 但在目前, 甚至今后, 如 5 年、10 年时间内, 8 位单片机, 尤其是强化了控制接口功能的新一代 8 位单片机, 如 80C51、MC68HC11 系列依然是单片机的主流产品。因此, 本书主要介绍 8 位单片机原理及系统组成。

8 位单片机先后经历了三个发展阶段。

第一代 8 位单片机系统 (如 Intel 公司的 MCS-48 系列) 功能较差, 它实际上是 8 位通用 CPU 单元电路和基本 I/O 接口电路、小容量存储器、中断控制系统的简单组合, 没有串行通讯功能, 不带 A/D (模/数)、D/A (数/模) 转换器, 中断控制和管理能力也较弱。因此, 它的应用范围受到了很大的限制。

第二代 8 位单片机的特点是通用性强, 但个性还不突出, 控制功能也有限, 依然不能满足不同应用领域、不同测控系统的要求。在 20 世纪 90 年代中后期, 各大芯片厂商, 如 Intel, Philips, Motorola, Temic Semiconductor Technology, Microchip 等在第二代单片机 CPU 内核基础上, 除了进一步强化原有功能 (如在串行口部件中增加帧错误检测和自动地址识别功能) 外, 针对不同的应用领域, 将不同功能、用途的外部接口电路嵌入到第二代单片机 CPU 内, 形成了规格、品种繁多的新一代 8 位单片机芯片, 如 Intel, Philips, Atmel 公司的 8XC5X 系列, Motorola 公司的 68HC05, 68HC11 系列, Micro Chip 公司的 PIC16C 系列等。

在新一代 8 位单片机中, 以增强型 MCS-51 为内核的 8XC5X 系列、以 6801 为内核的 68HC05 和 68HC11 系列目前已成为主流单片机芯片。

1.1.2.1 新一代 8 位单片机芯片主要特征

(1) 片内存储器容量大, 规格多, 程序存储器类型也趋于多样化。该系列不同品种的片内程序存储器容量从 4KB 扩展到 8KB (83C51FA, 87C51FA, 87C52, 89C52), 16KB (83C51FB, 87C51FB, 87C54, 89C54, P89C660), 32KB (83C51FC, 87C51FC, 87C58, 89C58, P89C51RC+, P89C51RC2, P89C662), 甚至 64KB (P89C51RD+, P89C51RD2, P89C664, P89C6XX2), 片内 RAM 存储器容量从 128B 扩展到 512B (P89C51RC+, P89C51RC2, P89C660, P89C60X2), 1KB (P89C51RD+, P89C51RD2,

P89C662, P89C61X2), 2KB (P89C664), 甚至 8KB (P89C668)。

片内程序存储器种类也不再局限于掩模 ROM、EPROM 和 EEPROM (电擦写的只读存储器, 如 Philips 公司的 8XC851), 而是以 OTP ROM (如 Intel 公司的 87C51GB, Philips 公司的 80C51 系列单片机中几乎各个品种均有 OTP ROM 型号) 和 Flash ROM (如 Philips 公司的 P89C51/52/54/58 系列、P89C51RX 系列、P89C66X 系列, Atmel 公司的 AT89C51 系列) 为主。

(2) 指令执行时间大大缩短, 一方面最高时钟频率从 12MHz 提高到 16MHz, 24MHz, 33MHz 甚至 40MHz; 另一方面缩短机器周期, 如 8XC5XX2, P89C6XX2, P89C51RX, P89C66X, P87LPC76X 系列等均提供 6 时钟/机器周期运行模式, 提高了这些产品的实时处理能力, 也降低了电磁辐射指标 (由于机器周期缩短了, 可以使用更低频率的晶振)。

(3) 扩展了接口电路功能, 如增加了高速 I/O 接口; 扩展了 I/O 口引线数目, Philips 公司的 80C451, 83C451, 87C451 品种 I/O 引脚数目高达 56 条, 即有 7 个 I/O 口; 扩展了中断源数量, Philips 公司的 80CL31, 80CL51, 80CL410, 83CL410 可以直接控制、管理多达 10 个外部中断源, 无须专门扩展; 在部分型号中, 集成了 ADC 转换器、PWM 脉冲宽度调制输出接口、可编程计数阵列 PCA。将不同功能的接口电路嵌入基本型单片机芯片后, 用户就可以根据用途选择相应型号的单片芯片, 无须通过外部扩展, 减少了芯片数目, 从而减少了印制板的面积, 提高了系统的可靠性, 降低了成本。

(4) 增加了串行接口部件规格和数量, 除了保留异步串行通讯接口部件 UART 外, 还增加了 I2C、SPI 或 CAN 总线。集成了 I2C 总线接口部件后, 与 I2C 总线接口存储器、时钟芯片等外设器件连接就非常方便。

(5) 部分型号增加了定时复位 (Watchdog) 监控电路, 提高了系统的抗干扰能力。

(6) 封装形式多样化, 同一型号的 CPU 具有多种封装形式, 如 PDIP (Plastic Dual In-line Package, 即塑料双列直插式), CDIP (Ceramic Dual In-line Package, 即陶瓷双列直插式), PLCC (方形壁插塑封), CLCC (方形壁插陶瓷封装), PQFP (塑料方形四边引线扁平封装)。

1.1.2.2 增强型 MCS-51 及兼容单片机主流芯片

目前增强型 MCS-51 及兼容单片机芯片生产厂商较多, 除了 Intel 外, 主要有 Philips, Atmel, Winbond 等。

根据单片机技术现状及应用特征, 今后数年内以下系列最有希望成为增强型 MCS-51 的主流芯片。

低档的 P87LPC76X 系列, 包括 P87LPC759, P87LPC760, P87LPC761, P87LPC762, P87LPC 764, P87LPC767, P87LPC768, P87LPC769 等型号。该系列采用 OTP ROM 存储器, 外围电路多, 功能较完善, 工作温度范围宽, 价格低廉, 非常适合作为空调、洗衣机等家用电器的控制器, 以及各类安防产品的控制器, 如解码与编码器。

中档的 8XC5X 系列 (包括 87C51/52/54/58, 89C51/52/54/58 等型号)、8XC5XX2 系列 (包括 87C51X2/52X2/54X2/58X2, 89C51X2/52X2/54X2/58X2 等型号) 和 P89C6XX2 系列 (包括 P89C60X2, P89C61X2), 特点是软硬件与 MCS-51 保持 100% 的兼容, 价格低, 仿真开发设备多, 能满足一般应用要求, 是单片机教学的首选机型。

高档的 P89C51RX (包括系列 P89C51RC+, P89C51RC2, P89C51RD+, P89C51RD2 等

型号)、P89C66X (包括 P89C660, P89C662, P89C664, P89C668 等型号) 系列和 Winbond 公司的 W77LE58 系列, 其特点是功能齐全, 片内数据存储器容量大, 带有可编程阵列, 使用灵活, 电磁兼容性好, 能满足绝大部分应用。

1.2 单片机的应用领域

1.2.1 在智能仪表中的应用

在仪器、仪表中使用单片机, 可明显增强功能, 提高性能, 减小重量和体积, 使仪器仪表数字化、微型化和智能化, 提高它们的测量速度、测量精度和自动化程度。

1.2.2 单片机在机电一体化产品中的应用

机电一体化是机械工业发展的方向。机电一体化产品是指集机械技术、微电子技术、计算机技术和控制技术与一体, 具有智能化特征的机电产品。例如, 微机控制的数控机床、机器人等。单片机作为机电产品中的控制器, 能充分发挥它的体积小、可靠性高、功能强等优点, 大大提高了机器的自动化、智能化程度。

1.2.3 单片机在过程控制中的应用

过程控制是微型机应用最多、最有效的方面之一, 单片机广泛地用于过程控制。它既可以作为主机控制, 也可以作为分布式控制系统的前端机, 对现成的信息进行实时的测量和控制。单片机可用于开关量控制、顺序控制及逻辑控制等。

1.2.4 单片机在计算机网络及通信中的应用

高性能单片机中集成有 SDLC 通信接口, 因而使其在计算机网络及通信设备中得到了广泛的应用。

习题 1

- 1.1 简要说明微处理器、微型计算机和微型计算机系统的联系和区别。
- 1.2 典型微型计算机的硬件包括哪些主要组成部分? 各有何用途?
- 1.3 什么是单片微型计算机? 它在结构上与典型的微型计算机有什么区别?
- 1.4 单片机具有哪些突出优点? 举例说明单片机的应用领域。

第2章 MCS-51 单片机的内部结构

MCS-51 单片机是在 MCS-48 系列的基础上发展的高性能 8 位单片机，其代表是 8051。该系列其他新的单片机产品都是以 8051 为核心，再增加一定的功能部件后构成的。本章以 MCS-51 系列的 8051 为典型例子，介绍单片机的内部结构、性能和工作原理。

2.1 MCS-51 单片机结构

MCS-51 系列产品有 8031, 8051, 8751。其中，8031 内部没有程序存储器 ROM，因此必须外接 EPROM 作为程序存储器才能构成一个完整的微型机。8051 是 ROM 型单片机，内含 4KB ROM，而 8751 片内含有 4KB EPROM。除此之外，三者的内部结构和引脚完全相同。

图 2-1 是 MCS-51 单片机的总体结构框图。由图可见，在一块片上集成了 CPU、存储器、I/O 接口等，从而构成为单片机微型计算机。它的基本特性如下：

- (1) 4KB 的程序存储器 (ROM 或 EPROM)。
- (2) 128B 的数据存储器。
- (3) 可编程的并行 I/O 口 P0~P3，有 32 位双向输入/输出线。
- (4) 1 个全双工串行口。
- (5) 2 个 16 位定时器/计数器。
- (6) 5 个中断源，2 个中断优先级的中断结构。
- (7) 1 个片内时钟振荡器和时钟电路。
- (8) 可以寻址 64KB 的程序存储器和 64KB 的外部数据存储器。

由此可见，MCS-51 单片机是一种功能相当强的 8 位微型机。

2.2 CPU

MCS-51 内部有一个功能很强的 8 位微处理器，它是单片机的核心部件，即是单片机的指挥和执行机构，如图 2-1 所示。从功能上看，该 CPU 包括两个基本部分：运算器和控制器。

2.2.1 运算器

运算器包括算术运算部件 ALU (Arithmetic Logic Unit)，累加器 ACC，B 寄存器，暂存寄存器 TMP1 和 TMP2，程序状态字寄存器 PSW (Program Status Word)，BCD 码运算调整电路等。为了提高数据处理和位操作能力，片内设有一些专用寄存器，而且还增强了位处理逻辑电路的功能。在进行位操作时，进位位 Cy 作为位累加器，整个位操作系统构成一台布

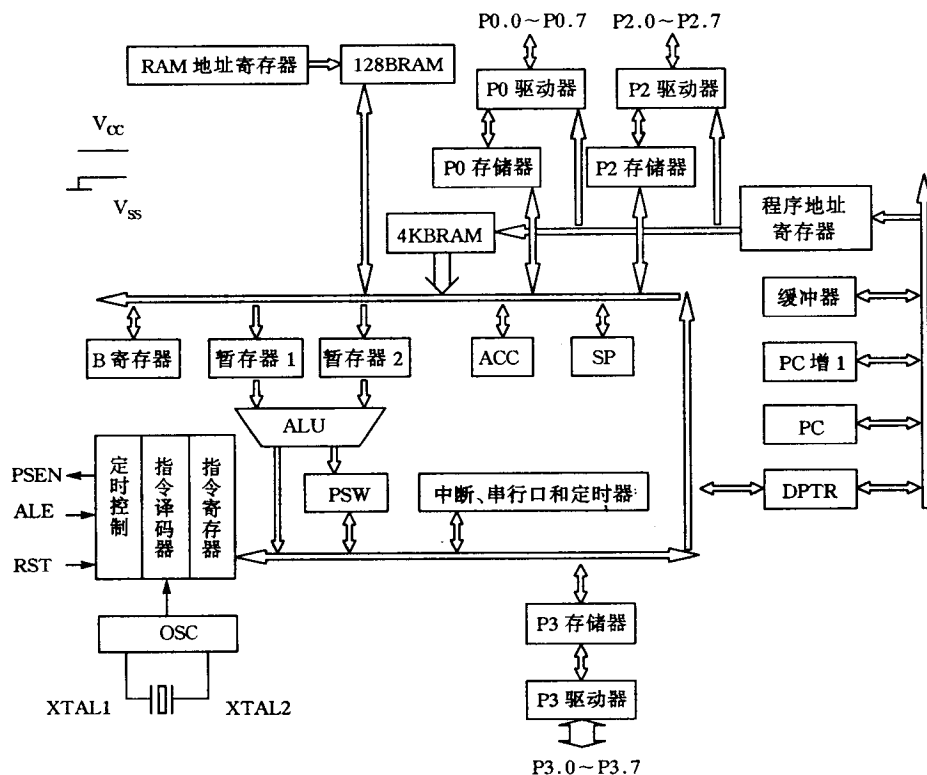


图 2-1 MCS-51 单片机内部结构框图

尔处理器。

2.2.2 算术逻辑运算部件 ALU

ALU 由加法器和其他逻辑电路等组成。它的功能是，完成各种算术运算和逻辑运算，其典型操作包括对 8 位数据进行算术加、减、乘、除及逻辑与、或、异或、取反等运算，以及循环移位、位操作等。

2.2.3 寄存器

CPU 内部没有单独的存储器，而是设置了一些工作寄存器，暂存数据和状态等，以便数据的传送和运算。

2.2.3.1 累加器 ACC

累加器 ACC，简称累加器 A，它是一个 8 位寄存器，通过暂存器与 ALU 相连。在 CPU 中，累加器 A 是工作最频繁的寄存器。在算术运算和逻辑运算时，通常用累加器 A 存放一个参加操作的数，作为 ALU 的一个输入，而 ALU 的运算结果又存入累加器 A 中。

2.2.3.2 寄存器 B

寄存器 B 一般用于乘、除法指令，它与累加器 A 配合使用。运算前，寄存器 B 中存放乘数或除数；运算后，B 中保存了乘积的高位字节或商的余数部分。此外，寄存器 B 可作为

存放中间结果的暂存寄存器使用。

2.2.3.3 程序状态字寄存器 PSW

PSW 是一个 8 位寄存器，用于寄存当前指令执行的某些状态，反映指令执行结果的一些特征，比如进位和溢出等。不同的特征用相应的状态标志位来表示。

按功能来分，PSW 的标志可以分为两类：一类是状态标志，它表示当前指令执行后运算结果的一些特征，这类标志为后面的操作提供条件判断的依据；另一类是用户设定的标志位，用来选择 CPU 当前使用的工作寄存器组，或用户在程序设计中作为某种特定的标志位。

PSW 寄存器的字节地址是 D0H，它的格式如表 2-1 所示。

表 2-1 PSW 寄存器的字节格式

	D7	D6	D5	D4	D3	D2	D1	D0
PSW	C	AC	F0	RS1	RS0	OV	F1	P
位地址 (H)	D7	D6	D5	D4	D3	D2	D1	D0

(1) 四个状态标志位定义

C：进位标志位，有时表示为 C_y 。在进行加法（或减法）运算时，如果操作结果的最高位 D7 有进位（或借位）时， C_y 置 1；否则， C_y 置 0。在进行位操作时， C_y 作为位累加器 C，也称为布尔累加器。此外，循环移位指令和比较转移指令也会影响 C_y 标志。

AC：半进位标志位。在进行加法（或减法）运算时，如果第半字节向高半字节有进位（或借位），则 AC 标志置 1；否则 AC 标志置 0。AC 标志用于校正 BCD 码加法或减法运算的结果，作为 BCD 码运算调整指令 DAA 判断的依据之一。

P：奇偶标志位。该标志位始终跟踪累加器 A 的内容的奇偶性，如果结果中 A 内有奇数个 1，则标志 P 置 1；否则置 0。

OV：溢出标志位。带符号数算术运算时，如果结果发生溢出，则 OV 标志置 1；否则置 0。

计算机中，带符号数通常是用补码表示的，对于单字节二进制补码，其所能表示数的范围是 $-128 \sim +127$ ，如果运算结果超过了这个数值范围，就称为溢出。一般两个同号数相加或两个异号数相减，有可能发生溢出；而两个同号数相减或两个异号数相加，则不会发生溢出。例如：

$$\begin{array}{rcl}
 & 00011001 & (+25) \\
 + & 01111101 & (+125) \\
 \hline
 Cy=0 & 10010110 & (\text{结果为负数}) \\
 \\
 & 10000111 & (-121 \text{ 的补码}) \\
 + & 10001000 & (-120 \text{ 的补码}) \\
 \hline
 Cy=1 & 00001111 & (\text{结果为正数})
 \end{array}$$

由上面例子可以看出，当两个正数相加，若和超过 $+127$ 时，其结果的符号由正变负，即得出负数，显然，这个结果是错误的。原因是两正数相加，和数为 $+150 > +127$ ，即超出了 8 位正数所能表示的最大值，使数值部分占据了符号的位置，产生了溢出错误，这时 $OV=1$ 。同理，两负数相加，结果应为负数，但因和数为 $-241 < -128$ ，有溢出而使结果为正

数,显然,这个结果是错误的,此时 $OV=1$ 。

通常可由符号相加的进位 $D7C$ 和数值部分的最高位相加的进位 $D6C$ 的状态来判断是否有溢出,即利用

$$OV = D7C \oplus (\text{或 } \vee) D6C$$

判别式来判断。当 $D7C$ 和 $D6C$ 异或结果为 1,即 $OV=1$ 时,表示有溢出;当异或结果为 0,即 $OV=0$ 时,表示无溢出。如上述两例分别为: $OV=0$ 异或 $1=1$, $OV=1$ 异或 $0=1$,故两例运算都产生溢出。

(2) 其他标志位定义

PSW 的 $F1$, $F0$ 与上述标志位不同,是由用户软件自行设定置位和复位的。

$RS1$, $RS0$: 工作寄存器组指针,用以选择指令当前工作的寄存器组。用户用软件改变 $RS1$ 和 $RS0$ 的组合,从而指定当前选用的工作寄存器组。各组地址编码如表 2-2 所示。

表 2-2 PSW 地址编码

RS1	RS0	寄存器组	片内 RAM 地址
0	0	组 0	00H~07H
0	1	组 1	08H~0FH
1	0	组 2	10H~17H
1	1	组 3	18H~1FH

MCS-51 单片机在复位后, $RS1=RS0=0$, 所以 CPU 自动选中组 0 作为当前工作寄存器组。根据需要,用户可以通过传送指令或位操作指令来改变 $RS1$ 和 $RS0$ 的状态,任选一组工作寄存器区。这个特点提高了程序中保护现场和恢复现场的速度。

2.2.4 控制器

控制器是用来控制计算机工作的部件,它包括程序计数器、指令寄存器、指令译码器、堆栈指针、数据指针、时钟发生器和定时控制逻辑等。控制器的功能是,接受来自存储器的指令,进行译码,并通过定时和控制电路,在规定的时刻发出指令操作所需的各种控制信息和 CPU 外部所需的各种控制信号,使各部分协调工作,完成指令所规定的操作。

2.2.4.1 程序计数器 PC

程序计数器 PC 是 16 位专用寄存器,其内容表示下一条执行的指令的 16 位地址。CPU 总是把 PC 的内容送往地址总线,作为选择存储单元的地址以便从指定的存储单元中取出指令,译码和执行。

PC 具有自动加 1 的功能。当 CPU 顺序地执行指令时,PC 的内容以增量的规律变化着,于是当一条指令取出后,PC 就指向下一条指令的地址。如果不按顺序执行指令,转移到某地址再继续执行指令,这时在跳转之前必须将转向的程序入口地址送往程序计数器,以便从该入口地址开始执行程序。由此可见,PC 实际上是一个地址指示器,改变 PC 中的内容就可以改变指令执行的次序,即改变程序执行的路线。当系统复位后, $PC=0000H$, CPU 便从这一固定的入口地址开始执行程序。

2.2.4.2 堆栈指针 SP

在微型机中,堆栈是在内存 RAM 中开辟的一个特定的存储区,专门用来暂时存放数据

或存放返回地址，并按照“后进先出”（LIFO）的原则进行操作。

MCS-51 单片机的堆栈，是在片内 RAM 中开辟的一个专用区，通常指定内部数据存储器地址 07H~7FH 中的一部分连续存储区作为堆栈，堆栈示意图如图 2-2 所示。堆栈的一端是固定的，称为栈底；另一端是浮动的，称为栈顶。当堆栈中没有数据时，栈顶和栈底重合。当数据进栈时，栈顶自动地向地址加 1 的方向变化；当数据出栈时，栈顶又自动地向地址减 1 的方向变化。一般把堆栈中的数据称为元素，最后进栈的那个元素所在地址就是栈顶。由于堆栈元素的存入和取出必须遵循 LIFO 的原则，因此堆栈的操作总是对栈顶进行的。

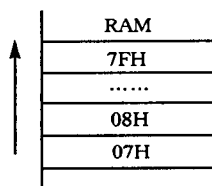


图 2-2 堆栈示意图

堆栈指针 SP 是一个 8 位寄存器，用它存放栈顶的地址。进栈时，SP 自动加 1，将数据压入 SP 所指定的地址单元；出栈时，将 SP 所指示的地址单元中的数据弹出，然后 SP 自动减 1；因此，SP 总是指向栈顶。

系统复位后，SP 初始化为 07H，所以第一个压入堆栈的数据存放到 08H 单元，即堆栈区为从 07H 单元开始的一部分连续存储单元。由于 08H~1FH 单元为工作寄存器区 1~3，在程序设计中很可能要用到这些区，所以用户在编程时最好把 SP 的值改为 1FH 或更大值，以免堆栈区与要使用的工作寄存器互相冲突。SP 的内容是可编程的，因而可将堆栈区定位到内部数据存储器的任意位置。堆栈的大小可用“深度”表示，用户在设定堆栈区时应该考虑到堆栈的深度，以便满足子程序嵌套时的需要。

2.2.4.3 数据指针 DPTR

数据指针 DPTR 是一个 16 位的地址寄存器，专门用来存放 16 位地址指针，作间接寄存器使用。它可指向 64KB 范围内的任一存储单元，也可以分成高字节 DPH 和低字节 DPL 两个独立的 8 位寄存器，这为修改 DPTR 的内容提供了方便。

2.2.4.4 指令寄存器、指令译码器和 CPU 定时控制

CPU 从程序存储器内取出的指令首先送指令寄存器，然后送入指令译码器，由指令译码器对指令进行译码，即把指令转变成执行该指令所需要的电信号，再通过 CPU 的定时和控制电路，发出特定的时序信号，使计算机正确地执行程序所要求的各种操作。

2.3 MCS-51 的引脚及片外总线结构

2.3.1 MCS-51 的引脚功能

MCS-51 单片机采用 40 引脚双列直插封装（DIP）形式。对于 CHMOS 单片机，除采用 DIP 形式外，还采用方形封装工艺。由于受到引脚数目的限制，所以有一些引脚具有第二功能。图 2-3 是 MCS-51 的引脚图和逻辑符号。在单片机的 40 条引脚中，有 2 条专用于主电源的引脚，2 条外接晶体的引脚，4 条控制和其他电源复用的引脚，32 条输入输出的引脚。以下说明这些引脚的名称和功能。

(1) 主电源引脚 V_{CC} 和 V_{SS}

V_{CC} : 接 +5V 电源。

V_{SS} : 接电源地。

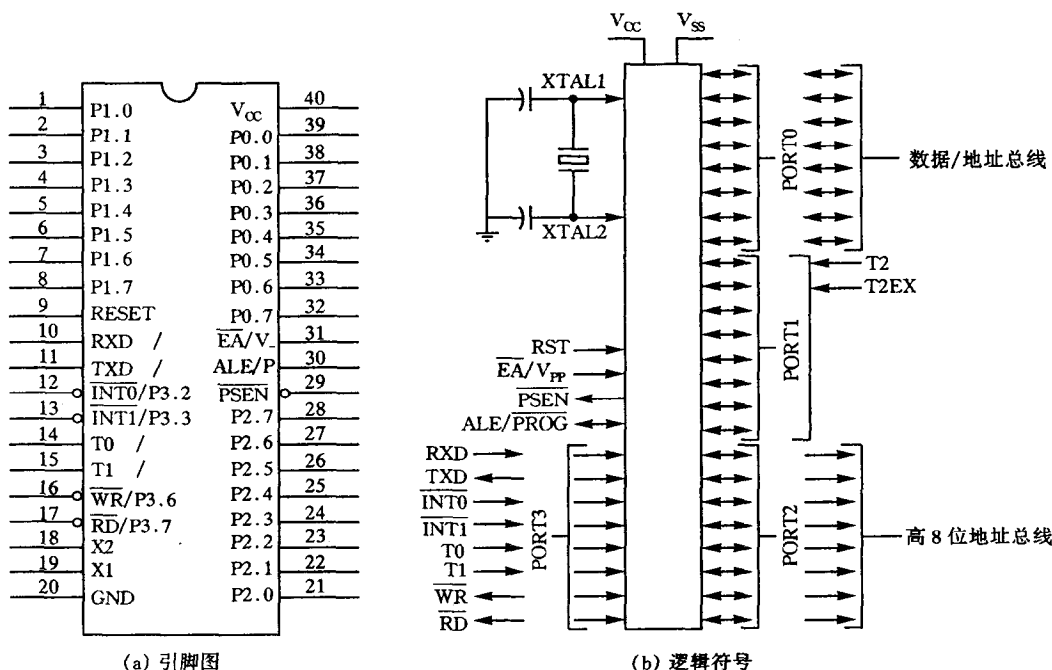


图 2-3 MCS-51 的引脚图和逻辑符号

(2) 时钟电路引脚 XTAL1 和 XTAL2

XTAL1: 接外部晶体的一端。在单片机内部, 它是反向放大器的输入端, 该放大器构成了片内振荡器。在采用外部时钟电路时, 对于 HMOS 单片机, 此引脚必须接地; 对 CHMOS 单片机, 此引脚作为驱动端。

XTAL2: 接外部晶体的另一端。在单片机内部, 接至上述振荡器的反向放大器的输出端, 振荡器的频率是晶体振荡频率。若采用外部时钟电路时, 对于单片机, 该引脚输入外部时钟脉冲; 对于 CHMOS 单片机, 此引脚应悬空。

(3) 控制信号引脚 RST/V_{pd} , ALE/PROG, $\overline{PSEN}$ 和 $\overline{EA}/V_{PP}$

RST/V_{pd} : 复位电源输入端。单片机上电后, 只要在该引脚上输入 24 个振荡周期 (2 个机器周期) 宽度以上的高电平就会使单片机复位; 若在 RST 与 V_{CC} 之间接一个 $10\mu F$ 的电容, 而在 RST 与 V_{SS} 接一个 $8.2k\Omega$ 的下拉电阻, 则可实现单片机上电自动复位。

RST/V_{pd} 具有复用功能, 在主电源 V_{CC} 掉电期间, 该引脚可接上 +5V 备用电源。当 V_{CC} 下掉到低于规定的电平, 而 V_{pd} 在其规定的电压范围内时, V_{pd} 就向片内 RAM 提供备用电源, 以保持片内 RAM 中的信息不丢失, 复电后能继续正常运行。

ALE/PROG: 地址锁存使能输出/编程脉冲输入端。当 CPU 访问外部存储器时, ALE 的输入作为外部锁存地址的低字节控制信号; 当不访问外部存储器时, ALE 端仍以 1/6 时钟振荡频率固定地输出正脉冲。因此, 它可用作对外输出的时钟或用于定时。但要注意的是, 每当访问外部数据存储器时会丢失一个脉冲。ALE 端可以驱动 8 个 LSTTL 负载。另外在对 8751 片内 EPROM 编程 (固化) 时, 此引脚用于输入编程脉冲 (PROG)。

PSEN: 外部程序存储器读选通信号。CPU 在访问外部程序存储器期间, 每个机器周期中信号两次有效。但在此期间, 每当访问外部数据存储器时, 这两次有效的信号不出现, 它可以驱动 8 个 LSTTL 负载。

EA/V_{PP}: 外部访问允许/编程电源输入。当输入高电平时, CPU 执行程序在低 4KB (0000H~0FFFH) 地址范围内访问片内程序存储器; 在程序计数器 PC 的值超过 4KB 的地址时将自动转向执行片外程序存储器的程序。当输入低电平时, CPU 仅访问片外程序存储器。因此, 对于 8031 来说, 由于片内无程序存储器, 因此 EA 必须接低电平。

在对 8751EPROM 编程时, 此引脚接 +21V 的编程电压 V_{PP}。

(4) 输入/输出 (I/O) 引脚 P0, P1, P2 和 P3

P0.0~P0.7: P0 口是一个 8 位双向 I/O 端口。在访问片外存储器时, 它分时提供低 8 位地址和作 8 位双向数据总线。在 EPROM 编程时, 从 P0 口输入指令字节; 在验证程序时, 则输出指令字节 (验证时, 要外接上拉电阻)。P0 口能以吸收电流的方式驱动 8 个 LSTTL 负载。

P1.0~P1.7: P1 是 8 位准双向 I/O 端口。在 EPROM 编程时, 它输入低 8 位地址。P1 口能驱动 4 个 LSTTL 负载。

P2.0~P2.7: P2 是 8 位准双向 I/O 端口。当 CPU 访问外部存储器时, 它输出高 8 位地址。在对 EPROM 编程时和验证程序时, 它输入高 8 位地址。P2 口可驱动 4 个 LSTTL 负载。

P3.0~P3.7: P3 是 8 位准双向 I/O 端口。它是一个复用功能口。作为第一功能使用时, 为普通 I/O 口, 其功能和操作方向与 P1 口相同; 作为第二功能使用时, 各引脚的定义如表 2-3 所示。P3 口的每一条引脚均可独立定义为第一功能的输入输出或第二功能。P3 口能驱动 4 个 LSTTL 负载。

表 2-3

P3 各口线的第二功能表

口 线	第二功能
P3.0	RXD (串行口输入)
P3.1	TXD (串行口输出)
P3.2	INT0 (外部中断 0 输入)
P3.3	INT1 (外部中断 1 输入)
P3.4	T0 (定时器 0 的外部输入)
P3.5	T1 (定时器 1 的外部输入)
P3.6	WR (外部数据存储器“写”信号输出)
P3.7	RD (外部数据存储器“读”信号输出)

2.3.2 MCS-51 的总线结构

从上面叙述中可以知道, 如果 8051/8751 不外接存储器, 这时 P0~P3 口都可由用户使用。如果要外部扩展存储器, 或者对 8031 来说, 真正为用户使用的 I/O 口线只有 P1 口, 以及部分作为第一功能使用时的 P3 口。图 2-4 是 MCS-51 单片机按引脚功能分类的片外总线结构图。

由图 2-4 可见, MCS-51 单片机的片外三总线结构, 便于实现系统的扩展。

(1) 地址总线 AB: 地址总线宽度为 16 位, 外部存储器直接寻址为 64KB。16 位地址总