

高 等 学 校 规 划 教 材

微型计算机 原理及应用

王建宇 戴跃伟 侯晓霞 编著



化学工业出版社
教材出版中心

微型计算机 原理及应用



ISBN 7-5025-3311-7



9 787502 533113 >

ISBN 7-5025-3311-7/G • 870 定价：28.00元

TP36
637

高等学校规划教材

微型计算机原理及应用

王建宇 戴跃伟 侯晓霞 编著

化学工业出版社
教材出版中心
·北京·

(京)新登字 039 号

图书在版编目(CIP)数据

微型计算机原理及应用/王建宇,戴跃伟,侯晓霞编著.
北京:化学工业出版社,2001.7
高等学校规划教材
ISBN 7-5025-3311-7

I.微… II.①王…②戴…③侯… III.微型计算机-
高等学校-教材 IV.TP36

中国版本图书馆 CIP 数据核字(2001)第 040629 号

高等学校规划教材
微型计算机原理及应用

王建宇 戴跃伟 侯晓霞 编著

责任编辑:唐旭华

责任校对:陈 静

封面设计:田彦文

*

化学工业出版社 出版发行
教材出版中心

(北京市朝阳区惠新里 3 号 邮政编码 100029)

发行电话:(010) 64918013

<http://www.cip.com.cn>

*

新华书店北京发行所经销

北京市管庄永胜印刷厂印刷

三河市东柳装订厂装订

开本 787×1092 毫米 1/16 印张 20 $\frac{3}{4}$ 字数 514 千字

2001 年 8 月第 1 版 2001 年 8 月北京第 1 次印刷

印 数:1—5000

ISBN 7-5025-3311-7/G·870

定 价:28.00 元

版权所有 违者必究

该书如有缺页、倒页、脱页者,本社发行部负责退换

前 言

近年来,随着科学技术的发展和工艺水平的提高,微处理器芯片在不断地进行更新换代,其字长、集成度、功能、结构等均有了长足的发展。目前,一台普通的微型计算机的功能已超过了20世纪70年代小型机甚至中型机的功能;由多个微处理器构成的系统几乎可以达到大型机的计算能力;而由高档微机组成的图形工作站,使得实时图像处理和网络化大型计算得以实现,从而使科学计算可视化技术走向大众;在工业生产上,由微机控制的自动化生产线,为提高生产能力和产品质量提供了保证;而大量由微处理器控制的仪器、仪表、家用电器、医疗设备等,已成为当今生活中不可缺少的一部分。总之,微型计算机及其应用技术随处可见,充满了生产和生活的各个方面,学习并掌握与之相关的内容,已成为高等院校的学生及社会各界人士的需求和迫切愿望。

为了使学生更好地掌握微机原理与接口技术的核心内容,根据我们多年教学的体会和经验,以及当前各大专院校普遍使用的16位微机实验设备的现状,同时也为满足21世纪培养高素质人才和教学改革的需要,在作者主持完成的“微型计算机原理及应用”课程被评为江苏省优秀课程、相应的教学体系建设成果被评为江苏省优秀教学成果的基础上,我们编写了《微型计算机原理及应用》一书。

本书以8086/8088为主线,讲述了8086/8088微处理器的组成原理、体系结构、汇编语言及程序设计技术、接口技术及应用的有关内容。考虑到学生对计算机知识学习的系统性和完整性,我们将当前高性能微机系统采用的新技术融合到各相关章节中进行了介绍,如高速缓存Cache、PCI、AGP总线技术,USB、1394通信接口技术等,并在第十章重点分析了高性能微机的体系结构和采用的新技术,这样使学生对微机系统整体结构有一个完整的了解。在第二、三章中,详细介绍了指令系统和汇编程序设计方法,并加入了高级语言与汇编语言的交叉调用内容,同时,增添了同类教材涉及不多的,而且是计算机应用和使用所必须具备的总线技术和A/D、D/A内容。本书作者开发了与本书配套的多媒体教学软件,对购买本书量大的单位,我们将免费赠送该软件。

全书共分十章。第一章微型计算机概述,简要介绍微型计算机的发展、基本结构和工作过程,8086/8088CPU结构、存储器组织及典型时序分析。第二章8086/8088指令系统,主要介绍8086/8088寻址方式和指令系统,对常用指令的寻址方式及操作做了较详细的阐述,同时通过程序举例,帮助读者深入理解指令的功能。第三章汇编语言程序设计,讲述了汇编语言源程序的设计方法,伪指令格式,以及汇编语言程序和高级语言程序的相互调用。第四章存储器系统,论述了存储器的组成及工作原理、存储器系统扩展方法,并介绍了Cache的结构和工作原理等。第五章中断系统,描述了中断的概念及典型中断芯片8259的结构和应用。第六章DMA控制器和定时/计数器,主要介绍了DMA和定时/计数器的工作原理和典型芯片8237、8253的结构和应用。第七章接口与串并行通信,介绍常用并行和串行接口芯片的结构及其与CPU接口方式和编程,同时增加了通用串行接口规范USB及1394技术。第八章总线技术,主要描述总线的有关概念,总线的类别及功能,常用总线的有关规范等。第九章D/A、A/D转换器及其与CPU的接口,讲述了数-模转换器和模-数转

换器的一般工作原理，重点介绍与 CPU 的接口技术及其编程。第十章高性能微机系统新技术简介，讲述了 PⅡ、PⅢ系列微机中采用的新技术，重点分析了 MMX、SSE 技术和体系结构涉及的寄存器结构、工作方式、存储管理及存储保护技术。每章都有习题与思考题，以便帮助读者理解和掌握有关内容。

本书第六、八、九章由戴跃伟编写，第四、五、七章由侯晓霞编写，其余各章由王建宇编写，全书由王建宇统稿。杨洋、钟晓霞、袁秋林、项文波、施友松、王翔、陈果、秦华旺等参加了本书插图的绘制，在此表示感谢。

由于水平所限，书中难免有错误之处，恳请广大读者批评指正。

编 者

2001 年 3 月于南京

内 容 简 介

本书紧紧围绕微型计算机原理和应用主题,以 8086/8088 为主线,系统介绍 16 位微型计算机的基本知识、基本组成和体系结构,8086/8088 系统中的指令系统、汇编语言及程序设计方法和技巧,存储器的组成和构成方法,常见的可编程接口芯片 Intel 8251、Intel 8253、Intel 8237、Intel 8259 和 Intel 8255 基本结构和应用,A/D、D/A 转换原理及典型芯片。并对现代微机系统中涉及的总线技术、高速缓存技术、数据传输方法、高性能计算机的体系结构和主要技术作了简要分析。

本书注重理论联系实际,突出实用技术,内容简明扼要,融入作者多年的经验和体会,可作为高等院校非计算机专业本、专科学生微机原理或接口技术课程的教材,也可作为工程技术人员学习和应用相关内容的参考材料。

目 录

第一章 微型计算机概述	(1)
1.1 微机发展概述	(1)
1.1.1 微机的发展	(1)
1.1.2 微型计算机的特点	(4)
1.2 微机工作过程	(4)
1.2.1 微机基本结构	(4)
1.2.2 微机工作过程	(7)
1.3 8086/8088 微处理器	(10)
1.3.1 8086/8088CPU 的编程结构	(10)
1.3.2 存储器组织	(13)
1.3.3 8086/8088CPU 引线及其功能	(14)
1.3.4 系统构成	(18)
1.4 典型时序分析	(19)
1.4.1 基本概念	(19)
1.4.2 学习 CPU 时序的目的	(20)
1.4.3 最小模式下的典型时序	(20)
1.4.4 最大模式下的时序	(23)
习题与思考题	(24)
第二章 8086/8088 的指令系统	(26)
2.1 8086/8088 寻址方式	(26)
2.2 8086/8088 指令系统	(28)
2.2.1 数据传送指令	(28)
2.2.2 算术运算指令	(33)
2.2.3 逻辑运算和移位指令	(38)
2.2.4 串操作类指令	(44)
2.2.5 程序控制指令	(47)
2.2.6 标志处理和 CPU 控制类指令	(49)
习题与思考题	(50)
第三章 汇编语言程序设计	(52)
3.1 汇编语言的基本元素	(52)
3.1.1 汇编语言的语句格式	(52)
3.1.2 汇编语言的运算符	(53)
3.1.3 表达式	(55)
3.1.4 汇编语言程序汇编步骤	(57)
3.2 伪指令	(58)

3.2.1	数据定义伪指令	(58)
3.2.2	符号定义伪指令 EQU、=、及 PURGE	(58)
3.2.3	段定义伪指令 SEGMENT 和 ENDS	(58)
3.2.4	设定段寄存器伪指令 ASSUME	(60)
3.2.5	过程定义伪指令 PROC 和 ENDP	(60)
3.2.6	宏指令	(62)
3.2.7	ORG 伪指令	(63)
3.2.8	汇编结束伪指令 END	(63)
3.3	汇编程序设计	(64)
3.3.1	简单程序设计	(64)
3.3.2	分支程序设计	(65)
3.3.3	循环程序设计	(67)
3.3.4	子程序设计	(71)
3.3.5	MASM 与高级语言的接口	(77)
3.3.6	DOS 功能调用	(81)
	习题与思考题	(83)
第四章	存储器系统	(86)
4.1	概述	(86)
4.1.1	存储器分类	(86)
4.1.2	存储器系统结构	(87)
4.2	读写存储器 RAM	(89)
4.2.1	静态 RAM	(89)
4.2.2	动态 RAM	(91)
4.3	只读存储器 ROM	(95)
4.3.1	掩模 ROM	(95)
4.3.2	可编程的 ROM	(96)
4.3.3	可擦除可编程序的 ROM	(96)
4.3.4	电可擦除可编程序的 ROM (Electronic Erasable Programmable ROM)	(99)
4.3.5	快擦型存储器 (Flash Memory)	(100)
4.4	存储器芯片扩展及其与 CPU 的连接	(100)
4.4.1	存储器芯片与 CPU 的连接	(100)
4.4.2	存储器芯片的扩展	(101)
4.5	高速缓冲存储器 Cache	(106)
4.5.1	Cache 的层次结构	(106)
4.5.2	Cache 的基本工作原理	(106)
4.5.3	Cache 的基本操作	(108)
4.5.4	地址映像	(108)
4.5.5	替换策略	(110)
4.5.6	PⅢ中采用的 Cache 技术	(111)
4.6	虚拟存储器	(112)

4.6.1 主存-辅存层次结构	(112)
4.6.2 虚拟存储器的基本概念	(113)
4.6.3 页式虚拟存储器	(114)
4.6.4 段式虚拟存储器	(115)
4.6.5 段页式虚拟存储器	(116)
习题与思考题	(117)
第五章 中断系统	(118)
5.1 输入/输出数据的传输控制方式	(118)
5.1.1 程序方式	(118)
5.1.2 中断方式	(121)
5.1.3 DMA (Direct Memory Access) 方式	(125)
5.2 8086/8088 的中断操作	(126)
5.2.1 中断分类与中断类型码	(126)
5.2.2 中断向量与中断向量表	(127)
5.2.3 中断响应过程与时序	(127)
5.3 中断控制器 8259A	(130)
5.3.1 8259A 结构及主要功能	(130)
5.3.2 8259A 编程	(133)
5.3.3 8259A 工作方式小结	(138)
5.3.4 8259A 级联	(139)
5.3.5 8086/8088 中断向量表建立方法	(141)
5.3.6 8259A 应用举例	(142)
习题与思考题	(143)
第六章 DMA 控制器和定时/计数器	(145)
6.1 DMA 控制器 Intel 8237	(145)
6.1.1 DMA 概述	(145)
6.1.2 8237 编程结构与工作原理	(146)
6.1.3 8237 引脚功能	(147)
6.1.4 8237 工作方式	(149)
6.1.5 8237 的内部寄存器	(150)
6.1.6 8237 应用	(154)
6.1.7 DMA33/66/100 简介	(158)
6.2 定时/计数器芯片 Intel 8253	(159)
6.2.1 8253 结构和工作原理	(159)
6.2.2 8253 工作方式	(161)
6.2.3 8253 编程及应用	(168)
6.2.4 其他定时/计数芯片	(169)
习题与思考题	(171)
第七章 接口与串并行通信	(172)
7.1 CPU 与外设之间的数据传输	(172)

7.1.1 CPU 与 I/O 接口	(172)
7.1.2 I/O 接口与系统的连接	(173)
7.2 可编程的并行接口 Intel 8255A	(177)
7.2.1 并行通信与接口	(177)
7.2.2 8255A 的编程结构	(177)
7.2.3 8255A 的引脚功能	(178)
7.2.4 8255A 的工作方式	(179)
7.2.5 8255A 的编程及应用	(184)
7.3 可编程串行接口芯片 8251A	(190)
7.3.1 串行通信基础	(190)
7.3.2 8251A 的基本性能	(194)
7.3.3 8251A 的内部结构	(195)
7.3.4 8251A 的引脚功能	(197)
7.3.5 8251A 的编程	(200)
7.3.6 8251A 应用举例	(204)
7.4 通用串行接口标准	(207)
7.4.1 通用串行接口 USB	(207)
7.4.2 1394 接口	(209)
习题与思考题	(211)
第八章 总线技术	(212)
8.1 总线标准与总线体系结构	(212)
8.1.1 总线分类与结构	(212)
8.1.2 总线控制方法	(213)
8.2 PC 总线	(216)
8.2.1 ISA 工业标准总线	(216)
8.2.2 EISA 扩展的工业标准结构总线	(219)
8.2.3 VESA 总线	(220)
8.2.4 PCI 总线	(221)
8.2.5 加速图形端口(AGP)	(222)
8.3 系统总线	(223)
8.4 通信总线	(224)
8.4.1 IEEE 488 总线	(224)
8.4.2 RS-232C 总线	(228)
8.4.3 RS-423A/422A/485 总线	(229)
习题与思考题	(231)
第九章 D/A、A/D 转换与接口技术	(232)
9.1 从物理信号到电信号的转换	(232)
9.2 D/A 转换器的一般工作原理	(234)
9.2.1 解码原理	(234)
9.2.2 D/A 转换器的基本结构	(236)

9.3 数/模转换器芯片(DAC)及其接口技术	(238)
9.3.1 D/A 的性能参数和术语	(238)
9.3.2 D/A 芯片及其与 CPU 接口	(240)
9.3.3 数/模转换器芯片和微处理器的接口需要注意的问题	(249)
9.4 模/数转换芯片(ADC)及其接口技术	(250)
9.4.1 采样和量化	(250)
9.4.2 A/D 的工作原理	(252)
9.4.3 A/D 的性能参数和术语	(252)
9.4.4 A/D 芯片及其与 CPU 接口	(253)
9.4.5 模/数转换器芯片和微处理器的接口需要注意的问题	(261)
习题与思考题	(266)
第十章 高性能微机技术简介	(268)
10.1 流水线技术	(268)
10.1.1 标量流水工作原理	(268)
10.1.2 超流水线超标量方法	(269)
10.1.3 超长指令字(VLIW)技术	(269)
10.1.4 其他相关技术	(269)
10.2 RISC、SIMD 简介	(270)
10.2.1 RISC 简介	(270)
10.2.2 SIMD 简介	(271)
10.3 MMX、SSE、SSE2 技术	(271)
10.3.1 MMX 技术	(271)
10.3.2 SSE 技术	(274)
10.3.3 SSE2 技术	(276)
10.4 操作方式和寄存器	(276)
10.4.1 操作方式	(277)
10.4.2 基本执行环境	(278)
10.4.3 用户级数据结构与寄存器组	(280)
10.4.4 系统级数据结构与寄存器组	(283)
10.5 存储管理	(293)
10.5.1 存储器管理概述	(293)
10.5.2 物理地址、线性地址与逻辑地址	(294)
10.5.3 分段技术	(295)
10.5.4 分页技术	(298)
10.5.5 物理地址扩展	(303)
10.6 存储保护	(306)
10.6.1 段页保护机制	(307)
10.6.2 段限与类型的保护校验	(308)
10.6.3 特权级	(310)
10.6.4 指针验证	(311)

10.6.5 校验对界 (311)

10.6.6 页面级保护 (311)

习题与思考题 (313)

附录 A (314)

附录 B (315)

参考文献 (321)

第一章 微型计算机概述

1.1 微机发展概述

1.1.1 微机的发展

纵观微处理器近三十年的发展历程，头二十年可以说是 Intel 的时代。每隔七、八年，处理器位数会有一个较大的飞跃。如 1971 年第一片 4 位微处理器 4004，1978 年 16 位处理器 8086，1985 年 32 位处理器 80386。

1993 年 Pentium 处理器面世。由于采用了一系列新技术，使得它的速度比 80486 快了几倍。特别是近几年，差不多每年都有新技术出现，1997 年，Pentium MMX 的 57 条 MMX 指令，P II 的 Slot 1 插槽技术；1998 年，K6-2 的 3D Now! 技术；1999 年，P III 的 SSE 指令集，采用 200MHz 外频、Slot A 接口的 K7，使得 CPU 的运算速度越来越快。2000 年，Intel 推出主频在 1.4GHz 以上的 Willamette，更高主频的 Celeron；而 AMD 也推出用来对付 Willamette 的 Thunderbird，用来对付 Celeron 的 Duron。未来的 CPU 市场不知还能斗出什么新花样。

计算机的发展核心部件为 CPU，因此本小节主要以 CPU 的发展情况分析微机的发展过程，以 Intel 公司的 CPU 为主线。

CPU 已有近三十年的历史，它的诞生和发展都与 Intel 公司有着密切的关系。1971 年，Intel 推出第一片 4 位微处理器 4004。1978 年，Intel 首次推出 16 位处理器 8086，这是 80x86 系列 CPU 的鼻祖。8086 的内部和外部数据总线都是 16 位，地址总线为 20 位，可访问 1MB 内存。1979 年，Intel 又推出 8086 的姊妹芯片 8088，它与 8086 不同的是外部数据总线为 8 位。很快 Intel 就在 8086/8088 上取得了巨大成功，因为 IBM 准备选用它来制造著名的 IBM PC。随着 1981 年 IBM PC 的正式推出，一个全新的个人计算机时代开始了，Intel 从此成为 CPU 行业的霸主。

1982 年，Intel 推出了 80286，该芯片仍然为 16 位结构，但地址总线扩展到 24 位，可访问 16MB 内存，其工作频率也较 8086 提高了许多。为了能够运行为 8086 编写的软件，80286 向后兼容 8086 的指令集和工作模式(实模式)，并增加了部分新指令和一种新的工作模式——保护模式。Intel 随后推出的 80x86 系列 CPU 都保持了向后兼容的特点。

1985 年，Intel 又推出了 32 位处理器 80386，该芯片的内外部数据总线及地址总线都是 32 位，可访问 4GB 内存，并支持分页机制。除了实模式和保护模式外，80386 又增加了一种“虚拟 8086”的工作模式，可以在操作系统控制下模拟多个 8086 同时工作。80386 的保护模式得到了真正意义上的应用，支持以增强模式运行 Windows 3. X 操作系统。80386 引入的 IA-32 结构一直延续到了目前的 P III 处理器。

在 80386 成功的基础上，Intel 于 1989 年推出了 80486。早期的 80486 相当于把 80386 和完成浮点运算的数学协处理器 80387 以及 8KB 的高速缓存集成到一起，这种片内高速缓存称为一级(L1)缓存，80486 还支持主板上的二级(L2)缓存。Intel 陆续推出了多种型号的 80486，工作频率从早期的 25MHz 逐步提高到 33MHz、40MHz 和 50MHz，并且后期推出的

80486 DX2 首次引入了倍频的概念,这有效地缓解了外部设备的制造工艺跟不上 CPU 主频发展速度的矛盾。

80486 有力地促进了 PC 机的推广和应用, Intel 由此获得的垄断利润颇为丰厚,此时, CPU 市场的高额利润也吸引了其他厂商, AMD、Cyrix、TI、UMC 等厂商开始生产兼容 80386/80486 的芯片,并用低价手段来抢占市场,从此引发的 CPU 大战不仅为用户带来了实惠,也推动了技术的快速进步。

面对越来越激烈的竞争, Intel 于 1993 年推出了新一代高性能处理器 Pentium(奔腾),之所以称其为 Pentium 而不是 80586,是因为 Intel 想通过注册商标来防止别的厂商使用相同的名字。Pentium 最大的改进是它拥有超标量结构(支持在一个时钟周期内执行一至多条指令),并且一级缓存增加到了 16KB,这些改进大大提升了 CPU 的性能,使得 Pentium 的速度比 80486 快数倍。除此之外, Pentium 还带给人们一项额外惊喜:它具有良好的超频性能,即多数 Pentium 都允许人们设置超过其标称值的外频及倍频数,把一个低主频 CPU 当作高主频 CPU 来使用,使得花费较低的代价可获得较高的性能。

在这一时期, AMD 和 Cyrix 推出了与 Pentium 兼容的处理器 K5 和 6x86,但是由于这些产品的浮点性能不如 Pentium,超频性能不强,并且主频始终跟在 Intel 后面跑,因此只获得了少部分市场份额。

Intel 推出 Pentium 之后,又瞄上了高端市场,于 1996 年推出了 Pentium Pro(高能奔腾)。该芯片具有两大特色,一是片内封装了与 CPU 同频运行的 256KB 或 512KB 二级缓存;二是支持动态预测执行,可以打乱程序原有指令顺序,按照优化顺序同时执行多条指令,这两项改进使得 Pentium Pro 的性能又有了质的飞跃。Pentium Pro 是为 32 位操作系统设计的,16 位性能并不出色,加上当时的成品率太低导致其价格居高不下,因此它并没有流行起来。

1997 年初, Intel 发布 Pentium 的改进型号——Pentium MMX(多能奔腾),它将一级缓存提高到 32KB,同时增加了 57 条 MMX(多媒体扩展)指令,有效地增强了 CPU 处理音频、图像和通信等多媒体应用的能力。

兼容 CPU 厂商在这段时间也不甘寂寞,相继推出了多款产品来与 Pentium MMX 竞争,其中最具代表性的要数 AMD 的 K6。K6 也支持 MMX 指令集,拥有 64KB 一级缓存,整数性能相当优秀,超过了同主频的 Pentium MMX,甚至逼近 P II。但 K6 并没有解决浮点性能差的问题,在图形、图像、游戏等应用中的表现不尽如人意。不过, AMD 凭借低价策略仍然取得了不小的成就, K6 在当时的低端市场成功地占据了优势。

此时, Intel 首先想到的是在技术上与对手拉开距离,它于 1997 年推出了 P II。从某种意义上来说, P II 是对 Pentium Pro 的改进,因为其核心结构与 Pentium Pro 类似,但加快了 16 位指令的执行速度,并且支持 MMX 指令集。P II 的一级缓存是 Pentium Pro 的两倍,达 32KB,二级缓存为 256KB,但没有封装在 CPU 内部,而是与 CPU 一起安装在一块电路板上,工作频率只有 CPU 的一半。从 P II 开始, Intel 锁定了 CPU 的倍频数,因此只能依靠提高外频来超频。

P II 采用单边插接卡的封装形式,通过 Slot 1 接口插在主板上。Slot 1 接口是 Intel 的专利, Intel 放弃 Pentium 的 Socket 7 接口,是刻意想尽快淘汰 Socket 7。但 Intel 低估了低价 PC 的市场潜力, AMD 和 Cyrix 对 Socket 7 进行了改进,并努力开拓低价 PC 市场,成功地延长了 Socket 7 的生命周期。

看着低端市场一天天被吞食，Intel 终于坐不住了，于 1998 年推出了赛扬(Celeron)如图 1-1 所示，其特点是去掉了 PⅡ 的二级缓存以及其他可以省略的东西，从而将价格降下来。早期的赛扬没有二级缓存，性能较同频率的 PⅡ 下降了许多，但正因为没有二级缓存，其超频性能反而不错，某些生产批次的赛扬可以超到外频 100MHz 甚至更高。市场对早期的赛扬褒贬不一，Intel 知道问题就出在二级缓存上，随后便从赛扬 300A 开始加入了 128KB 二级缓存，这样赛扬的性能与 PⅡ 很接近，而价格要低得多，Intel 依赖赛扬收复了大片低端市场。

Intel 祭起赛扬大法之后，AMD 不失时机地推出了带 3D Now! 技术的 K6-2，如图 1-2 所示。3D Now! 是 AMD 受 MMX 启发而开发的一组新指令，该技术可以有效地提高三维图形、多媒体等应用的性能，使得 K6-2 的浮点运算性能有了较大的提高。

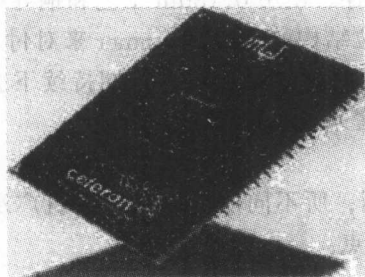


图 1-1 具有 Socket 370 插座的赛扬

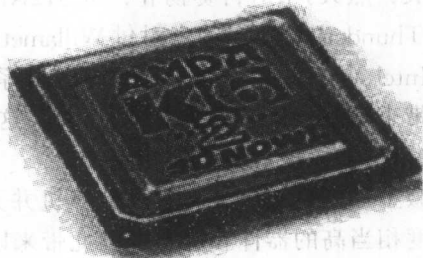


图 1-2 采用 3D Now! 技术的 K6-2

Intel 的步伐没有停下，1999 年又推出了开发代号为 Coppermine 的 PⅢ，该芯片加入了引起争议的 CPU 序列号功能，支持 SSE(Streaming SIMD Extensions，单一指令多数据流扩展)指令集，这是针对 MMX 的弱点和 3D Now! 设计的 70 条新指令，它可以大大加强 CPU 在三维图像和浮点运算方面的能力。PⅢ 的外频为 100MHz 或 133MHz，二级缓存为 256KB，且以 CPU 的主频全速运行，较新的型号采用 0.18 μ m 工艺制造，因而 PⅢ 的性能相当不错，是 Intel 目前主推的中高端产品。

2000 年 3 月底，Intel 又推出了 566MHz 和 600MHz 的赛扬Ⅱ(也叫 Coppermine-128KB)，它采用 Coppermine 内核，使用 0.18 μ m 工艺制造，支持 MMX 和 SSE 指令集，但二级缓存只有 128KB，外频仅为 66MHz。Intel 把赛扬Ⅱ的二级缓存与 CPU 之间的通道扩展到 256 位，因此赛扬Ⅱ的性能较旧赛扬有显著提升。

到目前为止，赛扬已经经历了几次更新换代。第一代是没有二级缓存的赛扬 266 和 300，第二代为带 128KB 二级缓存的赛扬 300A、333A、…、533，中间又将 Slot 1 接口改为了 Socket 370 接口(类似于 Socket 7，有 370 个针脚，与 Socket 7 不兼容)，第三代为赛扬Ⅱ，它们为 Intel 抢回低端市场立下了汗马功劳。

1999 年，AMD 又有了惊人之举，它推出了引起轰动效应的 K7(Athlon)，这是 AMD 首次领先于 Intel 推出新一代 CPU。K7 采用了 Slot A 接口和 Digital 的 EV6 总线协议，外频为 200MHz，内部有 3 个并行 X86 指令解码器、3 个超标量乱序整数管道和 3 个超标量乱序多媒体管道，一级缓存达 128KB，片内没有二级缓存，但支持主板上的 512KB 到 8MB 二级缓存。K7 支持 MMX 和 3D Now!，它不仅有优秀的整数运算和多媒体运算能力，而且浮点性能也首次大幅度超过了 PⅢ。K7 的缺点是适合的主板较少，且存在一定的兼容性问

题, 如果 AMD 能够迅速解决这些不足, 相信 K7 的前途不可限量。

由于 K7 的内核比 Intel 自 Pentium Pro 就开始使用的 P6 内核先进, PⅢ在 K7 面前完全没有了速度优势, Intel 只得对 P6 内核进行彻底的调整, 并在 2000 年底推出代号为“Willamette”的新型 CPU, 该芯片的起始主频就在 1.3GHz 以上, Intel 把它的 SIMD 运算单元扩展到 128 位, 改进了浮点单元的寄存器, 并且支持 SSE2 指令集, 是专门为了对付 K7 而设计的。

在低端市场上, Intel 将继续推出更高主频的赛扬, 并准备于今年下半年发布基于赛扬内核、集成了显示芯片和北桥芯片的整合型 CPU “Timna”。此外, Intel 和 HP 正在合作开发 64 位 CPU “Itanium”, 该芯片将具有全新的 64 位结构, 不过它还不会很快上市。AMD 也有自己的发展计划, 它准备了采用 K7 内核、拥有 128KB 全速二级缓存的 Duron(最初叫 Spitfire, 烈火)来对付赛扬 II, 带 512KB 全速二级缓存、使用 0.18 μ m 工艺和铜导线技术制造的 Thunderbird(雷鸟)来对付 Willamette, 还有 64 位结构的 Sledgehammer 来对付 Itanium。

Intel、AMD、Cyrix、IDT 等 X86 系列 CPU 厂商之间的竞争还将长期持续下去, 并为我们带来更多可供选择的 CPU 产品, 这对广大消费者来说无疑是一件好事。

1.1.2 微型计算机的特点

微型计算机本质上与其他计算机并无太多的区别, 所不同的是微型计算机广泛采用了集成度相当高的器件和部件, 因此带来以下一系列特点。

(1) 体积小, 重量轻

由于采用大规模集成电路(LSI)和超大规模集成电路(VLSI), 使微型机所含的器件数目大为减少, 体积也大为缩小, 50 年代电子管计算机所实现的功能, 在当今内部只含几十片集成电路的微型机即已具备。

(2) 价格低

当前微型机的价格, 最典型的是计算机芯片的摩尔定律, 即计算机芯片的速度每 18 个月提高一倍, 或者说计算机芯片的价格每 18 个月降低一倍。

(3) 可靠性高, 结构灵活

由于内部元器件数目少, 因此连线较少, 使微型机的可靠性高, 整个组合非常灵活。

(4) 应用面广

现在微型机不仅占领了原来小型机的各个应用领域, 而且广泛应用于过程控制, 此外微型机可以说已经渗透到我们生活的每一角落。这方面例子举不胜举, 如全自动洗衣机, 电脑型微波炉等等, 可以说现代社会已离不开计算机。

(5) 功能强, 性能高

目前由于微型机的发展, 很多微型机的功能都已超过以前的一些小型机。

1.2 微机工作过程

1.2.1 微机基本结构

微型计算机的基本结构见图 1-3。以微处理器为中心, 把它和存储器(ROM、RAM), I/O 控制器通过总线有机地结合在一起构成计算机, 称为微型计算机, 简称微型机。CPU 如同计算机的心脏, 它的性能决定了整个微型机的各项关键指标。存储器包括随机存取存储器(RAM)和只读存储器(ROM)。输入输出接口是用来使外部设备与计算机相连的。总线为 CPU 和其他部件之间提供数据、地址和控制信息的传输通道。