



普通高等教育“十五”国家级规划教材

*Microcomputer Interface
Techniques & Application*



32位微型计算机 接口技术及应用

刘乐善 主编

3

华中科技大学出版社
<http://www.hustp.com>



普通高等教育“十五”国家级规划教材

TP36

438

2006

*Microcomputer Interface
Techniques & Application*

32位微型计算机 接口技术及应用

主编 刘乐善

编著 刘乐善 周功业 杨 柳

华中科技大学出版社

图书在版编目(CIP)数据

32 位微型计算机接口技术及应用/刘乐善 主编
武汉:华中科技大学出版社,2006 年 12 月
ISBN 7-5609-3893-0

I. 32…
II. 刘…
III. 微型计算机-接口
IV. TP36

32 位微型计算机接口技术及应用

刘乐善 主编

责任编辑:沈旭日

封面设计:潘 群

责任校对:陈 骏

责任监印:张正林

出版发行:华中科技大学出版社

武昌喻家山 邮编:430074 电话:(027)87557437

录 排:华中科技大学惠友文印中心

印 刷:华中科技大学印刷厂

开本:787×1092 1/16

印张:29.50

字数:687 000

版次:2006 年 12 月第 1 版

印次:2006 年 12 月第 1 次印刷

定价:39.80 元

ISBN 7-5609-3893-0/TP·627

(本书若有印装质量问题,请向出版社发行部调换)

内 容 简 介

本书以 32 位微机接口为主要对象,从微机系统的角度深入地阐述了现代微机接口技术的原理及应用。其内容包括 32 位微处理器、PCI 总线、存储器管理、设备驱动程序和 Windows 内核等深层次的技术问题。既有常用外设接口,也有新型接口;既考虑了接口技术的共性,也考虑了各类接口的特点;既有上层应用程序,又有底层设备驱动程序。全书共 18 章,前 12 章集中分析了接口的共性技术,后 6 章分别讨论了各种典型接口的电路及控制程序,特别是对 PCI 总线接口、USB 总线接口和 WDM 设备驱动程序的设计进行了详细的讨论。

本书技术先进,内容全面,实用性强,符合人的认识规律,便于自学,在内容的组织与安排等方面具有特色。本书既可作为高等院校工科有关专业本科、研究生教材或专业技术培训教材,也是广大从事微型计算机应用与开发人员的自学参考书。

前 言

随着微型计算机(简称微机)应用的日益广泛和深入,微机接口技术有了迅速的发展,并已成为微机推广应用的重要技术。因而,微机接口技术是理工科专业的大学生和科技人员必不可少的专业基础和基本技能。但是,微机接口技术所涉及的内容十分广泛,技术层次越来越深,而且实用性很强,这给学习和掌握微机接口技术带来一定的困难,因此需要相关的教材提供帮助。本书就是为了满足读者学习微机接口技术的要求而编写的。

在这里首先要说明的是,在教材策划与编写过程中我们所持的一些观点、方法和思想,这也是本教材为什么会写成现在这个样子的原因或根据。

1. 反映新思想、新技术、新方法,深化教学改革

(1) 强调微机接口的整体观点

强调微机接口技术应该从微机系统的整体角度来讨论,而不能只局限于接口本身。因为接口是微机系统的一部分,接口的变化与发展有赖于微机系统的变化与发展。从这一观点出发,32 位微机接口技术与 16 位微机接口技术的不同是:由于整个微机系统发生了变化,包括微处理器、存储器、总线和操作系统等都发生了变化,因而与此相关的接口技术所涉及的内容也就不同了。本教材的 32 位微机接口技术就是在 32 位微机系统的背景下展开讨论的,为此,把属于微机系统的 32 位微处理器、PCI 总线技术、存储器管理和设备驱动程序等写入了教材,作为接口技术的必要内容,也就是说微机接口技术所涉及的内容扩展了。因此,应该改变那种把接口孤立起来,认为接口就只是接口芯片那样狭小的部分观点。这一观点的改变对如何更新和提升微机接口技术的教学内容具有重要意义。

(2) 提出微机接口技术内容分层次的思路

在具体组织与安排教学内容时,提出微机接口技术内容分层次的思路。一个整体的 32 位微机接口技术的内容分为上层(用户层)和底层两个层次。上层是用户直接打交道的接口部分,实际上,就是 I/O 设备与本地总线之间的接口,或叫做 I/O 设备接口。其基本内容和设计方法与早期 16 位微机接口技术的相同。一般用户所要做的接口设计就是指这一部分内容。

底层是用户不可见的接口部分,实际上,就是本地总线与 PCI 总线之间的接口,或叫做 PCI 总线桥。其基本内容包括 PCI-Local 桥和设备驱动程序(VDD /WDM)设计,以及为支持 PnP 而对配置空间的设置。接口的底层虽然对一般用户是不可见的,但它是 32 位微机接口技术中必不可少的内容,而且是更重要的核心技术,因此,是学习 32 位微机接口技术和对 32 位微机接口的开发与设计者必须了解和掌握的内容。这一层次的内容是 32 位微机接口技术才有的,16 位微机接口技术没有,所以,32 位微机接口技术内容的变化主要体现在接口的底层而不是接口的用户层。

为此,本书对接口技术的两个层次的内容都作了安排,其中,I/O 设备接口设计,包括第

13 章并行接口,第 14 章串行接口和第 15 章 A/D、D/A 接口,基本上都是用户层的。而接口底层的技术问题及具体应用,安排在第 16 章 PCI 总线接口,第 18 章 USB 接口和第 17 章设备驱动程序设计中进行讨论。

(3) 采用软件模型方法

微机系统软件模型,又可以叫做程序设计模型。它是从软件编程的角度去看待微机中的微处理器、存储器以及 I/O 系统是怎样工作的(即在程序中如何使用的),而不在意其内部电路结构的硬件细节。微机系统软件模型的意义在于,从编程的观点来看待微机系统的硬件资源,既可简化对内部硬件细节的了解,又不影响用户对计算机资源的开发与应用。为此,本教材的第 3 章讨论了基于微处理器的微型计算机系统软件模型。

其实,从应用编程的角度了解硬件资源外部特性和功能而不在意内部硬件细节的方法,也是当前硬件设计与分析时通用的方法,微机接口技术课程更应该如此。因此,在微机接口技术课程中应该抛弃那种深究芯片内部工作逻辑和硬件细节的做法,把精力放到微机应用系统的构建和芯片的编程使用上来。

(4) 引入 I/O 信息流概念

为了更全面而深入地分析与认识接口技术的各个层面,引入了 I/O 信息流及 I/O 信息链的概念。I/O 信息流是指进/出 I/O 设备的 I/O 接口信号(包括地址、数据和命令)在计算机中各个环节上的流动情况,各个环节(包括物理和逻辑的环节)构成 I/O 信息链。通过 I/O 信息流可以从整体上认识 32 位微机系统 I/O 接口设计中不同环节层次上的技术问题,这对 I/O 接口整体设计需要考虑哪些问题提供了一个清晰而完整的任务目标,具有全局意义。教材中安排了第 12 章“接口设计基础”来讨论 I/O 信息流的思想。

以上四点对 32 位微机接口技术课程的教学内容和教学方法的改革具有现实意义。

2. 体现以人为本的思想,方便教学

(1) 32 位与 16 位微机接口并存,有利于从 16 位到 32 位微机接口技术的平稳过渡

尽量把 16 位和 32 位微机接口技术的相关内容同时写出来,并作一些分析比较,帮助读者从对比分析中了解两种接口技术的相同点和不同点,有利于读者从 16 位微机接口技术到 32 位微机接口技术的平稳过渡。同时,只需了解和学习 32 位微机接口或 16 位微机接口的读者又可以各取所需。至于 32 位微机接口的一些更深层次的内容,如设备驱动程序,教师可根据培养目标和教学计划的要求进行取舍。

(2) 举例丰富多样,有利于从理论学习到实际应用的顺利过渡

理论联系实际是人类学习科学知识的基本方法,尤其是微机接口技术这种实践性很强的课程。某些不好理解或难以理解的问题,通过一个具体实例往往会豁然开朗。为此,在本教材中,一是多举一些有助于对名词、术语、定义、概念或公式等理解的解释性的例子,这类例子比较简单,内容单一,在教材中随处可见;二是每章都给出综合性的应用实例,有的章节还从不同的侧面安排多个例子,以求全面介绍多种分析与设计接口的方法。

(3) 共性与个性合理安排,有利于深入认识和理解教学内容

教材内容的组织采用共性与个性,集中与分散相结合的原则进行安排。教材的前 12 章都是接口技术的基本原理和共用技术,后 6 章才是各类具体接口。例如,为了讲清楚 32 位微机

系统的存储器管理机制,把描述符、描述符表、选择子、不可见高速缓冲寄存器、页表及其初始化等集中起来作为“存储器管理基础”单独一章,以便对这些名词术语的定义、特点和作用进行比较分析,从而找出这些表面看来似乎毫无关系的独立的名词之间的内在联系,达到深入认识和理解这些作为 32 位微机系统存储器管理机制的基础知识,为后面的存储器管理和存储器访问打下基础。当然,读者也可以根据需求和自己的习惯把教材中共性和集中的部分分散开来与具体对象放在一起进行学习。

在上述教材编写思想指导下完成的本教材,具有如下几方面的特点。

1. 编写思想新颖

在处理微机接口与微机系统的关系时,强调了微机接口的整体观点,明确指出微机接口是微机系统的接口,而不只是接口本身,这样就扩大了微机接口技术所涉及的内容;在具体组织与安排教学内容时,提出分层次的思路,把微机接口技术内容分为用户层和底层,层次分明,便于操作;在描述微机系统硬件资源时采用了软件模型的方法;在分析 I/O 接口整体设计时引入了 I/O 信息流的思路;并且,在处理 32 位与 16 位微机 I/O 接口技术的关系、理论与实际应用的关系、共性与个性的关系等方面都有自己的特色。

2. 技术先进

以 32 位微机为主要对象,深入系统地阐述了 32 位微型计算机接口技术的原理及应用。内容涉及 32 位微处理器、PCI 总线、存储器管理机制、Windows 操作系统内核和设备驱动程序。教材反映了当前微机接口技术发展的主流。

3. 内容全面

全书共 18 章,既集中分析了接口的共性技术,又分别详细地讨论了各种典型接口的电路及控制程序;既有常用外设接口,也有新型接口;既讨论了用户扩展的 I/O 接口,又引用了系统配置的 I/O 接口;既考虑了接口技术的共性,也考虑了各类接口的特点;既有上层应用程序,又有底层设备驱动程序。全书内容丰富、结构清晰。

4. 实用性强

教材从实际应用出发,在讲清楚基本原理和概念的基础上,配合大量的应用实例,展示接口的设计原理、设计方法和设计步骤。这些实例来自科研与教学实践的成果,具有典型性。通过把基本理论应用于解决实例中的一些问题可以训练与培养自己的实际工作能力。

5. 方便自学

对新技术、新概念、新方法的切入,从初学者的立场出发,由浅入深,从已知到未知的对比分析中,逐步提升。同时通过各种举例帮助化解一些难以理解的问题。再加上教材概念清晰,方法具体,语言通俗,图文相映,使教材有较好的可读性,便于自学。

微机接口技术是一门实践性很强的课程,除了课堂理论学习之外,还需要强有力的实践性环节与之配合。为此,我们编写了实验教材,研制并推出了“32 位微机接口与原理实验平台”和“32 位微机应用与开发实训平台”。前者适于配合课堂教学实验,后者用于课程设计、毕业

设计、实习和实际动手能力的实训等多种实践环节。实验系统和本教材的内容紧密配合,相互补充,教材中举出的接口实例,可以通过实验平台进行实际操作和实验,真正做到课堂原理讲授和实践环节一脉相承。

本书由刘乐善主编,并编写了 1~12、14、16、17 章;周功业编写 18 章;杨柳编写 13、15 章;朱红莉、张仕键、李畅参与 16 章和 17 章部分编写。全书由刘乐善统稿。本书的出版得到了全国高校计算机专业教学指导委员会和华中科技大学计算机科学与技术学院的大力支持;陶燕和陶小燕同志承担了书稿的录入和插图的绘制;李成俊、李畅、赵小虎同志对本书的出版都作了大量工作;华中科技大学出版社为本书的出版付出了辛勤的劳动,在此一并表示衷心地谢意。同时要特别感谢参考文献的作者。

由于编者水平有限,对书中错误和不足之处,望读者及专家赐正。

编著者

2005 年 12 月于喻园小区

目 录

第 1 章 概 述	(1)
1.1 微机接口技术的基本内容及其层次	(1)
1.2 微机接口技术的基本概念	(2)
1.2.1 接口的概念(2)	1.2.2 接口的功能(3)
1.2.3 接口的组成(4)	
1.2.4 接口与 CPU 交换数据的方式(4)	1.2.5 分析与设计接口电路的基本方法(4)
1.3 微机接口与微机系统	(5)
1.4 描述微机系统的软件模型方法	(6)
1.5 I/O 信息流在微机接口分析中的应用	(7)
1.6 32 位与 16 位微机接口技术	(7)
1.7 微机接口技术的发展概况	(7)
习题一	(9)
第 2 章 32 位微处理器的工作模式	(10)
2.1 实模式	(10)
2.1.1 实模式的特点(10)	2.1.2 32 位微处理器在实模式下的状态(11)
2.1.3 实模式下的存储器管理(12)	2.1.4 实模式下的存储器寻址范围(12)
2.2 保护模式	(12)
2.2.1 保护模式的特点(12)	2.2.2 虚拟存储器的概念(13)
2.2.3 保护机制(14)	2.2.4 保护模式下的存储器管理(14)
2.3 虚拟 8086 模式(V86 模式)	(16)
习题二	(17)
第 3 章 基于微处理器的微机系统软件模型	(18)
3.1 微机系统软件模型概述	(18)
3.2 实模式下微处理器的寄存器模型	(19)
3.3 保护模式下微处理器的寄存器模型	(22)
3.3.1 系统地址寄存器(23)	3.3.2 控制寄存器(24)
3.3.3 改变功能的寄存器(25)	3.3.4 程序不可见寄存器(26)
3.4 实模式存储器模型	(27)
3.4.1 实模式下存储器地址空间和数据组织(27)	3.4.2 实模式存储器地址的分段(28)
3.4.3 实模式下存储器寻址(29)	3.4.4 实模式下存储器物理地址的形成(31)
3.5 保护模式存储器模型	(32)
3.5.1 保护模式下虚拟存储器的地址空间(32)	3.5.2 保护模式下虚拟地址空间的分段(32)
3.5.3 保护模式下存储器寻址(33)	3.5.4 保护模式下段式地址的转换(34)
3.5.5 保护模式下存储器地址空间的分页(34)	

3.6	实模式下 I/O 地址空间模型	(34)
3.7	保护模式下 I/O 地址空间模型	(35)
	习题三	(35)
第 4 章	基于微处理器的微机系统的硬件结构	(36)
4.1	微处理器	(36)
4.1.1	微处理器在微机系统中的作用(36)	4.1.2 微处理器的外部特性(37)
4.1.3	微处理器面向存储器和 I/O 的接口信号(37)	
4.1.4	微处理器面向外部中断的接口信号(39)	4.1.5 微处理器面向 DMA 的接口信号(40)
4.2	存储器系统	(40)
4.2.1	存储器的分类(40)	4.2.2 存储器件的外部特性(41)
4.2.3	存储器地址空间的存储体组织(42)	4.2.4 存储器地址译码(43)
4.2.5	存储器接口(46)	
4.3	I/O 系统	(48)
4.3.1	I/O 系统的地址空间(48)	4.3.2 微处理器与 I/O 系统的接口(49)
4.4	总线	(50)
4.4.1	地址总线(50)	4.4.2 数据总线(50) 4.4.3 控制总线(51)
	习题四	(51)
第 5 章	存储器管理基础	(52)
5.1	段的定义	(52)
5.2	段的类型	(52)
5.2.1	存储段(52)	5.2.2 系统段(53)
5.3	段描述符	(55)
5.3.1	存储段描述符(55)	5.3.2 系统段描述符(58)
5.3.3	门描述符(59)	5.3.4 伪描述符(64)
5.4	描述符表	(65)
5.4.1	描述符表(65)	5.4.2 描述符表的初始化(68) 5.4.3 描述符表初始化举例(69)
5.5	段选择子	(71)
5.5.1	段选择子的作用(71)	5.5.2 段选择子的格式(72)
5.6	存储器分页管理机制基础知识	(73)
5.6.1	页的定义(73)	5.6.2 页表项(73) 5.6.3 页表(75)
5.6.4	页表的初始化(75)	5.6.5 页表的初始化举例(76)
	习题五	(80)
第 6 章	存储器管理	(82)
6.1	存储器的分段管理	(82)
6.1.1	段的划分(82)	6.1.2 对段的描述(82) 6.1.3 描述符的保存与寻址(83)
6.1.4	描述符表寄存器在分段管理中的作用(83)	
6.2	存储器的分页管理	(85)
6.2.1	页的划分(85)	6.2.2 对页的描述(86) 6.2.3 页表结构(86)

6.2.4 控制寄存器在分页管理中的作用(87)	
6.3 Pentium 的存储器管理	(88)
6.4 保护模式下的地址空间映射和地址转换	(88)
6.4.1 虚拟地址与物理地址(88)	6.4.2 保护模式下地址转换的内容(89)
6.4.3 虚拟地址到线性地址的转换(89)	6.4.4 线性地址到物理地址的转换(91)
6.4.5 虚拟地址到物理地址转换的全过程(94)	
6.5 存储器的保护机制	(94)
6.5.1 特权级保护措施(95)	6.5.2 条件保护性措施(97)
6.5.3 分页管理的保护措施(98)	6.5.4 保护措施的实施(99)
6.6 存储器分段管理机制在程序指令执行过程中的体现	(99)
6.7 保护模式程序设计	(100)
6.7.1 保护模式程序的格式(100)	6.7.2 保护模式程序指令集选择(101)
6.7.3 保护模式程序编写(101)	
习题六	(106)
第7章 总线技术	(108)
7.1 总线与总线标准	(108)
7.2 总线的分类与多总线技术	(108)
7.2.1 总线的分类(108)	7.2.2 多总线技术(109)
7.3 总线的组成	(109)
7.4 总线的性能参数	(110)
7.5 总线传输操作过程及总线传输控制方式	(111)
7.5.1 总线传输操作过程(111)	7.5.2 总线传输控制方式(112)
7.6 总线的层次化结构	(113)
7.6.1 总线的层次(113)	7.6.2 总线桥(114)
7.7 总线在微机系统中的应用	(115)
7.7.1 基于 PC/XT 总线的微机的基本结构(115)	
7.7.2 基于 ISA 总线的微机的基本结构(116)	
7.7.3 基于 PCI 总线的 32 位微机的基本结构(116)	
7.8 总线与接口的关系	(117)
7.9 ISA 总线简介	(117)
7.9.1 ISA 总线的特点(117)	7.9.2 ISA 总线的信号线定义(118)
习题七	(119)
第8章 中断技术	(120)
8.1 中断的概念与类型	(120)
8.1.1 中断的概念(120)	8.1.2 中断的类型(121)
8.2 中断号	(122)
8.2.1 中断号(122)	8.2.2 32 位微处理器的中断号分配(122)
8.2.3 16 位微处理器的中断号分配(123)	

8.3	中断优先级	(124)
8.3.1	中断优先级(124)	8.3.2 中断的排队方式(124)
8.3.3	中断嵌套(124)	
8.4	中断向量与中断向量表	(124)
8.4.1	中断服务程序的入口问题(124)	8.4.2 中断向量(125)
8.4.3	中断向量表(125)	
8.4.4	中断向量表的填写(125)	8.4.5 中断向量修改(126)
8.5	中断描述符与中断描述符表	(127)
8.5.1	中断描述符(127)	8.5.2 中断描述符表(128)
8.5.3	中断描述符表的填写(128)	
8.5.4	中断描述符的修改(129)	8.5.5 描述符别名技术(131)
8.6	中断/异常处理	(131)
8.6.1	实模式下中断/异常处理(132)	8.6.2 保护模式下中断/异常处理(134)
8.6.3	对实模式与保护模式下中断处理差异的分析(137)	
8.7	中断控制器	(137)
8.7.1	82C59A 外部特性和内部寄存器(137)	8.7.2 82C59A 的工作方式(139)
8.7.3	82C59A 的编程命令(140)	8.7.4 82C59A 在微机系统中对中断管理的作用(143)
8.7.5	82C59A 在 32 位微机中的应用(143)	
8.8	实模式下中断应用程序设计	(145)
8.9	保护模式下中断/异常处理程序设计	(149)
习题八		(157)
第 9 章	DMA 技术	(159)
9.1	DMA 传输	(159)
9.1.1	DMA 传输的特点(159)	9.1.2 DMA 传输的过程(159)
9.2	DMA 操作	(160)
9.2.1	DMA 操作类型(160)	9.2.2 DMA 操作方式(161)
9.3	DMA 控制器	(161)
9.3.1	DMA 控制器在系统中的工作状态(161)	
9.3.2	DMA 控制器与 CPU 之间的总线控制权转移(162)	
9.3.3	DMA 控制器 82C37A 的外部特性(162)	
9.3.4	DMA 控制器 82C37A 寄存器及编程命令(164)	
9.3.5	DMA 控制器 82C37A 的工作时序(171)	
9.4	DMA 系统	(172)
9.4.1	DMA 控制器与微处理器的接口(172)	9.4.2 DMA 控制器与 I/O 电路的接口(173)
9.4.3	DMA 系统中对存储器和 I/O 设备的寻址(174)	9.4.4 DMA 控制器的级联(175)
9.5	实模式下 DMA 应用程序的开发	(176)
9.5.1	DMA 在实模式下的应用(176)	9.5.2 DMA 编程的步骤(177)
9.5.3	DMA 编程举例(177)	
9.6	PCI 总线的 DMA 传输	(178)
9.6.1	PCI 总线的 DMA 传输(178)	9.6.2 PCI 总线 DMA 传输过程(179)
习题九		(180)

第 10 章 I/O 端口地址译码技术	(181)
10.1 I/O 地址空间	(181)
10.1.1 实模式下的 I/O 地址空间(181)	10.1.2 保护模式下的 I/O 地址空间(181)
10.2 I/O 端口	(182)
10.2.1 什么是 I/O 端口(182)	10.2.2 I/O 端口共用技术(182)
10.3 I/O 端口地址编址方式	(183)
10.3.1 独立编址(183)	10.3.2 统一编址(183)
10.4 独立编址方式的 I/O 端口访问	(184)
10.4.1 I/O 指令(184)	10.4.2 I/O 端口寻址方式(186)
10.4.3 独立编址方式的端口操作(186)	10.4.4 I/O 指令与读/写控制信号的关系(187)
10.5 I/O 地址空间的保护	(187)
10.5.1 I/O 特权级保护机制(187)	10.5.2 I/O 许可位图保护机制(188)
10.6 I/O 端口地址分配	(189)
10.6.1 64 K I/O 地址映像图(189)	10.6.2 实模式下 I/O 地址的分配(189)
10.6.3 保护模式 I/O 地址的分配(190)	
10.7 I/O 端口地址译码	(190)
10.7.1 I/O 地址译码方法(190)	10.7.2 I/O 地址译码电路(191)
10.7.3 I/O 地址译码电路设计的几个问题(192)	
10.8 16 位微机 I/O 端口地址译码电路设计	(193)
10.8.1 IC 器件组成的 I/O 地址译码电路(193)	
10.8.2 GAL/PAL 器件组成的 I/O 地址译码电路(195)	
10.9 32 位微机 I/O 端口地址译码电路设计	(198)
10.10 PCI 配置空间对端口地址的重新分配	(199)
习题十	(200)
第 11 章 定时/计数技术	(201)
11.1 定时与计数	(201)
11.1.1 定时与计数的关系(201)	11.1.2 微机中的定时系统与时序配合(201)
11.1.3 外部定时方法及硬件定时器(202)	
11.2 可编程定时/计数器	(203)
11.2.1 82C54 的基本特点(203)	11.2.2 82C54 的外部连接特性与内部结构(203)
11.2.3 82C54 的命令字(205)	11.2.4 82C54 的工作方式与功能(207)
11.2.5 82C54 的计数初值(定时常数)(210)	11.2.6 82C54 的启动方式与中止方式(211)
11.2.7 82C54 的初始化(212)	
11.3 定时/计数在微机系统中的应用	(212)
11.4 定时/计数应用程序的开发	(213)
11.4.1 开发定时/计数应用程序的途径(213)	11.4.2 软件中断 INT1CH 的应用(214)
11.5 定时/计数的应用举例	(215)
习题十一	(229)

第 12 章 接口设计基础	(231)
12.1 微机系统中的 I/O 信息流与信息链	(231)
12.1.1 早期微机系统中的 I/O 信息链(232)	12.1.2 32 位微机系统中的 I/O 信息链(232)
12.2 I/O 设备	(232)
12.2.1 I/O 设备层的作用(232)	12.2.2 I/O 设备层的技术问题(233)
12.2.3 I/O 设备的类型(233)	12.2.4 I/O 设备的逻辑概念(234)
12.3 I/O 接口	(234)
12.3.1 I/O 接口层的作用(234)	12.3.2 I/O 接口层的技术问题(234)
12.3.3 I/O 接口的基本功能(234)	12.3.4 I/O 接口的组成(235)
12.3.5 I/O 接口类型与接口芯片(237)	
12.3.6 I/O 接口与微处理器之间数据交换方式(237)	
12.3.7 I/O 接口中的 I/O 端口地址译码(239)	12.3.8 I/O 接口标准(239)
12.3.9 分析与设计 I/O 接口的基本方法(240)	
12.4 总线	(243)
12.4.1 总线层的作用(243)	12.4.2 总线层的技术问题(243)
12.4.3 总线接口(243)	
12.4.4 ISA 与 PCI 的不同特点(244)	
12.5 微处理器	(245)
12.6 I/O 信息链中的逻辑环节	(245)
12.6.1 上层用户程序(245)	12.6.2 设备驱动程序的作用(246)
12.7 接口设计框架	(246)
12.7.1 8/16 位微机接口设计框架(246)	12.7.2 32 位微机接口设计框架(246)
习题十二	(247)
第 13 章 并行接口	(248)
13.1 并行接口电路	(248)
13.1.1 采用非可编程 IC 芯片(248)	13.1.2 采用可编程并行接口芯片(248)
13.1.3 采用 PLD/FPGA 器件(248)	
13.2 可编程并行接口芯片	(249)
13.2.1 82C55A 的外部特性和内部结构(249)	13.2.2 82C55A 的编程命令(251)
13.2.3 82C55A 的工作方式(254)	
13.3 82C55A 在微机系统中的应用	(255)
13.4 82C55A 的 0 方式应用	(256)
13.5 82C55A 的 1 方式应用	(262)
13.5.1 1 方式下联络信号线的定义(262)	13.5.2 1 方式的工作时序(264)
13.5.3 1 方式的状态字(265)	13.5.4 1 方式并行接口设计(266)
13.6 82C55A 的 2 方式应用	(269)
13.6.1 2 方式下联络信号的定义及时序(269)	13.6.2 2 方式的状态字(270)
13.6.3 2 方式并行接口设计(271)	
习题十三	(272)

第 14 章 串行通信接口	(274)
14.1 串行通信的基本概念	(274)
14.1.1 串行通信的基本特点(274)	14.1.2 串行通信接口电路需要解决的问题(274)
14.1.3 串行通信传输方向(制式)(274)	14.1.4 串行通信中的调制与解调(275)
14.1.5 串行通信中的差错控制(276)	14.1.6 串行通信中的传输速率控制(277)
14.1.7 串行通信中的同步问题(279)	14.1.8 串行通信的基本方式(280)
14.2 串行通信中的数据格式	(280)
14.2.1 起止式异步通信数据格式(280)	14.2.2 面向字符的同步通信数据格式(281)
14.3 串行通信接口标准	(282)
14.3.1 EIA-RS-232C 接口标准(282)	14.3.2 RS-485 接口标准(286)
14.3.3 RS-232C 与 RS-485 的转换(288)	
14.4 串行通信接口电路	(289)
14.4.1 串行通信接口的基本任务(289)	14.4.2 串行通信接口电路的组成(289)
14.5 8251A USART	(290)
14.5.1 8251A 的外部特性(290)	14.5.2 8251A 内部寄存器及编程命令(291)
14.5.3 8251A 的初始化内容与顺序(294)	14.5.4 8251A 的编程(294)
14.5.5 RS-232C 标准的串行通信接口设计(297)	
14.5.6 RS-485 标准的串行通信接口电路设计(301)	
14.6 16550 UART	(307)
14.6.1 16550 的外部引脚特性(307)	14.6.2 16550 的内部寄存器及端口地址(308)
14.6.3 16550 的编程(312)	
习题十四	(318)
第 15 章 A/D D/A 转换器接口	(320)
15.1 A/D 转换器	(320)
15.1.1 A/D 转换器的主要技术指标(320)	15.1.2 A/D 转换器的外部特性(321)
15.2 A/D 转换器与微处理器的接口	(322)
15.2.1 A/D 转换器与 CPU 的连接(322)	15.2.2 ADC 接口电路的结构形式(322)
15.2.3 A/D 转换器的数据传输(323)	15.2.4 A/D 转换器接口控制程序(323)
15.2.5 A/D 转换器接口控制程序中的在线数据处理(324)	
15.3 A/D 转换器接口设计	(324)
15.3.1 分析与设计 A/D 转换器接口的方法(324)	15.3.2 A/D 转换器接口设计(325)
15.4 D/A 转换器	(340)
15.4.1 D/A 转换器的主要技术指标(340)	15.4.2 D/A 转换器的外部特性(341)
15.5 D/A 转换器与 CPU 的接口	(341)
15.5.1 D/A 转换器与 CPU 的连接(341)	15.5.2 D/A 转换器接口的主要任务(341)
15.5.3 分析与设计 D/A 转换器接口的方法(341)	
15.6 D/A 转换器接口电路设计	(342)
习题十五	(346)

第 16 章 PCI 总线接口	(347)
16.1 PCI 总线的特点	(347)
16.2 PCI 总线的信号定义	(348)
16.3 PCI 插槽和引脚分布	(352)
16.3.1 PCI 插槽和 PCI 扩展卡(352)	16.3.2 PCI 插槽引脚分布(352)
16.4 PCI 总线命令	(355)
16.5 PCI 总线协议	(357)
16.5.1 PCI 总线数据的传输机制(357)	16.5.2 PCI 总线数据的传输控制(357)
16.5.3 PCI 总线的寻址(358)	16.5.4 设备选择(359)
16.5.5 字节对齐(360)	
16.5.6 PCI 总线的驱动与过渡(360)	
16.6 PCI 总线数据传输过程	(360)
16.6.1 PCI 总线上的读操作(360)	16.6.2 PCI 总线上的写操作(361)
16.6.3 PCI 总线传输的终止过程(362)	
16.7 PCI 总线仲裁	(363)
16.8 PCI 总线配置空间	(364)
16.8.1 PCI 设备和 PCI 功能(365)	16.8.2 PCI 配置空间头区域的格式(365)
16.8.3 PCI 配置空间头区域的功能(365)	16.8.4 PCI 配置空间的访问(372)
16.9 PCI 中断	(374)
16.9.1 PCI 中断响应(回答)周期(374)	16.9.2 PCI 中断的共享(375)
16.10 PCI 的 DMA 传输	(376)
16.11 PCI 总线接口设计	(376)
16.11.1 PCI 接口卡的设计(376)	16.11.2 基于 PCI 总线的微机应用系统设计(383)
16.11.3 PCI 接口卡 DMA 传输的实现(385)	16.11.4 PCI 接口卡中断的实现(390)
16.12 配置工具 PLX MON	(391)
16.12.1 软件界面(391)	16.12.2 功能简介(392)
习题十六	(393)
第 17 章 设备驱动程序设计	(395)
17.1 设备驱动程序	(395)
17.2 Windows 2000 的体系结构及与设备驱动程序的关系	(395)
17.2.1 Windows 2000 的体系结构(395)	
17.2.2 设备驱动程序与 Windows 2000 的关系(396)	
17.3 Windows 2000 的驱动程序类型	(396)
17.4 WDM 驱动程序模型和层次结构	(397)
17.4.1 WDM 驱动程序模型(397)	17.4.2 设备对象和 WDM 驱动程序的层次结构(398)
17.5 设备驱动程序的主要编制技术	(399)
17.5.1 设备驱动程序对象分析(399)	17.5.2 设备驱动程序的基本组成(400)
17.5.3 I/O 处理(400)	17.5.4 PnP 处理(401)

17.6	驱动程序的开发工具与步骤	(402)
17.6.1	开发驱动程序的工具软件	(402)
17.6.2	用 DriverStudio 开发驱动程序框架	(402)
17.7	PCI 接口卡驱动程序设计	(404)
17.7.1	设计要求	(404)
17.7.2	获取 PCI 接口卡配置空间的配置信息	(404)
17.7.3	对 I/O 端口的访问	(406)
17.7.4	对扩展存储器的访问	(407)
17.7.5	Win32 程序与驱动程序的通信	(410)
17.7.6	MS-DOS 程序与驱动程序的通信	(412)
17.7.7	MS-DOS 应用程序中断的实现	(414)
17.7.8	PCI 设备 DMA 传输的实现	(416)
17.8	驱动程序的安装和调试	(421)
17.8.1	驱动程序的安装	(421)
17.8.2	驱动程序的调试	(422)
	习题十七	(423)
第 18 章	通用串行总线 USB	(425)
18.1	概述	(425)
18.1.1	USB 的发展过程	(425)
18.1.2	USB 的设计目标及特点	(426)
18.1.3	USB 接口特性	(426)
18.1.4	USB 信号定义	(428)
18.1.5	USB 数据编码和解码	(428)
18.2	USB 系统结构	(429)
18.2.1	总线拓扑结构	(429)
18.2.2	USB 主机	(430)
18.2.3	USB 设备	(432)
18.2.4	USB 的通信模型	(433)
18.3	USB 数据流模型	(433)
18.3.1	端点	(434)
18.3.2	管道	(434)
18.3.3	USB 通信数据流	(435)
18.4	USB 协议层	(436)
18.4.1	包字段格式	(436)
18.4.2	包格式(Packet Format)	(439)
18.4.3	事务与传输类型	(440)
18.4.4	控制传输	(441)
18.4.5	块传输	(442)
18.4.6	中断传输	(443)
18.4.7	同步传输	(444)
18.5	USB 传输管理	(444)
18.5.1	USB 信息转换过程	(444)
18.5.2	事务的跟踪	(446)
18.5.3	低速事务	(446)
18.5.4	分割事务	(448)
18.6	设备的状态图和总线枚举	(451)
	习题十八	(452)
	参考文献	(453)