微电子技术

半导体集成电路技术

【半导体】见第一卷中的“半导体”。

【晶体管】见第一卷中的“晶体管”。

【双极（型）晶体管】电子和空穴两种类型载流子对导电都起作用的晶体管。它是电流控制器件。基本结构有 PNP、NPN 两种类型；由三层半导体构成，中间一层叫基区（B），基区宽度应比少数载流子复合长度还小，另两层叫发射区（E）和集电区（C），各自的引出电极分别叫做基极、发射极、集电极。发射区与基区之间形成发射结，集电区与基区之间形成集电结。在共发射极电路中，当发射结加正向偏压，注入电流 Ieb，集电结加反向偏压时，则晶体管处于放大状态，集电极可获得很大的输出电流 ICO，约为 βIeb，β 为共发射极电流放大系数，一般在 10—200 之间，这就是晶体管的放大作用。一般可得到很强的电流、电压及功率放大能力。结型晶体管理论是 1949 年肖克莱提出的。1951 年制成合金结晶体

需要个人请注册 www.xiantongbook.com

管，1954 年制成第一只硅晶体管，1956 年制成扩散型晶体管，1958 年制成平面型晶体管，从而为集成电路的出现准备了条件。至今，作为最主要的分立器件，双极晶体管仍广泛应用于各种装置的电子线路中。同时也是构成各种双极型集成电路、高速逻辑电路的基础元件。

【场效应晶体管】按半导体场效应原理设计和工作的晶体管，简称 FET。它是电压控制器件。由于这种晶体管只有一种极性的（多数）载流子参与导电作用，故又称作单极晶体管。半导体场效应有三类：表面场效应，PN 结场效应，肖特基结界面场效应。利用这三种场效应制成的晶体管，分别叫做绝缘栅场效应晶体管（简称 IGFET），结栅场效应晶体管（JFET），肖特基势垒栅场效应晶体管（MESFET）。金属氧化物半导体场效应晶体管（MOSFET）是 IGFET 最典型、最重要的特例。三种场效应晶体管都有一个沟道，即空间导电层，都有三个电极，即栅极、源极、漏极，后两电极可以互换。场效应概念是远在 1925 年由美国 J. E. 里林菲德首先提出的。1935 年 O. 海尔实验观察到场效应现象。1938 年德国 W. 肖特基等提出金属半导体接触整流理论。1939 年肖克莱根据肖特基结理论提出肖特基结场效应晶体管的设想，1952 年他又提出结型场效应晶体管的设想。随着表面态理论的发展，直到 1958 年法国特斯纳（Teszner）才制成第一只结型场效应晶体管，1962 年美国霍夫斯坦（Hofstein）和海曼（Heiman）第一次制成金属氧化物半导体场效应晶体管，1966 年美国 C. 米德制成肖特基势垒栅场效应晶体管。至此，建立了场效应管这一“家族”。与双极晶体管相比，场效应晶体管的特点是：输入阻抗大，噪声低，功耗小，频率高，抗辐照能力强，工艺简单，电路应用灵活等。因

此，它们具有重要的应用价值和发展潜力，特别是 MOSFET 和 MESFET，是构成、发展大规模超大规模集成电路、超高速集成电路以及光电子集成等的基础元件。

【平面（型）晶体管】利用二氧化硅膜的掩蔽、绝缘作用和相应的硅平面工艺制作的晶体管。包括氧化、光刻、扩散等在内，制作硅平面晶体管的整套工艺技术，称作硅平面工艺。采用硅平面技工艺，免去了台面结构，使器件的三个电极都在同一面上，芯片外观呈一平整表面，故名。其优点是：保护 PN 结不受外界玷污，大大减小漏电流，降低噪声，提高了稳定性可靠性，特别是成为制作集成电路及大规模超大规模集成电路的技术基础。1958 年美国斯普赖克电气公司霍尔尼研制成功平面晶体管。同时，美国仙童半导体公司 R. N. 诺伊斯研制成功第一块单片集成电路。从此，开始了蓬勃发展的微电子技术革命。中国是 1963 年研制成功硅平面工艺和平面晶体管的。

【金属氧化物半导体场效应晶体管（MOSFET）】 以金属氧化物半导体（MOS）电容结构为基础，利用表面场效应工作的晶体管，简称 MOSFET。所谓表面场效应，系指在半导体表面上施加垂直于表面的电场，改变外加电场的方向和大小，可以控制表面层中多数载流子的类型及密度，从而控制其沟道导电能力的现象。利用这种表面场效应工作的晶体管，统称为绝缘栅场效应晶体管，简称 IGFET 或 MISFET。若其中绝缘层是氧化物层，便称作金属氧化物半导体场效应晶体管 MOSFET。1959 年提出 MOS 结构，1962 年制成功 MOSFET。比起双极晶体管来，它工艺简单，输入阻抗大，功耗很低，芯片面积小，集成密度高，存储单元设计由

8管、6管、4管乃至单管组成，成为发展小中大乃至超大规模集成电路最主要的基础元件结构。中国于1966年研制成功MOSFET。MOS器件种类较多，有N沟道MOS（NMOS）、P沟道MOS（PMOS）、互补MOS（CMOS）；增强型MOS、耗尽型MOS；双扩散MOS（DMOS）或扩散自对准MOS（DSAMOS）；V形槽MOS（VMOS）、U形槽MOS（UMOS）；CMOS/SOS、HMOS、ZMOS等。

【肖特基势垒栅场效应晶体管（MESFET）】 利用肖特基结界面效应工作的晶体管，简称MESFET。所谓肖特基结界面效应，系指在金属半导体肖特基接触上，其外加反向电压的大小改变时，可以改变肖特基势垒下沟道的厚度和电阻，从而控制其沟道导电能力的现象。肖特基势垒栅场效应晶体管有单栅管和双栅管两种结构形式。双栅管利用第二栅的屏蔽功能，以减小输出端对输入端的反馈作用。1938年德国W. 肖特基和美国、苏联科学家几乎同时提出金属半导体接触的整流理论，后人称之为肖特基结理论。1939年肖克莱基于此理论提出肖特基结场效应晶体管的设想，但迟迟未能实现。只是在半导体表面态问题渐次弄清后，直到1966年才由美国C. 米德制成功肖特基势垒栅场效应晶体管（MESFET）。这种MESFET结构特别适合于难以形成绝缘层的Ⅲ-Ⅴ族半导体及超晶格半导体的器件设计，在发展新型的超高速微波器件及超高速集成电路技术上，显露出它潜在的巨大优越性。

【半导体集成电路】采用硅平面工艺，兼用厚、薄膜工艺，将有源元件（二极管、晶体管等）、无源元件（电阻、电容等）及其互连线都制作在同一芯片或基片上，构成具有所设计功能的数字或模

拟电路。这种“单片集成电路”的设想是G. W. A. Dummer 于1952年首先提出的。1958年研制出硅平面晶体管工艺（简称硅平面工艺）和硅平面晶体管，同年美国德克萨斯仪器公司研制成功第一块混合组装的锗固体电路——相移振荡器，次年又宣布制成触发器固体电路。1959年美国仙童公司R. N. 诺伊斯研制成功第一块单片集成电路，1960年宣布他们的首批单片集成电路产品——电阻晶体管逻辑电路系列。1962年研制成功MOS场效应晶体管。从而，开始了一个迅猛发展的以集成电路为核心的微电子学时代。从分立元件到集成电路，是半导体电子技术的一大飞跃。与散装电路相比，集成电路大大减小了体积、重量，减少了引出线焊点数目，从而显著提高了电路可靠性，延长其装置寿命，降低了成本，也大大改善了性能，为整机集成化和微电子技术的发展提供了基础。集成电路品种繁多，主要分为双极型和MOS型集成电路两大类。按其集成规模、功能、工艺等细分，有：小规模、中规模、大规模及超大规模集成电路；数字集成电路，模拟集成电路，逻辑集成电路；线性、非线性集成电路；微波集成电路，超高速集成电路；薄膜集成电路，厚膜集成电路，混合集成电路；以及三维集成电路等。

【双极（型）集成电路】以NPN或PNP型双极晶体管为基础元件构成的单片集成电路。比起MOS电路来，双极集成电路问世较早，发展初期在产品市场上一度占着主导地位。只是当MOS器件的表面问题获得突破性解决后，由于MOS更适宜于高密度集成，其市场优势才被MOS电路取而代之。但在高速、超高速电路应用上，由于工作速度快，双极型集成电路仍占着重要地位。双极集成电路种类虽多，但不少品种系发展改型中的过渡性产品。广泛

需要全本请访问 www.ertongbook.com

应用的，大致可分为饱和型、抗饱和型及非饱和型逻辑等几大类，如 TTL、STTL、ECL、及 I^2L 等。中国于 1964 年研制成功双极集成电路，1978 年又宣布研制成功中国学者独创的新型双极集成电路——多元逻辑电路（简称 DYL）。

【MOS（型）集成电路（MOSIC）】以金属氧化物半导体场效应晶体管为基础元件构成的集成电路。当前主要是以硅为衬底材料的硅 MOS 集成电路，而以蓝宝石等材料为基片的 CMOS/SOS 电路也发展极快。与双极电路相比，MOS 电路具有工艺结构简单、功耗低、输入阻抗大、可双向工作，以及适于大规模集成等一系列优点，故自 60 年代中期表面态问题取得突破性进展以来，获得了长足的发展，于 1968 年制出 MOS 大规模集成电路，1971 年制成 MOS 微处理器，1978 年制成 64K DRAM 超大规模集成电路。80 年代突破 1 微米、亚微米线宽精细加工工艺之后，更突飞猛进地达到 16 兆 DRAM（1986）、256 兆 DRAM（1990）水平，促使微电子学进入一个崭新的时代。MOS 电路种类很多，大体上分为 PMOS、NMOS 和 CMOS 三大类。按照结构、工艺、特性细分，有：增强型、耗尽型 MOS 电路；铝栅、硅栅、高熔点金属栅或金属硅化物栅 MOS 电路；双扩散 MOS（DMOS），V 型槽、U 型槽 MOS（VMOS、UMOS）电路；CMOS/SOS，高性能 MOS（HMOS）电路等等。

【门电路】在数字信息传送通道中，对电脉冲信息起特定的开关作用的电子线路。它是逻辑电路的基本单元，可以有一个或多个输入端，却只有一个输出端。通过门电路，将加至这些输入端的脉冲信息值（“0”或“1”）进行确定的组合，从输出端则可以取出

一定的脉冲信息值（“0”或“1”），该值与脉冲加至输入端的时间无关，所以，门电路也称作“组合逻辑电路”。门电路种类有：“与”门，“或”门，“非”门；“与非”门，“或非”门，“与或非”门；“异或”门，禁止门，符合门等等。各种门电路的逻辑功能，可用各自的“真值表”加以表示。其中“非”门也称作“反相器”，“异或”门也称作“非符合”门。

【触发器】具有两种相反的稳定状态，能按如下的逻辑功能进行工作的电子线路。其逻辑功能是：只要接通电源，两个输出端即出现相异的输出状态；一旦输入端加上触发信号，输出端状态立即反转；当取消触发信号时，触发器仍保持其原输出状态不变，直到有另一种输入状态接入时为止。触发器有一个或两个输入端，和两个输出端，是一种双稳态电路，具有记忆信息的功能，为数字电路的基本电路之一。一般由多个门电路构成，电路形式可以是双极型，也可以是MOS型的。其种类较多，常见的有：复位置位触发器（R—S触发器）、D型触发器、T型触发器、J—K触发器等。由它可以构成诸如计数器、寄存器、存储器等计算机部件。

【晶体管—晶体管逻辑电路(TTL)】 输入级和输出级都由晶体管组成，可以完成“与非”逻辑功能的单元门电路，简称为TTL。其输入级采用多发射极晶体管，由多发射极实现“与”逻辑；输出级为两只串联的晶体管，一只通导，另一只则截止，输出极性反相，实现“非”逻辑。其逻辑关系是：当输入为A、B、C时，则输出$X=A\cdot B\cdot C$。TTL电路问世于1962年，后经几次大的改型，最新一代TTL电路，其输出管采用肖特基势垒二极管箝位，构成新的抗饱和型TTL，简称为STTL。STTL具有高速、超高

速优点，开关时间快达1毫微秒（ns，纳秒）级。缺点是电路比较复杂，不适于超大规模集成。TTL和STTL都是最常用的双极型集成电路形式。

【发射极耦合逻辑电路（ECL）】 电路结构类似于差分放大器，可完成“或/或非”逻辑功能的发射极电流耦合放大电路。它由电流开关、基标电压及射极输出电路三部分组成；工作在截止与放大两种工作状态，所以又称作电流开关逻辑（CML）门电路。这种电路可以将几个门的输出端连在一起，实现“线或”逻辑，应用十分灵活。其优点是：内部脉冲干扰比TTL门小得多，传输延迟小，开关速度很快。缺点是：逻辑摆幅小，抗干扰能力差，功耗较大。

【集成注入逻辑电路（I^2L）】 由实行内部连接的两种极性的双极晶体管组成，可完成逻辑“非”功能的电子逻辑电路，简称IIL或I^2L。其基本逻辑单元由一个横向PNP晶体管和具有多个集电极的纵向NPN晶体管所组成，横向PNP管的集电极也用作纵向NPN管的基极，所以也叫做合并晶体管逻辑。它将各单元电路的输出端并接在一起，用“线与”的方法来实现一定的逻辑功能。I^2L工艺与普通双极工艺相容。其优点是：电路工艺简单，电路没有电阻，集成度高，功耗极低，特别适于大规模集成。缺点是：逻辑摆幅小，抗干扰能力差，开关速度较慢。I^2L是双极电路很有发展潜力的电路形式，广泛应用于高密度低功耗存储器、微处理机及定制逻辑集成电路等方面。

【N沟MOS集成电路（NMOSIC）】 以N型沟道MOS器件为基

础元件构成的集成电路。N 沟 MOS 器件工作的多数载流子是电子，电子的有效质量比空穴的小，而迁移率则比空穴高，故 NMOS 电路的工作速度比较快。由于表面态的原故，NMOS 制作工艺难度较大，难以制出增强型器件，直到 70 年代初，其工艺才趋于成熟。NMOS 早已成为发展大规模、超大规模集成电路最主要的器件结构。

【P 沟 MOS 集成电路（PMOSIC）】 以 P 型沟道 MOS 器件为基础元件构成的集成电路。MOS 器件的早期产品多为 PMOS。PMOS 工作的多数载流子是空穴，由于空穴的有效质量较大，迁移率较低，跨导较小，阈值电压较高，故 PMOS 电路的速度较慢。但其工艺较简易，价格便宜，尤其随着 CMOS 电路的发展，PMOS 仍不失为 MOS 电路的基本器件结构之一。

【互补 MOS 集成电路（CMOSIC）】 由 N 沟和 P 沟 MOS 场效应管对连接而成的互补式集成电路。其中 N 沟 MOS 器件为倒相器，P 沟 MOS 器件为负载管，以推挽方式工作；反之亦可。当这种 CMOS 电路工作时，一个晶体管截止，则另一个晶体管通导。因而可以增大输出幅度，提高抗干扰能力，并大大降低其功耗，克服单沟道 MOS 电路负载能力低和需用两种电源的缺点。其问题有：制作工艺复杂，电路元件数较多，集成度比 N MOS 低很多。CMOS 与 N MOS 电路相结合，在同一芯片上实现兼容的高性能 CMOS 电路，可以兼得高集成度及低功耗，是当前超大规模集成电路发展的重要方向。C MOS 技术是 1963 年由 Wanlass 和 Sah 首先提出的。

【高性能 MOS 电路（HMOS）】 依照器件结构尺寸等比例缩小原则，将尺寸适当缩小，相应提高电路性能（如：时延—功耗乘积值）及集成度，按这种设计方向发展的新型 MOS 集成电路，简称为 H MOS。当发展到超大规模集成阶段，器件特征尺寸减至亚微米级时，则会受到种种因素的限制，比如：接触电阻非成比例缩小，芯片散热，α 粒子及宇宙射线辐射等多种次级效应，以及 VLSI 物理极限、工艺极限、材料极限、电路极限、经济极限等诸多因素的限制。

【SOS（蓝宝石上外延硅）】蓝宝石基片上外延硅，以制作 C MOS/SOS 抗辐照高速集成电路的技术。在蓝宝石等绝缘衬底上制作 C MOS 电路，不必制作隔离阱和沟道截止环，器件的 PN 结及寄生电容可以做得很小。这种结构的优点是功耗低、速度快、抗辐照能力强，具有重要军用价值，是当前发展特种大规模集成电路的重要方向。但 SOS 成本高，少子寿命较短，不适于制作双极型器件和电荷耦合器件。

【SOI（绝缘体上半导体）】在层间绝缘膜或半导体膜上，重复地生长半导体单晶膜或绝缘膜的技术，简言之，即绝缘膜上生长半导体膜的技术。它是以绝缘体取代蓝宝石衬底，以期替代成本昂贵的 SOS 的一种新技术，是有希望制作三维集成电路的基础技术。制备 SOI 结构的工艺方法，目前主要有：能量束（激光束、电子束加工）退火技术，双异质外延技术，高能离子注入（形成埋层绝缘层）法，横方向固相生长技术，及“几何”外延技术等。

【小规模集成电路（SSI）】 集成度少于 10 个门电路或少于 100 个

元件的集成电路，简写作SSI。一般指门电路、触发器、单级放大器之类。

【中规模集成电路（MSI）】 集成度介于10—100个门电路，或集成元件数在100—1000个元件之间的集成电路，简写为MSI。一般指计数器、寄存器、运算器、放大器等部件。

【大规模集成电路（LSI）】 集成度介于100～10000个门电路，或集成元件数介于1000—100，000个元件之间的集成电路，简写为LSI。大规模集成电路不是以门电路或单级放大器为集成制作对象，也不是小功能部件，而是以大部件、分机、或整机子系统等硬件为集成对象。一般以“K（千）位”为记述单位，此LSI为1K—100K集成规模，或者说为1K—64K位集成度。

【超大规模集成电路（VLSI，ULSI）】 集成度达1万个门电路以上，或集成元件数达10万（100K，或说64K）个元件以上的大规模集成电路，简写作VLSI或ULSI。超大规模集成电路已具有整机的功能。其发展分为三个阶段：1986年前，单片集成达10万—50万个元件；1986—1990年，单片集成达50万—几千万个元件，其中单片上有60万个元件的256K位随机存储器，已是生产能力很强的产品，并且逾100万、1600万位的随机存储器，也相继问世；1990年以后，单片集成达几千万—10亿个元件。预计256MRAM不久将有产品面世。

【数字集成电路】以“开”、“关”两种稳态，或者以高、低电平来对应于二进制数字量“1”和“0”，并可进行数字的逻辑运算、存

储、传输、和转换的半导体集成电路。它是数字计算机的基础硬件单元。一般说，它有两种基本电路形式，即门电路及触发器电路。将这两种基本电路加以适当组合，原则上可以构成各种类型的数字电路功能块，如计数器、存储器、移位寄存器等等。半导体数字集成电路按其器件结构分为双极型和 MOS 型两大类。发展初期，其单元电路主要为“与非门”、“或非门”等门电路形式；集成度达中规模时，则以集成触发器、计数器等为主要单元；进入大规模集成时，便以移位寄存器、单片存储器、单片微处理器等子系统为基本单元;超大规模集成电路则已具有整机的功能了。

【模拟集成电路】凡以放大器电路为基础单元、由若干完成特定功能的单元电路来组成的所有非数字电路。按其线性关系情况，模拟集成电路分为线性集成电路和非线性集成电路两类。构成它们的基本单元电路包括有：差动放大器，电流源，电压源，电流电平移位电路，双端—单端转换电路，以及输出级电路等。由这些单元电路可以构成形式更复杂、功能更齐全、性能新颖的各种模拟集成电路块。

【线性集成电路】输出信号与输入信号之间呈线性关系的模拟集成电路。与分立元件电路相比，在同一芯片上制作的元件参数值之间，由于它们的相对误差小，匹配良好，对温度等环境因素变化的跟踪性能一致性较好等优点，故这种线性集成电路具有远优于分立元件电路的性能。1966 年，第一个高性能通用运算器问世，由于它运用灵活、体积小、性能好，促进了电子学的发展。线性集成电路品种繁多，一般有通用电路与专用电路之别。前者有：运算放大器，电压比较器，集成功率放大器，集成稳压器，集成时

基电路，以及数—模转换器，模—数转换器等；后者有：控制与测量电路，电话通信电路，电视机电路，音响电路等。

【非线性集成电路】输出信号与输入信号之间既不呈线性关系，又不是开关性质的模拟集成电路。属于这类电路的有：积分微分器，对数放大器，丙类功率放大器，整流器，检波器，调制器等集成电路。

【薄膜集成电路】采用薄膜工艺及半导体集成工艺，在绝缘基片及半导体芯片上制作无源元件、有源元件及互连线，以集成组装构成具有确定功能的电路。所谓薄膜，系指膜厚在几百至几千埃的导体或介质膜。制备薄膜的工艺方法主要有真空蒸发、溅射、和化学汽相淀积等。薄膜有源元件至今尚不成熟，故此类电路多般采用混合电路形式。所用的绝缘基片，多般是玻璃质或被釉陶瓷质，廉价的被釉氧化铝基片也颇为流行。

【厚膜集成电路】采用厚膜工艺在绝缘基片上制作无源元件和互连线，再集成组装以二极管、晶体管等有源元件或者半导体集成电路芯片，以构成具有确定功能的集成电路。所谓厚膜，系指厚度为几个至几十、上百微米的导电膜、电阻膜、及介质膜。其制作工艺主要是电镀、丝网烧印、喷涂等工艺。这种厚膜集成电路主要应用于大电流、大功率、及低成本的消费类电器电路方面。

【混合集成电路】利用半导体集成工艺和厚、薄膜工艺制成有源元件、无源元件及互连线等部件，再组装在同一绝缘基片上所构成的集成电路。这种电路形式较多地应用于标准单片集成电路以外

的某些特种功能和用途的电路上，如大电流、高电压、大功率、耐高温、高精度及微波等集成电路，主要有模拟电路、微波电路和专用电路等，它们是构成各类现代电子装置及设备所必不可少的重要部件。其种类繁多，主要包括有薄膜混合集成电路、厚膜混合集成电路、集中参数及分布参数微波混合集成电路等。

【逻辑集成电路】能完成逻辑变换与运算功能的数字集成电路。它一般分为双极型逻辑电路和 MOS 型逻辑电路两大类。按其结构、功能特征，细分有：非饱和型、饱和型、抗饱和型逻辑电路；ECL，TTL，STTL，I^2L；单沟道 MOS 逻辑电路，CMOS 逻辑电路；多元逻辑，多值逻辑，连续逻辑，模糊逻辑等类型的集成电路。

【多元逻辑电路（DYL）】 以线性“与或”门为主要基本单元构成的、兼有逻辑和线性双重功能的极高速双极逻辑电路，简称 DYL。它是我国学者 70 年代独创的新型逻辑电路。DYL 的问世改变了逻辑电路只处理数字信号的传统概念，它能同时输入和处理数字信号和模拟信号，以较其他逻辑电路更少的电路元件来完成同样的功能。它的核心器件结构是工作在非饱和区、兼有大、小 β NPN 管的多发射极晶体管。DYL 电路具有工艺简单、速度快、集成度高、自隔离，并与 TTL、MOS 电路工艺兼容且电平匹配，逻辑摆幅介于 TTL 与 ECL 之间，驱动能力强等一系列优点，对发展多值逻辑、连续逻辑、模糊逻辑和神经网络等系统有着独特的应用前景。

【多值逻辑与连续逻辑】有两个以上的确定逻辑值的数理逻辑，称作多值逻辑。当逻辑值个数很多以致实际难以区分时，或者说趋

于无穷多个值时，则称作连续逻辑。三值逻辑可取逻辑值 0、1、2；四值逻辑可取逻辑值 0、1、2、3；等等。在同样一个时钟周期内，二值逻辑只能表示两个信息状态。从原理上说，如用多值逻辑来进行并行处理信息，必定会大大提高处理速度。1920 年波兰学者 J. 卢卡西维奇首先提出三值逻辑概念，1921 年美国学者 E. L. 波斯特提出了多值逻辑系统的设想。但在电路实现时，碰到了重重困难，早期多值逻辑的硬件实现，期望于多稳态的固态器件，却迟迟难以成功，只是在晶体管、MOS、及 CCD 问世之后，70 年代才有所发展。中国学者发明的“多元逻辑电路”，乃为多值逻辑、连续逻辑的硬件发展提供了一个有效的途径。

【模糊逻辑】表征模糊变量及其函数的变换和计算规律的一种数理逻辑。它是模糊数学的一个重要分支，模糊命题也是一种符号逻辑。在模糊逻辑中，一个模糊命题的取值已不是单纯的“真”和“假”，而是真假的程度如何，即其真值本身也是模糊的，可以用闭区间〔0，1〕的一个实数值来表示。模糊逻辑公式的运算规则为摩根软代数。现在，模糊逻辑已应用于模式识别、情报检索、神经元模型、程序模拟、似然推理和工业控制等领域，模糊芯片或器件已用于家用电器、自动化仪表和工业自动控制等方面。

【电荷耦合器件(CCD)】利用电极列阵外加时钟脉冲电压，在 MOS 结构的半导体表面形成不对称势阱，藉以存储和转移信号电荷，使之沿表面定向传输，可完成动态移位寄存器功能的半导体表面器件，简称 CCD。它是美国贝尔实验室 W. S. 博伊尔和 G. E. 史密斯于 1970 年发明的。中国于 1975 年研制出 CCD 移位寄存器。CCD 制造工艺实质上就是 MOS 工艺。它不同于 MOS 器件，更不

同于双极型器件，是一种完全新型的半导体表面器件。由于它多功能的重要应用，被公认为是70年代以来出现的最重要的半导体器件。CCD种类很多，一般分为表面沟道CCD（SCCD）和埋沟CCD（BCCD）两大类，细分有：二相、三相、四相CCD；线阵、面阵列CCD；交叠栅、电阻海栅、及离子注入势垒型CCD，等等。CCD本身就是一种延迟线和动态移位寄存器，且兼有数字功能和模拟功能。它以信号电荷包作为信号，而不同于其他大多数半导体器件均以电流或电压作为信号。CCD最重要的性能参数是电荷转移效率，此外，还有信号处理能力、存储时间、暗电流、噪声及功耗等。由于CCD具有结构简单、集成度高、功耗低、以及兼有感光、自扫描、延迟线等多功能之类优点，在图象传感、信号处理、及存储器等诸方面均有重要应用。广泛用于遥感、遥测、天文气象、航天、雷达、通信、电视摄象、以及计算机等许多技术领域。

【表面沟道CCD（SCCD）】CCD中存储和转移信号电荷的势阱位于半导体——氧化层界面处的电荷耦合器件，简写为SCCD。早期的CCD结构多属SCCD。它以少数载流子为信号电荷。信号电荷包的转移和传输主要靠扩散作用，且受表面、界面态的影响较大。其电荷转移效率较低，工作时钟频率不高，一般高至几兆赫；但信号电荷包容量较大，制作工艺较简单。

【埋沟CCD（BCCD）】CCD中存储和转移信号电荷的势阱或沟道位于离开半导体表面一定距离的体内的电荷耦合器件，又称为体沟道CCD，简写为BCCD。与之相类似的还有蠕动式CCD（简称PCCD）。它们都以多数载流子为信号电荷，信号电荷的转移和传

输主要靠漂移场作用。其电荷转移效率很高，工作速度快，时钟频率可高达几十、上百兆赫。但其信号电荷包容量较小，制作工艺较难。它是 1972 年由 D. 康首先设想提出的，并发展成为大多数实用、高性能 CCD 器件的主要结构形式。

【CCD 摄象器件】具有透明电极及感光性能，可以完成光电图象转换功能的电荷耦合器件。CCD 问世三年后，美国仙童公司便首推出实用的 CCD 摄象器件。其结构一般分为线阵、面阵两大类，线阵有单线型和双线型，面阵 CCD 摄象器主要有帧传输方式和隔行传输方式。主要种类有：电视 CCD 摄象器，微光 CCD 摄象器，红外 CCD 摄象器，及夜视 CCD 摄象器等。CCD 摄象器件具有不同于其他摄象器件的许多优点：自扫描功能，分辨率高，动态范围大，便于集成化、全固态化等。故广泛应用于遥感遥测、航天技术、天文气象、地质资源考察、工业监测、临床医学、以及军事装备等各个方面。

【半导体存储器】采用半导体集成电路工艺制作的，可以接收、存储和取出数据信息的半导体电子器件。它是电子计算机的基本部件之一。按其功能的不同，可分为随机存储器、只读存储器和串行存储器等类型。按结构、工艺的不同，则分为 MOS 型存储器、双极型存储器及 CCD 存储器等。比起磁性存储器来，半导体存储器具有运算速度快、容量大、体积小、重量轻、成本低等优点，获得飞快的发展和普遍应用，推动着一代又一代新型电子计算机的发展。

需要全本请访问 www.ertongbook.com

【只读存储器（ROM）】存储信息可以永久保留，但信息只能从中