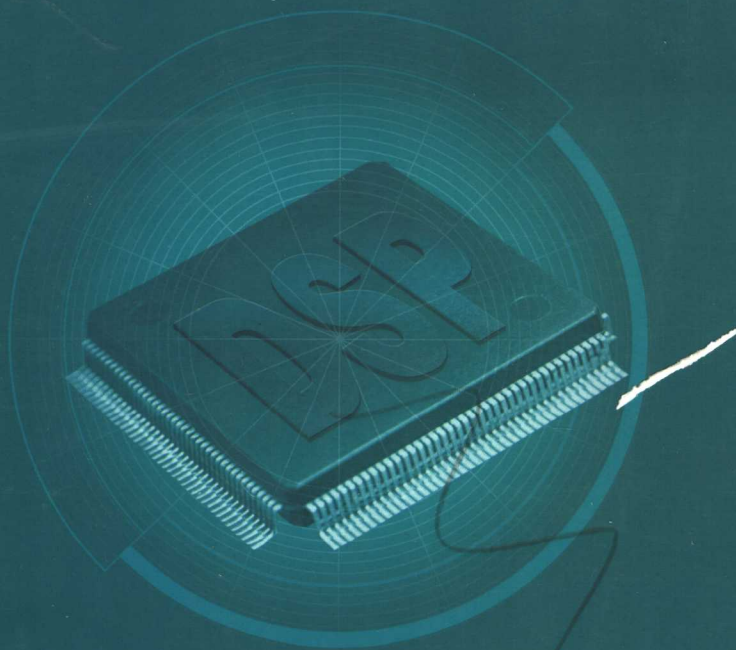




21 世纪高等院校电气信息类系列教材

DSP 设计与实验教程

王金龙 任国春 沈 良 编著
吴启晖 高 瞻 崔 丽



机械工业出版社
CHINA MACHINE PRESS



本书采用合众达公司以 TMS320VC5416 为核心的通用 DSP 实验系统 (SEED-DTK DPD), 将 DSP 芯片原理与数字信号处理、通信原理的经典内容及其应用紧密结合, 编写了 DSP 的基本实验、数字信号处理实验和通信原理实验。本书内容丰富, 理论联系实际, 采用基本理论→MATLAB 实验→DSP Simulator 实验→DSP 实验的方法, 逐层次展现 DSP 的开发过程, 并通过图解的方式引导读者快速进入 DSP 实现的大门。

本书可作为电气信息类本科生与研究生的 DSP 实验入门教材, 也可作为通信工程技术人员的培训教材或自学指导书。

图书在版编目 (CIP) 数据

DSP 设计与实验教程/王金龙等编著. —北京: 机械工业出版社, 2007.1

(21 世纪高等院校电气信息类系列教材)

ISBN 978-7-111-20169-4

I. D... II. 王... III. 数字信号—信号处理—高等学校—教材

IV. TN911.72

中国版本图书馆 CIP 数据核字 (2006) 第 124646 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 刘亚军

责任印制: 杨 曦

北京富生印刷厂印刷

2007 年 1 月第 1 版·第 1 次印刷

184mm×260mm·17.5 印张·432 千字

0001—5000 册

定价: 25.00 元

凡购本书, 如有缺页, 倒页, 脱页, 由本社发行部调换

销售服务热线电话: (010) 68326294

购书热线电话: (010) 88379639 88379641 88379643

编辑热线电话: (010) 88379739

封面无防伪标均为盗版

出版说明

随着科学技术的不断进步，整个国家自动化水平和信息化水平的长足发展，社会对电气信息类人才的需求日益迫切、要求也更加严格。在教育部颁布的“普通高等学校本科专业目录”中，电气信息类（Electrical and Information Science and Technology）包括电气工程及其自动化、自动化、电子信息工程、通信工程、计算机科学与技术、电子科学与技术、生物医学工程等子专业。这些子专业的人才培养对社会需求、经济发展都有着非常重要的意义。

在电气信息类专业及学科迅速发展的同时，也给高等教育工作带来了许多新课题和新任务。在此情况下，只有将新知识、新技术、新领域逐渐融合到教学、实践环节中去，才能培养出优秀的科技人才。为了配合高等院校教学的需要，机械工业出版社组织了这套“21 世纪高等院校电气信息类系列教材”。

本套教材是在对电气信息类专业教育情况和教材情况调研与分析的基础上组织编写的，期间，与高等院校相关课程的主讲教师进行了广泛的交流和探讨，旨在构建体系完善、内容全面新颖、适合教学的专业材料。

本套教材涵盖多层面专业课程，定位准确，注重理论与实践、教学与教辅的结合，在语言描述上力求准确、清晰，适合各高等院校电气信息类专业学生使用。

机械工业出版社

前 言

近年来,随着微电子技术、数字信号处理技术的飞速发展,数字信号处理器(Digital Signal Processor, DSP)在处理速度、运算精度、处理器结构、指令系统、指令流程等诸多方面都有了较大提高和改进,并迅速在语音、雷达、声纳、地震、图像、通信系统、系统控制、生物医学工程、遥感遥测、地质勘测、航空航天、电力系统、故障检测、自动化仪表等众多领域获得了极其广泛的应用。目前, DSP 芯片及外围设备正在形成一个具有较大潜力的产业和市场。

DSP 芯片的主要供应商有美国的 TI 公司、AD 公司、AT&T 公司和 Motorola 公司等。其中, TI 公司的 DSP 芯片约占世界 DSP 芯片市场的 50%。

许多研究生、本科生在学习了数字信号处理的理论知识,并想把这些知识转化成产品时,就有一种急切的心情,想快速地掌握 DSP 芯片的开发与应用。目前,介绍 DSP 原理与应用的书籍很多,但是快速引导学生进行 DSP 实验的书并不多。正因如此,本书通过 DSP 原理与具体实验相结合,一步一步地引导学生进行 DSP 实验,使其可以快速入门。为了配合书中的实验,采用了合众达公司的通用 DSP 实验系统(SEED-DTK DPD)。该实验系统以 TMS320VC5416 芯片为核心,可以满足实验的需求。

本书有四个特点:一是实验内容丰富,可以满足 DSP 基本原理、数字信号处理与通信原理等课程的 DSP 实验要求;二是理论联系实际、层层展开,采用基本理论→MATLAB 实验→DSP Simulator 实验→DSP 实验的方法,逐层次展现 DSP 的开发过程;三是采用图解式引导方法,每个实验的重要步骤及实验结果通过图解的方法来引导,使初学者以全新的方式边学边实验,进入 DSP 实现的大门;四是适用面广,可以用作实验教材、培训教材或自学参考书。

全书共分 10 章。其中,第 1 章由王金龙编写;第 2、8 章由任国春编写;第 3、9 章由崔丽编写;第 4 章由沈良、邱松编写;第 5、7 章由高瞻编写;第 6 章由沈良、吴启晖编写;第 10 章由吴启晖编写。

由于作者水平有限,错误和疏漏之处在所难免,敬请读者批评指正。

作 者

目 录

出版说明

前言

第 1 章 DSP 系统导论	1
1.1 概述	1
1.1.1 DSP 芯片及其特点	1
1.1.2 DSP 芯片的种类	2
1.1.3 DSP 芯片的应用	2
1.2 几种不同厂家的 DSP 芯片	3
1.2.1 AD 公司	3
1.2.2 AT&T 公司	5
1.2.3 Motorola 公司	7
1.2.4 NEC 公司	8
1.2.5 TI 公司	10
1.3 DSP 系统设计概要	15
1.3.1 典型的 DSP 系统构成	15
1.3.2 DSP 系统设计过程	16
1.4 习题	18
第 2 章 DSP 实验系统	19
2.1 SEED-DTK DSP 实验系统	19
2.1.1 SEED-DTK DPD 型 DSP 实验箱的构成	19
2.1.2 SEED-DTK 系列 DSP 实验箱的操控方式	21
2.1.3 输入/输出设备	21
2.1.4 图形用户界面	22
2.2 TMS320VC5416 的基本原理与结构	29
2.2.1 总线结构	31
2.2.2 中央处理单元	31
2.2.3 存储器组织	32
2.2.4 寄存器	34
2.2.5 片内外设	35
2.2.6 外部总线接口	36
2.2.7 引脚说明	36
2.2.8 软件设计	36
2.2.9 BOOT 设计	40
2.2.10 IEEE 1149.1 标准扫描逻辑	41
2.3 TMS320VC5416 的硬件复位和看门电路	42

2.4	TMS320VC5416 信号的输入/输出通道 AIC23B	43
2.5	DSP 程序的开发工具	45
2.5.1	代码生成工具	45
2.5.2	系统集成与调试工具	47
2.5.3	系统调试和评估工具	52
2.5.4	DSP 实验系统的仿真器	54
2.6	DSP 的开发实验环境及能够完成的实验内容	55
2.7	习题	56
第 3 章	CCS 的使用	57
3.1	CCS 的安装及设置	57
3.1.1	系统配置要求	57
3.1.2	安装 CCS	57
3.1.3	CCS setup 配置程序	57
3.2	CCS 的窗口、主菜单和工具条	62
3.2.1	CCS 应用窗口	62
3.2.2	主菜单	62
3.2.3	工具条	63
3.3	实验	66
3.3.1	CCS 的基本使用	66
3.3.2	CCS Debug 工具的使用	73
3.3.3	CCS 对数据文件的处理	76
3.3.4	使用 CCS 的图形功能	79
3.3.5	GEL 函数的简单使用	82
3.4	习题	84
第 4 章	DSP 芯片的程序加载	85
4.1	引言	85
4.2	系统简介	85
4.3	Flash Memory 及其与 DSP 的接口	85
4.3.1	SST39VF400A 的基本特性	85
4.3.2	SST39VF400A 的器件操作	87
4.3.3	Flash 与 DSP 的接口设计	90
4.4	实验	92
4.4.1	SST39VF400A 的器件操作	92
4.4.2	DSP 芯片的程序加载	96
4.5	习题	104
第 5 章	A/D 和 D/A 接口的 DSP 实验	105
5.1	TMS320VC5416 多通道缓冲串行口	105
5.1.1	引言	105
5.1.2	内部结构与接口	105

5.1.3	McBSP 串口配置	107
5.1.4	串口的标准操作	116
5.2	TLV320AIC23B	117
5.2.1	基本特性	118
5.2.2	与微处理器的接口	118
5.2.3	模拟接口	121
5.2.4	其他	123
5.3	A/D 和 D/A 接口的 C54x DSP 实验	123
5.4	习题	144
第 6 章	数字滤波器的 DSP 实验	145
6.1	IIR 滤波器的基本原理与设计方法	145
6.1.1	基本原理	145
6.1.2	设计方法	145
6.2	FIR 滤波器的基本原理与设计方法	148
6.2.1	基本原理	148
6.2.2	设计方法	150
6.3	滤波器 MATLAB 仿真实验	153
6.3.1	IIR 滤波器 MATLAB 仿真实验	153
6.3.2	FIR 滤波器 MATLAB 仿真实验	158
6.4	滤波器 C54x Simulator 仿真实验	168
6.4.1	IIR 滤波器 C54x Simulator 仿真实验	168
6.4.2	FIR 滤波器 C54x Simulator 仿真实验	173
6.5	滤波器 C54x DSP 仿真实验	180
6.5.1	IIR 滤波器 C54x DSP 实验	180
6.5.2	FIR 滤波器 C54x DSP 实验	186
6.6	习题	187
第 7 章	FFT 的 DSP 实验	188
7.1	FFT 的算法引出和基本原理	188
7.1.1	FFT 的算法引出	188
7.1.2	FFT 算法的基本原理	190
7.2	FFT 的算法规律和算法实现	192
7.2.1	FFT 的算法规律	192
7.2.2	FFT 的算法实现	194
7.3	FFT 的 MATLAB 仿真实验	196
7.4	FFT 的 C54x Simulator 仿真实验	199
7.5	FFT 的 C54x DSP 实验	216
7.6	习题	217
第 8 章	数字基带传输的基本原理及实验	218
8.1	数字基带信号的基本原理	218

8.1.1	数字基带信号传输系统框图	218
8.1.2	数字基带信号传输系统各部分简介	218
8.2	数字基带信号的 MATLAB 仿真实验	220
8.3	数字基带信号的 C54x Simulator 仿真实验	223
8.4	数字基带信号的 C54x DSP 实验	229
8.5	习题	230
第 9 章	卷积编译码的 DSP 实现	231
9.1	卷积编码的基本原理	231
9.2	卷积码的维特比译码	233
9.3	卷积码编译码的 MATLAB 仿真实验	234
9.4	卷积码编码的 C54x Simulator 仿真实验	237
9.4.1	卷积编码的 C54x Simulator 仿真实验	237
9.4.2	维特比译码的 C54x Simulator 仿真实验	244
9.5	卷积码编译码的 C54x DSP 实验	252
9.5.1	卷积编码的 C54x DSP 实验	252
9.5.2	维特比译码的 C54x DSP 实验	253
9.6	习题	254
第 10 章	数字调制解调的基本原理及实验	255
10.1	无线通信中的数字调制	255
10.1.1	影响选择数字调制方式的因素	255
10.1.2	数字信号的带宽和功率谱密度	256
10.2	脉冲成形器的基本原理与设计方法	256
10.3	QPSK 的 MATLAB 仿真实验	258
10.4	QPSK 的 C54x Simulator 仿真实验	262
10.5	QPSK 的 C54x DSP 仿真实验	269
10.6	习题	270
参考文献		271

第1章 DSP 系统导论

1.1 概述

数字信号处理 (Digital Signal Process, DSP) 是利用专用或通用数字信号处理芯片, 通过数字方法实现信号处理。与模拟信号处理相比, 数字信号处理具有灵活、精确、可靠性好、体积小、功耗低、易于大规模集成等优点。

数字信号处理的基础是算法和数字计算机或数字信号处理芯片。算法一旦建立, 设计者就要寻找合适的计算机或数字信号处理芯片来有效地实现它们。早期的做法是: 先在可以接受的时间内对算法进行仿真, 随后将波形存储起来, 最后再加以处理。随着计算机技术和数字信号处理与大规模集成电路技术的发展, 这种仿真和脱机处理已逐步演变成为实时信号处理。

实时信号处理是指系统必须在有限的时间内对外部输入信号完成指定的处理功能, 即信号处理速度应大于信号更新速度, 这取决于数字信号处理芯片的处理速度与功能。下面叙述 DSP 芯片及其应用。

1.1.1 DSP 芯片及其特点

DSP 芯片, 也称数字信号处理器 (Digital Signal Processor, 也简称 DSP, 后面大部分缩写均属此含义), 是一种特别适用于进行数字信号处理的微处理器, 它强调运算处理的实时性。因此 DSP 芯片除了具备普通微处理器所强调的高速运算和控制功能外, 针对实时数字信号处理, 在处理器结构、指令系统、数据流程上做了较大的改动, 其特点如下:

(1) DSP 芯片普遍采用了数据总线和程序总线分离的哈佛结构及改进的哈佛结构, 比传统处理器的冯·诺依曼结构有更高的指令执行速度。

(2) DSP 芯片大多采用流水技术, 即每条指令都由片内多个功能单元分别完成取指、译码、取数、执行等多个步骤, 从而在不提高时钟频率的条件下减少了每条指令的执行时间。

(3) 片内有多条总线可以同时进行取指令和多个数据存取操作, 并且有辅助寄存器用于寻址, 它们可以在寻址访问前或访问后自动修改内容, 以指向下一个要访问的地址。

(4) DSP 芯片大多带有 DMA (直接存储接入) 通道控制器以及串行通信口等, 配合片内总线结构, 数据块传送速度大大提高。

(5) 配有中断处理器和定时控制器, 可以方便地构成一个小规模系统。

(6) 具有软、硬件等待功能, 能与各种存取速度的存储器接口。

(7) 针对滤波、相关、矩阵运算等需要大量乘法累加运算的特点, DSP 芯片大都配有独立的乘法器和加法器, 使其在同一时钟周期内可以完成乘、累加两种运算。

(8) 低功耗, 一般为 0.5~4W, 采用低功耗技术的 DSP 芯片只有 0.1W, 可用电池供电。

DSP 芯片的以上特点决定了其运算速度比通用微处理器 (MPU) 要高。例如, FIR 滤波器的实现, 每输入一个数据, 对应每阶滤波器系数需要一次乘、一次加、一次取指、两次取数, 有时还需要专门的数据移位操作, DSP 芯片可以单周期完成乘加并行操作以及 3~4 次数据存取操作, 而普通 MPU 至少需要 4 个指令周期。因此, 在相同的指令周期和片内指令缓存条件下, DSP 的运算速度是 MPU 运算速度的 4 倍以上。

1.1.2 DSP 芯片的种类

DSP 芯片的采用是为了实现实时信号的高速处理, 为适应各种实际应用, 出现了多种类型、档次的 DSP 芯片。从用途上可以把 DSP 芯片分为通用 DSP 芯片和专用 DSP 芯片。通用 DSP 芯片一般指可以用指令编程的 DSP 芯片, 而专用 DSP 芯片只针对一种应用, 只能通过加载数据、控制参数或在引脚上加控制信号来使其具有有限的可编程能力。按数据格式可以把 DSP 芯片分为定点 DSP 芯片和浮点 DSP 芯片, 数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片, 数据以浮点格式工作的 DSP 芯片称为浮点 DSP 芯片。评价专用 DSP 芯片性能的主要指标是它完成相应处理任务的速度以及字长, 评价通用 DSP 芯片最常用的指标是每秒百万次指令个数。对大多数定点 DSP 芯片来说, 单周期内可以完成一次甚至两次运算, 对浮点 DSP 芯片单周期可以完成两次甚至多次运算。因此, 每秒百万次浮点运算就成为衡量浮点 DSP 芯片的重要指标。TI 公司的 TMS320C30 每指令周期可以执行乘法和加法各一次, 因而其每秒百万次浮点运算指标是其每秒百万次指令个数指标的两倍。AD 公司的 ADSP21020 与 Motorola 公司的 DSP96002 在一个指令周期内可以完成乘、加、减各一次, 因而其每秒百万次浮点运算指标是其每秒百万次指令个数指标的 3 倍。DSP 芯片内除了运算单元外还有许多其他功能部件, 每秒百万次操作数就成了衡量 DSP 芯片片内功能强弱的又一指标。这一指标可以达到每秒百万次指令个数指标的 5~10 倍, 但这一指标并不能与 DSP 芯片的实际处理速度等同, 因此 FFT (快速傅里叶变换)、FIR (有限冲激响应) 滤波等算法的执行时间就成为一个比较客观的评价标准。一般情况所说的通用 DSP 芯片的性能指标往往只是在 DSP 芯片执行片内程序及读写片内存储器数据的条件下得来的, 实际上如果将程序和数据放在片外存储器, 则 DSP 芯片的处理速度要变慢, 仅为性能指标中读写速度的 $\frac{1}{3}$ 。

$\frac{1}{2}$ 。因此片内存储器的大小对 DSP 芯片性能影响较大。大容量片内存储器配置的 DSP 芯片对系统设计的简化和性能的提高非常有效。

通用 DSP 芯片的运算和处理是用软件实现的; 而专用 DSP 芯片的运算是用硬件直接实现的, 其内部结构、规则简单, 通常可以容纳很多相同的运算单元, 如多个乘加器。因此专用 DSP 芯片在做指定运算时, 速度远高于通用 DSP 芯片。其缺点是灵活性差, 几乎都是定点型的, 精度和动态范围有限, 需要较多外围控制器件和严格的时钟同步信号, 并且专用 DSP 芯片几乎不具备自适应处理能力。

1.1.3 DSP 芯片的应用

目前, DSP 芯片的应用几乎已遍及信息与信号处理的每一个领域, 其常见的典型应用有:

(1) 通用数字信号处理, 如数字滤波、卷积、相关、FFT、希尔伯特变换、自适应滤波、窗函数、谱分析等。

(2) 语音识别与处理, 如语音识别、合成、矢量编码、语音鉴别、语音信箱等。

(3) 图形/图像处理, 如二维、三维图形变换处理、模式识别、图像鉴别、图像增强、动画、电子地图、机器人视觉等。

(4) 仪器, 如暂态分析、函数发生、波形产生、数据采集、石油/地质勘探、地震预测与处理等。

(5) 军事, 如雷达与声纳信号处理、导航、导弹制导、保密通信、全球定位、电子对抗、情报收集与处理等。

(6) 计算机, 如阵列处理器、图形加速器、工作站、多媒体计算机等。

(7) 家用电器, 如数字电视、高清晰度电视(HDTV)、高保真音响、玩具与游戏、数字电话等。

(8) 医学工程, 如助听器、X射线扫描、心电图/脑电图、病员监护、超声设备等。

(9) 自动控制, 如磁盘/光盘伺服控制、机器人控制、发动机控制、引擎控制等。

(10) 通信, 如纠错编译码、自适应均衡、回波抵消、同步、分集接收、数字调制解调、软件无线电、扩频通信等。

1.2 几种不同厂家的 DSP 芯片

面对 DSP 的巨大市场和广阔的发展前景, 世界上几个大的半导体公司, 如 AD、AT&T、Motorola、NEC、TI 等都在全力开发和生产 DSP 芯片。

1.2.1 AD 公司

美国 AD 公司是有影响的通用 DSP 生产厂家之一。AD 公司的 DSP 芯片产品推出时间较晚, 而综合性能较高。AD 公司的定点 DSP 芯片为 ADSP21xx 系列, 浮点产品为 ADSP21020/ADSP2106x 系列。

1. ADSP21xx

ADSP21xx 为 AD 公司的定点 DSP 系列, 其不同型号存储器的外部接口各不相同。下面以常用 40MHz 的 ADSP2183 为例, 介绍 ADSP218x 的性能特点。

- 指令周期为 25ns;
- 片内存储器分为两部分: 程序部分为 48KB (16K 字, 每 K 字为 24bit), 数据部分为 32KB (16K 字, 每 K 字为 16bit), 共计 80KB;
- 片内寻址能力为 16K 字;
- 片内设备为 2 个串口, 1 个定时器;
- 运算单元字宽: 乘法器输入为 16bit×16bit, 输出为 32bit 结果, 累加器(ACC)为 40bit, ALU (算术逻辑单元) 为 16bit;
- 寻址方式为循环, 位反序;
- 2 个 DMA;
- 硬件堆栈 16 级, 允许 7 级中断;

- 主机接口有 13 个状态输入/输出引脚和 EZ-ICE 仿真口（非 JTAG 标准）；
- 外部中断 4 个；
- 封装 128QFP。

ADSP21xx 系列主要面向通信系统等对处理数据精度和动态范围要求适中、更强调产品低成本和低功耗的应用领域。

ADSP218x 系列定点 DSP 相对于其他定点 DSP 的突出优点是：片内高速存储器容量大，寻址能力强，运算速度快，对于需要较大存储器（40~80K 字）的应用，ADSP218x 可以构成外围器件少的系统。

2. ADSP21020

ADSP21020 是 AD 公司推出的 32bit 浮点 DSP 芯片，主要性能如下：

- 指令周期为 30ns（33MHz 主频）；
- 总线两套（数据部分：32bit 地址，40bit 数据；程序部分：24bit 地址，48bit 数据）；
- 片内无存储器；
- 指令 Cache 为 32 字×48bit；
- 存储空间为 4G 字数据，16M 字程序，读写均为单周期；
- IEEE 754 标准的 32bit/40bit 浮点格式；
- 32bit 单精度和 40bit 扩展精度的乘法器和 ALU，32bit 移位器，可以乘、加、减并行工作；
- 32 个 40bit 运算寄存器；
- 6 级可嵌套零开销循环；
- 延迟或条件跳转/调用/返回；
- 寻址方式为循环（8 个），位反序；
- 硬件堆栈 20 级可扩展；
- 1 个定时器；
- JTAG 仿真接口；
- 软/硬件等待状态；
- 外部中断 4 个；
- 加载方式为 8bit PROM，JTAG；
- 1024 点复数 FFT 0.64ms（基 2），0.58ms（基 4）；
- 浮点倒数为 180ns；
- 浮点平方根倒数为 270ns；
- 封装 223PGA，223QFP。

3. ADSP2106x

AD 公司在 1995 年推出了并行浮点 DSP 芯片 ADSP21060，它在 ADSP21020 的处理器核上增加了片内 RAM 和链路口。它的突出特征表现为：大容量片内存储器，完全的片上总线控制逻辑可以将 6 片 DSP 直接相连，构成高效的共享存储器并行系统，在指令执行、跳转/调用、FFT 蝶形运算方面性能好。ADSP21060 的主要性能为：

- 指令周期为 25ns（40MHz 主频）；
- 片内有 4 条 32/48bit 总线，供程序、数据、I/O、DMA 使用，片外一套 48bit 总线；

- 片内 4Mbit SRAM，可以灵活地配置成 16/32/48bit 格式，用于数据/程序存储；
- 寻址空间为 4G 字空间，片外单周期读写；
- 指令 Cache 为 32 字×32bit；
- IEEE 标准的 32/40bit 浮点格式；
- 乘法器 32/40bit 浮点输入，40bit 结果，或 32bit 定点输入，80bit 结果；
- ALU 32/40bit 浮点加减，32bit 定点加减，允许同时求 2 个操作数的和/差；
- 32bit 移位器；
- 单周期乘、加、减并行操作；
- 16 个 40bit 运算寄存器；
- 6 级零开销块循环嵌套；
- 寻址方式为同时 8 个循环寻址，同时 2 个位反序寻址；
- 1 个定时器；
- 2 个串口；
- 软/硬件等待状态，1~7 周期软等待；
- 外部中断 3 个；
- JTAG 仿真接口，允许多片 DSP 仿真；
- 外部标志引脚 4 个；
- 加载方式：8bit EPROM/16bit 主机/链路口/48bit 总线；
- 1024 点复数 FFT 0.46ms；
- 浮点倒数 150ns；
- 浮点平方根倒数 225ns；
- 6 个 4bit 链路口（各带 2 个控制线），每个带宽 40M 字/s；
- 10 个 DMA 通道，2 对 DMA 请求/应答信号；
- 主机接口；
- 封装 240QFP。

AD 公司同类的其他浮点并行 DSP 芯片包括 ADSP21062/61/65，它们是 ADSP21060 的简易低成本型，分别在片内存储容量以及链路口上作了简化和省略，ADSP21062/61/65 的片内存储容量依次减为 2Mbit、1Mbit、0.5Mbit，ADSP21061/65 省去了所有链路口。尽管如此，所有 ADSP2106x 保留了组成共享存储系统的片内总线仲裁功能。由于 ADSP2106x 采用了更先进的超级哈佛结构，因此也称为 SHARC 处理器。

1.2.2 AT&T 公司

AT&T 公司（现在的 Lucent 公司）是拥有高性能 DSP 芯片的另一家美国公司，其 DSP 芯片包括定点和浮点两大类。定点 DSP 芯片中有代表性的主要包括 DSP16 系列，浮点 DSP 芯片中比较有代表性的是 DSP32 系列。下面我们分别对其进行介绍。

1. DSP16 系列

AT&T 公司生产的定点 DSP 芯片 DSP16 系列已广泛应用于高速编解码器、数据中继、交换机、蜂窝电话等通信领域。此系统的基本型 DSP16A 的主要性能为：

- 指令周期为 25ns（40MHz 主频）；

- 片内存储器为 12K 字×16bit ROM, 2K 字×16bit 数据 RAM;
- 片外寻址空间为 64K 字×16bit;
- 乘法器输入为 16bit, 结果为 32bit;
- 累加器为 36bit;
- ALU 为 32bit;
- 指令缓存为 15 字×16bit;
- 串口 1 个;
- 无 DMA;
- 循环寻址方式;
- 外部中断 1 个;
- 低功耗工作模式;
- 封装 84PLCC, 133PGA。

DSP16A 功能简单, 而陆续推出的 DSP16xx 系列其他型号在不同方面的性能有很大提高。DSP16C 片内集成了 A/D、D/A、JTAG 测试口, DSP1610、DSP1616 有片内仿真口, 而且 DSP1616 可工作于 3.3V, 后来推出的 DSP16xxx 系列则具有双乘法器和 3 输入加法器。

2. DSP32C

DSP32C 是 AT&T 公司推出的浮点 DSP 系列芯片, 它是目前最简单的 32bit 浮点 DSP, 其结构并非采用流行的哈佛总线结构, 而采用改进的冯·诺依曼结构, 其主要性能为:

- 指令周期为 80ns (50MHz 主频, 4 个时钟 1 个周期);
- 单套总线 4M 字存储空间, 可以用 8/16/32bit 寻址;
- 3 个 512 字×32bit 的片内存储器;
- 非标准 32bit 浮点格式;
- 1 个串口, 1 个 8/16bit 并口;
- 浮点乘法器为 IEEE 标准的浮点格式, 输入为 32bit, 结果为 45bit;
- 加法器输入/输出为 40bit 浮点, 或者 16/32bit 定点输入;
- 4 个 40bit 运算寄存器;
- 零开销循环;
- 寻址位反序;
- 无硬件堆栈;
- 硬件等待状态;
- 外部中断 2 个;
- DMA 通道 2 个, 仅用于串口, 不能与处理器核同时访问;
- 1024 点复数 FFT 1.9ms;
- 浮点除法 660ns。

AT&T 公司在 DSP32C 的基础上又推出了 DSP3210 等增强型, 在性能上有所提高, 如 DSP3210 内部具有 2 个 1K 字的 RAM 块和 512 字的引导 ROM, 外部寻址空间达 4G 字, 可以用软件编程产生等待状态, 具有串行口、定时器、DMA 控制器等。

1.2.3 Motorola 公司

Motorola 公司是又一个有影响的 DSP 芯片厂家。其 DSP 芯片可分为定点 DSP 和浮点 DSP 两类，其中定点 DSP 芯片以 MC56000 系列为代表，浮点 DSP 以 MC96002 为代表。下面分别对其进行介绍。

1. DSP56000 系列

Motorola 公司的 DSP56000 系列定点 DSP 在功能上与 TI、AD 公司的定点 DSP 相似，它的一个显著特点是数据字宽 24bit，乘法器 48bit，加法器 56bit，因此能提供较大的动态范围和更高的处理精度，其名称中的 56000 与加法器具有 56bit 有关。下面以 66MHz 的 DSP56002 为例，介绍其主要性能。

- 指令周期为 30.3ns (66MHz 主频，2 个时钟 1 个周期)；
- 片内存储器为 512 字×24bit 程序 RAM，64 字×24bit 引导 ROM；2 个 256 字×24bit 数据 RAM；2 个 256 字×24bit 数据 ROM，固化有正弦表、A 律和 μ 律压扩表；
- 片外寻址能力为 3 个 64K 字×24bit 空间；
- 1 个串口，1 个 8bitDMA 并口，1 个定时器；
- 乘法器输入 24bit，结果 48bit，2 个 56bit 加法器，56bit ALU，具备多精度运算能力，完成 48bit×48bit→96bit 乘法仅需 6 个指令周期；
- 寻址方式有循环及位反序；
- 系统堆栈 15 级；
- 外部中断 3 个；
- 1024 点复数 FFT 时间 1.8ms，硬件支持 FFT 浮点算法；
- 支持 32 路 TDMA 通信；
- 三种加载方式：外总线、主机接口、串口；
- 封装 132QFP。

DSP56002 指令周期为两个时钟周期，新推出的 DSP56301 在性能上有了很大提高，可在 1 个时钟周期内执行 1 条指令，各项主要性能提高如下：

- 指令周期为 10ns (100MHz 主频)，单周期内可同时执行 3 条指令和 6 个 DMA 通道操作；
- 片内存储器为 4K 字×24bit 程序 RAM，4K 字×24bit 数据 RAM，程序 RAM 中可将 1K 字×24bit 设置为指令缓存，另有 192 字×24bit 引导 ROM，4K 字数据 RAM 分成两个 2K 字区；
- 片外存储器为 16M 字×24bit 的程序区，2 个 16M 字×24bit 数据区；
- 通过软件可以设置成 16bit 数据运算形式；
- 2 个 10Mbit/s 的同步串口；
- 1 个可与 Codec 和 I/O 接口的 10Mbit/s 串口；
- 3 个定时器；
- 6 个 DMA 通道；
- 片内集成 32bit PCI 总线控制器，其传输速率可达 133Mbit/s；
- 可以直接与 DRAM 接口，仅需缓冲器就可以连到 ISA 总线上；

- 具有 JTAG 测试口和 OnCE 口，OnCE 口用于仿真程序和支持开发系统的调试。

此外，Motorola 公司为移动手机提供了低成本、低功耗（1.8V 工作电压）的 DSP56600 系列，其数据字宽减少为 16bit，DSP56652 内部集成了一片 16bit 的 DSP56600 和 1 个 32bit 的 RISC 处理器，专门用于移动通信基带处理的 IS-136 标准的 TDMA 应用，完成信号收、发处理和频率合成，指令执行速度 60MI/s（16.7ns），运算单元包括 1 个 16bit×16bit 乘法器和 2 个 40bit 累加器。DSP56652 是专用 ROM 型的，相对应的 DSP56651 则是基于 RAM，用于程序设计阶段的编程调试。

DSP56800 系列则是更低成本、低功耗的 16bit 定点 DSP，结构功能上做了简化设计，可用于通信、电动机控制领域。DSP56100 也是 16bit 定点 DSP。

2. DSP96002

DSP96K 系列 DSP 是 Motorola 公司推出的高性能 32bit 浮点 DSP 芯片。与 DSP56K 系列一样，DSP96K 的名称与其 96bit 加法器有关，采用哈佛结构，其主要性能如下：

- 指令周期为 50ns（40MHz 主频）；
- 片内总线为 3 个 32bit 地址总线，5 个 32bit 数据总线，片外两套总线；
- 片内存储器为 1K 字×32bit 程序 RAM，2 个 512 字×32bit 数据 RAM；
- 寻址空间为 3×8×0.5G 字；
- 2 个主机接口；
- IEEE 754 标准的 32bit 浮点格式；
- 乘法器输入 32bit 浮点，结果 44bit，或输入 32bit 定点，输出 64bit 结果；
- 加法器对 10 个 96bit 寄存器或 30 个 32bit 寄存器操作；
- 32bit 移位器；
- 零开销循环；
- 15 层堆栈；
- 软/硬件等待状态；
- 在线仿真口；
- 外部中断 3 个；
- 1024 点复数 FFT 1.047ms，1024 点实数 FFT 0.65ms；
- 浮点除法 300ns；
- 功耗 2W；
- 封装：223PGA，256QFP。

1.2.4 NEC 公司

NEC 公司也是一家有影响的 DSP 芯片厂家。其生产的 DSP 芯片以定点 DSP 为主，包括 μ PD77Cxx 系列、 μ PD770xx 系列和 μ PD772xx 系列，下面我们分别对其进行介绍。

1. μ PD77C25

μ PD77C25 是 NEC 公司在 D7720 之后的第二个 16bit 定点 DSP 芯片，它是一种 CMOS（互补性金属氧化物半导体）器件，但其引脚及芯片代码与老芯片兼容。 μ PD77C25 有 2K 字×24bit 指令字、512 字 RAM 和 2K 字数据 ROM。程序和数据 ROM 同样也可以用作 EPROM 或 OTP 存储器。其主要性能如下：

- 2 个 16bit 加法器;
- 2K 字×24bit 程序 ROM/EPROM/OTP;
- 2K 字数据 ROM/EPROM/OTP;
- 0.5K 字数据 RAM;
- 16bit ALU/加法器;
- 2 套内部数据总线;
- 4 电平硬件存储器;
- 2 个串行口;
- 2 个 I/O 引脚, 1 个外部中断;
- 8/10MHz 时钟;
- 4MHz 串行 I/O。

μPD77C25 可以在单机模式下或与主机处理器协同运行。它有 1 个 8bit 并行 I/O 主机口用来与主机处理器交换数据或 DSP 状况。μPD77C25 有两个串行口, 它能够与串行外围设备 (如 A/D、D/A 和其他 μPD77C25 DSP) 接口, 也可以将串行口设置成对单或双波特传输方式。

2. NECμPD77017 16bit 定点 DSP

NEC 推出的 μPD77017 16bit 定点 DSP 芯片是以数字蜂窝、语音、传真和调制器应用为目标。其核心运算单元包括 3 个 40bit 功能单元——乘法器、ALU 和管状移位器。其主要性能如下:

- 33/16.5/8.25/4.125MHz 时钟 (2 时钟脉冲/周期);
- 3V 工作电压;
- 32bit 指令, 16bit 数据;
- 3 级管道, 81 条指令;
- 8 个 40bit 寄存器/加法器;
- 2 个 2K 字数据 RAM 块;
- 12K 字×32bit 程序 ROM;
- 256 字×32bit 程序 RAM;
- 3 套内部总线;
- 1 个外部存储器总线;
- 15 电平硬件堆栈;
- 2 个串行口;
- 4 个外部中断;
- JTAG 仿真接口;
- 嵌入式 PLL。

μPD77017 有两个外部存储器口, 一个用于 16bit 数据, 另一个用于 32bit 程序。存储器读/写可在同一个周期内完成。与 NEC 公司的很多 DSP 芯片一样, μPD77017 有 1 个 8bit 主机 I/O 口, 可以通过该 I/O 口与主机之间交换数据。

3. μPD77220

NEC 推出 24bit 定点 DSP μPD77220 处于 NEC 的 16bit 和 32bit 结构之间, 它是 NEC 公