

FPGA芯片架构

○ 余乐 谢元禄 著

设计与实现

中国工信出版集团

电子工业出版社
http://www.phei.com.cn

FPGA 芯片架构设计与实现

余乐 谢元禄 著

電子工業出版社

Publishing House of Electronics Industry

北京 · BEIJING

内 容 简 介

可编程通用逻辑门阵列芯片简称 FPGA，与 CPU，DSP 并列为三大通用数字处理芯片，广泛应用于通信、航空航天、医疗、国防军工以及安防视频监控等领域。通过本书的学习，读者可以全面了解一颗 FPGA 芯片从设计、验证到流片的全部开发过程。

本书共 10 章，采取“总一分”的编排方式。第 1 章从架构的总体设计入题对 FPGA 进行介绍。第 2~10 章，分别对其中的各个重要模块逐一介绍，包括：时钟网络、电源/地线网络和漏电流、可编程逻辑单元、可编程 I/O 模块、DDR 存储器接口、数字延时锁定环、连线连接盒、互连线段长度分布以及配置模块。

本书适合从事集成电路设计的资深工程师、微电子专业高年级研究生以及从事微电子专业教学研究的教师和科研人员阅读。本书还可以作为高等院校教授集成电路设计的辅助资料。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目（CIP）数据

FPGA 芯片架构设计与实现 / 余乐，谢元禄著. —北京：电子工业出版社，2017.7
ISBN 978-7-121-30610-5

I. ①F… II. ①余… ②谢… III. ①可编程序逻辑器件—研究 IV. ①TP332.1

中国版本图书馆 CIP 数据核字（2016）第 303044 号

策划编辑：董亚峰

责任编辑：赵 娜

印 刷：三河市华成印务有限公司

装 订：三河市华成印务有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1 092 1/16 印张：21 字数：550 千字

版 次：2017 年 7 月第 1 版

印 次：2017 年 7 月第 1 次印刷

定 价：56.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888，88258888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式：（010）88254694。

前言



从 2006 年 9 月在北航攻读集成电路设计专业硕士开始，至 2015 年 4 月从中科院电子所微电子学与固体电子学专业博士后出站，恍惚间，从事集成电路相关的设计和研究工作已经十年了。这十年也正是中国半导体行业，更确切地讲，是集成电路设计行业飞速发展的十年。

记得刚读硕士时，接触到人生第一块 FPGA 开发板，用的是 Xilinx 公司的 Spartan3 系列。从点亮第一个跑马灯例子的兴奋，到一步一步跟着 JPEG 解码设计小组完成逐个模块的设计，验证和调试，阻塞赋值与非阻塞赋值，竞争与冒险，建立和保持时间，等等，看着一个个小知识点被融入到自己的设计中，成就感油然而生。就这样，调试正确时的兴奋和无法找到 Bug 时的煎熬，交织在每一个奋力调试的夜晚。

毕业后，进入了一家日资的集成电路设计公司，开始了全职从事专用芯片的设计和验证工作。其间，我意识到代码设计仅仅占到整个开发过程的一小部分，系统规划、设计流程和文档规范性对开发工作而言才是重中之重。在日资公司的这一年，我完成了数个模块级的设计和一个全芯片系统级验证工作，积累了丰富的实战经验，这也是我职业发展的起点。

此后，在中科院电子所攻读博士学位和博士后的六年，一直从事 FPGA 芯片的设计与研制工作，并有幸加入国内从事 FPGA 芯片设计最顶尖的团队——可编程芯片与系统研究室。从芯核组、I/O 组再到产品组，我对于如何设计一颗好的芯片的理解也在逐步加深。

所谓不忘初心，方得始终。虽然现在我已经离开了中科院系统，进入了大学任教。在成书过程中，以前可编程芯片与系统研究室的各位同事都给了我很多帮助，其中，孙嘉斌、李威、王一、黄志红、张甲、陈柱佳、舒毅的设计和仿真实验是构成本书的基础，非常感谢他们无私的帮助。感谢我的导师杨海钢研究员，他一直以努力工作的实际行动给我以最有力的鼓励和鞭策，使我不能懈怠。

目前,市面上关于FPGA的书都是基于FPGA的应用设计方面的介绍,而关于FPGA芯片设计的书籍尚未出版,本书的出版恰好填补了这项空白。

本书基于集成电路的全定制与自动化混合设计流程,系统地剖析了一颗FPGA芯片从架构规划、模块设计、系统验证、流片到封装与测试的全过程,并对其中的核心模块详述了电路级设计与实现方法。全书共10章,其中第1章阐述FPGA架构的总体设计;从第2章开始分类介绍各种核心模块的设计、仿真和验证过程等。

在成书的过程中,感谢北京市自然科学基金委、电子工业出版社和本书的责任编辑大力支持,本书才得以与广大读者见面。

此书错误疏漏之处恳请广大读者批评指正。同时也欢迎大家就FPGA芯片的开发与设计相关技术与作者交流。

余 乐

2016年12月于北京

目 录



第 1 章 FPGA 架构总体设计	1
1.1 FPGA 芯片研制流程	1
1.2 FPGA 架构设计流程	7
1.3 FPGA 规模和资源划分	17
1.4 FPGA 中功能模块划分	20
参考文献	26
第 2 章 FPGA 中时钟网络	30
2.1 简介	30
2.2 FPGA CDN 建模	33
2.3 时钟网络设计方法	43
2.4 时钟网络的灵活性	48
2.5 路由级联	51
2.6 仿真实验	55
2.7 时钟网络热学建模	61
2.8 仿真实验	62
参考文献	66
第 3 章 FPGA 中电源/地线网络和漏电流	68
3.1 电源/地线网络	68
3.2 IR-drop 分析与优化	71
3.3 漏电流组成	73
3.4 降低漏电流的方法	74

3.5	基于 Via 分布的 IR-drop 分析	77
3.6	仿真实验	81
3.7	不均匀测试点的 IR-drop 求解	87
3.8	FPGA 电源网络 IR-drop 分析	89
	参考文献	94
第 4 章	FPGA 中可编程逻辑单元	98
4.1	基于多路选择器的逻辑单元	98
4.2	基于四输入 LUT 的可编程逻辑单元的设计	102
4.3	LUT 的模型与实现	103
4.4	LUT 的输入数目 K 的确定	106
4.5	进位逻辑	109
4.6	基于查找表结构的 FPGA 的不足	115
4.7	AIC 结构逻辑簇	117
4.8	基于 AIC 结构 FPGA 的逻辑簇	120
4.9	面向 AIC 的映射工具及结构评估平台	124
4.10	结构特征匹配的 AIC 簇互连优化	125
4.11	仿真分析和比较	131
	参考文献	133
第 5 章	FPGA 中可编程 I/O 模块	136
5.1	可编程 I/O 系统结构	136
5.2	IOE 中的可编程输入缓冲器设计	138
5.3	IOE 中的可编程输出缓冲器设计	144
5.4	可编程 I/O 的后端版图设计	156
5.5	高可靠 I/O 模块的后端版图与测试	166
5.6	可编程 I/O 的供电策略	172
5.7	全芯片 I/O 的 ESD 技术	173
	参考文献	179
第 6 章	FPGA 中 DDR 存储器接口	182
6.1	DDR SDRAM 芯片的工作原理	182
6.2	FPGA 芯片中 DDR 存储器接口系统设计	184
6.3	DDR 存储器接口控制器的设计和验证	191

6.4 延时锁相技术	194
6.5 延时锁定环电路的分析与对比	196
6.6 数字延时锁定环电路的性能分析与优化	201
6.7 延时锁定环线性模型与稳定性分析	205
参考文献	209
第7章 FPGA 中数字延时锁定环	213
7.1 实现相移的全数字延时锁定环	213
7.2 数字控制延时链	215
7.3 时间数字转换器	220
7.4 双向移位计数器	221
7.5 鉴相器与锁定逻辑	222
7.6 延时锁定环的版图设计	224
7.7 延时锁定环环路的仿真	224
7.8 芯片的物理实现与测试平台	225
7.9 DDR 接口的数据通路的测试验证	227
7.10 数字延时锁定环的测试	229
7.11 数字占空比矫正电路的测试	232
参考文献	234
第8章 FPGA 中连线连接盒	236
8.1 引言	236
8.2 问题分析	237
8.3 利用模拟退火算法优化 CB 拓扑结构	241
8.4 实验及结果分析	246
8.5 连线开关盒的电路结构设计方法	251
参考文献	259
第9章 FPGA 中互连线段长度分布	261
9.1 所提优化方法的基本思路	261
9.2 以面积延时积最小为目标的优化	265
9.3 针对所提优化方法的讨论	268
9.4 设计实验	269
9.5 FPGA 芯片的设计实现	270

9.6 芯片的测试准备	272
参考文献	275
第 10 章 FPGA 中的配置模块	277
10.1 配置系统的基本组成及特点	277
10.2 配置系统的功能需求	279
10.3 配置系统的硬件结构分析	281
10.4 配置码流协议的结构及其对配置系统的影响	286
10.5 配置系统总体框架	292
10.6 配置码流协议的设计	297
10.7 配置系统的电路设计与实现	300
10.8 配置系统采用的验证工具与方法	305
10.9 配置系统的验证方案与功能点的抽取	311
10.10 配置系统功能验证平台的设计	312
10.11 配置系统验证结果	319
参考文献	324



1.1 FPGA 芯片研制流程

FPGA 芯片的研发面临技术难度大，产品复杂度高，产品可靠性与环境适应性要求严格，产品的工程化与实用化要求高等挑战。目前，集成电路的研发从技术路线上可以划分为产品软硬件设计、芯片制造、产品晶圆级测试、芯片封装、样品级电测试、可靠性试验应用验证几个环节，各环节对应的支撑保障条件如图 1.1 所示。



图 1.1 集成电路研发流程与保障支撑条件

1.1.1 芯片设计

在设计环节，研制单位主要开展相关领域设计方法、设计原理、设计实现详细式样书等，包括功能与性能设计、仿真、验证，相关产品架构和体系结构设计，特征参数（功能指标、特殊功能、特殊接口等）设计、环境适应性和可靠性设计（高低温热设计、防门锁、电磁兼容性、冗余设计、ESD 设计、长寿命、机械特性等）、可测性设计、封装设计等技术、控制标准与规范研究。建立健全设计技术和过程控制体系，确保产品设计的正确性、技术成熟性与可重复性，设计过程完整性、可靠性、可追溯性，最终形成完整的设计交付数据和与产品相关的质量与可靠性保障。

具体设计环节的流程如下。

1. 需求分析

针对用户需求、合同书、任务书、技术协议书的规定进行需求分析，完成需求分析报告和风险评估报告。

2. 确定产品基线和设计规格

根据需求分析报告，从产品优化的角度出发，合理选择集成电路工艺，确定最小线宽以及芯核，芯片外围 I/O 电压，封装形式等设计基线，确定产品具体设计规格和机电热接口。

3. 概要设计

完成产品架构和体系结构设计，包括电路模块功能定义、模块划分、各模块间接口定义、整体版图布局规划、模块版图布局规划、金属层使用等内容，完成概要设计报告。

4. 设计阶段

出于项目管理的需求，设计阶段需要大量芯片项目数据管理软件，用于管理产品设计中专业 EDA 工具生成的原理图、版图等重要数据及大量版本信息。设计阶段可细化为以下几个部分工作。

（1）功能模块前端设计与验证。

根据概要设计报告，完成可编程逻辑电路模块、IP 模块、I/O 及接口电路模块和时钟管理系统等模块的前端电路设计和代码设计，并完成前端仿真。必要时，可能通过设计测试芯片进行硅验证的方法对电路进行验证。

（2）系统级前端设计与验证。

根据架构和体系结构设计要求，完成全芯片原理图，根据原理图提取系统级模型并进行全芯片的系统级仿真。

(3) 封装设计。

根据需求分析报告和产品设计规格，进行芯片 PAD 排布和封装管壳设计，封装设计与整体版图规划、面积预估、高可靠加固和可靠性设计是密不可分的，当完成管壳设计后，将进行 PAD 与封装管脚对应设计，最终完成该产品的封装预评估。

(4) 可靠性设计。

根据可靠性保障大纲，针对军用宇航级 FPGA 要求，将对 ESD、长寿命、热设计、机械应力分析等方面进行可靠性评估与设计，最终完成可靠性设计方案。

(5) 可测性设计。

通过对产品电路结构的分析，在已有设计的基础上加入可测性结构，通过插入扫描链、BIST、专用测试电路的方法。通过仿真，完成故障覆盖率的统计和分析，满足针对加工过程中生产缺陷的测试要求。

(6) 全芯片电路级仿真。

在前端设计完成后，将对顶层原理图进行电路级建模和仿真，目的在于查找设计错误和缺陷。

(7) 后端版图设计与验证。

完成前端设计和电路级仿真后，将针对各个模块进行后端版图设计，并根据版图设计结果进行包含寄生参数的后端仿真，验证电路功能，评估电路性能。完成各个模块版图设计后，将进行整体版图拼接和 DRC/LVS 天线效应等物理验证。

5. 固化设计状态

通过物理验证的芯片版图数据，将固化其设计状态，并进行流片前的数据检查，最终向代工厂商提供流片数据。

1.1.2 芯片制造

芯片制造环节一般也采用外协形式完成。针对产品的特点、质量与可靠性要求，确保产品的生产加工外协过程的可控性、稳定性、一致性、可重复性，生产稳定批量生产的圆片。

1.1.3 芯片封装

芯片封装环节一般也采用外协形式完成。针对产品的封装特点、质量与可靠性要求，开展产品封装外协要求、质量要求、外协厂家选择、外协过程控制等规范研究。管壳、盖板等采购控制规范研究。建立健全封装外协技术、质量、过程等外协控制体系。管壳、盖板等采购控制规范，确保产品外协封装技术、质量、过程、可控性、稳定性、一致性、可

重复性，完成稳定的批量产品封装。

1.1.4 电测试

电测试围绕产品设计、生产、交付、使用全过程（含圆片、器件、可靠性筛选、用户验收与复验）进行，实现完整的功能测试、性能测试、参数测试、结构测试，实现特殊模块的高精度测试（高速数据接口、射频电路等），并完成对测试结果的综合分析。产品的全面电测试，具有测试与试验成本高、条件复杂、部分方法和标准不完善等难点。

电测试贯穿整个产品研发过程中，具体测试环节和测试内容如图 1.2 所示。

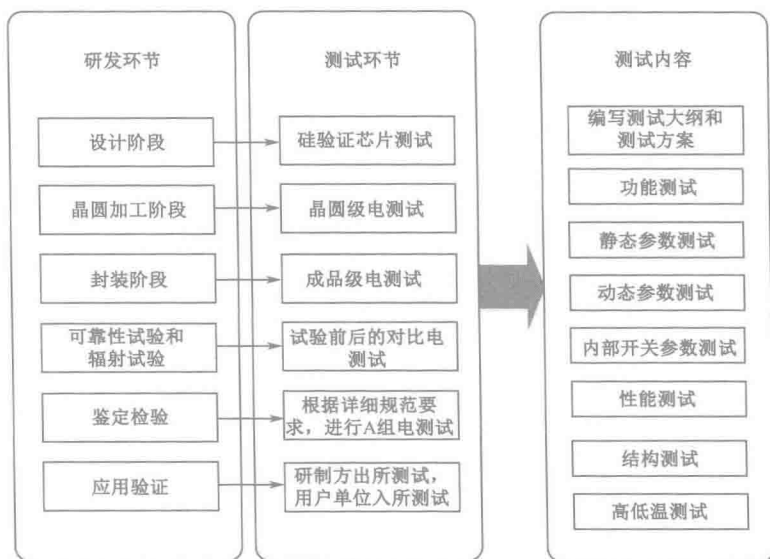


图 1.2 产品测试说明

1. 编写测试大纲和测试方案

测试的各个环节中，首先要根据产品设计要求、技术规格说明和详细规范的要求，编写测试大纲和测试方案，要求实现满足产品全功能、全参数、全频率和满功率的测试。

2. 功能测试

功能测试就是对产品的各功能进行验证，根据功能测试用例，逐项测试，检查产品是否达到用户要求的功能。功能测试也叫黑盒测试或数据驱动测试，只需考虑需要测试的各个功能，不需要考虑整个芯片的内部结构。一般从架构出发，按照需求编写出测试用例，输入数据在预期结果和实际结果之间进行评测，进而提出更加使产品达到用户使用需求的要求。

3. 参数测试

参数测试就是对芯片的各项参数指标，包括开路/短路测试，输出高低电平测试，输入高/低电流测试，输入漏电流测试，输出短路电路 IOS 测试，输出高阻电流、电源电流测试。

4. 性能测试

性能测试是通过自动测试台模拟多种正常、峰值以及异常负载条件来对 FPGA 芯片的各项性能指标进行测试。负载测试属于性能测试的典型例子，通过负载测试，确定在各种工作负载下芯片的性能。目标是测试当负载逐渐增加时，系统各项性能指标的变化情况。

5. 结构测试

通过逻辑阵列结构测试、互连资源结构测试、IOB 结构测试、DSP 结构测试和 BRAM 结构测试，判断器件是否存在架构缺陷，诊断和定位已有故障，剔除前期失效器件。

6. 高低温测试

工业级产品的必要检测环节，测试不同温度环境对产品可靠性的影响，通常民品在 $0^{\circ}\text{C}\sim 70^{\circ}\text{C}$ ，工业级产品在 $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$ ，而军品则在 $-55^{\circ}\text{C}\sim 125^{\circ}\text{C}$ 。

1.1.5 可靠性试验

研制单位将进行产品环境适应性研究，建立具有较高置信度的可靠性理论分析、失效模式和机理分析方法。同时，针对环境模拟试验技术进行研究，掌握产品可靠性和辐射试验方法；具备长寿命、抗静电、抗门锁等可靠性试验方法；具备产品辐射试验与检测手段、辐射试验数据评估与判决、辐射效应仿真技术；完成用户认可的可靠性筛选、辐射试验与鉴定检测。

产品的可靠性试验与设计制造密不可分，产品的可靠性是通过设计和制造实现的。通过失效机理分析指导可靠性设计和可靠性制造，通过可靠性试验技术找出设计与制造中的缺陷，保证产品质量。在产品研发过程中，可靠性试验和辐射试验的具体试验项目如表 1.1 所示。

表 1.1 可靠性试验项目

试验类型	试验项目	备注
功能、电性能测试与检验	高低温试验	在线监测
	ESD 试验	试验前后需进行电测试对比
	门锁试验	
机械试验与环境试验	热冲击	—

续表

试验类型	试验项目	备注
机械试验与环境试验	温度循环	—
	扫频振动	—
	机械冲击	—
	恒定加速度	—
	盐雾	—
	耐湿	—
	热真空	—
寿命试验	稳态寿命	在线监测
	寿命加速	
DPA 试验	外观检查	通过外协, 委托具有资质认证的第三方检验机构进行
	PIND	
	检漏	
	内部目检	
	SEM	
	键合强度	
	剪切强度	
	单粒子门锁试验	

产品可靠性试验流程如图 1.3 所示。

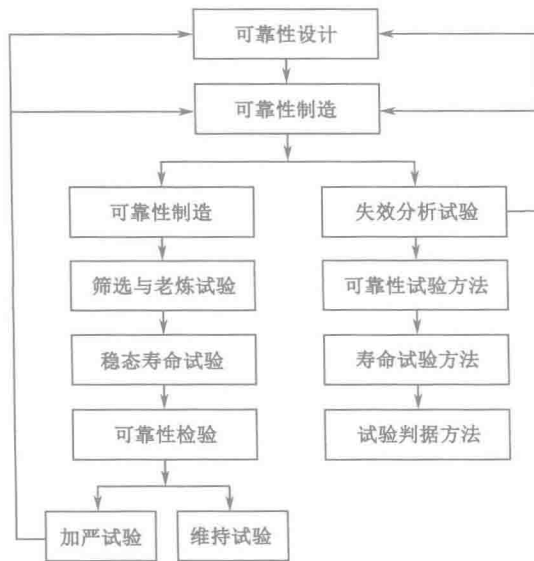


图 1.3 产品可靠性试验流程

可靠性试验和辐照试验工作环节需求如下：多通道静电测试仪、环境试验箱、速度应力系统、热流罩、高精度电源、芯片自动测试系统、高端逻辑分析仪、任意波形发生器、

数字和混合信号示波器。

1.1.6 应用验证

产品交付用户后，研制单位将协助用户完成电路开发。在用户的整机平台下完成系统内在线调试，解决可能出现的问题与故障，完成地面等效试验与飞行搭载。

1.2 FPGA 架构设计流程

1.2.1 设计内容

需求分析。全面分析用户需求，以下达的任务书/合同书/技术书为准，完成需求分析报告。

确定产品设计基线及 SPEC。确定器件设计工艺、封装形式、技术指标，完成产品规格说明书。充分讨论设计流程和技术途径，进行多方案比较和优化选择。考虑所选用元器件、原材料的供货情况。对可能采用的新技术、新器件、新工艺进行应用分析，完成风险评估报告。

体系结构设计与评估。规定器件规模和资源，进行模块划分，规定模块间的 symbol 设计。完成顶层原理图设计，完成 verilog 模型库设计。搭建顶层模型仿真平台，完成测试集仿真，完成体系结构评估报告。

物理原型实现。进行模块版图规划，规划模块版图尺寸、金属层使用、信号流向和接口坐标，完成概要设计报告。在设计初期应进行整体版图面积预估和布局规划，实现物理原型。

1.2.2 设计方法

预研。定期针对架构设计内容、设计方法、调研内容、预研和试验等环节以组内技术讲座、报告的形式进行讨论，完成预研报告。

编写架构设计方案。编写系统架构设计方案需要完成：需求分析报告、产品规格说明书、风险评估报告、体系结构设计方案以及原理图设计/代码设计/版图设计，按照架构设计方案进行相关评估设计。

1. 采用自顶向下的设计流程，设计 FPGA 顶层原理图

自上而下设计法从顶层原理图开始设计工作，与传统自下而上的设计方法不同。可以使用一个预规划工具（Flowplan）来定义每个模块的位置、大小等，然后通过综合工具生成、添加模块，再参考这些定义来设计相应的模块组件。

2. 建立以原理图为基础的顶层 verilog 模型

顶层 verilog 仿真模型包括：全定制设计和自动流程设计两个部分。其中全定制设计，通过 cadence 的 nc_verilog 工具，需先建立各模块的 verilog 行为级描述代码，从原理图中提取结构性描述的 verilog 代码；自动流程设计模块在上述提取过程中是一个仅有端口 verilog 描述的空壳，需在保持端口对应关系的情况下，用实际 verilog 代码替换该空壳。完善和维护 verilog 模型库，重新整理和设计模拟电路模块的 verilog 模型。

3. 对模块版图进行规划

规定模块版图尺寸和金属层使用、通道线宽和间距、屏蔽、电源网络规划、模块接口信号、PIN 坐标和金属层使用，针对时钟网络、电源网络进行设计和评估。

体系结构评估与仿真验证。在已有的商业 FPGA 硬件结构基础上进行修改，采用 verilog 建模，实际布局、布线、配置进行仿真；使用 FPGA 结构描述文件，结合 VPR 进行评估，或自主开发评估程序建立解析模型，进行评估算法研究和程序实现。

整体版图布局规划。进行布局预估，实现物理原型，完成概要设计报告。

编写设计规范。整理设计内容，编写和完善设计规范，指导后续设计。

架构设计工具。FPGA VPR 及 VTR 架构评估工具。

1.2.3 工艺技术选择

1. 设计工艺和封装形式

设计工艺。充分考虑工艺特征尺寸、电压、工艺成熟度、PDK、设计规划、标准单元库、标准 I/O 库、仿真模型库、特殊工艺模型（熔丝、FLASH、MIM 电容、电感、ESD）、加工周期和经费，确定器件选用的设计工艺。

管壳和封装工艺。对可用的管壳和封装工艺进行分析，重点考虑以下几个方面：管壳管脚引线数量、物理尺寸、热阻、机电热特性、封装材料和引线涂覆、可靠性、供货能力、SOCKET、封装工艺要求和成品率、电装焊接难度、外协单位和用户建议和意见等。

这部分通常由外协单位综合考虑管壳设计方法、管壳加工工艺、封装工艺流程、管壳电学仿真分析和管壳热学仿真分析等，给出工艺确认（设计工艺、管壳及封装工艺）和设计约束（管脚数量，裸片尺寸、最大功耗）。