

微 型 計 算 机

穆 孝 芳

溫 州 市 科 委 情 報 所

一 九 七 九 年 十 二 月

目 录

第一章	概 述.....	1
第二章	逻辑代数的有关定理	7
第三章	单元逻辑电路	11
第四章	4 位微型计算机总体结构	16
第五章	时钟发生器及显示部件.....	33
第六章	中央处理部件 CPU	40
第七章	程序存贮器 ROM	72
第八章	数据存贮器 RAM	95
第九章	软件介绍	103
	结 束 语.....	107

第一章 概 述

自1971年微型计算机问世以来,虽然只经过了七年多的时间,可是,微型计算机的发展是极快的。

最初的Intel4004指令平均执行时间为 $20\mu\text{s}$,到76年12月Intel8085时,指令平均执行时间已提高到 $1.3\mu\text{s}$ 。

在1971年时,构成一个微型计算机系统,平均要50至60片电路。到了1976年,构成同样的系统,仅需15个电路片。如以8085为中心,它的最小的系统构成,仅用了3片电路。

在品种上,到目前为止,各种微型计算机及微处理器包括它们的开发系统,约有400种以上。

如以并行处理的位数对微型计算机进行分类,则可分为4位、8位、12位和16位型4种微型计算机。

16位微型计算机,是微型计算机的高性能机种。最近出现的一些新型微型机,绝大部分是16位的。

如Intel 8086,兼有8位和16位二重性,能够执行8080和8085的全部指令,而且比原来的8位机增加了强有力的16位指令。采用新开发的硅栅HMO S工艺,单片CPU的集成度已达29000个管子。

日本电气(此系公司的名称)在1978年5月份开始出售16位的微处理器 $\mu\text{COM}-1600$ 。它是16位并行处理的单片CPU,用NMO S工艺做成,基本指令84种,使用5伏单一电源工作,全部输入、输出和TTL电路兼容。

定于1978年4季度开始出售的美国Zilog公司的Z8000,用40端外壳封装,它是16位并行处理的微处理器。有 $\times$ 、 $\div$ 硬件,存储器可扩至65K字节。如果存储容量还要扩大,可采用48端封装,则存储容量可扩至8M字节。它的主钟频率为4MC。

莫托洛拉的新产品,M68000用64端外壳封装。估计1979年初可以出售。它也是16位并行处理的微处理器。有 $\times$ 、 $\div$ 硬件。它的集成度是2万个门约6万个管子。

这些16位微处理器的出现,说明微型机在向高性能方向发展,有取代小型计算机的势头。

近一、二年来,一个特别引人注目的倾向是微型计算机的普及应用。4位微型机,有些国家已经组装到很多家庭电气用具里,几乎存在每一个人的身边。8位机,组成单板散装型,在技术爱好者中已广泛普及。这就是说,微型机在向高性能发展的同时,也在向普及、简易的方向发展。

据初步统计1977年6月份以前,国际上4位机占微处理器市场的78%,8位机占17%,其它不满5%。日本电气,1977年微处理器销售情况和上述比例是非常相近的,它的4位机销售额是60亿日元,8位机是15亿日元,12~16位机是8亿日元。

由这些统计数字可知,4位机是国外正在大量销售的品种。有它一定的重要性。因此本文谈的主要是有关4位微型计算机的问题。

§ 1 — 1 4 位微型机的发展

Intel 4004是最早的4位微处理器。最初,它是为了用于计算器而设计的,后来逐步推广应用,就成了具有一定通用性的4位微处理器。在此基础上,又出现了Intel 4040。

但在1975年以前,4位微处理器的种类是不多的。

1975年1月,美国德克萨斯公司发表了TMS—1000系列,把CPU、ROM、RAM、I/O通道和时钟发生器等做在一片电路上,成了4位单片微型机。

德克萨斯公司开始也是作为一种计算器专用LSI的改良型而设计TMS—1000系列的。但是,由于这种4位单片微型计算机价格低而可靠性高,在很多部门获得广泛应用。不仅用于制造各种计算器,也用于升降器的控制、作音频定时器、温度控制器、过程控制器,用于制造全自动洗涤机、电子秤、ECR(现金管理机)等,在教育系统上也有应用。

TMS—1000系列的推广应用,引起了4位微型机的发展。1975年以来,出现了一系列新的单片4位微型机。

表1所列,是比较主要的4位微型计算机的系列品种性能一览。

§ 1 — 2 4 位微型计算机的性能

表1所列的4位微型机的有关性能告诉我们:

1.在单片电路片内,不仅含有CPU,而且还包括ROM、RAM、I/O通道、定时器和时钟发生器等部分。所以,它们都是真正的单片4位微型计算机。

2.这些单片4位微型机都是成系列地发展的。在同一系列内,基本上根据指令数的多少,ROM、RAM的容量及I/O通道的容量来区分品种,适应不同的要求。

3.这些微型计算机基本上都有开发支持系统,有开发用软件和模拟用电路片,为这些微型机的发展及推广应用提供了方便。

这些,是它们的共同点,然而,它们还各有独特之处。

由于TMS—1000系列的成功,德克萨斯在1977年,用CMOS工艺制造了TMS 1000/1200,使它进入微功耗领域,扩大了应用面。

日本电气的 μ COM42面向10进制计算,而 μ COM43则主要面向控制。

NSC的COPS系列,即面向计算器的微型计算机系列,用途很广,既可制作计算器,也可用于民用和工业机器的控制。还可配在各种仪器中,在安全警报系统中也有作用。富士通的MB8840系列则主要用于各种控制。

日本SHARP公司的SM系列,主要面向计算,可兼作控制用。SM—1、2和3用于制造计算器、ECR、仓库管理机、自动售货机,低速控制器和医用电子设备等。SM—4、5是微功耗的4位机,带有较强的时钟功能,所以能做成各种带有钟表功能的计算器和控制器。

§ 1 — 3 4 位微型计算机的应用

上面,在介绍单片4位微型机时,提到了这些微型机的应用范围。这里分类举例加以说明。

1. 在商业上的应用

商用电子机器，大致有这些：

POS (point of sale) 终端；

ECR (现金管理机)、商业事务处理机；

各种电子秤、自动售货机、自动售票机和仓库管理机等等。

用TMS、SM、COPS系列等均能构成上述机器。

图1—1 是用SM—3构成ECR的框图。

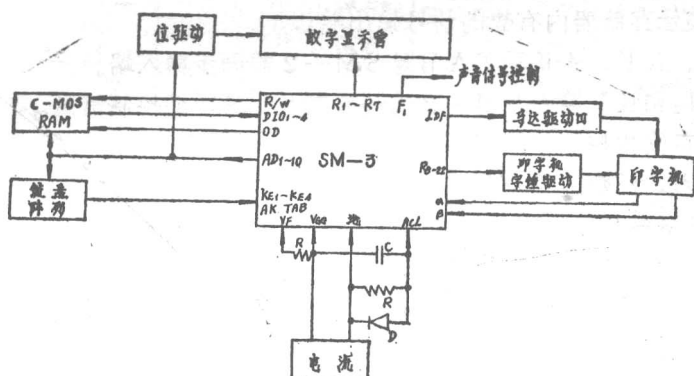


图1—1 SM—3 构成 ECR 的框图

图中， $KE_1 \sim KE_4$ 、AK和TAB是SM—3的同步输入端，用于输入键盘及其它控制信息。以 $AD_1 \sim AD_{10}$ 作为键盘及其它控制开关的选通信号。

R/W和OD是外接CMOS RAM的控制端， $AD_1 \sim AD_{10}$ 是SM—3送至外接CMOS RAM的地址信息。 $DIO_1 \sim DIO_4$ 是SM—3和外接CMOS RAM的数据传送线。

$AD_1 \sim AD_{10}$ ，同时又是显示管的位驱动信号， $R_1 \sim R_7$ 是数字管的段信号。即位驱动信号 $AD_1 \sim AD_{10}$ 决定点亮哪一位数码管，而段信号 $R_1 \sim R_7$ 决定点亮什么数字。

IDF是SM—3输出的印字机马达驱动信号。 $R_8 \sim R_{22}$ 是SM—3输出的印字机字锤驱动信号。

α 、 β 是SM—3的非同步输入端。从 α 端输入SM—3的是印字机字符同步信号；从 β 端输入的是打印终止信号。

ACL端是SM—3电源接通自动清除信号输入端。

2. 作办公用电子设备

如各种计算器、表格处理器等就是这方面的机器。

1976年，日本生产的各种计算器是4041万台，1977年近4千万台。所以，这方面的应用数量是极大的。

图1—2，是用SM—2构成的一个带有印字机的计算器框图。这种计算器字长最长可为10进制数12位，有1个存储器，可打印输出。

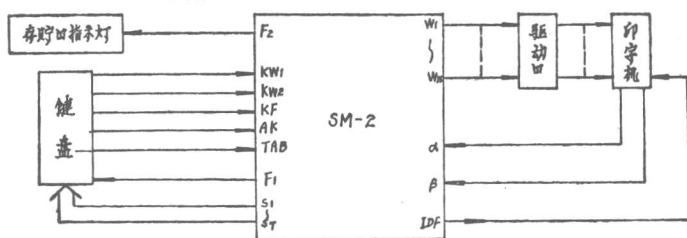


图 1—2 SM—2 构成的计算机框图

图中，F₂是表示存储器内有数的信号输出端。

KN₁、KN₂、KF、AK和TAB是SM—2的同步输入端。

从 KN_1 、 KN_2 和 KF 输入 $SM-2$ 的是数据及运算功能控制信息。

T A B是小数点位数控输入端。

AK是四舍五入，常数运算及印字机进纸控制输入端。

$W_1 \sim W_{15}$ 是 SM-2 输出印字机字锤驱动信号的输出端。

I D F 是 S M—2 输出的印字机马达驱动信号。

α 、 β 是SM—2的非同步输入端。从 α 端输入的是印字机字符同步信号，从 β 端输入的是印字机印字终止信号。

3. 在控制方面的应用

在这方面的应用可以说是五花八门的，在有些国家民用机器上的应用已很普及，可以说4位机已经到了每个人的身边。

为了叙述方便，分成几类来说明。

在民用机器上的应用：用4位微型机控制微波炉、控制温度调节器、控制录音机、电视机、控制门锁等等，不胜枚举。

在工业机器上的应用：做成各种数控机床，控制马达，控制燃料消耗，及时间控制、过程控制等。

还可用于交通控制。

这里, 举例说明 4 位机在工业上的应用。

MB8840对加热器的控制,其构成如图1—3所示。

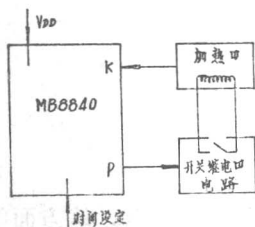


图 1-3 MB8840 构成加热器控制器的框图

温度信息由通道K输入M B 8840, 控制信息由M B 8840的通道P输出, 改变继电器的吸放组合, 达到控温的目的。

温度测试时间,由时间设定输入端送入 M B8840 中。根据设定的时间, M B8840 的定时器开始工作,当其溢出时,表示已到测试时间,温度信息可以从 K 通道输入。与设定的温度值比较,根据温度的差值,从通道 P 输出控制信息。

调整测试时间,对于温度的精确度有一定的影响,

在上下限之间，时间可以根据需要设定。

控制的程序流程如图 1—4 所示。

$\mu\text{COM}-4$ 对编织机的控制，其结构如图 1—5 所示。

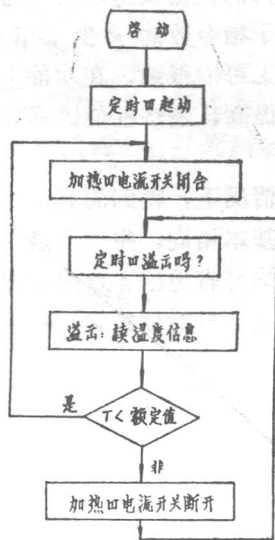


图 1—4 控制加热器的程序流程

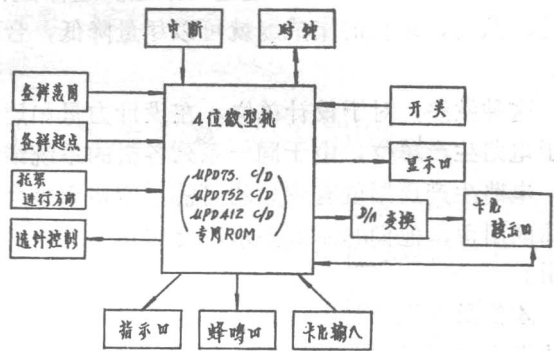


图 1—5 用 μCOM 对编织机进行控制的框图

由于 $\mu\text{COM}-4$ 是 4 位并行处理的 CPU，所以，框图中的 4 位微型机的基本构成是由下列电路片组成的：

- $\mu\text{PD}751\text{C/D}$ ：4 位 CPU；
- $\mu\text{PD}752\text{C/D}$ ：4 位输出通道；
- $\mu\text{PD}412\text{C/D}$ ：256 字 $\times$ 4 位静态 RAM；
- 再配上专用 ROM。

4. 其它用途

用于教育系统：如制作电子学习机、答疑机等。

用于制作医用电子设备：如病人自动监护仪、电子数字血压计等。

用于仪器仪表：可以和示波器、电源、R/L/C 测试仪及混频器等配用。

用于部分计算机的终端。

从上面的情况简介中可以知道，单片 4 位微型机不仅使用面广，而且数量也很大，单片 4 位微型机是单片微型机的主流。

几点看法

现在，我们需要大量的各种计算器，商用电子机器，各种用途比较单一的控制器和医用电子设备等，这些方面，几乎都需要 4 位微型机。如果用 8 位机代替 4 位机用于这些方面，无论在技术上、在经济上都是得不偿失的，至少在目前一个阶段是这样。因此，4 位微型计算机应该很快发展。

国外的 4 位微型机，基本上都是单片的。最简单的 4 位微型机，单片电路的集成度也在

一万个管子左右。当前，我们要立即批量生产单片4位微型机，是有一定困难的。因此，在试制4位微型机时，用多片电路（如4片电路左右）构成的方案是可以考虑的。这种多片方案，能够使4位微型机很快试制出来，立即转入批量生产。

4位微型机，在设计时，要考虑成系列地发展。用一个系列的机器来适应某一方面的要求，整个系列的功能较强。系列中的各机，大同小异，差别在于指令数的多少，ROM和RAM容量的大小，I/O通道的数量。这样，系列中的各机分工可以很细，在功能上应是有限的。从而，单机的集成度就可以尽量降低，合格率就有可能提高，经济性能因而也得到改善。

这种做法，对于设计单位，在设计力量和周期增加不多的情况下，得到的是一个系列；对于电路生产单位，由于同一系列各机的系统结构和单元电路基本相同，生产上就有连续性，电路生产周期就有缩短的可能，合格率也会提高，能够多快好省地出4位微型机；对于具体的用户，他们的不同要求，可以用系列中具体的机器来满足，针对性较强，有利于推广应用。

4位微型机及其应用概况如上所述，接下来，本文将具体介绍一个4位微型机。通过对它的指令及逻辑的具体分析，使我们对4位微型机的认识逐步深化。

为了便于说明问题，先把有关的逻辑代数及一些单元逻辑电路作简单的分析，在此基础上，再进入具体微型机的介绍。

在结束这一章节的时候，还有二个概念要加以明确。关于微型计算机和微处理器的定义，可以这样叙述：

一个电子计算机的运算和控制部件（即CPU）由大规模集成电路构成，这个计算机，一般可称为微型计算机；而由大规模集成电路制成的CPU，一般称为微处理器。

如果，在一个大规模集成电路片内，不仅有CPU，而且还有ROM、RAM、I/O通道，振荡器及时钟电路等，由这片电路所构成的计算机，一般称为单片微型计算机。

第二章 逻辑代数的有关定理

关于逻辑代数，不是本文要介绍的主要对象。因此，这里仅仅引进三种基本运算：逻辑加、逻辑乘及否定；并列逻辑代数的常用公式。

§ 2—1 逻辑代数

在逻辑代数中，一个逻辑变量能够选择的仅仅只有1和0两个值，把其中的一个叫作“真”，另一个就名之为“伪”。数字“1”通常被用为表示“真”的记号，而数字“0”则表示“伪”，它们统被称为真值。因此，当A的值为真时，其真值为：

$$A = 1,$$

A为伪时，变成：

$$A = 0。$$

2—1—1 否定，逻辑乘与逻辑加

在逻辑代数的运算中，最简单的是对一个逻辑变量进行运算，就是否定（也可称作“非”）。所谓否定，就是把一个变量的真值变为二值中的另一个。例如A的否定变成 $\bar{A}$ ，（ $\bar{A}$ 读作“A非”或“非A”）有下列两种情况：

当 $A = 1$ 时，则 $\bar{A} = \bar{1} = 0$ ；

当 $A = 0$ 时，则 $\bar{A} = \bar{0} = 1$ 。

关于二个变量的运算，有逻辑乘法和逻辑加法。逻辑乘法（或者叫“与”运算）的符号是“ $\cdot$ ”，（也有写作“ $\wedge$ ”的）由于真值只有“0”和“1”二个，根据它们的组合，逻辑乘法定义如下：

$$0 \cdot 0 = 0$$

$$0 \cdot 1 = 0$$

$$1 \cdot 0 = 0$$

$$1 \cdot 1 = 1$$

逻辑加法（或者叫“或”运算）的符号是“+”（也有写作“ $\vee$ ”的），它有如下的定义：

$$0 + 0 = 0$$

$$1 + 0 = 1$$

$$0 + 1 = 1$$

$$1 + 1 = 1$$

这里特别值得注意的是 $1 + 1 = 1$ ，这是逻辑代数中特有的概念，与二进制运算中 $1 + 1 = 10$ 规则迥然不同。

如果在同一个式子里包含上述各种运算，运算按否定先于逻辑乘先于逻辑加的顺序进行。另外，逻辑乘的符号可以省略，如 $A \cdot B$ 可以写成 AB 。

2-1-2 逻辑代数的有关公式

下面，我们列举用于上述三种逻辑运算的逻辑代数的基本公式。

$$A + B = B + A \text{ (交换律)}$$

$$A \cdot B = B \cdot A \text{ (交换律)}$$

$$A + (B + C) = (A + B) + C \text{ (结合律)}$$

$$A \cdot (B \cdot C) = (A \cdot B) \cdot C \text{ (结合律)}$$

$$A + (B \cdot C) = (A + B)(A + C)$$

(加对乘的分配律)

$$A \cdot (B + C) = A \cdot B + A \cdot C$$

(乘对加的分配律)

$$A + A = A \text{ (重迭律)}$$

$$A \cdot A = A \text{ (重迭律)}$$

$$A + AB = A \text{ (吸收律)}$$

$$A \cdot (A + B) = A \text{ (吸收律)}$$

$$\overline{\overline{A}} = A \text{ (双重否定还原律)}$$

$$\overline{A + B} = \overline{A} \cdot \overline{B} \text{ (反演律)}$$

$$\overline{A \cdot B} = \overline{A} + \overline{B} \text{ (反演律)}$$

$$0 + A = A$$

$$1 \cdot A = A$$

$$1 + A = 1$$

$$0 \cdot A = 0$$

$$A + \overline{A} = 1$$

$$A \cdot \overline{A} = 0$$

关于这些公式，可以列出真值表来验证。例如： $\overline{A + B} = \overline{A} \cdot \overline{B}$ ，可列真值表如下：

表 2-1

A	B	$A + B$	$\overline{A + B}$	$\overline{A}$	$\overline{B}$	$\overline{A} \cdot \overline{B}$
0	0	0	1	1	1	1
0	1	1	0	1	0	0
1	0	1	0	0	1	0
1	1	1	0	0	0	0

可见， $\overline{A + B}$ 与 $\overline{A} \cdot \overline{B}$ 是完全相同的，故得证明。其余不赘，请读者自己动手。当然，逻辑代数的有关定理的证明，可以根据定义和公理进行推导，读者如有兴趣，请查阅专门介绍逻辑代数的书籍。

在逻辑式推导的过程中，必须注意几个问题，这是逻辑代数和普通代数不同的地方：

(1) 不可移项，即等式两边相同的项，不可进行 +、- 运算。

如： $f = \overline{x}z + y\overline{z}$

$$f = y\overline{x} + y\overline{z} + \overline{x}z$$

得到： $\overline{x}z + y\overline{z} = y\overline{x} + y\overline{z} + \overline{x}z$

假如进行移项，则成为：

$$0 = y\bar{x}$$

但是，实际上 $y\bar{x}$ 可能为 0，也可能为 1，所以，这个结果是不正确的。因此，在逻辑运算中，不能移项。

(2) 等式两边相同的因数也不可约去。如 $AC = DC$ ，约去二边的 C ，就是： $A = D$ 。

显然，这在逻辑上是不合理的。

(3) 根据上面所列的公式，可推出下面的式子：

$$f = AB$$

$$= AB + AB + AB + AB + \cdots + AB。$$

这在逻辑式的化简上，有时会发挥作用。

§ 2 — 2 逻辑式的简化

通过基本逻辑电路的组合，构成了复杂的逻辑电路。但是，我们所得到的逻辑电路是否是最简化的设计呢？合理而简化的逻辑设计是我们应该追求的目标。这种设计既能得到高速性，又有经济性，同时由于逻辑的简化，对提高可靠性也是有利的。

作为简化的方法，一是使用逻辑代数的公式进行简化，二是用图介法进行简化。这里，举些例子说明公式化简法。

为了简化逻辑设计，一般先从真值表导出逻辑式。

例如，表 2—2 是 3 输入端的真值表。其中，使输出 f 满足“1”的条件有 4 个。因此， f 在条件 1、2、3 和 4 成立的场合下成为“1”。

在表 2—2 中，条件 1 也可表示为 $\bar{A}\bar{B}C$ ，这样，就可以推出表 2—1 的逻辑式：

$$f = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}\bar{C} + A\bar{B}C。$$

根据这个逻辑式就能得到图 2—1(a)。与真值表相比，它已经简化了。

在上式的基础上再使用逻辑代数公式进行简化：

表 2—2

输 入			输 出	
A	B	C	f	
0	0	0	0	
0	0	1	1	条 件 ₁
0	1	0	0	
0	1	1	1	条 件 ₂
1	0	0	1	条 件 ₃
1	0	1	1	条 件 ₄
1	1	0	0	
1	1	1	0	

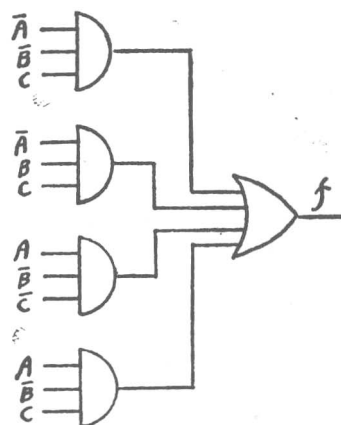


图 2—1(a)

$f = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}\bar{C} + A\bar{B}C = \bar{A}C(\bar{B} + B) + A\bar{B}(\bar{C} + C) = \bar{A}C + A\bar{B}$
 根据这个式子，图 2—1(a)可以简化成 2—1(b)。

图 2—1(a)和图 2—1(b)能完成同样的逻辑功能，而(b)比(a)简单得多。所以，在逻辑设计时，对逻辑电路的简化，要给人以充分的注意。

表 2—3

D	C	B	A	f
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1

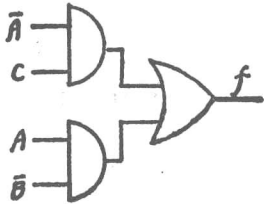


图 2—1(b)

下面，再举一个 4 个变量的例子。
 表 2—3 是真值表。

同样，如果着眼于 $f = “1”$ 的条件，可以得到下式：

$$\begin{aligned} f &= A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + A\bar{B}C\bar{D} + A\bar{B}CD + A\bar{B}\bar{C}D = A\bar{C}\bar{D}(\bar{B} + B) \\ &\quad + AC\bar{D}(\bar{B} + B) + A\bar{B}\bar{C}D = A\bar{C}\bar{D} + AC\bar{D} + A\bar{B}\bar{C}D = A\bar{D}(\bar{C} + C) \\ &\quad + A\bar{B}\bar{C}D = A\bar{D} + A\bar{B}\bar{C}D + A\bar{B}\bar{C}\bar{D} \text{ (再 “+” 一次第一项)} \\ &= A\bar{D} + A\bar{C}\bar{B}(D + \bar{D}) = A\bar{D} + A\bar{B}\bar{C} \end{aligned}$$

用这个最终结果画出的逻辑图是图 2—2，是比较简单的。
 另外，用卡诺图等也能进行逻辑简化，在这里就不一一加以叙述了。

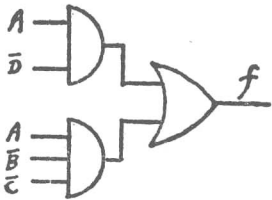


图 2—2

第三章 单元逻辑电路概述

电子器件构成逻辑电路的一个必要条件，就是要能正确区别真值的“0”和“1”。二值信号（0和1）的表现方法有多种，如电平的高低、电流的有无或磁化的方向等。由于本文涉及的仅是MOS电路。所以，就以电压的高低，作为“0”和“1”的标志来加以叙述。

用电压的高低表现对应的真值“0”和“1”时，就会碰到所谓正逻辑和负逻辑的问题。它们尚没有统一的定义，通常情况下，把比较接近于电源电压的电平作为真值“1”。如果，电源电压是正的，这就是正逻辑；反之，电源电压是负的，那么就成了负逻辑。上面已经提到，我们这里要介绍的是由P沟E/D工艺制成的MOS电路，电源电压是-15伏。我们把接近于-15伏的电平，作为逻辑“1”，把接近于0伏的电平称为逻辑“0”。因此，我们这里用的是负逻辑。

逻辑电路一般特性有下面4个：

工作速度（即信号传输延迟时间）；

抗干扰能力；

输入端数和输出负载能力；

功耗。

通常根据整机的要求，决定逻辑电路的技术特性，选用适当的逻辑电路来构成整机。

下面，对P沟E/DMOS电路中常用的一些单元逻辑电路的工作原理作简单的介绍，至于它们的工艺特点，不作详细讨论。

§ 3—1 反相器

所谓反相器，顾名思义，它是将输入信号反相后再输出的开关电路，兼有整形器的功能，其逻辑功能则是否定。

图3—1(a)、(b)分别是它的逻辑图和电路图。



图3—1(a)

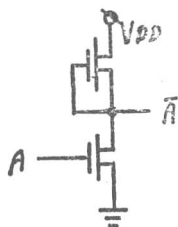


图3—1(b)

它的输入是A，输出就是 $\bar{A}$ 。

§ 3—2 与非门及或非门

图3—2是与非门及或非门的逻辑图，a是与非门，b是或非门。a'和b'分别是它们的电路图。

图 3—2(a)

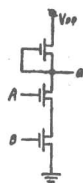


图 3—2(a')

图 3—2(b)

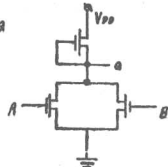


图 3—2(b')

这是一个负逻辑与非门（它就是一个正逻辑的或非门）。

图 3—2(b)的逻辑式是：

$$Q = \overline{A + B}$$

从图 3—2(b')可知，A 和 B 中任 1 个为逻辑“1”时，Q 点输出便接近于地电平，即为逻辑“0”。当 A 和 B 均为逻辑“0”时，Q 点输出接近于 V_{DD} ，即为逻辑“1”。所以，图 3—2(b)是一个负逻辑的或非门（它也是一个正逻辑的与非门）。

如果把图 3—2(a)、(b)中输出端的小圆“O”去掉，它们就成了与门和或门的逻辑图。

§ 3——3 三值电路

三值电路如图 3—3 所示。

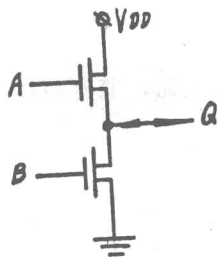


图 3—3

当 A = “1”、B = “0” 时，Q 的输出为 “1”；
当 A = “0”、B = “1” 时，Q 的输出为 “0”；
当 A = “0”、B = “0” 时，Q 端的状态决定于输入，且 Q 端呈高阻状态。

§ 3——4 准静态取样维持触发器 (即 P—H 触发器)

图 3—4(a)是它的逻辑图，(b)是真值表，(c)是波形图。

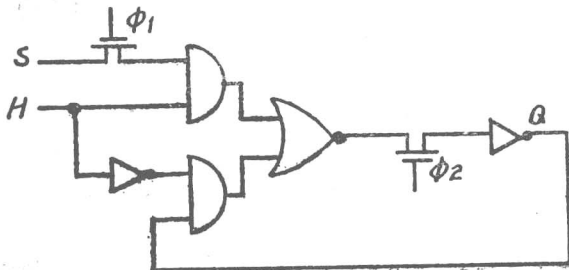


图 3—4(a)

S	H	Q
0	0	Q
0	1	0
1	0	Q
1	1	1

图 3—4(b)

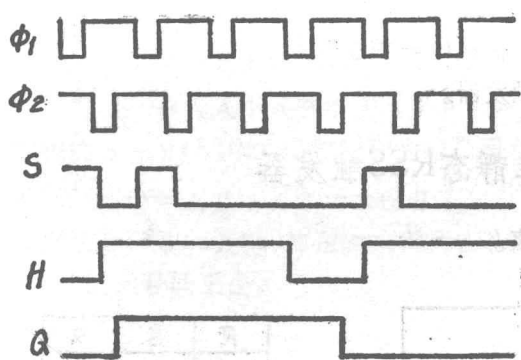


图 3—4(c) 是波形图

根据图 3—4(a) 可以推出 它的逻辑式:

$$Q = SH + \bar{H}Q$$

从逻辑式和真值表可知, 当 $H = "1"$ 时, Q 端反映输入 S 的状态; 当 $H = "0"$ 时, 触发器维持原来的状态。

所以, H 是触发器的取样 ($H = "1"$ 时) 和维持 ($H = "0"$) 控制端。 S 是外界状态输入端。

$H = "1"$ 时, S 状态经过一个时钟周期, 反映至输出端 Q 。它们的时间关系, 见图 3—4(c) 的波形图。

§ 3—5 准静态 D 型触发器

图 3—5 是它的逻辑图。

输出 Q , 反映 A 的状态, 但是要滞后一个周期。在 ϕ_2 至下一个 ϕ_2 的时钟周期内, 即使输入 A 有变化, Q 仍能维持原来的状态。

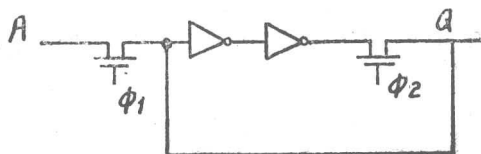


图 3—5

§ 3—6 准静态 RS 触发器 (优先置 "0")

图 3—6(a) 是它的逻辑图, (b) 是真值表。

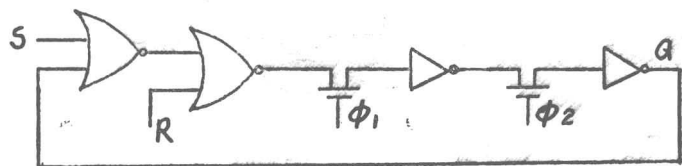


图 3—6(a)

R	S	Q
0	0	Q
0	1	1
1	0	0
1	1	0

图 3—6(b)

从图 3—6(a) 可以推出它的逻辑式:

$$Q = R + S + \bar{Q} = \bar{R}(S + Q)$$

从逻辑式和真值表可知:

当 $R = "0"$ 时, 若 $S = "1"$, 则 Q 反映 S 的状态, 也为 "1";

若 $S = "0"$ ，则 Q 维持原来的状态；

当 $R = "1"$ 时，则不论 S 的状态如何，输出 $Q = "0"$ 。

所以，这是一个优先置 $"0"$ 的 $R-S$ 触发器。

§ 3—7 准静态RSS触发器

图 3—7(a) 是它的逻辑图，(b) 是真值表。

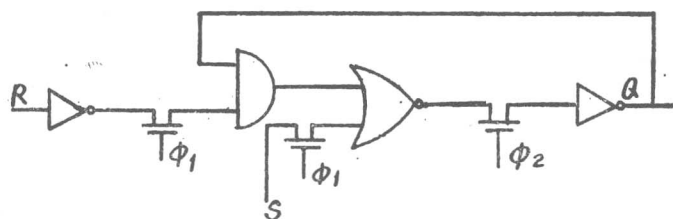


图 3—7(a)

R	S	Q
0	0	Q
0	1	1
1	0	0
1	1	1

图 3—7(b)

从图 3—7(a) 可以推出 $R-S$ 触发器的逻辑式：

$$Q = S + \bar{R}Q$$

从逻辑式和真值表可知：

当 $S = "0"$ 时，若 $R = "1"$ ，则触发器输出 $Q = "0"$ ；若 $R = "0"$ ，则 Q 维持原来的状态；

当 $S = "1"$ 时，则无论 $R = "0"$ 或为 $"1"$ ，输出 $Q = "1"$ 。

所以，这是一个优先置 $"1"$ 的 $R-S$ 触发器。

§ 3—8 异或门

图 3—8(a)、(b) 是两种异或门的逻辑图，(c) 是它们的真值表。

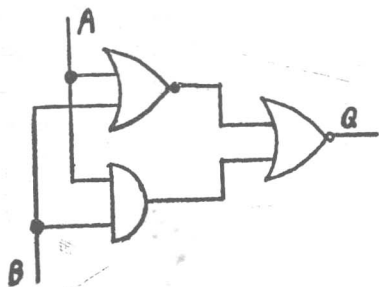


图 3—8(a)

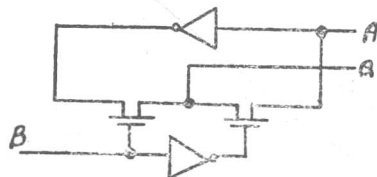


图 3—8(b)

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

图 3—8(c)

从图 3—8(a)可推出下列逻辑式:

$$\begin{aligned} Q &= \overline{A B + A + B} = \overline{A B} (A + B) = (\overline{A} + \overline{B}) (A + B) \\ &= \overline{A} A + \overline{A} B + A \overline{B} + B \overline{B} = \overline{A} B + A \overline{B} = A \oplus B \end{aligned}$$

如把图 3—8(b)中的门控管作为与门看待, 则图(b)的逻辑式是:

$$Q = A \overline{B} + \overline{A} B = A \oplus B$$

根据图 3—8(a)、(b)的逻辑式和真值表可知, 它们是异或门。3—8(b)构成更简单, 与(a)相比延迟时间更小。

§ 3—9 异或非门

图 3—9(a)、(b)是两种异或非门的逻辑图, (c)是它们的真值表。

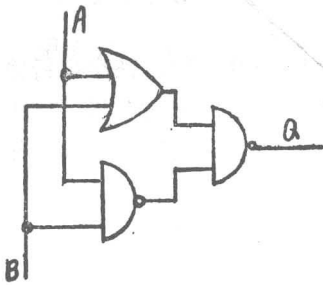


图 3—9(a)

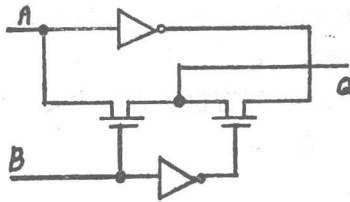


图 3—9(b)

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

图 3—9(c)

从图 3—9(a)可以推出它的逻辑式:

$$\begin{aligned} Q &= \overline{A B (A + B)} = A B + \overline{A + B} = A B + \overline{A} \overline{B} = \overline{\overline{A B} + \overline{\overline{A} \overline{B}}} \\ &= \overline{\overline{A} \overline{B} + A B} = (\overline{A} + \overline{B}) (A + B) = \overline{\overline{A} A + \overline{A} B + A \overline{B} + B \overline{B}} \\ &= \overline{\overline{A} B + A \overline{B}} = \overline{A \oplus B} \end{aligned}$$

从图 3—9(b)可以推出这样的逻辑式:

$$Q = A B + \overline{A} \overline{B} = \overline{A \oplus B}$$

根据由逻辑图推出的逻辑式及它们的真值表(c), 我们知道图 3—9(a)、(b)确是二种异或非门。同样, 图 3—9(b)的异或非门构成比较简单, 与图 3—9(a)比较传输时间较快。

关于动态形式的触发器及控制门, 在分析微型机的逻辑时加以介绍, 这里就不提了。