

 Springer

高速DSP系统 电磁兼容设计

High-Speed DSP and Analog
System Design

[美] 塔恩 T.坦 (Thanh T. Tran) 著
关晓菡 译



 机械工业出版社
CHINA MACHINE PRESS

高速 DSP 系统电磁 兼容设计

[美] 塔恩 T. 坦 (Thanh T. Tran) 著

关晓菡 译



机械工业出版社

本书系统地介绍了高速 DSP 系统中的电磁兼容设计方法。针对 DSP 系统在高速运行过程中经常出现的问题,如串扰、电磁辐射、电源干扰等,根据作者多年的实际工作经验给出了系统的解决方法,包括串联端接、电流回流路径设计、电源去耦、滤波器、PCB 设计等实用方法,覆盖了 DSP 系统设计的诸多方面,内容十分全面。这些方法大多来源于作者多年的实际工作经验,经实践验证是切实行之有效的,而并非仅仅基于理论分析或数据手册。书中没有烦琐的理论推导,仅仅通过简单的计算就可以得到实用的改进措施,并经仿真和实验证明取得了很好的效果。

本书是高速 DSP 系统设计人员不可多得的电磁兼容类参考书籍,也可以为其他高频电路的电磁兼容设计人员提供参考。

Translation from English language edition;

High-Speed DSP and Analog System Design

By Thanh T. Tran

Copyright © 2010 Springer US

Springer US is a part of Springer Science + Business Media

All Rights Reserved

This title is published in China by China Machine Press with license from Springer. This edition is authorized for sale in China only, excluding Hong Kong SAR, Macao SAR and Taiwan. Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书由 Springer 授权机械工业出版社在中华人民共和国境内(不包括香港、澳门特别行政区及台湾地区)出版与发行。未经许可之出口,视为违反著作权法,将受法律之制裁。

北京市版权局著作权合同登记-图字:01-2012-5076号。

图书在版编目(CIP)数据

高速 DSP 系统电磁兼容设计/(美)塔恩·T.坦(Thanh T. Tran)著;关晓菡译. —北京:机械工业出版社,2016.12

书名原文:High-Speed DSP and Analog System Design

ISBN 978-7-111-55360-1

I. ①高… II. ①塔…②关… III. ①数字信号处理 IV. ①TN911.72

中国版本图书馆 CIP 数据核字(2016)第 271601 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

策划编辑:江婧婧 责任编辑:江婧婧

责任校对:肖琳 封面设计:鞠杨

责任印制:李昂

北京中兴印刷有限公司印刷

2017 年 4 月第 1 版第 1 次印刷

169mm×239mm·9.5 印张·174 千字

0 001—3 000 册

标准书号:ISBN 978-7-111-55360-1

定价:65.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

服务咨询热线:010-88361066

读者购书热线:010-68326294

010-88379203

封面无防伪标均为盗版

网络服务

机工官网:www.cmpbook.com

机工官博:weibo.com/cmp1952

金书网:www.golden-book.com

教育服务网:www.cmpedu.com

译者序

近年来,数字信号处理器(Digital Signal Processor, DSP)的应用领域不断扩展,DSP系统设计方法得到越来越多的关注。但是DSP系统在高速运行过程中经常会遇到各种各样的电磁兼容问题,如串扰、电磁辐射、各种噪声、振荡、开关电源干扰等,为此,电磁兼容已经成为DSP系统设计过程中必须认真考虑的重要因素。采取适当的技术使DSP系统符合EMC标准,是研究设计人员应该具备的基本设计能力。

本书从各个方面论述了高速DSP系统中的电磁兼容设计方法,包括传输线效应、串扰效应、电源去耦、锁相环、模-数转换、模拟滤波器设计、存储器设计和PCB设计等,许多内容在其他高速DSP系统设计书籍中都是不曾涉及的,极具参考价值。不仅如此,书中提出的各种设计方法大多来源于作者25年来从事计算机和DSP系统设计的经验,以及作者在莱斯大学开设的系统设计课程,而并非局限于理论分析或索引数据手册。书中避开了烦琐的理论推导,仅仅通过简单的计算就可以得到实用的改进措施,而且这些措施经仿真和实验证明都取得了很好的效果。许多章节给出了设计实例供读者参考,实用性强是本书的鲜明特色。希望本书的出版能够给高速DSP系统设计人员及其他高频电路设计人员提供电磁兼容方面的参考。

全书的翻译工作由关晓菡副教授完成,在翻译过程中得到了黄明老师的建议和帮助,在此表示衷心感谢。机械工业出版社的江婧婧编辑为本书的翻译出版做了大量工作,在此一并表示感谢。

由于译者的水平有限,翻译中难免有错漏和不妥之处,恳请读者批评指正。

关晓菡

2016年12月

原书前言

本书介绍了高速 DSP 及模拟系统的设计技术, 书中着重分析了多年来工程师们经常遇到的一些可能引发噪声和电磁干扰的问题。书中的内容源自作者的高速 DSP 系统设计手册 [德州仪器 (TI) SPRU 889]、作者在莱斯大学 (Rice University) 的系统设计课程以及作者 25 年来从事计算机和 DSP 系统设计的经验。本书为正在从事这方面工作的工程师们提出了一些容易上手的实用性建议, 主要包括以下内容:

- 有关成本—效益设计和系统仿真的一些建议, 这些建议可以最大限度地减少后期设计成本和产品的出货延迟。
- 共 11 章便于读者阅读的内容。
- 着重讲述了一些优秀的高速模拟设计实践方法, 可以将元器件和系统的噪声降到最低, 并确保系统设计成功。
- 一些可用于指导整个设计过程的设计原则, 有助于减小噪声和辐射, 在提高质量和可靠性的同时避免一些常见问题。
- 关于音频、视频、模拟滤波器、DDR (Double Data Rate) 内存和电源的手工设计实例。

本书所包含的模拟系统及其相关内容是在其他高速系统设计书籍中尚未见到的。

本书是专门写给在职工程师的参考书籍, 其结构安排如下:

- 第 1 章: 着重讲述了在设计视频、音频和通信系统过程中遇到的问题。
- 第 2 章: 讲述了传输线理论与传输线效应。通过对信号完整性进行仿真和实验测试, 给出了一些不同的信号终端匹配方案。
- 第 3 章: 讲述了串扰效应和减小干扰的方法。
- 第 4 章: 对线性电源和开关电源进行了回顾, 强调了正确的电源排序方案和电源去耦的重要性。
- 第 5 章: 讲述了电源去耦的分析方法和常用的去耦技术。
- 第 6 章: 讲述了模拟锁相环 (APLL) 与数字锁相环 (DPLL) 的设计注意事项, 以及如何防止噪声对锁相环的抖动造成影响。
- 第 7 章: 对数据转换器、采样技术和量化噪声进行了综述。
- 第 8 章: 讲述了模拟有源滤波器和模拟无源滤波器的设计方法, 包括由

单电源和双电源供电的运算放大器的设计。

- 第9章：提出了存储器子系统设计应注意的问题，包括 DDR 概述、信号完整性和设计实例。

- 第10章：讲述了印制电路板（PCB）的板层设计和信号走线应注意的问题。

- 第11章：讲述了电磁干扰（EMI）源及如何减小电磁干扰。

致 谢

感谢我在德州仪器公司的那些同事们，是他们鼓励我写下了这部书稿；感谢 Kevin Jones 为验证一些理论概念和仿真结果在实验室所做的测试工作；感谢 Cathy Wicks 在许多方面给予的大力支持。还要特别感谢 Springer 出版社的 Jennifer Maurer 和 Jennifer Evans 给我写作本书的机会，感谢他们为本书所做的审阅工作并提出宝贵建议。没有这些杰出的人们的帮助与支持，本书是不可能完成的。

而且，我不知应该怎样感激我的兄弟 Nhut Tran，他花费了几周时间不知疲倦地审阅并编辑了本书的每一章。至于我的女儿 Lily Tran，在麻省理工学院几个月极其辛苦的工作之后放弃了圣诞假期的休息时间，主动审阅了整部书稿并完成了重要的录入工作。再次对 Nhut 和 Lily 所做的一切表示衷心的感谢！

最后，对于我的妻子 Nga，我一直感到非常惊讶，她怎么能在惠普公司承担一份非常辛苦的全职工作的同时仍有时间给我大力的支持并照顾我们的孩子。她确实是一个了不起的朋友，一个出色的十几岁孩子的母亲。

Thanh T. Tran

休斯顿，德克萨斯，2010

作者简介

塔恩 T. 坦博士在高速 DSP、计算机和模拟系统设计领域有着 25 年以上的工作经验，是德州仪器公司的一名工程部经理。目前持有 22 项专利，已发表超过 20 篇论文。同时他是莱斯大学的一名兼职教师，讲授模拟与数字嵌入式系统设计课程。塔恩 T. 坦博士于 1984 年在伊利诺伊州伊利诺伊大学香槟分校获电机工程学士学位，1995 年与 2001 年在德克萨斯州休斯顿的休斯顿大学分别获得电气工程硕士学位与电气工程博士学位。

目 录

译者序

原书前言

致谢

作者简介

第1章 DSP 系统设计中的问题 1

- 1.1 高速 DSP 系统回顾 1
- 1.2 DSP 音频系统中的问题 3
- 1.3 DSP 视频系统中的问题 4
- 1.4 DSP 通信系统中的问题 6
- 参考文献 7

第2章 传输线 (TL) 效应 8

- 2.1 传输线理论 8
- 2.2 并联端接仿真 12
- 2.3 传输线的实际问题 14
- 2.4 传输线的仿真结果与实验结果 15
 - 2.4.1 无负载端接和源端接的传输线 15
 - 2.4.2 带串联源端接的传输线 17
- 2.5 地线网格对传输线的影响 18
- 2.6 传输线效应最小化 20
- 参考文献 20

第3章 串扰效应 21

- 3.1 电流的回流路径 21
- 3.2 辐射引起的串扰 25
- 3.3 小结 29
- 参考文献 30

第4章 电源设计中的问题 31

4.1 电源结构	31
4.2 DSP 电源结构中的问题	38
4.2.1 电源排序问题	42
4.3 小结	44
参考文献	45

第5章 电源去耦 46

5.1 电源去耦技术	46
5.1.1 电容特性	47
5.1.2 电感特性	49
5.1.3 铁氧体磁珠特性	50
5.1.4 去耦的一般性经验方法	51
5.1.5 去耦分析方法	52
5.1.6 去耦电容的布放	60
5.2 高频噪声隔离	62
5.2.1 Pi 型滤波器的设计	62
5.2.2 T 型滤波器的设计	65
5.3 小结	68
参考文献	69

第6章 锁相环 (PLL) 70

6.1 模拟 PLL (APLL)	70
6.1.1 PLL 抖动	71
6.2 数字 PLL (DPLL)	73
6.3 PLL 隔离技术	75
6.3.1 Pi 型和 T 型滤波器	75
6.3.2 线性稳压器	78
6.4 小结	79
参考文献	80

第7章 数据转换器概述 81

7.1 DSP 系统	81
------------------	----

7.2 模-数转换器 (ADC)	82
7.2.1 采样	83
7.2.2 量化误差	84
7.3 数-模转换器 (DAC)	87
7.4 数据转换器设计中的实际问题	88
7.4.1 分辨率和信噪比 (SNR)	89
7.4.2 采样频率	89
7.4.3 输入和输出电压范围	89
7.4.4 微分非线性 (DNL)	90
7.4.5 积分非线性 (INL)	91
7.5 小结	93
参考文献	93
第8章 模拟滤波器设计	94
8.1 抗混叠滤波器	94
8.1.1 无源滤波器和有源滤波器特性	94
8.1.2 无源滤波器设计	95
8.1.3 有源滤波器设计	97
8.1.4 运算放大器 (运放) 基础知识	97
8.1.5 直流与交流耦合	102
8.1.6 一阶有源滤波器的设计	108
8.1.7 二阶有源滤波器的设计	111
8.2 小结	116
参考文献	116
第9章 存储器子系统设计中的问题	117
9.1 DDR 存储器概述	117
9.1.1 DDR 写周期	118
9.1.2 DDR 读周期	119
9.2 DDR 存储器的信号完整性	120
9.3 DDR 存储器系统设计示例	121
参考文献	124
第10章 印制电路板 (PCB) 布局	125
10.1 印制电路板 (PCB) 的层叠	125

10.2 微带线和带状线	127
10.3 镜像层	128
10.4 小结	129
参考文献	129
第 11 章 电磁干扰 (EMI)	130
11.1 FCC PART 15B 概述	130
11.2 EMI 基本原理	131
11.3 数字信号	132
11.4 电流环路	133
11.5 电源	135
11.6 传输线	136
11.7 电源层与接地层	137
11.8 小结: EMI 抑制方案	139
参考文献	140

第 1 章

DSP 系统设计中的问题

随着 DSP (Digital Signal Processor) 的性能水平和时钟频率不断提高, 噪声管理、辐射和功耗也变得越来越重要。在高频段, PCB 上的信号走线作为传输线和天线会产生信号反射和辐射并引起失真, 引发电磁兼容 (EMC) 问题, 经常导致难以满足联邦通信委员会 (FCC) 的 A 级和 B 级^[1] 要求。在高性能设计中用于解决散热问题的散热片和通风装置也会使 EMC 问题进一步恶化。目前许多系统中都包含了嵌入式无线局域网 (WLAN) 和蓝牙, 由于系统内有意设计的天线而使问题变得更加严重。

针对所面临的这些问题, 有必要对传统的高速 DSP 设计过程重新加以考虑。在传统方法中, 工程师们专注于功能和性能方面的设计。仅仅针对设计过程后期, 如果在样机测试中发现了问题才对噪声和辐射加以考虑。但在目前, 噪声问题变得越来越普遍, 超过 70% 的新设计无法通过首次的 EMC 测试。因此, 从设计过程一开始就着手解决这些问题就变得至关重要。在开发周期一开始就在使用低噪声、低辐射设计方法上投入少量的时间, 可以最大限度地降低后期重新设计的成本、缩短产品发货日期的延迟, 从而实现更具经济效益的设计。

1.1 高速 DSP 系统回顾

图 1-1 所示的典型 DSP 系统由许多外部设备组成, 如音频 CODEC、视频、LCD 显示、无线通信 (蓝牙、GPS、UWB 以及 IEEE 802.11)、以太网控制器、USB、电源、振荡器、存储器、内存以及其他支持电路。这些组件既可以成为一个噪声源, 也可能受到相邻组件产生的干扰的影响。因此, 为了最大限度地减小与组件和系统相关的噪声, 确保系统设计成功, 采用好的高速设计方法是十分必要的。

噪声源和受噪者之间的耦合产生了电气噪声。如图 1-2 所示是一个典型的噪声路径。噪声源通常是一个高速开关信号, 受噪者是一个携带信号的组件。受噪者的性能会受到噪声的影响。通过寄生电容以及相邻信号和电路的互感产生耦

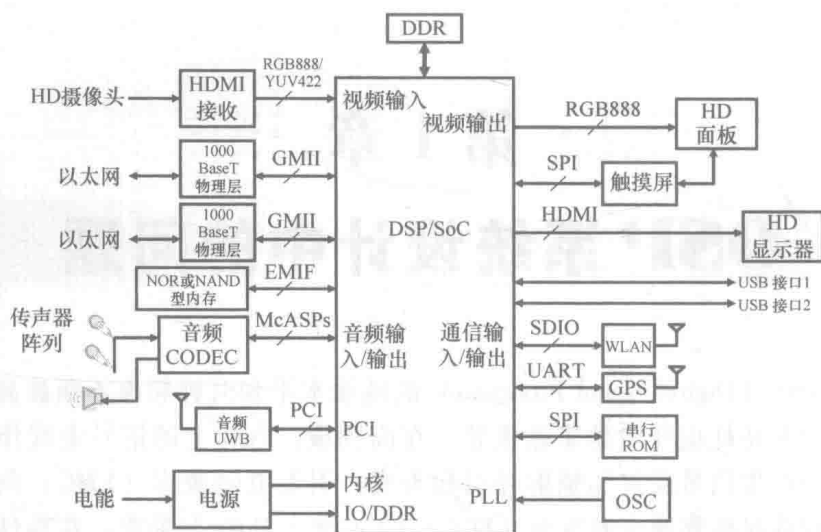


图 1-1 典型 DSP 系统

HD—高清（High Definition） HDMI—高清晰度多媒体接口（High Definition Multimedia Interface）
CODEC—编码解码器 RGB888/YUV422—两种图像数据格式 1000 BaseT—1000 为速率，Base 表明使用的频率是基带，T 表明使用的介质是同轴电缆 GMII—千兆媒体独立接口（Gigabit Medium Independent Interface） EMIF—外部存储器接口（External Memory Interface） McASPs—复通道音频串行端口（Multichannel Audio Serial Port） SPI—串行外设接口（Serial Peripheral Interface） SDIO—安全数字输入输出接口（Secure Digital Input and Output） UART—通用异步接收器-发送器（Universal Asynchronous Receiver-Transmitter） OSC—振荡器（Oscillator）



图 1-2 典型的噪声路径

合。当信号走线变成了有效天线，向相邻的电路辐射并造成干扰，就产生了电磁耦合。

在电子系统中有许多可能产生噪声的机制。外部和内部的 DSP 时钟电路的翻转率通常是最高，是高频噪声的主要来源。信号线端接处理不当可能会产生反射和信号失真。此外，信号走线、地线设置不合理，电源去耦不合理都可能产生较大的地线噪声、串扰和振荡。

噪声也可能在半导体器件自身内部产生^[2]：

- 热噪声：也称为约翰逊噪声，存在于所有的电阻中，是由电子的随机热运动引起的。在音频和视频设计中，尽可能降低电阻值可以提高信噪比，使热噪声最小化。

- 散粒噪声：散粒噪声是由随机移动穿过二极管和晶体管入口的电荷引起的。该噪声与流过二极管或晶体管的直流电流成反比，因此提高直流工作电流可以提高信噪比。当 DSP 系统的信号通路中包括许多模拟分立器件时，例如分立音频和视频放大器，散粒噪声将成为一个重要因素。

- 闪烁噪声：也称为 $1/f$ 噪声，出现在所有的有源器件中。随机捕获和释放电荷势垒的陷阱产生了闪烁噪声并引起随机的电流波动。闪烁噪声是半导体工艺技术中应考虑的问题，因此 DSP 系统设计无法从源头上减小它，而应当重点关注如何降低它的影响。

- 突发噪声和雪崩噪声：突发噪声，又称为爆米花噪声，是由离子污染引起的。雪崩噪声出现在类似齐纳二极管一样工作于反向击穿模式下的器件中。这两种形式的噪声也都是与半导体工艺技术有关，而与系统设计技术无关。

由于政府对电磁能的辐射量进行了监管，DSP 系统设计人员还必须考虑可能对环境产生的辐射噪声。辐射的主要来源包括在走线上传输的数字信号、电流回流环路面积、不合理的电源滤波或去耦方式、传输线效应以及缺少回流接地层等。同时要引起重视的是，在千兆赫速率下散热器和机箱的共振还会放大辐射。

DSP 系统中的噪声虽然无法消除，但可以使其尽可能小以确保不会影响系统中其他的电路。降低噪声的三种方法包括抑制干扰源、使相邻电路对噪声不敏感以及消除耦合通道。采用高速设计方法可以尽可能地减小与元器件和系统相关的噪声，同时可以提高系统设计成功的概率。本书对以上三个方面都将展开论述，通过故障分析提出从设计过程一开始就可以使用的指导方法，实现将噪声和辐射降低到可接受的水平。本文给出的对噪声敏感的接口实例主要集中于音频、视频、内存和电源方面。这些系统的性能主要受外围 DSP 电路以及这些电路与 DSP 接口方式的影响。

1.2 DSP 音频系统中的问题

音频系统是高速 DSP 设计中最难以解决的问题之一。这是因为即使是相对很小的噪声也经常会最终的成品性能产生显著的影响。在音频捕获和回放过程中，音频性能取决于所使用的音频 CODEC 的质量、电源噪声、音频电路板的布局以及相邻电路间的串扰。同时，采样时钟的稳定性要非常好，以防止在播放和捕获过程中出现讨厌的咔咔声。图 1-3 给出了一个 DSP 音频设计的典型信号通路。大部分 DSP 都包括一个多通道缓冲串行口或 McBSP^[3]与外部音频 CODEC 相连接。尽管这是一个专用接口，但配置后可以与行业标准 I²S 音频 CODEC 一起工作。

图 1-3 中从 ADC 到放大器级的所有模块都对噪声非常敏感，因此耦合到任

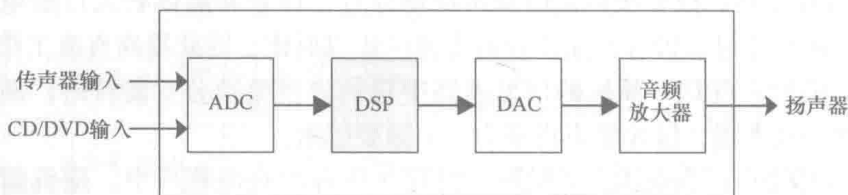


图 1-3 DSP 音频系统

一模块的任何干扰都将进一步传播并产生人耳可以听见的噪声。常见的音频设计问题包括：

- 耦合到传声器输入的噪声。传声器输入通常具有非常高的增益 (+20dB)，因此一点点噪声就会产生可以听见的声音。
- 在音频输入端未设置抗混叠滤波器。
- 增益级和幅度失配引起较大的失真。
- 音频时钟、位时钟和主时钟过度抖动。
- 未采用高水平的去耦技术和噪声隔离技术。
- 未采用高电源抑制能力的线性稳压器将音频 CODEC 与噪声隔离。
- ADC 和 DAC 转换器参考电压未使用高质量的去耦电容。
- 开关电源的噪声耦合到音频电路中。
- 高阻抗音频走线与噪声开关电路相邻，在印制电路板 (PCB) 布局时却没有提供最短的电流回流路径使 DSP 和 CODEC 之间的电流回流环路最小。
- 模拟地和数字地没有隔离。

总之，良好的音频性能要求合理设计 ADC、DAC、DSP 接口、时钟、输入/输出滤波器、电源以及输出放大电路。所有这些电路的性能不仅取决于电路设计的好坏，还取决于地与电源是如何隔离的以及 PCB 是如何布线的。

1.3 DSP 视频系统中的问题

视频处理是另一个对噪声和辐射高度敏感的重要的 DSP 应用领域。视频系统设计的主要问题之一是如何消除视频人为噪声，如彩色失真、60Hz 噪声、由快速开关母线引起的可见高频干扰、音频节拍（时钟周期）等。这些问题通常与视频板设计不当或 PCB 布局不当有关。例如，电源噪声可能会进入到视频 DAC 输出端，音频回放可能会引发电源的过渡过程，高频辐射可能耦合回到调谐器。以下是一些常见的视频噪声问题：

- 由于信号端接处置不当在 HSYNC、VSYNC 以及像素时钟上引发信号完整性问题、过大的上冲和下冲。

- 由类似 PCI 的高速总线、并行视频接口 (BT. 1120, BT. 656) 以及 DDR 存储器产生的超强辐射。

- 过度的编码、解码和像素时钟抖动造成色彩信息检测问题。例如, 彩色屏幕上仅显示黑白图像。

- 未连接视频端接电阻会导致视频图像失真。在视频解码器的输入端和视频编码器的输出端必须连接一个 75Ω 电阻。

- 音频回放可能使视频屏幕出现闪烁。可以通过增加视频电路与音频电路的隔离进行校正。最好的办法是利用高电源抑制比 (PSRR) 的线性稳压器隔离音频 CODEC 和视频编码/解码电源。同样, 重要的走线要用手工布线, 以使其远离任何开关信号, 减少串扰和其他各种干扰。

- 被隔离的模拟地没有设置高速信号的回流路径。必须要牢记, 对于一个 10Hz 以下的低速信号, 电流通过最小的电阻回流, 该回路通常就是最短路径。而对于高速电流, 则从电感最小的路径回流, 通常就在信号下面。

图 1-4 是一个典型的 DSP 高清 (HD) 视频系统, 该系统对模拟视频信号、高清 (HD) 和标清 (SD) 信号进行捕获、处理并显示。该视频信号通道的品质, 特别是视频输入级和视频输出级的品质, 决定视频显示的性能。鉴于系统设计和布局的重要性, 为了减少或消除视频人为噪声, 有必要采用本书介绍的高速设计方法以减小开关噪声、串扰和电源过渡过程所产生的负面影响。由于噪声引起的抖动会增加误码率 (BER), 在该系统中, 类似高清多媒体接口 (HDMI)、数字视频接口 (DVI) 和显示接口 (DP) 的数字视频输入输出也对系统噪声高度敏感。与许多电子系统类似, 噪声是无法完全消除的, 但是优良的设计工艺可以减小噪声对性能可能产生的负面影响。

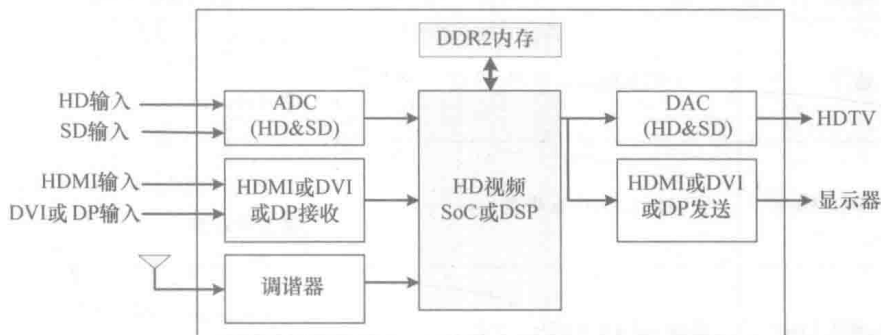


图 1-4 DSP 高清 (HD) 视频系统

在任何高清视频系统中, 都有许多开关速率在 66MHz 甚至更高的宽带高速总线, 这些总线产生的宽带噪声和谐波发出兆赫级的辐射。由于在 PCB 上有许