



高等学校电子信息类规划教材



微型计算机原理

(第六版)

姚向华 姚燕南 乔瑞萍 编著



西安电子科技大学出版社
<http://www.xduph.com>

高等学校电子信息类课程教材



微型计算机原理

(第六版)

姚向华 姚燕南 乔瑞萍 编著

西安电子科技大学出版社

内 容 简 介

本书为高等学校电子信息类规划教材,系第六版。全书共10章,内容分别为微型计算机基础知识、微型计算机组成及微处理器功能结构、80X86寻址方式和指令系统、汇编语言程序设计、80X86微处理器引脚功能与总线时序、半导体存储器及接口、存储器管理、中断和异常、输入输出方法及常用的接口电路、微型计算机系统。

本书的特点是:由浅入深,循序渐进,语言精练,并从应用角度出发,软硬件结合地讲述了基本原理及使用方法,每章都有习题与思考题。

本书可作为高等院校电子信息类专业及相近专业的教材,也可作为微机开发应用技术人员的参考用书。

★ 本书配有电子教案,有需要的老师可与出版社联系,免费提供。

图书在版编目(CIP)数据

微型计算机原理 / 姚向华, 姚燕南, 乔瑞萍编著. —6版.

—西安: 西安电子科技大学出版社, 2017.2

高等学校电子信息类规划教材

ISBN 978 - 7 - 5606 - 4443 - 1

I. ① 微… II. ① 姚… ② 姚… ③ 乔… III. ① 微型计算机—高等学校—教材 IV. ① TP 36

中国版本图书馆 CIP 数据核字(2017)第 016278 号

责任编辑 马 琼 马乐惠

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西华沐印刷科技有限责任公司

版 次 2017年2月第6版 2017年2月第14次印刷

开 本 787毫米×1092毫米 1/16 印 张 31.25

字 数 730千字

印 数 69 001~72 000册

定 价 52.00元

ISBN 978 - 7 - 5606 - 4443 - 1/TP

XDUP 4735006-14

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜,谨防盗版。

出版说明

为做好全国电子信息类专业“九五”教材的规划和出版工作，根据国家教委《关于“九五”期间普通高等教育教材建设与改革的意见》和《普通高等教育“九五”国家级重点教材立项、管理办法》，我们组织各有关高等学校、中等专业学校、出版社，各专业教学指导委员会，在总结前四轮规划教材编审、出版工作的基础上，根据当代电子信息科学技术的发展和面向 21 世纪教学内容和课程体系改革的要求，编制了《1996—2000 年全国电子信息类专业教材编审出版规划》。

本轮规划教材是由个人申报，经各学校、出版社推荐，由各专业教学指导委员会评选，并由我们与各专指委、出版社协商后审核确定的。本轮规划教材的编制，注意了将教学改革力度较大、有创新精神、有特色风格的教材和质量较高、教学适用性较好、需要修订的教材以及教学急需、尚无正式教材的选题优先列于规划。在重点规划本科、专科和中专教材的同时，选择了一批对学科发展具有重要意义，反映学科前沿的选修课、研究生课教材列入规划，以适应高层次专门人才培养的需要。

限于我们的水平和经验，这批教材的编审、出版工作还可能存在不少缺点和不足，希望使用教材的学校、教师、学生和其他广大读者积极提出批评和建议，以不断提高教材的编写、出版质量，共同为电子信息类专业教材建设服务。

前 言

本教材是在原电子工业部 1996—2000 年全国高等院校电子信息类专业规划教材《微型计算机原理》(第五版)的基础上修改而形成的。本次修订对第五版教材中部分讲述不够清楚或内容有错漏之处进行了调整。本教材修订后,以 80X86 系列微型计算机为样板机介绍了微处理器的发展过程及其功能结构特点,微型计算机的数据类型及其整机工作原理,寻址方式、指令系统与汇编语言程序设计(包括系统功能调用及混合编程语言的应用),半导体存储器及存储器管理技术,中断、异常及输入输出接口技术,微型计算机系统的组成及其特点。

本教材在编写的过程中从应用角度出发,特别注重基本概念和应用方法及技巧的衔接,并做到了语言精练,内容由浅入深、循序渐进。在指令系统及汇编语言程序设计等章节不仅设置有大量实例,而且涉及到的程序均已在高版本的 **MASM 6.13** 及 **TURBO C 3.0** 上通过调试。

本教材具有软硬件结合、图文并茂、内容丰富、应用突出的特点,同时更注重反映当前微机新技术;不仅适合作为非计算机类工科院校本科生的教材,而且可作为工程技术人员自学用书。

使用本教材时应注意先修“数字电子技术”课程。其教学方法应注重理论与实践相结合,要多上机、多实践,才能有较好的教学效果。

本修订版教材由姚向华副教授编写第 1、2、5、6、7、8、9、10 章,乔瑞萍副教授编写第 3、4 章,姚燕南教授统稿。薛钧义教授对本教材第六版的编写给予了大力支持和帮助,在此表示诚挚的感谢。

由于编者水平有限,书中难免还存在一些不足之处,殷切希望广大读者批评指正。

编 者

2016.12

第五版前言

国家教育部 1998 年调整了专业目录,各院校据此制订了新的专业教学计划,并从 1999 年入学新生开始执行新的专业教学计划。对电子信息类专业来说,根据新的专业教学计划,“微型计算机原理及接口技术”课程作为专业基础课已成为该类专业本科教学中的主干课程。这一事实距今已 10 年,并且作为高等学校电子信息类重点规划教材《微型计算机原理(第四版)》的出版时间(2000 年 2 月)也已有 8 年时间。多年来,我们作为教学第一线的教师已积累了丰富的教学经验,获取了大量的学生反馈信息,并形成了一整套自己的看法,2006 年 12 月在责任编辑夏大平主任的热情建议和大力支持下,经过半年多的努力,我们根据专业教学指导委员会对本课程的要求及微机技术迅猛发展的现状,结合自己的教学经验对本书第四版作了大量修订,于 2008 年 3 月完成了第五版的修订初稿,主要修订内容如下:

1. 第 3 章“80X86 寻址方式和指令系统”、第 4 章“汇编语言程序设计”从章节次序上已放到半导体存储器一章的前面,以便于学生能尽快学习汇编语言程序的编写和调试,增加学习的成就感和兴趣。从编写内容来说,这两章从文字上作了大量精简,时刻紧扣从应用角度出发这个宗旨;以尽快教会学生上机编、调程序为目的,书中给出大量经过高版本 MASM 及 TURBO C3.0 调试通过的编程实例,并给出上机方法和技巧的说明。

2. 删去了原第 9 章“数学协处理器”一章,增加了“80X86 微处理器引脚功能与总线时序”一章,特别是对 80386/80486 的引脚功能与总线时序作了介绍。本章主要以阐明引脚功能及总线时序的特点和规律为出发点,增加了其系统性、概念性及可读性。

3. 考虑到微型计算机技术的迅猛发展,第 2 章“微型计算机组成及微处理器功能结构”及第 9 章“输入输出方法及常用的接口电路”两章都增加了新的内容,如精简指令集与复杂指令集计算机、哈佛结构微处理器及嵌入式微处理器等简要介绍以及 32 位 CPU 的接口等。

4. 为加强应用性,第 6 章“半导体存储器及接口”一章,突出了存储器与微处理器的接口技术,删掉了基本存储单元的原理电路等内容。

5. 第 8 章“中断和异常”一章改变了原来的编写思路,以阐明基本概念而不是以介绍某类微处理器某个芯片的具体功能为出发点,因而其可读性、概念性及系统性更强。

6. 第 10 章“微型计算机系统”一章删去了多媒体计算机简介及微型计算机操作系统简介,增加了系统中实用接口及常用外设的简介,这对增强学生使用微机系统的能力大有好处。

7. 第 7 章“存储器管理”一章只作了文字上的修改。

8. 为了便于教学和读者阅读,这次修订特增加了“本书主要缩略语英汉对照表”(放置在目录之前。)

本教材保留了原教材由浅入深、循序渐进、图文并茂、内容丰富及软硬件结合的特点,

同时更注意反映当前微机新技术，并具有语言精练及突出应用的特点。不仅适合作计算机类工程院校本科生教材，而且可作为工程技术人员的自学用书。

使用本教材时应注意先修“数字电子技术”课程。其教学方法应注重理论与实践相结合，要多上机、多实践，才能有较好的教学效果。

本教材由姚向华博士编写第1、2、5~10章，乔瑞萍副教授编写第3、4章，姚燕南教授统稿。薛钧义教授对第五版的编写给予了大力支持和帮助，在此表示诚挚的感谢。

责任编辑夏大平副编审不仅对本书的再版修订给予了积极热情的建议和支持，而且在全书的编辑中，作风严谨，业务水平高，责任心强，待人诚恳热情，给编著者留下了难以磨灭的印象，在此表示衷心的感谢。最后，还要感谢多年来使用《微型计算机原理》第一版至第四版作教材，并对本教材的修编提出过建议及帮助的各位老师！

由于编者水平有限，书中难免存在一些不足之处，殷切希望广大读者批评指正。

编 者

2008年5月

第四版前言

本教材系按原电子工业部的《1996—2000年全国电子信息类专业教材编审出版规划》，由自动控制专业教学指导委员会编审、推荐出版。本教材由西安交通大学姚燕南、薛钧义担任主编，主审谢剑英，责任编委陈怀琛。

本教材的参考学时数为 90 学时。本教材主要内容是：以 80386/80486 为样板机，主要介绍了微型计算机的数据类型，微处理器结构及微型计算机工作原理，半导体存储器及存储器管理技术，寻址方式、指令系统与汇编语言程序设计(包括 DOS 系统功能调用的应用)，中断、异常及输入输出接口技术，最后对数学协同处理器、微机系统及其操作系统作了简介。在输入输出接口技术一章中，除对通用接口 8255A、8253/8254、8251 及 8237A 进行介绍外，还对多功能 I/O 接口电路 82380 作了介绍。在微机系统简介中对最新流行总线、外设及系统(包括多媒体微机系统)作了介绍。操作系统一节中对 DOS 和 Windows 操作系统都作了简介。本教材在编写过程中注意了由浅入深、循序渐进，对基本概念讲述清楚，并有大量实例，具有软硬结合、图文并茂、内容丰富及取材较新的特点，不仅适合作教材，而且可作为工程技术人员的自学用书。

使用本教材时应注意先修数字电子技术课程。其教学方法应注重理论与实践相结合，要多上机、多实践，这样才能有好的效果。

本教材由姚燕南编写第 1、2、3、5、7 章，薛钧义编写第 4、8 章，欧文编写第 9 章，姚燕南及欧文共同编写第 10 章，茹锋编写第 6 章。谢剑英及陈怀琛两位教授为本书提出了许多宝贵意见，谢剑英教授还为本书的审阅付出了辛勤的劳动。在此对陈怀琛及谢剑英两位教授表示诚挚的感谢。

由于编者水平有限，书中难免还存在一些缺点和错误，殷切希望广大读者批评指正。

编者

1998 年 12 月

第三版前言

本教材系由“自动控制”教材编委会评选审定，并推荐再版。

为了适应国民经济高速发展的需要，除对原稿基础部分在文字上作了进一步压缩和修订外，已将原来以 Z80 为背景机改为以 8086/8088 16 位机为背景机，讲述微型机原理、编程及接口技术，并尽量在全书中反映当前最新技术，力求做到既深入浅出，又具有一定的先进性。

本课程参考学时数为 100 学时，其主要内容为：(1) 计算机概述(第一、二、四章)，介绍计算机的数制和码制，并从教学模型机入门，讲解计算机的整机工作原理。以 8085 及 8086/8088 为背景机介绍微型计算机的结构和组成。(2) 8086/8088 微处理机的指令系统、寻址方式、时序波形及汇编语言程序设计(第五、六、七章)。(3) 各种存储器和 I/O 接口电路以及中断处理和输入输出接口技术(第三、八、九章)。(4) 微型机系统及 IBM-PC 机；微机操作系统及 PC-DOS 简介(第十章)。使用本教材时应注重实践和应用。

本教材由姚燕南同志编写第一、二、三、四、八、十章；由薛钧义同志编写第五、六、九章；由薛钧义及姚燕南共同编写第七章。

本书在编写过程中得到胡保生教授及谢剑英教授的大力支持和指导，在此表示诚挚的感谢。由于编者水平有限，书中难免还存在一些缺点和错误，殷切希望广大读者批评指正。

编者

于西安交通大学 1994.1.18

作者简介



姚向华 1973 年 6 月生, 1996 年获西安交通大学工业电气自动化专业学士学位, 1999 年获西安交通大学检测技术与自动化装置专业硕士学位, 2002 年获西安交通大学控制科学与工程专业博士学位。毕业留校工作至今, 主持或参与多项国家、省部级科研项目。曾获陕西省高等学校科学技术奖一等奖, 陕西省科学技术奖一等奖。发表论文 20 余篇。主要著作有《微型计算机原理与接口技术》。



姚燕南 1941 年 3 月生, 1964 年毕业于西安交通大学自动控制专业, 留校任教至退休。长期从事微机控制系统方面的教学和科研工作, 获得多项省部级科研及教学成果, 公开发表论文 50 多篇, 主要著作有《微型计算机原理》、《微型计算机原理与接口技术》、《微机控制系统及其应用》、《微机控制新技术》等。



乔瑞萍 1966 年 6 月生, 副教授, 毕业于西安交通大学模式识别与智能控制专业。自 1997 年起在西安交通大学电子与信息工程学院信息与通信工程系任教至今, 长期从事微处理器系统的教学工作及图像、音视频实时处理的科研工作。主持或参与国家、省部级科研项目 25 项, 教改项目 6 项, 其中 9 项为主持人。出版编(译)著教材 12 部, 其中 11 部为第一作者。发表研究论文 33 篇。申请授权专利 2 项。曾多次指导研究生在 TI DSP 大奖赛中获奖。所制作的“微机原理及应用”教学多媒体课件在第 3 届“全国高等学校计算机课件评比”中获三等奖。获得国防科学技术进步奖三等奖 1 项和中国兵器工业集团公司科学技术奖励进步奖三等奖 1 项。

本书主要缩略词英汉对照表

(E)AX:	(Extend) Accumulator Register, (扩展)累加寄存器
(E)BP:	(Extend) Base Pointer, (扩展)基址指针寄存器
(E)BX:	(Extend) Base Register, (扩展)基址寄存器
(E)CX:	(Extend) Counter Register, (扩展)计数寄存器
(E)DI:	(Extend) Destination Index, (扩展)目的变址寄存器
(E)DX:	(Extend) Data Register, (扩展)数据寄存器
(E)IP:	(Extend) Instruction Pointer, (扩展)指令指针寄存器
(E)SI:	(Extend) Source Index, (扩展)源变址寄存器
(E)SP:	(Extend) Stack Pointer, (扩展)堆栈指针寄存器
AB:	Address Bus, 地址总线
AF:	Auxiliary Carry Flag, 辅助进位标志
AGP:	Accelerated Graphics Port, 加速图形端口
AL:	AccumuLator, 累加器
ALE:	Address Latch Enable, 地址锁存允许
ALU:	Arithmetic Logic Unit, 算术逻辑部件
ASCII:	American Standard Code for Information Interchange, 美国标准信息交换码
AT:	Advanced Technology, 先进技术, PC/AT 是 IBM 公司 PC 机的第二代升级产品, 引入了标准的 16 位 ISA 总线以及采用了当时最新的英特尔 80286 处理器
ATA:	AT Attachment, AT 计算机上的附加设备
AU:	Address Unit, 地址部件
BCD:	Binary-Coded Decimal, 二进制编码的十进制数
BCR:	Breakpoint Control Register, 断点控制寄存器
BHE:	Bus High Enable, 高位数据总线允许
BIOS:	Basic I/O System, 系统基本输入输出系统
BIU:	Bus Interface Unit, 总线接口单元
BSR:	Breakpoint Status Register, 断点状态寄存器
BTB:	Branch-Target Buffer, 分支目标缓冲
CAS:	Column Address Strobe, 列地址选通脉冲
CB:	Control Bus, 控制总线
CF:	Carry Flag, 进位标志
CGA:	Color Graphics Adapter, 彩色字符/图形显示适配器

CISC: Complex Instruction Set Computer, 复杂指令集计算机
 CL: CAS Latency, 列地址选通脉冲时间延迟
 CMOS: Complementary Metal Oxide Semiconductor, 互补金属氧化物半导体
 CPL: Current Privilege Level, 当前特权级
 CPU: Central Processing Unit, 中央处理单元
 CR: Control Register, 控制寄存器
 CRT: Cathode Ray Tube, 阴极射线管(显示器基本部件)
 CS: Code Segment, 代码段
 CU: Control Unit, 控制部件
 DB: Data Bus, 数据总线
 DDR: Double Data Rate SDRAM, 双速率同步内存
 DF: Direction Flag, 方向标志位
 DIMM: Double In-line Memory Module, 双边接触内存模组
 DMA: Direct Memory Access, 直接存储器访问
 DOS: Disk Operation System, 磁盘操作系统(一类操作系统的名称)
 DPL: Descriptor Privilege Level, 描述符优先级
 DR: ① Data Register, 数据寄存器; ② Debug Register, 调试寄存器
 DRAM: Dynamic RAM, 动态 RAM
 DS: Data Segment, 数据段
 DSP: Digital Signal Processor, 数字信号处理器
 ECC: Error Checking and Correcting, 错误检查和纠正
 EDVAC: Electronic Discrete variable Automatic Computer, 离散变量自动电子计算机
 (冯·诺依曼与莫尔小组合作研制的第一台现代意义的通用计算机)
 EDO: Extended Data Output RAM, 扩展数据输出内存
 EGA: Enhanced Graphics Adapter, 增强型彩色字符/图形适配器
 EIA: Electronic Industry Association, 美国电子工业协会
 EISA: Extension Industry Standard Architecture, 扩展标准体系结构总线(由 Compaq、AST、Zenith、Tandy 等公司开发)
 EM: Emulate Processor Extension Flag, 仿真协处理器扩充标志
 EMC: Electro Magnetic Compatibility, 电磁兼容性
 EMS: Expanded Memory System, 扩充内存系统(1985 年, Lotus、Intel 和 Microsoft 三家共同定义)
 ENIAC: Electronic Numerical Integrator And Computer, 电子数字积分计算机(第一台电子计算机)
 EOI: End of Interrupt, 中断结束
 EPIC: Explicitly Parallel Instruction Computers, 精确并行指令计算机
 EPL: Effective Privilege Level, 有效特权级
 EPROM: Erasable Programmable ROM, 可改写的只读存储器
 ES: Extra Segment, 附加段

ET:	Extension Type Flag, 扩充类型标志
EU:	Execution Unit, 执行部件
FWH:	FireWare Hub, 固件中心
GDT:	Global Descriptor Table, 全局描述符表
GDTR:	Global Descriptor Table Register, 全局描述符表寄存器
I/O:	Input/Output, 输入/输出
IBF:	Input Buffer Full, 输入数据满
I ² C:	Inter Integrated Circuit, 由 PHILIPS 公司开发的两线式串行总线
ICH:	I/O Controller Hub, I/O 控制中心
ICW:	Initialization Command Words, 初始化命令字
ID:	Instruction Decode, 指令译码器
IDE:	Intelligent Drive Electronics, 智能驱动电路
IDT:	Interrupt Descriptor Table, 中断描述符表
IDTR:	Interrupt Descriptor Table Register, 中断描述符表寄存器
IDU:	Instruction Decode Unit, 指令译码部件
IF:	Interrupt-enable Flag, 中断标志位
IMR:	Interrupt Mask Register, 中断屏蔽寄存器
IOPL:	I/O Privilege Level, 输入/输出特权标志
IR:	Instruction Register, 指令寄存器
IRR:	Interrupt Request Register, 中断申请寄存器
ISA:	Industrial Standard Architecture, 工业标准结构总线
ISR:	Interrupt Server Register, 中断服务寄存器
IU:	Instruction Unit, 指令部件
IVT:	Interrupt Vector Table, 中断矢量表
LB:	Local Bus, 局部总线
LDT:	Local Descriptor Table, 局部描述符表
LDTR:	Local Descriptor Table Register, 局部描述符表寄存器
MAR:	Memory Address Register, 内存地址寄存器
MCA:	Micro Channel Architecture, 微通道总线结构(IBM 公司于 1987 年推出了 32 位总线结构)
MCGA:	Multicolor Graphics Array, 多彩色图形阵列
MCH:	Memory Controller Hub, 存储控制中心
MDA:	Monochrome Display Adapter, 单色(黑白)字符显示适配器
MMX:	Multi-Media eXtensions, 多媒体扩展(Intel 第六代处理器的扩展指令系统)
MMU:	Memory Manage Unit, 存储器管理部件
MP:	Monitor Processor Extension Flag, 监控数学协处理器扩充标志
MPU:	Microprocessor Unit, 微处理器
NMI:	No Maskable Interrupt, 非屏蔽中断
NT:	Nested Task, 嵌套任务标志

OBF: Output Buffer Full, 输出缓冲器满
 OCW: Operation Command Words, 操作命令字
 OF: Overflow Flag, 溢出标志
 OTR: Operand Temporary Register, 操作数暂存器
 PA: Physical Address, 物理地址
 PC: ① Personal Computer, 个人计算机(IBM 推出的个人计算机标准);
 ② Program Counter, 程序计数器
 PCI: Peripheral Component Interconnect, 外部部件互连
 PE: Protection Enable, 允许保护标志
 PF: Parity Flag, 奇偶标志
 PFU: Pre-Fetch Unit, 指令预取部件
 PG: Paging Flag, 允许分页标志
 PGA: Pin-Grid Array, 引脚网格阵列(一种芯片封装形式)
 PIC: Programmable Interrupt Controller, 可编程中断控制器
 PLA: Programmable Logic Array, 可编程逻辑阵列
 PowerPC: Performance Optimization With Enhanced RISC Performance Computing, 1991
 年 IBM、Motorola、Apple 组成 AIM 联盟, 合作开发出基于 POWER 微结
 构的 PowerPC 微处理器系列产品
 PPI: Programmable Peripheral Interface, 可编程外围接口
 PPU: Peripheral Processor Unit, 外围处理机
 PROM: Programmable ROM, 可程序只读存储器
 PS: Personal System, 个人系统(IBM 的计算机标准, 1990 年发布, 主要针对家庭
 用户)
 PSW: Program States Word, 程序状态字
 RAM: Random-Access Memory, 随机读写内存
 RAS: Row Address Strobe, 行地址选通脉冲
 RF: Resume Flag, 重新启动标志
 RISC: Reduced Instruction Set Computer, 精简指令集计算机
 ROM: Read-Only Memory, 只读存储器
 RPL: Requestor Privilege Level, 请求特权级别
 SAR: System Address Register, 系统地址寄存器
 SCI: Serial Communication Interface, 串行通信接口
 SDRAM: Synchronous DRAM, 同步动态随机存储器
 SF: Sign Flag, 符号标志
 SIMM: Single In-line Memory Module, 单边接触内存模组
 SMM: System Management Mode, 系统存储器管理模式
 SOC: System On Chip, 片上系统
 SPI: Serial Peripheral Interface, 串行外围设备接口
 SRAM: Static RAM, 静态 RAM

SS: Stack Segment, 堆栈段
 SSE: Streaming-Single instruction multiple data-Extensions, 单指令多数据流扩展
 TAC: Access Time from CLK, 存取时间
 TC: Timing and Control, 定时与控制部件
 TCK: Clock Cycle Time, 内存时钟周期
 TF: Trap Flag, 跟踪(陷阱)标志位
 TLB: Translation Look side Buffer, 转换旁视缓冲存储器
 TR: ① Task State Register, 任务状态寄存器; ② Test Register, 测试寄存器
 TS: Task Switched Flag, 任务转换标志
 TSS: Task State Segment, 任务状态段
 TTL: Transistor-Transistor Logic, 晶体管—晶体管逻辑电平模式
 UART: Universal Asynchronous Receiver/Transmitter, 通用异步接收/发送装置
 UMB: Upper Memory Blocks, 上位内存或上位内存块(由挤占保留内存中剩余未用的空间而产生)
 USB: Universal Serial Bus, 通用串行总线
 VGA: Video Graphics Adapter, 视频图形阵列
 VESA: Video Electronics Standard Association, 视频电子标准协会
 VHDL: Very-High-speed integrated circuit hardware Description Language, 硬件描述语言
 VM: Virtual 8086 Mode Flag, 虚拟 8086 方式标志
 WB: Write Back, 回写
 WT: Write Through, 写通
 XMS: eXtend Memory System, 扩展内存系统(1 MB 以上的内存)
 ZF: Zero Flag, 零标志

目 录

第 1 章 微型计算机基础知识 1

1.1 计算机和微处理器发展概述 1

1.1.1 机械计算器时代 1

1.1.2 电子时代 1

1.1.3 微处理器发明之前的技术准备 2

1.1.4 微处理器时代 3

1.2 常用数制与编码表示方法 6

1.2.1 计算机中常用的数制 6

1.2.2 计算机中信息的编码表示 8

1.3 微型计算机中的数据的表示方法 12

1.3.1 常用数据类型 12

1.3.2 数学协处理器的数据格式 25

1.4 计算机的基本结构及其

整机工作原理 28

1.4.1 简化计算机的基本结构 28

1.4.2 计算机的整机工作原理 33

习题与思考题 37

第 2 章 微型计算机组成及

微处理器功能结构 38

2.1 微型计算机的组成及工作原理 38

2.1.1 微处理器 38

2.1.2 存储器 38

2.1.3 输入/输出设备及其接口电路 39

2.1.4 总线 39

2.2 8086/8088 及 80286 微处理器 40

2.2.1 8086/8088 CPU 的功能结构 40

2.2.2 80286 CPU 的功能结构 46

2.2.3 8086/8088 的存储器组织及其寻址 48

2.2.4 8086/8088 的 I/O 地址空间 52

2.3 80386/80486 CPU 的功能结构 53

2.3.1 80386 微处理器的功能结构 53

2.3.2 80486 微处理器的功能结构 62

2.4 Pentium 级 CPU 的功能结构 65

2.4.1 Pentium 处理器 65

2.4.2 Pentium Pro 处理器 66

2.4.3 Pentium MMX 处理器 66

2.4.4 Pentium II 处理器 66

2.4.5 Celeron 赛扬处理器 66

2.4.6 Pentium III 处理器 66

2.4.7 Xeon(至强)处理器 66

2.4.8 Pentium 4 处理器 66

2.5 精简指令集与复杂指令集计算机 67

2.5.1 CISC 体系 67

2.5.2 RISC 体系 67

2.5.3 CISC 体系与 RISC 体系的比较 67

2.5.4 EPIC 体系与 X86 处理器的发展 67

2.6 哈佛结构微处理器简介 68

2.7 嵌入式微处理器简介 68

2.7.1 嵌入式系统 68

2.7.2 嵌入式系统的微处理器 68

习题与思考题 69

第 3 章 80X86 寻址方式和指令系统 70

3.1 概述 70

3.2 80X86 的寻址方式 70

3.2.1 数据的寻址方式 70

3.2.2 程序转移地址寻址方式 77

3.3 指令格式 80

3.3.1 助记符指令格式 80

3.3.2 指令编码格式 81

3.4 80X86 指令系统 83

3.4.1 数据传送类指令 84

3.4.2 算术运算类指令 93

3.4.3 逻辑运算和移位类指令	103	5.1.4 8086/8088 最小模式和 最大模式系统的基本配置	203
3.4.4 位操作指令	107	5.2 8086/8088 系统的总线时序	208
3.4.5 串操作指令	108	5.2.1 系统的复位时序及典型的 总线周期时序	208
3.4.6 控制转移类指令	112	5.2.2 最小模式系统的总线周期时序	211
3.4.7 处理器控制指令	117	5.2.3 最大模式系统中的总线周期时序	215
3.4.8 高级语言类指令	118	5.3 80386/80486 CPU 的引脚信号功能及其 系统总线时序	218
习题与思考题	118	5.3.1 80386 引脚信号及其 系统总线时序	218
第 4 章 汇编语言程序设计	122	5.3.2 80486 引脚信号及其 系统总线时序	221
4.1 计算机程序设计语言的发展	122	习题与思考题	233
4.2 汇编语言语法	123	第 6 章 半导体存储器及接口	234
4.2.1 汇编语言语句格式	125	6.1 存储器的分类和主要性能指标	234
4.2.2 汇编语言语句的数据项	125	6.1.1 存储器的分类	234
4.2.3 伪指令	130	6.1.2 内存储器的性能指标	236
4.2.4 宏指令及其使用	136	6.2 半导体存储器件	236
4.3 实模式下的汇编语言程序设计	140	6.2.1 只读存储器(ROM)	236
4.3.1 顺序程序设计	143	6.2.2 静态随机存取存储器(SRAM)	239
4.3.2 分支程序设计	145	6.3 SRAM、ROM 与 CPU 的连接	241
4.3.3 循环程序设计	148	6.3.1 地址译码	242
4.3.4 子程序设计	152	6.3.2 8088、80188(8 位)存储器接口	244
4.3.5 多模块程序设计	170	6.3.3 8086、80186、80286 和 80386 SX CPU(16 位)存储器接口	246
4.4 汇编程序及上机过程	177	6.3.4 80386 DX 和 80486(32 位)的 存储器接口	248
4.4.1 汇编语言源程序的汇编、连接和 装入运行	177	6.3.5 Pentium~Pentium 4(64 位)的 存储器接口	251
4.4.2 汇编程序对源程序的汇编过程	178	6.4 动态随机存取存储器(DRAM)	254
4.4.3 汇编语言和 PC-DOS 的接口	180	6.4.1 DRAM 的基本存储单元及其 工作原理	254
4.5 DOS 及 BIOS 功能调用	181	6.4.2 简单 DRAM 芯片举例	255
4.5.1 DOS 中断及功能调用	182	6.4.3 动态 RAM 的连接与再生	256
4.5.2 BIOS 中断及功能调用	189	6.4.4 内存条简介	258
4.6 汇编语言与高级语言的混合编程	191	6.5 高速缓冲存储器(cache)	263
习题与思考题	195		
第 5 章 80X86 微处理器引脚功能与 总线时序	197		
5.1 8086/8088 CPU 的引脚功能	197		
5.1.1 8086/8088 CPU 共用引脚功能	198		
5.1.2 最小模式下引脚信号的功能	200		
5.1.3 最大模式下引脚信号的功能	202		