

【博客藏经阁丛书】

深入浅出玩转

FPGA

第3版

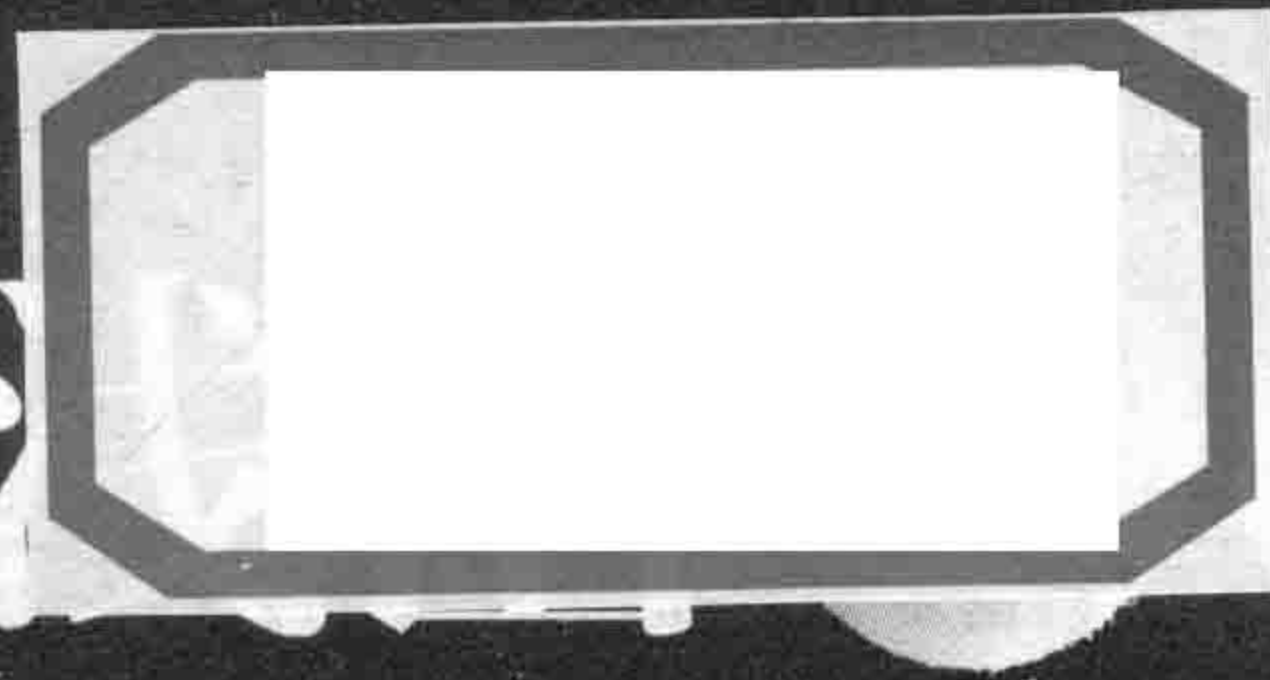
吴厚航 编著
[网名 特权同学]



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

【博客藏经济丛书】

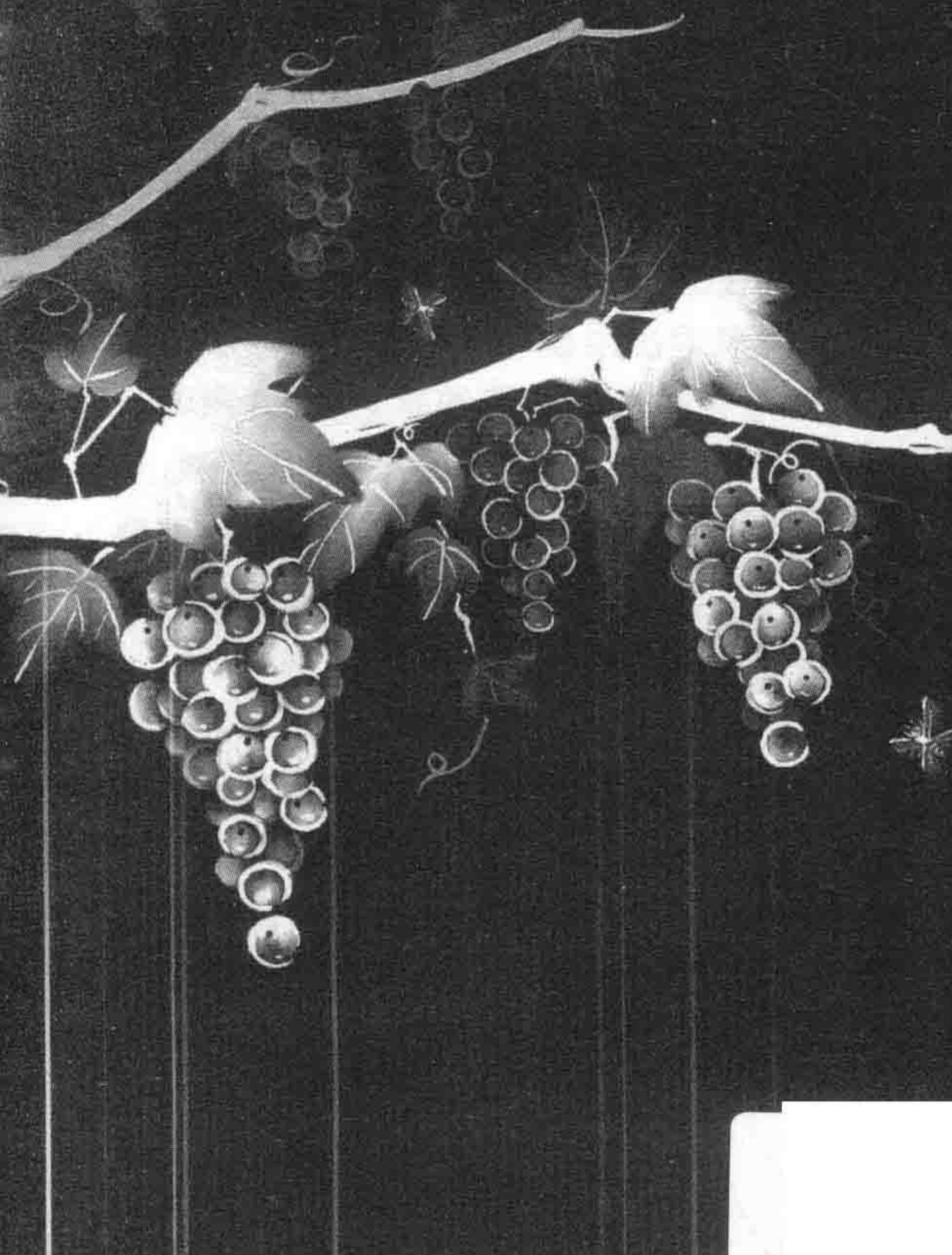
深入



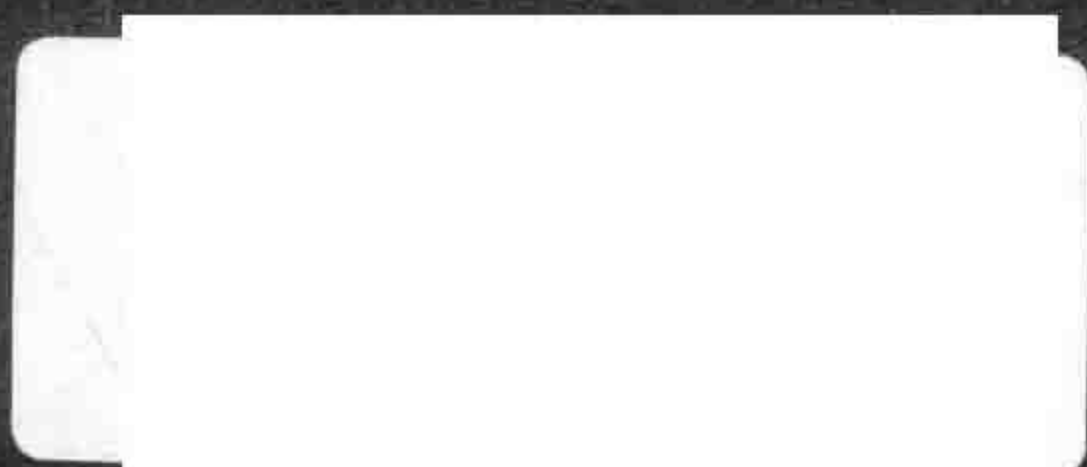
转

FPGA

第3版



吴厚航 编著
[网名 特权同学]



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

内 容 简 介

本书收集整理作者在 FPGA 项目实践中的经验点滴。书中既有常用 FPGA 设计方法和技巧的探讨,引领读者掌握 FPGA 设计的精髓;也有很多生动的项目案例分析,帮助读者加深对重要知识点的理解,并且这些案例大都以特定的工程项目为依托,有一定的借鉴价值。此外,本书还有多个完整的项目工程实例,让读者从系统角度理解 FPGA 的开发流程。

本书从工程实践出发,旨在引领读者学会如何在 FPGA 的开发设计过程中发现问题、分析问题并解决问题。本书的主要读者对象为电子、计算机、控制及信息等相关专业的在校学生、从事 FPGA/CPLD 开发设计的电子工程师以及所有电子设计制作的爱好者们。

图书在版编目(CIP)数据

深入浅出玩转 FPGA / 吴厚航编著. -- 3 版. -- 北京 :
北京航空航天大学出版社, 2017.5

ISBN 978 - 7 - 5124 - 2379 - 4

I. ①深… II. ①吴… III. ①可编程序逻辑器件
IV. ①TP332.1

中国版本图书馆 CIP 数据核字(2017)第 081432 号

版权所有,侵权必究。

深入浅出玩转 FPGA(第 3 版)

吴厚航 编著

[网名:特权同学]

责任编辑 董立娟

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: emsbook@buaacm.com.cn 邮购电话:(010)82316936

涿州市新华印刷有限公司印装 各地书店经销

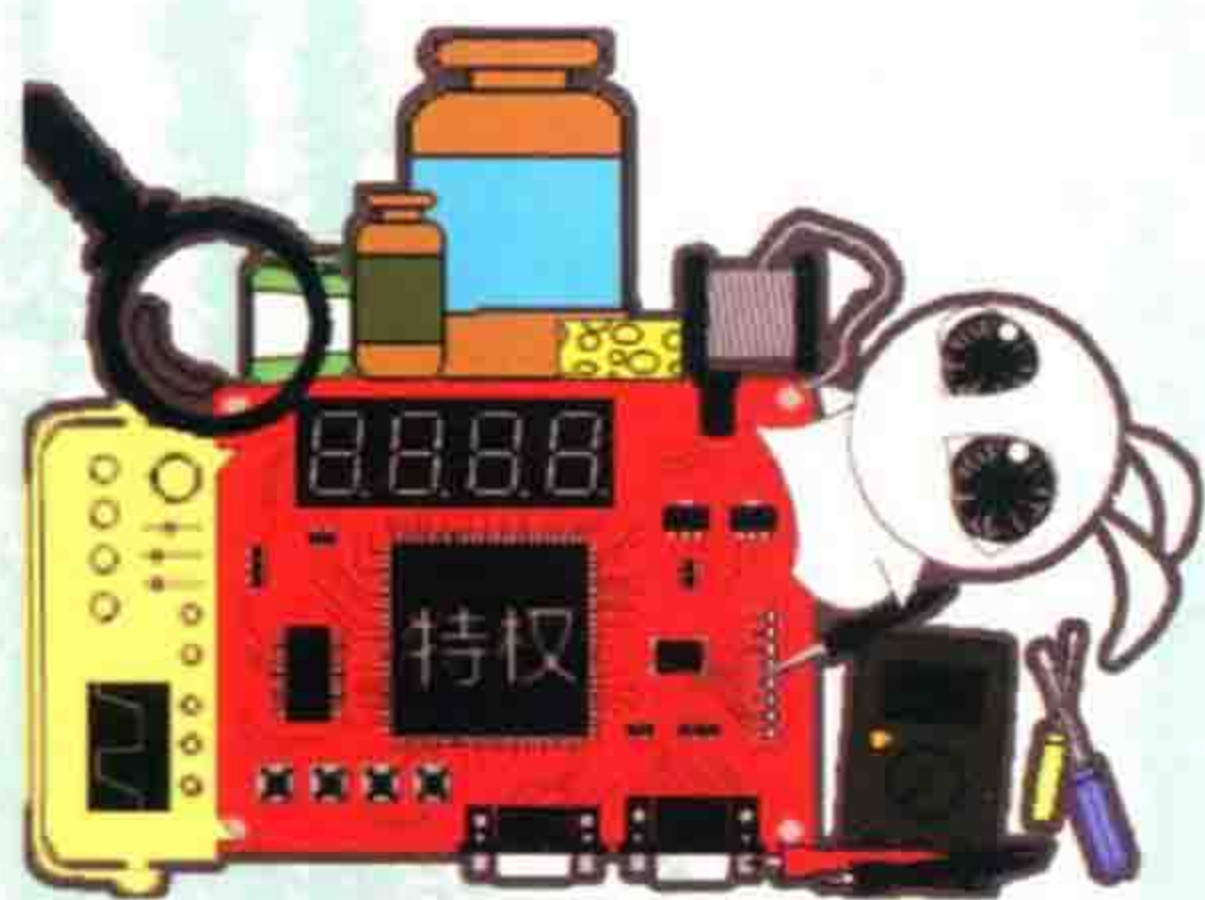
*

开本:710×1 000 1/16 印张:21 字数:448 千字

2017 年 5 月第 3 版 2017 年 5 月第 1 次印刷 印数:4 000 册

ISBN 978 - 7 - 5124 - 2379 - 4 定价:55.00 元

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024



吴厚航 [网名 特权同学]

近10年的FPGA工程实践经历，擅长记录、分析并总结各种FPGA开发经验与技巧，也非常乐于分享。活跃于各大电子技术网站的FPGA社区或版块，多年来笔辍不耕、风雨无阻，不断地发表FPGA相关文章，其总点击量超过300万。著有多本FPGA技术相关图书，其诙谐的文字、贴近读者实际需求的知识点与经验技巧分享，赢得了广大读者的一致认可。

个人博客

<http://blog.chinaaet.com/ilove314>

博客藏经阁丛书

—— 技术博客也能集结成书

藏经阁

中国人气最旺的单片机与嵌入式系统博客
拥有忠诚的网络读者和亲密无间的合作伙伴
拥有每天上万次网页展示和上千个IP点击
.....



实践性
应用性
原创性.....

让读者耳目一新，在轻松的交流
过程中获得共鸣

丛书编辑热线：010-82317035
E-mail: hxbpress@buaacm.com.cn

第3版自序

时光荏苒,岁月如梭,转眼间,本书第1版出版至今已第7个年头。翻看当当网的硬件图书子类年度畅销榜,《深入浅出玩转FPGA》居然也是常年占据前8的位置。对于这样一本专业性很强的技术类图书,原本就很小众,竟也能够取得如此成绩,实属不易。而在特权同学看来,更多的是一份责任,一份将此书的再版用心做得更好的决心。

7年,对于任何人任何事都是一段不短的旅程。而对于特权同学,从年少多梦到脚踏实地,从追求全面到喜欢专注,从懵懂无畏到学习降卑;对于FPGA的认知,也是从理论到实践,从表象到内里,不敢说自己已经达到了怎样的境界,但至少,还留在了这条通往技术圣殿的康庄大道上,不偏左右。所以,7年过去了,我还可以继续以技术的视角去审视过去所写的文字。除此以外,特权同学也是使尽洪荒之力,意图将这些年一些新的感悟和总结也跃然纸上,分享给广大的读者。尤其是本书的第二部分和第五部分,基础语法和时序分析方面的技术点,这分别是初学者和进阶者的难点、痛点,因此书中既有理论的阐释说明,也有一定的案例解析。全书内容有限,有增必有减,因此某些章节的内容也会有些删减,但是目的只有一个,将最精华的部分继续呈现给读者。

还记得,请EDN编辑部帮忙写的第1版序言的大标题“写一本好书吧”,时间在教会我读懂这句话的真正内涵,它不带任何的功利色彩,它只是一种不断的给予,一种只知付出的分享……思绪突然让我想起了一首诗歌,仅以它开头的几句话收尾——

让我爱而不受感戴
让我事而不受赏赐
让我尽力而不被人记
让我受苦而不被人睹
只知倾酒 不知饮酒
.....

特权同学

2017年3月于上海

第3版前言

FPGA 器件的应用是继单片机之后,当今嵌入式系统开发中最为热门的关键技术之一,在国内也有着很广泛的应用群体。对于很多还在高校里深造的学生,甚至一些从未接触过 FPGA 的硬件工程师们,都希望能够掌握这样一门新技术。而基于 FPGA 的开发设计与以往的软件或硬件开发有着很大的不同,Verilog 或 VHDL 等硬件描述语言的使用也有着很多的技巧和方法。

如何能够快速掌握这门技术呢?捷径是没有的,需要学习者多花时间和精力。从特权同学个人的学习经历来看,理论很重要,实践更重要。理论与实践结合过程中更需要多思考,多分析,多总结。

在初学时,特权同学也曾买过市场上的 FPGA/CPLD 实验板,开始实践时也只是简单的学会了下载配置,对一些通用的外设玩得更娴熟而已。但是这还远远不够,在实例代码的学习过程中,特权同学对代码风格的重要性感受颇深。

玩过这些板子,特权同学重新回归理论,开始大量的阅读 Altera 和 Xilinx 官方提供的 Handbook 和 Application Note,从中更是领悟了很多的设计技巧和方法,也发现要真刀真枪的做一个 FPGA 项目也并非易事。在这期间,特权同学参与了不少小项目的设计工作,由于没有高人指点,花了很多时间和精力在琢磨,也算是走了不少弯路。但是很庆幸,功夫不负有心人,在一大堆英文资料 and 实际摸索中,一个个设计难点都迎刃而解。FPGA 设计的精髓不仅仅是设计输入,那顶多不过是整个流程中最重要的一部分而已,如何对综合与布局布线结果进行优化、如何更有效进行验证、如何达到时序收敛等问题都是至关重要的。FPGA 开发既简单又不简单,还是那句话,设计者要用心去学习、去分析、去感悟、去总结。FPGA 设计中也不该有绝对的对和错,具体问题具体分析才是最适用的方法。

本书收集整理了作者在 FPGA 项目实践中的经验点滴。书中既有常用 FPGA 设计方法和技巧的探讨,引领读者掌握 FPGA 设计的精髓;也有很多生动的项目案例分析,帮助读者加深对重要知识点的理解,并且这些案例大都以特定的工程项目为依托,有一定的借鉴价值。此外,本书还有多个完整的项目工程实例,让读者从系统角度理解 FPGA 的开发流程。

全书的内容可以分为三大块。第一~五部分,主要是针对FPGA的开发流程,从基础知识入手,先介绍一些基本概念,然后针对开发流程中最重要的一环,从实践的角度带领读者逐步深入。第六、七部分,以特权同学的项目经历为基础,有点滴的经验和感悟,也有完整的项目实例,希望能够让读者与FPGA的开发与设计有更紧密的接触。第八部分是特权同学作为一个电子工程师(FPGA工程师)的一些感悟杂文。

对于初学者,特权同学可以很负责任地说,想利用这本书一步登天是不可能的。这本书充其量只能是一本不错的参考书而已,初学者应该更多的在这些实例中学习如何发现问题、分析问题、解决问题。

对于有一定基础的人,这本书不同于以往的教科书,它从实践出发,或许能够让你眼前一亮。它不会只是简单的唠叨代码风格,它会给出两个风格迥异的结果让你去感受;它也不会只是生搬硬套地先把时序理论叙述一通,再依葫芦画瓢地演示开发工具的使用方法,它更是要告诉你为什么要做时序分析、分析什么、怎么分析,列举一些实例教会大家如何学以致用……

书中的很多方法和技巧都是经典的用法,并非特权同学突发奇想,当然也有一些是特权同学对自己过往设计的总结整理而归纳出来的。也许书中的某些内容表述欠妥,也很期待高人指点。附上特权同学的E-mail:wuhouhang@163.com,也欢迎大家到百度网盘免费下载(网址:<http://pan.baidu.com/s/1mDoPg>)。

致谢……

感谢夏宇闻老师为本书第2版作序,感谢《EDN China 电子设计技术》的编辑们为本书第1版作序,能得到你们的指点,感觉万分荣幸。

感谢EDN的廖彩云、黄娜、朱雪薇、王志华以及网站的所有编辑和领导为广大电子爱好者提供了一个施展才华的舞台,感谢Ricky Su、riple、wind330、yulzhu(朱玉龙)、缺氧(张亚峰)、Bingo(韩彬)等博友曾给予特权同学的帮助以及对本书出版的支持。感谢好友陈卫东和余国峰的支持。

谨以此书献给特权同学所有的亲戚朋友们,尤其是给了特权同学一个健康、温馨成长环境的父母和一直默默无闻地支持特权同学的妻子。这本书的顺利出版离不开你们。

最后,要感谢那本神之于人最奇妙最宝贵的奇书——那是联合国大厦奠基时置于地下基穴之中称“唯此书世界才有和平”的一本书——更是对人类历史产生着巨大影响的一本书——《圣经》。从小在基督徒家庭长大的特权同学,研读《圣经》是每天的必修课,不知道这些年来祂改变了特权同学多少,但特权同学清楚地意识到祂将影响特权同学的一生。半导体行业的发展日新月异,也许若干年后,这本书的内容已不再为人所津津乐道。但是《圣经》所启示出的最高标准道德及人生的奥秘才是值得每

个人用心去追求的,确实是一本不容错过的真正好书。这也正是特权同学选择以祂为本书的每个部分做小结的原因。特权同学真心地期望这本书的每位读者在浏览过此书后,也能够轻轻地拿起《圣经》……

吴厚航

2009年10月第1版初稿

2017年3月第3版修改

目 录

第一部分 基础普及

笔记 1 初识 FPGA	2
一、关于 FPGA 的一些基本概念	2
二、关于 FPGA 的基本结构	6
笔记 2 应用领域	11
一、逻辑黏合与实时控制	11
二、信号采集处理与协议实现	12
三、原型验证系统、片上系统与其他应用	12
笔记 3 开发流程	14
一、需求分析到模块划分	15
二、设计输入到综合优化	15
三、实现到时序收敛	16
四、仿真测试到板级调试	16

第二部分 基本语法

笔记 4 语法学习的经验之谈	20
笔记 5 可综合的语法子集	23
一、模块声明类语法: module...endmodule	23
二、端口声明: input, output, inout	23
三、参数定义: parameter	24
四、信号类型: wire, reg 等	25
五、比较判断: if...else, case...default...endcase	26
六、循环语句: for	27
七、任务定义: task...endtask	27
八、连续赋值: assign, 问号表达式(?)	27
九、always 模块	28

十、运算操作符	28
十一、赋值符号:=和<=	29
笔记 6 代码书写规范	30
一、代码书写规范	30
二、标识符	30
三、格 式	32
四、注 释	32
笔记 7 代码风格	33
一、代码风格概述	33
二、寄存器电路的设计方式	33
三、同步以及时钟的设计原则	37
四、双向引脚的控制代码	39
五、提升系统性能的代码风格	40
第三部分 设计技巧与思想	
笔记 8 漫谈状态机设计	48
一、状态机的基本概念	48
二、3种不同状态机写法	49
笔记 9 复位设计	57
一、异步复位与同步复位	57
二、复位与亚稳态	59
三、异步复位、同步释放	60
四、PLL配置后的复位设计	61
笔记 10 FPGA 重要设计思想及工程应用	63
一、速度和面积互换原则	63
二、乒乓操作及串/并转换设计	64
三、流水线设计	65
四、逻辑复制与模块复用	67
五、模块化设计	68
六、时钟设计技巧	71
笔记 11 基于 FPGA 的跨时钟域信号处理	74
一、同步设计思想	75
二、单向控制信号检测	79
三、专用握手信号	81
四、搞定亚稳态	84

五、借助于存储器	88
第四部分 仿真测试	
笔记 12 简单的 Testbench 设计	92
一、Testbench 概述	92
二、基本 Testbench 的搭建	93
笔记 13 Testbench 书写技巧	98
一、封装有用的子程序	98
二、关于变量的定义	99
三、HDL 的并行性	100
四、结构化 Testbench	101
五、读/写紊乱状态	105
六、防止同时调用 task	107
笔记 14 测试用例设计	109
一、模拟串口自收发通信	109
二、乘法器全覆盖测试	113
三、可重用 MCU 读/写设计	117
第五部分 时序分析	
笔记 15 时序分析基础	122
一、基本的时序分析理论	122
二、时钟、建立时间和保持时间	126
三、基本时序路径分析	129
四、reg2reg 路径的时序分析	132
笔记 16 reg2pin 时序分析案例	135
笔记 17 pin2reg 时序分析案例	141
笔记 18 基于 TimeQuest 的时序分析	147
一、从 Technology Map Viewer 分析 Clock Setup Slack	147
二、基于 TimeQuest 的 reg2reg 之 T_h 分析	149
三、添加时序例外	151
四、多周期约束的基本用法	153
五、Quartus II 流水线均衡负载设置实例	157
六、读 SRAM 时序约束分析	162
七、源同步接口的时序模型	165
八、recovery 时序优化一例	170
九、基于 Chip Planner 的时序优化一例	175

第六部分 实践经验与感悟

笔记 19 系统架构思想	182
一、FPGA 到底能做什么	182
二、DMA 无处不在	184
三、图片显示速度测试报告	187
四、仲裁逻辑设计要点	190
五、硬件加速:用起来很美	192
六、数据吞吐量预估一例	195
七、秒杀 FPGA 片间通信	197
八、FPGA+CPU:并行处理大行其道	200
笔记 20 实践应用技巧	203
一、被综合掉的寄存器	203
二、Verilog 中宏定义位宽带来的问题	204
三、Verilog 代码可移植性设计	208
四、Cyclone 器件全局时钟尽在掌控	211
五、Cyclone III 原型开发调试	215
六、M4K 使用率	218
七、榨干 FPGA 片上存储资源	218
八、存储器实现方式转换	225
九、关于 MAX II 上电和复位的一点讨论	229
十、基于 Altera FPGA 的 LVDS 配置实例	232
十一、用 FPGA 的差分输入实现 A/D 转换	237
十二、守株待兔,收效显著	238
笔记 21 板级调试	241
一、复用引脚,陷阱多多	241
二、EPCS 芯片的信号完整性问题	242
三、都是 I/O 弱上拉惹的祸	244
四、被忽略的硬件常识——I/O 电气特性	246
五、PLL 专用输出引脚带来的反思	248
六、毛刺滤波的一些方法	249
七、基于 FPGA 的 LVDS 差分阻抗设计应用实例	252
八、使用 FPGA 时钟展频技术搞定 RE 测试	262

第七部分 项目案例

笔记 22	DIY 逻辑分析仪	268
一、	背景介绍	268
二、	功能需求及模块划分	269
三、	数据采集、触发及存储	272
四、	基于 VGA 的显示界面设计	274
笔记 23	DIY 数码相框	277
一、	背景介绍	277
二、	功能需求及模块划分	278
三、	SPI 接口控制	281
四、	SD 卡数据存储结构与 FAT16 文件系统	283
五、	SD 卡初始化及读操作	293
六、	SDRAM 控制器设计	296
七、	BMP 格式图片显示	297

第八部分 网络杂文

笔记 24	苦练基本功	308
一、	datasheet 要看原版	308
二、	开发工具要熟练	309
三、	焊接功底要扎实	309
四、	不要厌烦写文档	310
笔记 25	永远忠于年轻时的梦想	313
笔记 26	年轻正当时	315
笔记 27	FPGA 工程师:持守梦想 or 屈于现实	317
参考文献	320

第一部分 基础普及

为着将来，替自己积存美好的根基作宝藏。

——提摩太前书 6 章 19 节

笔记 1

初识 FPGA

一、关于 FPGA 的一些基本概念

1. FPGA 是什么

简单来说, FPGA 就是“可反复编程的逻辑器件”。如图 1.1 所示, 这是一颗 Altera 公司的 Cyclone V Soc FPGA 器件, 从外观上看, 貌似和一般的 CPU 芯片没有太大差别。

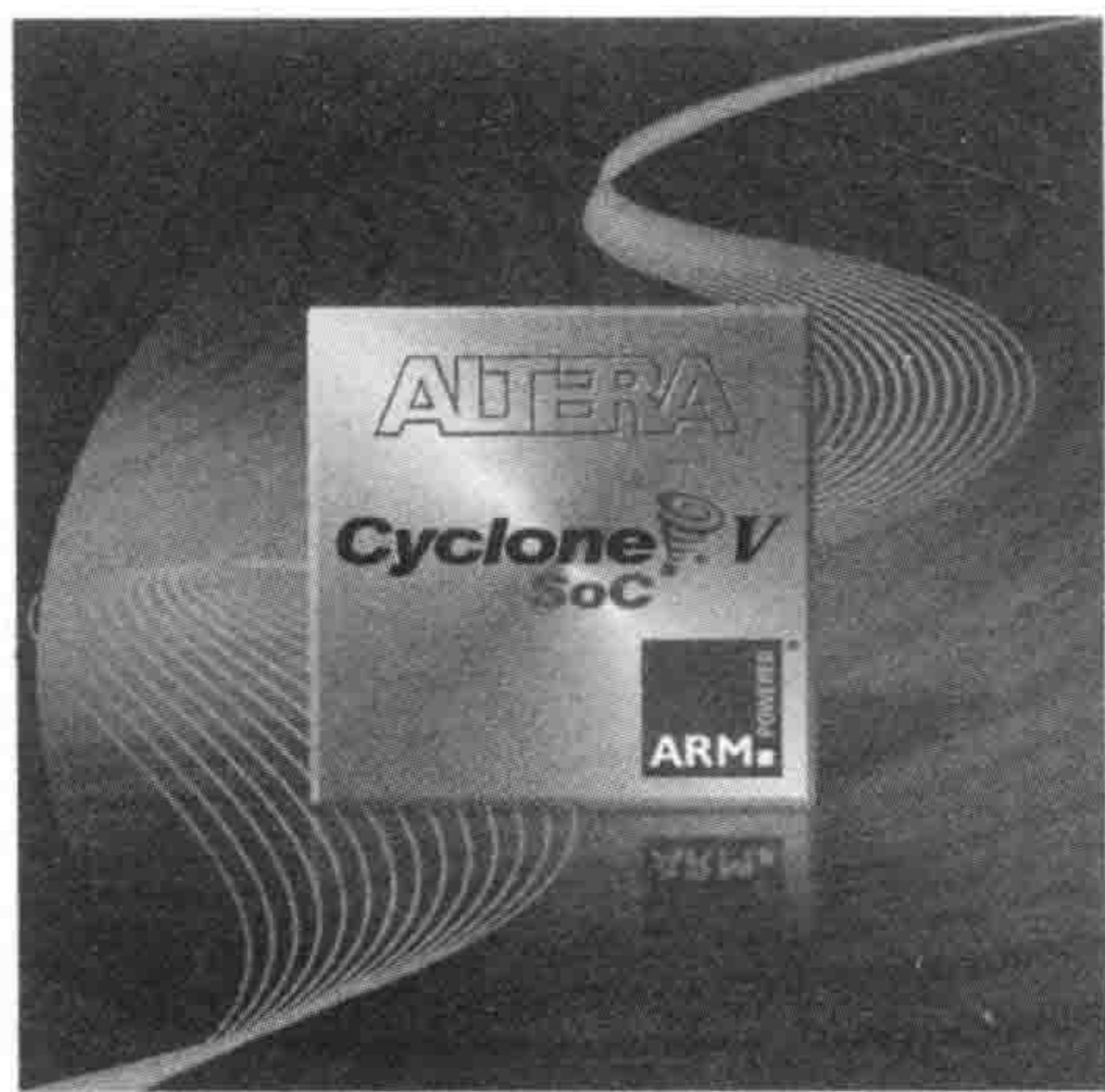


图 1.1 Altera 公司的 Cyclone V Soc FPGA 器件

FPGA 取自 Field Programmable Gate Array 这 4 个英文单词的首个字母, 译为“现场 (Field) 可编程 (Programmable) 逻辑阵列 (Gate Array)”。1985 年, Xilinx 公司的创始人之一 Ross Freeman 发明了现场可编程门阵列 (FPGA), Freeman 先生发明的 FPGA 是一块全部由“开放式门”组成的计算机芯片。采用该芯片, 工程师可以根据需要进行灵活编程, 另外, 添加各种新功能, 从而满足不断发展的协议标准或规范, 工程师们甚至可以在设计的最后阶段对它进行修改和升级。

Freeman 先生当时就推测低成本、高灵活性的 FPGA 将成为各种应用中定制芯片的替代品。也正是由于此项伟大的发明, 让 Freeman 先生于 2009 年荣登美国发明家名人堂。

而至于 FPGA 到底是什么, 能够干什么, 又有什么过人之处? 下面笔者把它和它的“师兄师弟”们摆在一起, 一一呈现这些问题的答案。

2. FPGA、ASIC 和 ASSP

抛开 FPGA 不提,读者一定都很熟悉 ASIC 与 ASSP。ASIC 即专用集成电路 (Application Specific Integrated Circuit) 的简称,ASSP 即专用标准产品 (Application Specific Standard Parts)。电子产品中,它们无所不在,还真是比 FPGA 普及得多得多。但是 ASIC 以及 ASSP 的功能相对固定,是为了专一功能或专一应用领域而生,希望对它进行任何的功能和性能的改善往往是无济于事的。打个浅显的比喻,如图 1.2 所示,如果说 ASIC 或 ASSP 是布满铅字的印刷品,那么 FPGA 就是可以自由发挥的白纸一张。

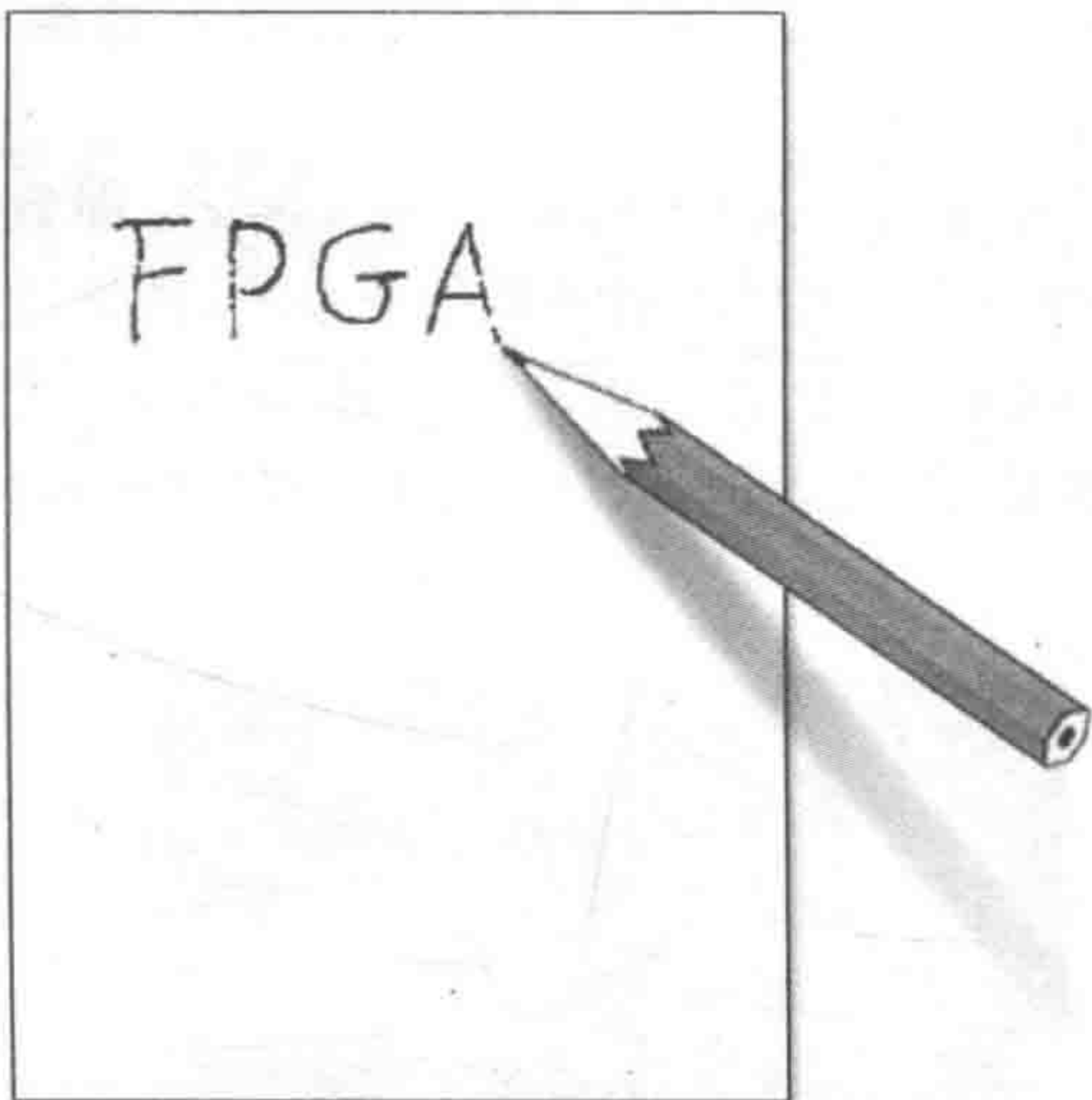


图 1.2 ASIC/ASSP 和 FPGA 就如同印刷品和白纸

使用了 FPGA 器件的电子产品,在产品发布后仍然可以对产品设计做出修改,大大方便了产品的更新以及针对新的协议标准做出相应改进,从而加速产品的上市时间,并降低产品的失败风险和维护成本。相对于无法对售后产品设计进行修改的 ASIC 和 ASSP 来说,这是 FPGA 特有的一个优势。由于 FPGA 可编程的灵活性以及近年来电子技术领域的快速发展,FPGA 也正在向高集成、高性能、低功耗、低价格的方向发展,并且逐渐具备了与 ASIC、ASSP 相当的性能,从而使其被广泛地应用在各行各业的电子及通信设备中。

3. FPGA、ARM 和 DSP

与 ASIC 相比,FPGA、ARM 和 DSP 都具备与生俱来的可编程特性。或许身处开发第一线的底层工程师就不理解了,很多 ASIC 不是也开放了一些可配置选项,实现“可编程”特性吗?是的,但与 FPGA、ARM、DSP 能够“为所欲为”地任意操控一整个系统而言,ASIC 的那点“可编程”性的确摆不上台面。当然,换个角度来看,