



普通高等学校
电类规划教材

数字电路 与逻辑设计

第2版

邹虹 主编

王汝言 贺利芳 张希 杨浩澜 副主编



中国工信出版集团



人民邮电出版社
POSTS & TELECOM PRESS



普通高等学校
电类规划教材



数字电路 与逻辑设计

第2版

◎邹虹 主编

◎王汝言 贺利芳 张希 杨浩瀚 副主编



人民邮电出版社
北京

图书在版编目(CIP)数据

数字电路与逻辑设计 / 邹虹主编. -- 2版. -- 北京:
人民邮电出版社, 2017.1
ISBN 978-7-115-44632-9

I. ①数… II. ①邹… III. ①数字电路—逻辑设计—
高等学校—教材 IV. ①TN79

中国版本图书馆CIP数据核字(2017)第005237号

内 容 提 要

“数字电路与逻辑设计”是高等学校理工科专业一门重要的专业基础课。本书的第1版曾被全国数十所学校用作教材。为适应数字电子技术的最新发展,并配合、满足不同专业层次学生的需求,编者依据教育部制定的高等学校电子技术基础课程的教学基本要求,特做此修订。

全书共9章,介绍了数字电路的基本理论及逻辑分析和设计的基本方法。主要内容有数字逻辑基础、逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、半导体存储器和可编程逻辑器件、D/A和A/D转换、脉冲电路、数字系统设计实例等。

本书紧扣教学大纲,内容系统全面,章节编排合理,概念清晰,注重应用,语言流畅,可读性强。各章末附有适量习题,书末有附录,可使读者对数字电路与逻辑设计有更深刻的理解。

本书可作为高等学校电子信息类、电气信息类各专业的教材,也可作为研究生入学考试的辅导教材和相关工程技术人员的参考书。

-
- ◆ 主 编 邹 虹
副 主 编 王汝言 贺利芳 张 希 杨浩澜
责任编辑 刘 博
责任印制 沈 蓉 彭志环
 - ◆ 人民邮电出版社出版发行 北京市丰台区成寿寺路11号
邮编 100164 电子邮件 315@ptpress.com.cn
网址 <http://www.ptpress.com.cn>
固安县铭成印刷有限公司印刷
 - ◆ 开本: 787×1092 1/16
印张: 20.25 2017年1月第2版
字数: 496千字 2017年1月河北第1次印刷
-

定价: 49.80元

读者服务热线: (010)81055256 印装质量热线: (010)81055316

反盗版热线: (010)81055315

第2版前言

“数字电路与逻辑设计”课程是伴随着集成电路技术和数字技术的发展而在 20 世纪 70 年代出现的一门电子信息类专业的专业基础课，是一门发展快、应用广、实践性和理论性都很强的课程。数字电路是现代电子技术、计算机硬件电路、通信电路、信息与自动化技术的基础，也是集成电路设计的基础。

从《数字电路与逻辑设计（第1版）》出版至今，已有8年了。在这8年中，全国有数十所高等院校使用过本书作教材。为适应数字电子技术的最新发展，为配合及满足不同专业层次学生的需要，作者依据教育部制定的高等学校电子技术基础课程的教学基本要求，特做此修订。

由于“数字电路与逻辑设计”是一门专业基础课程，发展迅速，应用广泛，为此，在修订时，我们有如下考虑。

1. 强化数字逻辑电路的基本概念和基础理论知识，为学习后续课程和电子技术在专业中的应用打好坚实的基础，培养学生分析问题和解决实际问题的能力。在讲述分析、设计的经典方法时，以小规模集成电路为主，而在讨论器件的逻辑功能和应用时，以中、大规模集成电路为主，并强化外部功能，淡化内部结构，注重培养学生分析和应用芯片的能力。侧重阐明基本概念、数字电路原理的分析方法和设计方法，尽量减少繁琐冗长的数学运算，力求深入浅出，便于自学。

2. 根据教学经验和教学实践，调整了“组合逻辑电路”和“时序逻辑电路”两章中的内容顺序。在介绍了中规模集成芯片后，紧接着介绍该类芯片的分析设计方法。这样调整更能节省教学学时。

3. 在“集成触发器”一章中，增加了“触发器的转换”内容，以体现数字电路实现方案的多样性和芯片（模块）的可替代性。

4. 删去了第1版中“硬件描述语言（VHDL）”一章。由于大部分学校有后续课程“可编程逻辑器件”，所以本书没有必要专门介绍硬件描述语言。

5. 在“半导体存储器和可编程逻辑器件”一章中，增加了“存储器的基本概念”内容，以微处理器为例，从系统的角度介绍存储器的基本概念，能更好地帮助读者结合应用实例理解存储器。

6. 增加了“数字系统设计实例”一章。这样，本书从小规模数字电路的分析设计方法着手，到大规模电路模块化思维方式的建立，再到大规模电路（半导体存储器和可编程逻辑器件）的学习，最后增加数字系统设计实例，引入系统概念，体现现代设计理念，建立了数字电路“先电路一再模块一后系统”的完整主线，知识层次更丰富，内容衔接更系统，更合理，

避免了学生以前学习过程中“只见树木，不见森林”的弊端。

7. 对第1版中的每章习题进行修订、补充。

8. 在叙述上，保留第1版的可读性。

本书第9章由王汝言编写，贺利芳修订全书习题。全书由邹虹修订完稿。

本书在编写过程中，得到有关专家和教师的指导和帮助，在此表示衷心的感谢。

编者

2016年10月

前言

内 容 提 要

本书是根据教育部颁布的《计算机组成原理》课程教学大纲，参照国内外同类教材，结合编者多年从事计算机组成原理课程的教学和科研工作的经验编写而成的。本书可作为高等院校计算机专业及相关专业本科生的教材，也可供从事计算机工作的工程技术人员参考。

本书共分8章。第1章介绍计算机的发展概况、组成、应用及发展趋势；第2章介绍运算方法和运算部件；第3章介绍中央处理器(CPU)的组成、指令系统、指令格式及指令执行过程；第4章介绍总线系统的组成、总线协议及总线仲裁；第5章介绍指令流水线的组成、指令流水线的性能分析及流水线的旁路技术和分支预测技术；第6章介绍微处理器的组成、指令系统、指令格式及指令执行过程；第7章介绍微处理器的组成、指令系统、指令格式及指令执行过程；第8章介绍微处理器的组成、指令系统、指令格式及指令执行过程。

本书可作为高等院校计算机专业及相关专业本科生的教材，也可供从事计算机工作的工程技术人员参考。

本书在编写过程中，得到了许多专家和教师的指导和帮助，在此表示衷心的感谢。

目 录

第 1 章 数字逻辑基础	1
1.1 引论	1
1.1.1 数字电路的由来及发展	1
1.1.2 模拟/数字信号	1
1.1.3 数字电路的特点	2
1.1.4 数字集成电路的分类	2
1.2 数制和编码	3
1.2.1 数制	3
1.2.2 不同数制间的转换	5
1.2.3 常用编码	8
1.3 逻辑代数	12
1.3.1 3 种基本逻辑关系	12
1.3.2 复合逻辑和逻辑运算	13
1.3.3 逻辑代数的基本公式、3 个规则 和常用公式	15
1.3.4 逻辑函数及其表示方法	18
1.3.5 逻辑函数的化简方法	24
习题	33
第 2 章 逻辑门电路	36
2.1 基本逻辑门电路	36
2.1.1 二极管与门和或门	36
2.1.2 晶体三极管反相器	37
2.2 TTL 集成逻辑门	38
2.2.1 TTL 与非门的典型电路及工作 原理	38
2.2.2 TTL 与非门的主要外特性及 参数	40
2.2.3 TTL 集成门电路使用注意	45
2.2.4 TTL 与非门的改进电路	47
2.2.5 其他类型的 TTL 门电路	49
2.3 发射极耦合逻辑门 (ECL)	52
2.3.1 电路的基本结构	52
2.3.2 ECL 门的工作特点	53
2.4 MOS 集成门	53
2.4.1 MOS 反相器	54
2.4.2 NMOS 门电路	56
2.4.3 CMOS 门电路	57
2.4.4 CMOS 集成电路使用注意 事项	61
习题	62
第 3 章 组合逻辑电路	67
3.1 小规模组合逻辑电路的分析和 设计	67
3.1.1 组合逻辑电路分析	68
3.1.2 组合逻辑电路设计	69
3.2 常见组合逻辑中规模集成电路	75
3.2.1 编码器	76
3.2.2 译码器	80
3.2.3 数据选择器和数据分配器	88
3.2.4 运算电路 (加法器)	99
3.2.5 数值比较器	103
3.2.6 奇偶校验器	106
3.3 组合逻辑电路中的竞争冒险现象	107
3.3.1 产生竞争冒险的原因	108
3.3.2 消除竞争冒险的方法	109
习题	110
第 4 章 集成触发器	115
4.1 基本 RS 触发器	115
4.2 钟控触发器	118
4.2.1 钟控 RS 触发器	118
4.2.2 钟控 D 触发器	119
4.2.3 钟控 JK 触发器	120
4.2.4 钟控 T 和 T' 触发器	121
4.2.5 触发器的转换	122
4.2.6 电位触发方式	123
4.3 主从 JK 触发器	124
4.3.1 主从 JK 触发器的工作原理	124
4.3.2 主从 JK 触发器的一次翻转	125

4.4 边沿触发器	126	6.2.4 通用阵列逻辑 (GAL)	233
4.4.1 下降沿 JK 触发器	126	6.2.5 现场可编程阵列 (FPGA)	238
4.4.2 维持-阻塞 D 触发器	128	习题	242
4.4.3 CMOS 触发器	131	第7章 D/A 和 A/D 转换	245
习题	133	7.1 D/A 转换器	245
第5章 时序逻辑电路	139	7.1.1 R-2R T 型电阻 D/A 转换器	246
5.1 概述	139	7.1.2 集成 D/A 转换器	248
5.1.1 时序逻辑电路的结构模型及特点	139	7.1.3 D/A 转换器的主要参数	252
5.1.2 时序逻辑电路的类型	140	7.2 A/D 转换器	253
5.2 时序逻辑电路的分析	141	7.2.1 A/D 转换的基本原理	253
5.2.1 时序逻辑电路的分析步骤	141	7.2.2 常见 A/D 转换的类型	255
5.2.2 小规模同步计数器	143	7.2.3 集成 A/D 转换器	258
5.2.3 集成同步计数器	145	7.2.4 A/D 转换器的主要参数	260
5.2.4 小规模异步计数器	154	习题	262
5.2.5 集成异步计数器	158	第8章 脉冲单元电路	264
5.2.6 小规模寄存器和移位寄存器	162	8.1 概述	264
5.2.7 集成移位寄存器	167	8.1.1 脉冲电路概念	264
5.3 时序逻辑电路的设计	172	8.1.2 脉冲信号	264
5.3.1 采用中规模集成器件实现任意模值计数 (分频) 器	172	8.1.3 555 定时器	265
5.3.2 采用小规模器件设计时序逻辑电路的一般过程	178	8.2 施密特触发器	267
5.3.3 采用小规模器件设计计数器	184	8.2.1 555 定时器构成的施密特触发器	267
5.3.4 采用小规模器件设计序列信号发生器	190	8.2.2 集成施密特触发器	268
5.3.5 采用小规模器件设计状态机	193	8.2.3 施密特触发器的应用	270
习题	195	8.3 单稳态触发器	270
第6章 半导体存储器和可编程逻辑器件	204	8.3.1 555 定时器构成的单稳态触发器	271
6.1 半导体存储器	204	8.3.2 集成单稳态触发器	272
6.1.1 存储器的基本概念	204	8.3.3 单稳态触发器的应用	274
6.1.2 顺序存储器 (SAM)	208	8.4 多谐振荡器	275
6.1.3 只读存储器 (ROM)	210	8.4.1 555 定时器构成的多谐振荡器	276
6.1.4 随机存取存储器 (RAM)	217	8.4.2 石英晶体振荡器	277
6.2 可编程逻辑器件	222	习题	279
6.2.1 PLD 的基本结构	224	第9章 数字系统设计	282
6.2.2 可编程逻辑阵列 (PLA)	226	9.1 概述	282
6.2.3 可编程阵列逻辑 (PAL)	228	9.2 数字计时器设计	282
		9.2.1 系统原理框图	283
		9.2.2 计数模块	283

9.2.3 显示控制模块 285

9.2.4 控制模块 287

9.2.5 数字计时器顶层电路 290

9.3 数控脉宽脉冲信号发生器 291

9.3.1 系统原理框图 291

9.3.2 脉冲控制模块 292

9.3.3 脉宽变换模块 298

9.3.4 分频模块 300

9.3.5 显示模块 302

9.3.6 数控脉宽脉冲信号发生器顶层
电路 303

习题 305

附录 A 常用基本逻辑单元国标符号与
非国标符号对照表 306

附录 B 半导体集成电路型号命名法 308

B.1 国标 (GB 3430—89) 集成电路
命名法 308

B.2 54/74 系列集成电路器件型号
命名 309

B.3 国外 CMOS 集成电路主要生产
公司和产品型号前缀 309

附录 C 常用中、小规模集成电路产品
型号索引 310

C.1 TTL 中、小规模集成电路 310

C.2 MOS 集成电路 316

数字电子技术已经广泛地应用在电子计算机、通信、自动控制、电子测量、航天、影视等各个领域，数字化已成为当今电子技术的发展潮流。数字电路是数字技术的核心，逻辑代数是学习数字电子技术的数字逻辑基础。本章主要介绍逻辑代数的基本概念、编码规则、公式和定理，常用逻辑函数的表示方法及其相互转换，逻辑函数的公式化简法和图形化简法。

1.1 引论

1.1.1 数字电路的由来及发展

数字逻辑起源于 19 世纪，1847 年，逻辑代数的创始人——英国数理逻辑学家 Boole（布尔）发表了 1 篇关于符号逻辑的论文。19 世纪 50 年代，他又运用代数方法研究逻辑学，成功地建立了第 1 个逻辑演算，引出数学当中的 1 个分支——布尔代数；1938 年克劳德·香农（Claude E. Shannon）发展了布尔的理论，形成了数字电路分析、设计的一整套理论，这就是布尔代数。布尔代数是数学符号描述逻辑处理的一种逻辑形式，也称逻辑代数，又叫开关代数。

从 20 世纪初的电子管，50 年代贝尔实验室发明的晶体管，到 60 年代的集成电路（IC），以及 70 年代的微处理器，随着电子器件的发展，电子整机设备的发展非常迅速，其发展趋势是：向系统集成、大规模、低功耗、高速度、可编程、可测试、多值化等方面发展。

1.1.2 模拟/数字信号

在自然界中，存在着两类物理量：一类称为模拟量（Analog Quantity），它具有时间和数值都连续变化的特点，例如温度、压力、交流电压等就是典型的模拟量；另一类称为数字量（Digital Quantity），数字信号在时间和数值上都离散变化，例如生产中自动记录零件个数的计数信号、台阶数、车间仓库里元器件的个数等。在数字电路中数字量常用电位的高和低、脉冲的有和无等完全对立的两种状态来表示，形式上表现为在极短的时间内发生极陡峭变化的电压或电流波形。

数字电路中数字信号的取值只有 0 和 1，用 0 和 1 来描述两种完全对立的状态，绝对没有第 3 种取值。数字信号 1 个 0 或 1 的持续时间称为 1 拍，即比特（bit）。数字信号有两种传输波形，一种称为电位型，另一种称为脉冲型。电位型数字信号是以一个节拍内信号是高

电平还是低电平来表示 1 或 0, 也称为不归零型 (Non-Return-Zero, NRZ) 数字信号。而脉冲型数字信号是以一个节拍内有无脉冲来表示 1 或 0, 也称为归零型 (Return-Zero, RZ) 数字信号。如图 1-1 所示。

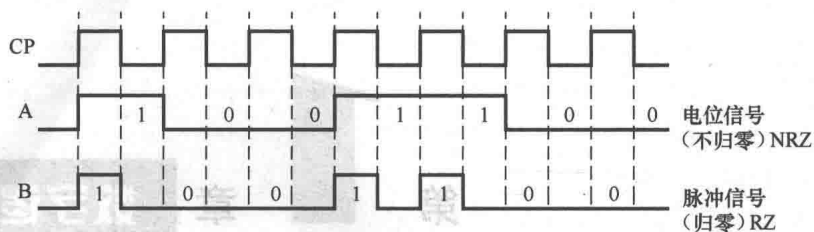


图 1-1 数字信号的传输波形

1.1.3 数字电路的特点

以数字量的形式处理信息的优点如下。

(1) 精度高: 有两方面的含义, 一是只要设备量允许, 可以做到很高的精度, 比如 13 位二进制的器件就可以有 8192 个间隔, 使数字量和模拟量对应。二是在数字电路的基本单元电路中, 对元件精度要求不高, 允许有较大的误差, 只要电路在工作时能可靠地区分 0 和 1 两种状态即可。

(2) 可靠性高: 因为传递、记录、加工的信息只有 0 和 1, 不是连续变化, 所以由数字电路组成的数字系统, 抗干扰能力强, 可靠性高, 精确性和稳定性好, 便于使用、维护和进行故障诊断。

(3) 容易处理信息: 可以方便地对信息进行存储、算术运算、逻辑运算、逻辑推理和逻辑判断。

(4) 保密性: 数字量在进行传递时可以加密处理, 常用于军事、情报等方面。

(5) 快速: 数字器件的速度很快。单个晶体管的开关时间可以小于 10 皮秒 (1 皮秒=1 微微秒= 10^{-12} 秒), 由这些晶体管构成的一个完整、复杂的器件从检测输入到产生输出的时间, 还不到 2 纳秒 (1 纳秒=1 毫微微秒= 10^{-9} 秒), 即每秒能产生 5 亿以上的结果。

(6) 经济性: 电路结构简单, 制造容易, 便于集成和系列化生产, 价格低, 使用方便。

1.1.4 数字集成电路的分类

把由各种器件 (包括二极管、三极管、电阻等元件) 及布线连接成的各类电路制作到一个很小的半导体基片上所构成的电路, 叫集成电路 (Integrated Circuit, IC), 集成电路可分为数字集成电路和模拟集成电路, 数字集成电路主要有体积小, 功耗低, 可靠性高等特点。

按照集成度大小, 数字集成电路可分为: 小规模集成电路 (Small Scale Integrated Circuit, SSIC), 指逻辑门数目介于 10~99; 中规模集成电路 (Medium Scale Integrated Circuit, MSIC), 指逻辑门数目介于 100~999; 大规模集成电路 (Large Scale Integrated Circuit, LSIC), 指逻辑门数目介于 1000~9999; 超大规模集成电路 (Very Large Scale Integrated Circuit, VLSIC), 指逻辑门数目超过 10000。1965 年, 美国 Intel 公司戈登·摩尔 (Gordon Moore) 预言集成电路的发展遵循指数规律, 人们称之为摩尔定律, 其主要内容是: 集成电路最小特征尺寸以每

3年减小70%的速度下降,集成度每18个月翻一番;价格每2年下降一半;这种规律在30年内是正确的(从1965年开始)。历史的发展证实了摩尔定律的正确性。

按照应用,数字集成电路可分为:通用型集成电路,指已被定型的标准化、系列化的产品,适用于不同的数字设备;专用性集成电路(Application-Specific IC, ASIC),指为某种特殊用途专门设计,具有特定的复杂而完整功能的功能块型产品,只适用于专门的数字设备,分为半定制和全定制两种,ASIC一般是通过减少芯片的数量、物理尺寸和功率消耗来降低一个产品的元件总数和制造成本,并且往往能够提供更高的性能;可编程逻辑器件(Programmable Logic Device, PLD),指由用户编程以实现某种逻辑功能的新型逻辑器件,诞生于20世纪70年代,具有通用型器件批量大、成本低和专用型器件构成系统体积小,电路可靠的特点。

按照有源器件及工艺类型的不同,集成电路可分为:①双极型晶体管集成电路,由双极型晶体管组成,如中、小规模数字集成电路TTL、ECL等,双极型晶体管集成电路工作速度高,驱动能力强,但功耗大,集成度低;②单极型MOS集成电路,有NMOS集成电路、PMOS集成电路和CMOS集成电路3种,其中CMOS集成电路集成度高,功耗小,并且随着工艺技术的进步,CMOS集成电路不仅运行速度得到提高,噪声也变小,因而CMOS集成电路已经成为当前数字集成电路的主流技术;③双极与MOS混合集成电路——BiMOS集成电路,集成电路中同时含有双极型晶体管和MOS场效应管,是为了提高某种性能或满足某种需要,利用双极型器件和MOS器件各自的特点而采取的一种工艺技术。

1.2 数制和编码

1.2.1 数制

数制是计数进位制的简称,是指按进位的方法来进行计数。常用的数制有:十进制、二进制、八进制和十六进制。在数制中,有基数(Radix)和位权值(Weight)两个基本概念。基数是指表示计数进位制所用字符或数码的个数,写为数的下标,如 $(536.9)_{10}$, $(1101.011)_2$, $(13)_8$ 等,位权值是指数制中每个数位对应的位值,如十进制的百位(第3位)的位权值为 $10^2=100$ 。

1. 十进制

日常生活中最常用的是十进制(Decimal Number System)。十进制有0, 1, 2, 3, 4, 5, 6, 7, 8, 9共10个基本数码,其基数为10,遵循的计数规则是逢10进1,借1当10。第 n 位十进制整数的位权值是 10^{n-1} ,第 m 位十进制小数的位权值是 10^{-m} ,可以用位权值展开的方法描述1个十进制数,如

$$(536.9)_{10} = 5 \times 10^{3-1} + 3 \times 10^{2-1} + 6 \times 10^{1-1} + 9 \times 10^{-1}$$

其中,5是最左边的数码,是该数中位权最大的数位,叫最高有效位或高阶位,用MSD(Most Significant Decimal)表示。9是最右边的数码,是该数中位权最小的数位,叫最低有效位或低阶位,用LSD(Least Significant Decimal)表示。

任意一个形如 $d_{n-1}d_{n-2}\cdots d_1d_0d_{-1}\cdots d_{-m}$ 的十进制数 N_{10} 都可按位权展开为

$$N_{10} = d_{n-1} \times 10^{n-1} + d_{n-2} \times 10^{n-2} + \cdots + d_1 \times 10^1 + d_0 \times 10^0 + d_{-1} \times 10^{-1} + \cdots + d_{-m} \times 10^{-m}$$

$$= \sum_{i=-m}^{n-1} d_i \times 10^i$$

2. 二进制

最简单的数制是二进制 (Binary Number System)。二进制只有 0, 1 两个基本数码, 其基数为 2, 遵循的计数规则是逢 2 进 1, 借 1 当 2。第 n 位二进制整数的位权值是 2^{n-1} , 第 m 位二进制小数的位权值是 2^{-m} , 二进制各个数位的位权值如表 1-1 所示, 其中 4 位二进制的位权值分别是 8421。

表 1-1 二进制的位权值

二进制位数	11	10	9	8	7	6	5	4	3	2	1	-1	-2	-3
位权值	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	2^{-1}	2^{-2}	2^{-3}
	1024	512	256	128	64	32	16	8	4	2	1	0.5	0.25	0.125

同样, 任意一个二进制数 N_2 都可按位权展开为

$$N_2 = d_{n-1} \times 2^{n-1} + d_{n-2} \times 2^{n-2} + \cdots + d_1 \times 2^1 + d_0 \times 2^0 + d_{-1} \times 2^{-1} + \cdots + d_{-m} \times 2^{-m}$$

$$= \sum_{i=-m}^{n-1} d_i \times 2^i$$

数字系统常用二进制来表示数和进行运算, 二进制具有如下优点。

(1) 数字系统常采用具有两个稳定开关状态的开关元件的状态来表示 0 和 1, 如继电器的通与断、触发器的饱和与截止等。这些元件在电路技术和工程实现上都非常容易获得, 而且它们可靠性很高, 抗干扰能力很强。

(2) 二进制运算非常简单, 只需定义加、乘两种基本运算便能实现其他各种运算。

(3) 数字系统具有存储信息的优点, 而存储二进制信息所需要的设备量接近最低。

(4) 有非常成熟的布尔代数为分析和设计数字系统提供数学基础。

二进制的缺点是: 书写长, 难以辨认, 不易记忆, 不符合人类使用十进制数的习惯, 人机对话时需要转换等。显然, 二进制的缺点也是非常鲜明的, 但这丝毫不影响其应用价值。了解它的缺点是为了更有效地应用它。

二进制数最左边的位即最高有效位或高阶位 (MSB), 最右边的位即最低有效位或低阶位 (LSB)。

3. 八进制和十六进制

八进制 (Octal Number System) 的基数为 8, 有 0, 1, 2, 3, 4, 5, 6, 7 共 8 个基本数码, 遵循的计数规则是逢 8 进 1, 借 1 当 8。第 n 位八进制整数的位权值是 8^{n-1} , 第 m 位八进制小数的位权值是 8^{-m} 。任意一个八进制数 N_8 按位权展开式为

$$N_8 = \sum_{i=-m}^{n-1} d_i \times 8^i$$

十六进制 (Hexadecimal Number System) 的基数为 16, 有 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F 共 16 个基本数码, 其中 A, B, C, D, E, F 六个符号依次表示数

10~15。遵循的计数规则是逢 16 进 1，借 1 当 16。第 n 位十六进制整数的位权值是 16^{n-1} ，第 m 位十六进制小数的位权值是 16^{-m} 。任意一个十六进制数 N_{16} 按位权展开式为

$$N_{16} = \sum_{i=-m}^{n-1} d_i \times 16^i$$

八进制和十六进制的基数均为 2 的幂，采用八进制和十六进制，可以压缩二进制数的书写长度，方便了数字系统中多位数的简写，用汇编语言编写的程序中，就是用十六进制数来描述二进制数的。表 1-2 提供了十进制数、二进制数、八进制数和十六进制数的对照关系。

表 1-2 十进制数、二进制数、八进制数和十六进制数

十进制数	二进制数	八进制数	3 位二进制数	十六进制数	4 位二进制数
0	0	0	000	0	0000
1	1	1	001	1	0001
2	10	2	010	2	0010
3	11	3	011	3	0011
4	100	4	100	4	0100
5	101	5	101	5	0101
6	110	6	110	6	0110
7	111	7	111	7	0111
8	1000	10	—	8	1000
9	1001	11	—	9	1001
10	1010	12	—	A	1010
11	1011	13	—	B	1011
12	1100	14	—	C	1100
13	1101	15	—	D	1101
14	1110	16	—	E	1110
15	1111	17	—	F	1111

用不同数制表示同一个数时，除了用基数作下标表示外，还可以用数制英文全称的第一个字母来表示，即用 D, B, O, H 分别表示十, 二, 八, 十六进制。如： $(15)_{10} = 15D = (1111)_2 = 1111B = (17)_8 = 17O = (F)_{16} = FH$ 。

1.2.2 不同数制间的转换

人们熟知十进制，所以数字系统如计算机的原始输入输出数据一般采用十进制数，但计算机中数据的存储和运算却都是按二进制来进行，这样就有讨论数制转换的必要了。本书仅讨论二进制数、八进制数、十进制数和十六进制数之间的相互转换。

1. R 进制数转换成十进制数

R (二、八、十六) 进制数转换成十进制数，采用按位权展开求和的方法。就是将二进制数、八进制数、十六进制数的各位位权值乘以系数后相加求和，即可得到与之等值的十进制数。

【例 1-1】 $(1110.011)_2 = (\quad ? \quad)_{10}$

$$\begin{aligned} \text{解 } (1110.011)_2 &= 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3} \\ &= (14.375)_{10} \end{aligned}$$

【例 1-2】 $(144)_8 = (\quad ? \quad)_{10}$

$$\text{解 } (144)_8 = 1 \times 8^2 + 4 \times 8^1 + 4 \times 8^0 = (100)_{10}$$

【例 1-3】 $(1CF)_{16} = (\quad ? \quad)_{10}$

$$\text{解 } (1CF)_{16} = 1 \times 16^2 + 12 \times 16^1 + 15 \times 16^0 = (463)_{10}$$

2. 十进制数转换成 R 进制数

十进制数转换成 R (二、八、十六) 进制数, 需要将被转换的十进制数分成整数和小数两部分, 分别按一定方法进行转换, 再将整数部分和小数部分用小数点合成为完整的 R (二、八、十六) 进制数。下面以十进制数转换成二进制数为例, 介绍如下。

十进制整数转换成二进制整数, 采用如下方法。

(1) 以被转换之十进制整数作为被除数, 以二进制的基数 2 为除数做除法, 得商和余数, 所得余数即为转换所得二进制整数的最低位 (LSB);

(2) 将所得之商再作为被除数, 做相同的除法, 又得商和余数, 该余数即为二进制整数的次低位;

(3) 继续做相同的除法, 直到商 0 为止, 得到余数, 即为转换成的二进制整数的最高位 (MSB)。

归纳上述转换过程, 常将这一转换方法称为连除取余法, 也叫短除法。

【例 1-4】 $(90)_{10} = (\quad ? \quad)_2$

解	2	90	余数	
	2	45 0	LSB
	2	22 1	
	2	11 0	
	2	5 1	
	2	2 1	
	2	1 0	
		0 1	MSB

$$\text{所以 } (90)_{10} = (1011010)_2$$

值得注意的是, 一些特殊的十进制数转换成对应二进制数的情况, 如:

$$(32)_{10} = (2^5)_{10} = (100000)_2;$$

$$(1024)_{10} = (2^{10})_{10} = (1000000000)_2;$$

十进制小数转换成二进制小数, 采用如下方法。

(1) 以被转换之十进制小数作为一个乘数, 以二进制的基数 2 为另一个乘数做乘法, 得积; 所得积之整数部分即为转换所得二进制小数的最高位 (MSB);

(2) 将所得积之小数部分保留不变, 而整数部分改写为 0, 再作为一个乘数, 做相同的乘法, 又得积; 所得积之整数部分即为转换所得二进制小数的次高位;

(3) 继续做相同的乘法, 直到积的小数部分等于 0 时为止, 此时得到的积的整数部分, 即为转换成的二进制小数的最低位 (LSB);

归纳上述转换过程, 常将这一转换方法称为连乘取整法。

【例 1-5】 $(0.6875)_{10}=(\quad?)_2$

解 $0.6875 \times 2 = 1.375 \dots\dots 1$ MSB

$0.375 \times 2 = 0.75 \dots\dots 0$ 整数部分

$0.75 \times 2 = 1.5 \dots\dots 1$

$0.5 \times 2 = 1.0 \dots\dots 1$ LSB

所以 $(0.6875)_{10}=(0.1011)_2$

【例 1-6】 $(90.6875)_{10}=(\quad?)_2$

解 分别将整数部分连除取余和小数部分连乘取整后, 再将所得结果合并即可。

所以 $(90.6875)_{10}=(1011010.1011)_2$

十进制数转换成二进制数, 在整数部分转换时, 采用连除取余法, 无论整数部分的数值如何, 总可以使其最终的商为 0, 从而完全确定二进制数的各个数位, 即十进制整数总可以精确地转换成一个等值的二进制数。

而在小数部分转换时, 采用连乘取整法, 可能出现小数部分永不为 0 即循环小数的情况, 这必然存在转换误差。因此, 需要根据转换精度的要求来确定转换后的二进制小数的位数。

若要求转换精确到 10^{-k} , 假设转换后的二进制小数的位数是 m 位, 则 m 应满足不等式: $2^{-m} \leq 10^{-k}$, 即 $m \geq k/\lg 2 = 3.32k$ 。根据 $m \geq 3.32k$, 可计算出转换后的二进制小数的位数。如要求转换精确到 10^{-4} , 则转换成二进制需取小数的位数是 14 位。也可根据数制估算出转换位数。如要求转换后的精度达到 0.1%, 则二进制小数的位数是 10 位, 八进制小数的位数是 4 位, 十六进制小数的位数是 3 位。

【例 1-7】 将 $(0.3)_{10}$ 转换成二进制小数, 要求转换后的精度达到 0.1%。

解 因为 $1/2^{10}=1/1024$, 所以需要精确到二进制小数 10 位。

$0.3 \times 2 = 0.6 \dots\dots 0$

$\rightarrow 0.6 \times 2 = 1.2 \dots\dots 1$

$0.2 \times 2 = 0.4 \dots\dots 0$

$0.4 \times 2 = 0.8 \dots\dots 0$

$0.8 \times 2 = 1.6 \dots\dots 1$

所以 $(0.3)_{10}=(0.0100110011)_2$

同理, 如果要十进制数转换成任意 R 进制数, 只需将上述转换方法中的基数 2 改成 R 进制数的基数 R 即可。而任意两个非十进制数制的数需要相互转换时, 都可以用十进制过渡完成。

3. 二进制数、八进制数和十六进制数的相互转换

八进制数和十六进制数的基数分别为 $8=2^3$, $16=2^4$, 所以 3 位二进制数相当一位八进制数, 4 位二进制数相当一位十六进制数, 它们之间的相互转换是很方便的。

二进制数转换成八进制数的方法是: 以小数点为原点, 分别向左右以每 3 位分组, 当最高位和最低位不足 3 位时, 应添 0 补足 3 位, 然后写出每一组等值的八进制数。

二进制数转换成十六进制数的方法是: 以小数点为原点, 分别向左右以每 4 位分组, 当最高位和最低位不足 4 位时, 应添 0 补足 4 位, 然后写出每一组等值的十六进制数。

【例 1-8】 求 $(101110.1010)_2$ 等值的八进制数和十六进制数。

$$\begin{aligned} \text{解 } (101110.1010)_2 &= (0010\ 1110.1010)_2 = (2E.A)_{16} \\ &= (101\ 110.101)_2 = (56.5)_8 \end{aligned}$$

八进制数、十六进制数转换成二进制数的方法是：以小数点为原点，向左、向右分别按位将八（十六）进制数的整数部分和小数部分用 3（4）位等值的二进制数替换，保留书写顺序和小数点位置不变，即得等值的二进制数。

【例 1-9】 求 $(17.34)_8$ 等值的二进制数。

$$\text{解 } (17.34)_8 = (1111.0111)_2$$

由于二进制数、八进制数、十六进制数之间的转换比较简单，在十进制数与八进制数、十六进制数之间相互转换时，常常可借助二进制数作为中介过渡实现其转换。

【例 1-10】 求 $(BE.29D)_{16}$ 等值的二进制数和八进制数。

$$\text{解 } (BE.29D)_{16} = (1011\ 1110.0010\ 1001\ 1101)_2 = (276.1235)_8$$

1.2.3 常用编码

二进制数不仅可以表示数值大小，更重要的是，它可以代表一定的信息，代表了信息的 0 和 1 称为二进制码元，将若干个二进制码元顺序排列在一起，称为二进制序列，建立二进制序列和信息之间的一一对应关系的过程称为编码。经过编码后代表一个确定信息的二进制序列称为代码。

1. 自然二进制代码

自然二进制代码是按照二进制代码各位权值大小，以自然向下加一，逢二进一的方式来表示数值的大小所生成的代码。显然， n 位自然二进制代码共有 2^n 种状态取值组合，表 1-3 列出了四位自然二进制代码，由于代码中各位的位权值分别为 2^3 、 2^2 、 2^1 、 2^0 ，即 8421，所以也称为 8421 码。这种每位二进制码元都有确定的位权值的编码，称为有权码。相应的，没有确定的位权值的编码叫无权码。

表 1-3

8421 码

0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

2. 可靠性编码

代码在产生和传输的过程中，由于噪声、干扰的存在，使得到达接收端的数据有可能出现错误。为减少错误的发生，或者在发生错误时能迅速地发现或纠正，广泛采用了可靠性编

码技术。能够检测信息传输错误的代码称为检错码 (Error Detection Code), 能够纠正信息传输错误的代码称为纠错码 (Correction Code)。最常用的可靠性代码有循环码和奇偶校验码。

(1) 循环码

循环码 (Gray Code) 也叫格雷码、单位距离码、反射码或最小误差编码等, 循环码有两个特点, 一个是相邻性, 另一个是循环性。相邻性是指任意两个相邻的代码中仅有 1 位取值不同, 循环性是指首尾的两个代码也具有相邻性。凡是满足这两个特性的编码都称为循环码。

循环码的编码方案有多种, 典型的循环码的生成规律是以最高位互补反射, 其余低位数沿对称轴镜像对称。利用这一反射特性可以方便地构成位数不同的循环码, 表 1-4 列出了四位循环码。循环码中每位的位权值并不固定, 属于无权码。

表 1-4 典型的 4 位循环码

十进制数	二进制码				Gray 码				
	B ₃	B ₂	B ₁	B ₀	G ₃	G ₂	G ₁	G ₀	
0	0	0	0	0	0	0	0	0	...一位反射对称轴
1	0	0	0	1	0	0	0	1	...二位反射对称轴
2	0	0	1	0	0	0	1	1	
3	0	0	1	1	0	0	1	0	...三位反射对称轴
4	0	1	0	0	0	1	1	0	
5	0	1	0	1	0	1	1	1	
6	0	1	1	0	0	1	0	1	
7	0	1	1	1	0	1	0	0	...四位反射对称轴
8	1	0	0	0	1	1	0	0	
9	1	0	0	1	1	1	0	1	
10	1	0	1	0	1	1	1	1	
11	1	0	1	1	1	1	1	0	
12	1	1	0	0	1	0	1	0	
13	1	1	0	1	1	0	1	1	
14	1	1	1	0	1	0	0	1	
15	1	1	1	1	1	0	0	0	

循环码的抗干扰能力最强, 当时序电路中采用循环码编码时, 不仅可以有效地防止波形出现毛刺 (Glitch), 而且可以提高电路的工作速度。循环码一般还用于将诸如角度变换器的每分钟转数和旋转方向等机械量转换为电量。

(2) 奇偶校验码

奇偶校验码 (Parity Check Code) 是最简单也是最重要的一种检错码, 它能够检测出传输码组中的奇数个码元错误, 可以提高信息传输的可靠性。

奇偶校验码的编码方法非常简单, 由信息位和一位奇偶检验位两部分组成。信息位是位数不限的任一种二进制代码。奇偶检验位仅有一位, 它可以放在信息位的前面, 也可以放在信息位的后面。它的编码方式有两种: 一种是使得一组代码中信息位和检验位中 1 的个数之和为奇数, 称为奇检验; 另一种是使得一组代码中信息位和检验位中 1 的个数之和为偶数, 称为偶检验。例如, 十进制数 3 的 8421 码 0011 增加校验位后, 奇校验码是 10011, 偶校验