

精益设计

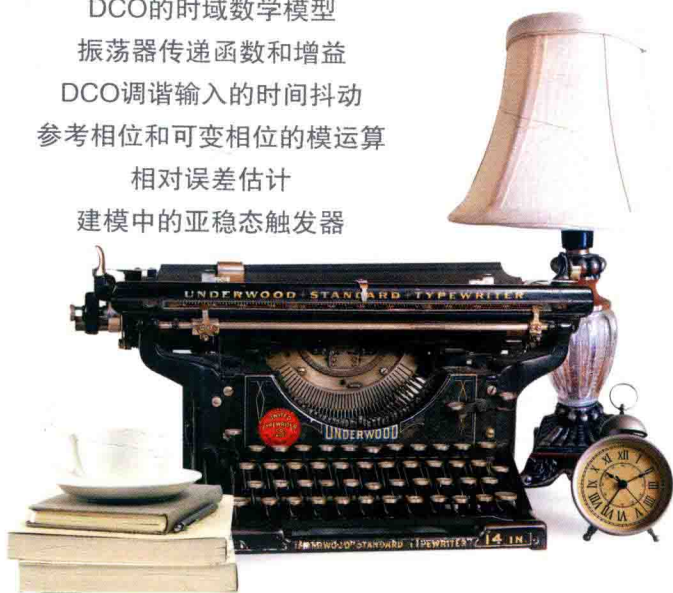
Lean Design

(美) Robert Bogdan Staszewski · 著
Poras T. Balsara

彭刚·译

深亚微米CMOS全数字 频率合成器

DCO的时域数学模型
振荡器传递函数和增益
DCO调谐输入的时间抖动
参考相位和可变相位的模运算
相对误差估计
建模中的亚稳态触发器



科学出版社

深亚微米CMOS全数字 频率合成器

[美] Robert Bogdan Staszewski 著
Poras T. Balsara
彭刚 译



科学出版社

北京

图字：01-2013-1573号

内 容 简 介

本书主要介绍使用深亚微米 CMOS 技术进行全数字频率合成器的设计与实现技术，内容包括：数控振荡器、归一化 DOC、全数字锁相环、基于全数字锁相环的发射机、行为建模与仿真、实现与实验结果等。

本书具有较强的实用性，书中内容深入浅出，可以作为工科院校通信、电子、微电子等专业高年级本科生和研究生的参考用书，也可以供半导体和集成电路设计领域技术人员参考阅读。

图书在版编目 (CIP) 数据

深亚微米CMOS全数字频率合成器/ (美) Robert Bogdan Staszewski, Poras T.Balsara著; 彭刚译. —北京: 科学出版社, 2017.6
书名原文: All-Digital Frequency Synthesizer in Deep-Submicron CMOS

ISBN 978-7-03-048025-5

I. 深… II. ①R… ②P… ③彭… III. ①数字式频率合成器
IV. ①TN 742.1

中国版本图书馆CIP数据核字 (2016) 第071726号

责任编辑: 杨 凯 / 责任制作: 魏 谨
责任印制: 张 倩 / 封面制作: 周 密

北京东方科龙图文有限公司制作
<http://www.okbook.com.cn>

科 学 出 版 社 出 版

北京东黄城根北街16号
邮政编码: 100717
<http://www.sciencep.com>

新科印刷有限公司 印刷

科学出版社发行 各地新华书店经销

*

2017年6月第 一 版 开本: 720×1000 1/16
2017年6月第一次印刷 印张: 16
印数: 1—4000 字数: 301 000

定价: 42.00元

(如有印装质量问题, 我社负责调换)

前 言

用于千兆赫级移动射频 (RF) 无线应用的现代收发器的设计流程和电路技术具有高度的模拟集成性, 采用的工艺技术与数字基带 (DBB) 和应用处理器 (AP) 不兼容。现今, DBB和AP设计虽不断移用到最先进的深亚微米数字CMOS工艺中, 但通常不提供任何模拟扩展, 并具有非常有限的净空电压。要想大幅减少大容量移动无线解决方案的成本和功耗, 就必须依靠最高水平的集成, 这使得数字集成方法以最先进的深亚微米工艺用于常规射频。

在数字深亚微米工艺环境下, 设计高度集成的射频电路这一任务面临一个新模式: 在深亚微米CMOS工艺中, 数字信号沿过渡的时域分辨率优先于模拟信号的电压分辨率。这与较老的工艺技术形成鲜明的对比, 老工艺技术依赖于高电源电压 (起初是15V, 接着是5V, 后来是3.3V和2.5V) 和独立式配置, 这种独立式配置具有极少的外部噪声源, 以便在电压域取得好的信噪比和分辨率。由于深亚微米工艺具有低电源电压 (低于1.5V) 和相对较高的阈值电压 (0.6V或由于MOSFET的体效应, 通常高于0.6V), 因此对于任何复杂的模拟功能, 可用的净空电压很小。此外, 周围大量的数字电路会产生大量开关噪声, 使得电压域的信号更难于分辨。从积极方面看, MOS晶体管的开关特性, 随着按几十皮秒的顺序上升与下降次数, 以高频率提供极好的时间精度, 良好的光刻技术可以对电容率进行精确的控制。因此, 可以扬长避短, 更好地使用这种新模式。

本书介绍了使用深亚微米CMOS技术进行全数字RF频率合成器的设计与实现方法。作为移动通信信道的前端, 频率合成器用于现代无线收发器(发射器/接收器)。它可以作为本地振荡器部署在传送路径 (图1.11) 和接收路径 (图1.13)。RF合成器是移动RF系统中最具挑战性的任务之一, 因为它们在满足相位噪声和开关瞬态规格的同时, 还需严格满足低成本、低功耗、低电压的单片集成实现的要求。此处所述技能为近期调查的一部分^[1], 调查的主要目的在于利用深亚微米数字CMOS工艺技术特长设计合成器架构, 如同在数字VLSI (超大规模集成) 电路设计中的应用。这里介绍的技术的基本主题是, 充分利用惊人的数字门密度 (在130nm的CMOS中, 每平方毫米150 000等效门) 和深亚微米 CMOS 最新工艺的潜力, 在同步相域内进行操作, 实现数字集成最大化。此架构的主要优点是能

够采用标准的ASIC设计方法，将RF前端和数字后端集成到一个单硅晶片。

本书描述的合成器本身有能力进行频率/相位调制，可以通过使用数模转换器和抗频混滤波器削减模拟集成型I/Q混频调制器，进而极大地简化发射器的结构，如图1.11所示。该创意在商业深亚微米CMOS技术中已经实现，在用于短距离通信的工作硅片蓝牙发射器中得到证实，同时也用于其他单芯片移动电话系统。

图1是蓝牙发射器框架内本书谈论的范围。主要目的是RF合成器的设计。为了阐释其用途，本书还涉及整个RF前端相关方面，始于物理层1Mb/s数据位流和结束于RF信号反馈天线。此数字集成发射器可与德州仪器公司的C54X DSP处理器（用于移动电话）集成到同一硅晶片中，以验证单片射频的可行性，如图1.29所示。需要指出的是，相同的发射器结构可用于GSM便携式电话，这种便携式电话具有更低数据速率（大约280kb/s）差异、更严格的RF性能规格，以及所需的外部电源放大器，因为在电压为1.5V的情况下，无法驱动大约2W的信号功率。

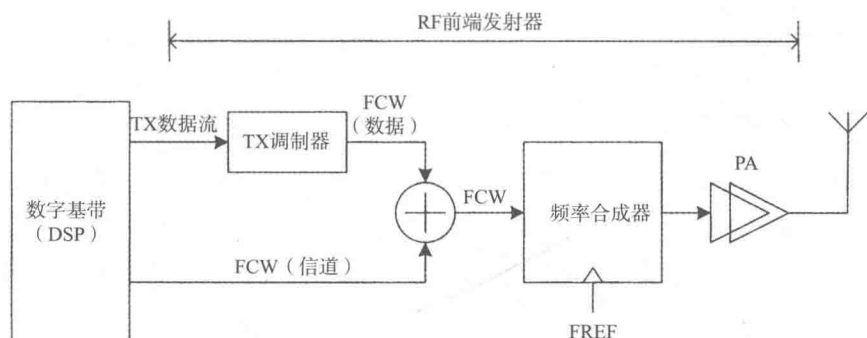


图1 基于合成器RF前端的发射器

总而言之，本书阐述的观点已经在新型RF合成器的硅实例中得到证实，这种新型RF合成器能够优化用于短距离无线通信收发器，具有下列的特征和制约：

- 2.4GHz ISM频带：FCC公共频带为短距离无线设备的消费应用提供了巨大的潜力，例如蓝牙或802.11b WLAN等。
- 低区：支持短距离无线通信的设备和移动电话大批量生产。
- 低功率：电池供电的移动通信元件。
- 完全单片实现外部元件最小限度：内部压控振荡器、无电荷泵电容器、无模拟滤波器。
- 可集成性：使用深亚微米CMOS工艺技术实现与数字基带的集成，并发挥

高数字门密度的优势。

- 全数字化：利用先进CMOS工艺惊人的数字门密度的优势，快速设计周转时间和携带性，将模拟和RF电路的部分降到最低。
- 直接进行高斯频移键控调制：使用数据传输，不使用自然模拟的I/Q镜像抑制混频器。
- 与接收器和发射器的结构十分契合：作为优化的本地振荡器，能够执行跳频功能，具有快速切换时间和低相位噪声的特点。
- 自上而下的建模与仿真方法：使用VHDL高级硬件描述语言设计整个系统，如参考文献[2]所述。

本书内容

本书选择了自下而上而非自上而下的方式展示观点的演变，根据设计步骤引导读者阅读。本书的篇章结构如下：

- 第1章，引入频率合成的基本概念，介绍一些必要的背景资料并提出在现代无线收发器中实现频率合成的可能性。
- 第2章，频率合成器设计以原始的数控振荡器（DCO）为起点，这种数控振荡器是新型数字结构的基础。本章还介绍了一个时域模型，广泛用于分析和VHDL仿真。
- 第3章，DCO增加了算数抽象的分层，使得算法运算变得更容易。这个临时模块的主要任务是执行DCO标定并实现DCO标准化，使得标准化DCO传输函数能在很大程度上独立于程序进程和环境因素。本章还介绍了另外一个改进之处，例如通过 $\Sigma\Delta$ 抖动和动态元件匹配提高频率分辨率。
- 第4章，围绕归一化的DCO振荡器建立一个相位校正机制，以使系统的频率漂移和系统的漫游性能与稳定的外部频率基准同样精准。
- 第5章，展现了全数字RF合成器的应用。频率调制能力添加到合成器核心，使其有效地执行发射器数据调制。加上另外两个模块之后便构成一个完整的发射器。第一个模块是发射器脉冲滤波器，运用于基带。第二个模块是E类功率放大器，能够发射几毫瓦功率级的RF信号。
- 第6章，介绍了设计用到的行为建模技术和仿真方法。
- 第7章，详细介绍了一个完整振荡器的实现与实验结果。

谢 辞

本书描述的工作源于德州仪器公司一个探索性研究项目，随后作为数字RF处理器（DRP™）技术的基础发展到顶峰。DRP是用于单芯片蓝牙和GSM收发器的一些商业集成电路的关键部分。这项研究的成功，主要感谢以下人士提供的大力支持。在此对他们表示感谢：

- 比尔·克莱尼克（Bill Krenik），感谢他在德州仪器为本项目提供赞助并自始至终为研究观点提供非常有用的反馈。
- 德克·莱波尔德（Dirk Leipold），德州仪器公司的物理学家兼工程师，感谢他长期以来富有成效的讨论，促使数字RF构建更为完善。他的正交思维和专业在工艺技术中无与伦比。
- 洪志明（Chih-Ming Hung），感谢他提供详细的电路设计以及数控振荡器和RF功率放大器的布局指导。
- 肯·马乔（Ken Maggio），德州仪器RF-CMOS组的经理，感谢他给出的反馈以及日复一日的努力，促使芯片测试的成功。
- 史丹利·高曼（Stanley Goldman），德州仪器公认的锁相环专家，感谢他进行的技术讨论，令人获益匪浅。
- 罗曼·史塔兹丝克（Roman Staszewski），约翰·瓦尔伯格（John Wallberg），汤姆·荣格（Tom Jung），以及库拉姆·穆罕默德（Khurram Muhammad），感谢他们关于数字电路设计、设计流程和DSP集成各方面提供的帮助。

于德克萨斯州达拉斯市

Robert Bogdan Staszewski

Poras T. Balsara

目 录



第1章 概 述	1
1.1 频率合成	1
1.2 频率合成器作为RF收发器整体的部分	8
1.3 移动通信的频率合成器	15
1.4 RF合成器实现	22
第2章 数控振荡器	29
2.1 深亚微米 CMOS 工艺中的变容二极管	30
2.2 振荡频率全数控	32
2.3 LC谐振腔振荡器	33
2.4 振荡器核心	35
2.5 开环窄带数字 / 频率转换	37
2.6 实现案例	42
2.7 DCO的时域数学模型	44
2.8 总 结	47
第3章 归一化DCO	49
3.1 振荡器传递函数和增益	49
3.2 DCO增益评价	50
3.3 DCO增益归一化	50
3.4 同步优化DCO输入调谐字的重定时原理	51
3.5 DCO调谐输入的时间抖动	52
3.6 PVT的实现和获取DCO位	56
3.7 追踪DCO位的实现	60
3.8 时域模型	68
3.9 小 结	69
第4章 全数字锁相环	71
4.1 相域运算	71

4.2	重组时钟	73
4.3	鉴相器	75
4.4	参考相位和可变相位的模运算	80
4.5	时间数字转换器	84
4.6	相对误差估计	87
4.7	使用DCO时钟进行参考频率重定时	93
4.8	环路增益因子	102
4.9	相域ADPLL结构	104
4.10	PLL频率响应	108
4.11	噪声和故障源	112
4.12	II型ADPLL	119
4.13	高阶ADPLL	125
4.14	ADPLL的非线性差分项	130
4.15	使用PLL预估DCO增益	132
4.16	PLL增益的换挡	133
4.17	沿跳变抖动方案(选项)	143
4.18	总 结	144


第5章 基于全数字锁相环的发射机 147

5.1	DCO直接频率调制	147
5.2	即时DCO增益计算	154
5.3	GFSK脉冲整形	157
5.4	功率放大器	164
5.5	数字调幅	166
5.6	展望未来:极坐标发射机	172
5.7	总 结	176

第6章 行为建模与仿真 177

6.1	仿真方法	178
-----	------	-----

6.2	数字模块	178
6.3	支持数字流处理	179
6.4	随机数发生器	179
6.5	DCO 相位噪声时域建模	180
6.6	建模中的亚稳态触发器	190
6.7	仿真结果	193
6.8	总 结	198
第7章 实现与实验结果		199
7.1	DSP及其RF的DRP接口	199
7.2	发射器核心实现	200
7.3	IC芯片	202
7.4	评估板	203
7.5	测量器件	204
7.6	GFSK 发射器性能	204
7.7	合成器性能	206
7.8	合成器开关瞬态	209
7.9	DSP驱动调制	210
7.10	性能总结	211
7.11	总 结	211
附录A		213
A.1	DCO切换引起的杂散	213
A.2	DCO调制引起的杂散	214
附录B		217
B.1	高斯脉冲整形滤波器	217



附录C	223
C.1 DCO LEVEL2	223
C.2 周期控制振荡器	225
C.3 战术触发器	227
C.4 TDC伪测温仪输出解码器	229
参考文献	233

第1章 概述

随着无线通信行业的迅猛发展，关于通信电路和通信架构的研究也受到了空前的关注。上述通信电路和通信架构均为低成本、低电压以及低功耗设计，它们包含了必要的性能，能够进行大规模经济生产。近来，人们开始格外关注由通信收发器组成的异构集成部件。现代收发器有望在较宽的频率范围上运行。虽然晶体振荡器提供了较高的频谱纯度，但是这种晶体振荡器无法在较宽的频率范围中实现调整。因此，此类收发器亟需特定形式的频率合成器。

1.1 频率合成

“频率合成器”这一术语泛指一种有源电子器件（图1.1），这种电子器件可以将接收的基准频率 f_{ref} 依据频率控制字（FCW）产生频率输出。由此可知，频率合成器的输出稳定性、精确度和频谱纯度与输入的基准频率的性能相关。

$$f_{\text{out}} = \text{FCW} \cdot f_{\text{ref}} \quad (1.1)$$

有趣的是，上述定义没有将合成输出的形状具体化。这种合成输出信号既可能是正弦波信号，也可能为方波信号（图1.2）。方波信号具有一个明显优势，即在数字CMOS工艺技术中发挥作用更大。

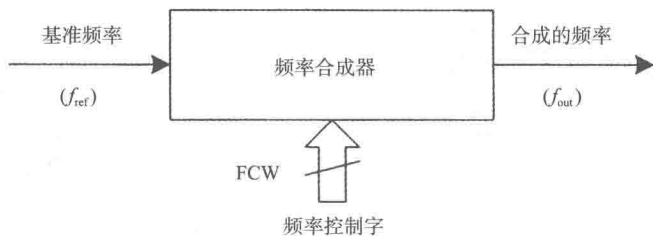


图1.1 频率合成

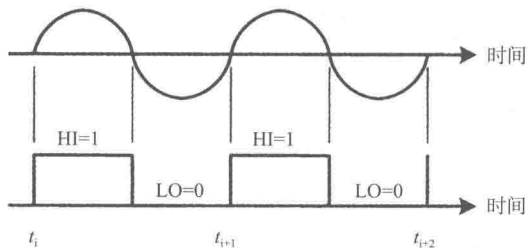


图1.2 合成器的可能输出：正弦波或方波^[3]

1.1.1 振荡器噪声

理想振荡器的工作频率为 ω_c 时，所有功率都聚集在单一频率 ω_c ，如图1.3 (a)所示。在实际操作中，频谱会传播至 ω_c 附近的频率中（图1.3 (b)），振荡器中将这种传播称为相位噪声。这种相位噪声会对发射器中毗邻的频带造成干扰；而在接收器的本地振荡器中，这些噪声的干扰会降低分离度。

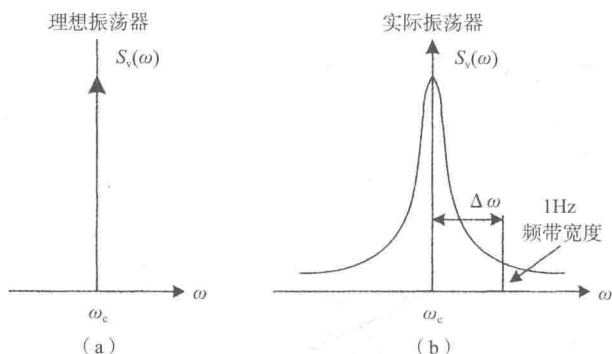


图1.3 理想振荡器和实际振荡器的输出频谱

相位噪声通常以频域表示^[4, 5]。理想振荡器以频率 ω_c 工作时，输出电压可以表示为 $v(t) = A \cos(\omega_c t + \phi)$ ，其中， A 表示振幅， ϕ 表示任意相位基准的一个定值。功率集中在单一频率 ω_c 。同样地，它的功率谱则表示为 $S_v(\omega) = (A^2/2)\delta(\omega - \omega_c)$ ，其中， δ 表示单位脉冲或狄拉克函数。然而，在实际振荡器操作中，振幅和相位都随着时间的变化而波动，频谱分布在载波频率边缘并传播至邻近的频率。多数情况下，振幅的干扰可以被限幅电路轻易消除，因而无足轻重。因此，只需考虑相位的一个随机偏差：

$$v(t) = A \cos[\omega_c t + \phi(t)] \quad (1.2)$$

其中， $\phi(t)$ 是一个小的随机剩余相位，表示时间的变化，通常称为相位噪声。

若相位噪声的浮动值较小, 即 $|\phi(t)| \ll 1 \text{rad}$,¹⁾ 则式(1.2)可以化简为:

$$v(t) \approx A \cos \omega_c t - A\phi(t) \sin \omega_c t \quad (1.3)$$

表示 $\phi(t)$ 的频谱等于频率减去转换成的 $\pm \omega_c$ 。

此相位噪声可以考虑计算偏移载波 $\Delta\omega$ 的1Hz单位带宽中的噪声功率, 通过载波功率进行分频^[5]。这就是单边噪声频谱密度, 单位为dBc/Hz。

$$\mathcal{L}\{\Delta\omega\} = 10 \log_{10} \frac{1\text{Hz频率带宽中的噪声功率} \omega_c + \Delta\omega}{\text{载波功率}} \quad (1.4)$$

式(1.4)中, 单边相位噪声仅为相位噪声频谱的一半, 相位噪声频谱包含高频和低频的两个部分:

$$\mathcal{L}\{\Delta\omega\} = 10 \log_{10} \frac{S_\phi(\Delta\omega)}{2} \quad (1.5)$$

其中, $S_\phi(\Delta\omega)$ 由式(1.6)得出:

$$S_\phi(\Delta\omega) = \frac{S_v(\Delta\omega)}{\text{载波功率}} \quad (1.6)$$

图1.4显示的是一个典型的振荡器相位噪声频谱。在这个双对数坐标图里面, 相位噪声被规范化为dBc/Hz, 目的是抵消载波 ω_c 产生的偏频 $\Delta\omega$ 。相位噪声外形与图1.3所示的曲线相同, 在倾斜区的 $1/\omega^3$, $1/\omega^2$ 和 $1/\omega^0$ 区间变化。 $1/\omega^2$ 区域通常称为热噪声区, 因为它在振荡周期内, 由白噪声或不相关的时间波动引起。由于较低的偏移频率, 电子器件中 $1/f$ 的闪烁噪声也增多, 上变频到达 $1/\omega^3$ 区域。 $1/\omega^0$ 区域是在不影响振荡器时基的情况下, 将热噪声加到振荡器的外部, 如输出缓冲区。

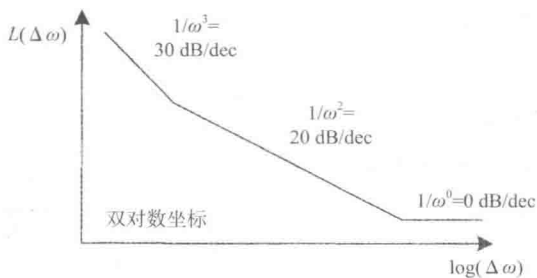


图1.4 实际振荡器的相位噪声频谱

考虑到相位中单频正弦信号的影响, $\phi(t) = \phi_p \sin \omega_m t$, 式(1.2)可变为:

1) $|\phi(t)| \ll 1 \text{rad}$, 适用于任何无线标准。 $|\phi(t)|$ 越接近1, 表示振荡器的相位噪声越差, 越需要频率调制。

$$v(t) \approx A \cos \omega_c t + A \frac{\phi_p}{2} [\cos(\omega_c + \omega_m)t - \cos(\omega_c - \omega_m)t] \quad (1.7)$$

因此，振荡器的输出电压的功率谱密度与其相位噪声直接相关。使用单边功率谱密度，可得出：

$$S_\phi(\omega) = \frac{\phi_p^2}{2} \delta(\omega - \omega_m) \quad (1.8)$$

$$S_v(\omega) = \frac{A^2}{2} \left[\delta(\omega - \omega_c) + \frac{1}{2} S_\phi(\omega - \omega_c) + \frac{1}{2} S_\phi(\omega_c - \omega) \right] \quad (1.9)$$

从式(1.9)中可知，相位噪声在频率里直接向载波方向移动，并位于合成频率的任意一侧。这一点在图1.5中有生动的表示。该图也显示出振荡器相位噪声中非系统抖动会产生毛刺。毛刺（或杂散频率）通常由基于传统的锁相环（PLL）的合成器中的相位/频率检测器以及分频电路造成。在时域内，振荡器的波形内出现系统时间抖动，呈现一个周期性的定时误差。在频域内，毛刺在频谱里面非常突出。理想状态下，一个振荡器输出频谱以单一频率为中心，没有毛刺。在现实中，存在毛刺，导致振荡器的输出频谱中存在其他频率成分。在频谱的特定频率位置中，毛刺以dBc计算。它仅仅是载波与毛刺两者以分贝表示的功率差异。

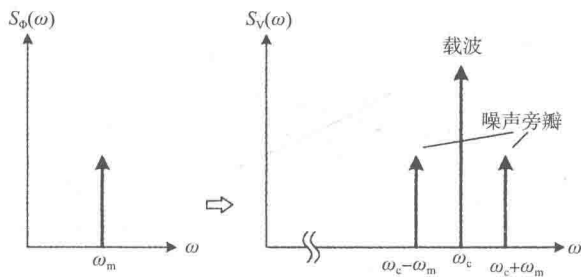


图1.5 PSD与单边相位噪声间的等效性

有时候需要将PSD的瞬时频偏 $\Delta\omega(t)$ 与相位噪声 $S_\phi(\omega)$ 、单边相位噪声 $\mathcal{L}\{\omega\}$ [5]相联系。频率是相位的导数，由此可得下式：

$$S_{\Delta\omega}(\omega) = \omega^2 S_\phi(\omega) = 2\omega^2 \mathcal{L}\{\omega_m\} \quad (1.10)$$

在频域可见的振荡器干扰在时域有着根本原因。在这个时域内，一个振荡器周期内的特定时间不用于其他周期。这个时期包含了一个平均值 T_0 和定时误差。 ΔT_0 定时误差的变量 $\sigma_{\Delta T} = \sqrt{\Delta T^2}$ 称为时基误差。参考文献[7]中给出了一个一

阶公式，这个公式将时域中的时基误差与频域中的相位噪声联系起来，从而得出式：

$$\mathcal{L}\{\Delta\omega\} = 10\log_{10}\left[\frac{2\pi\omega_c}{\Delta\omega^2}\left(\frac{\sigma\Delta T}{T_0}\right)^2\right] \quad (1.11)$$

式(1.11)建模的频域是 $1/\omega^2$ 上变频的热噪声，这种热噪声是振荡器里的主要噪声机制。

1.1.2 频率合成技术

传统的频率合成技术主要有以下几种：

- 直接频率合成。
- 直接数字频率合成。
- 间接频率合成。
- 混合合成。

以上方法均有其优势与劣势，因此，应用时都应慎重选择最合适的组合。

1. 直接频率合成

直接频率合成，也称混频/滤波/分频合成，它采用了倍频器、分频器和其他数学运算的方式来生成新的目标频率^[8]。之所以称之为“直接”，是因为这个过程省略了错误校正的过程，因此，输出的质量与输入的质量直接相关。相位噪声尤为出色，因为它的直接转换过程及切换速度都非常快。但因高成本、高能耗等缺点，直接频率合成技术方法仅用于仪器，对于那些移动通信终端等低成本的便携式设备，这一方法并不适用。

2. 直接数字频率合成

直接数字频率合成(DDFS)源于19世纪70年代早期^[9]。如图1.6所示，DDFS系统使用逻辑和内存数字化构建目标输出信号，同时数模转换器(DAC)将数字转化成模拟频域。因此，DDFS构建信号的方法几近完全数字化，任何时候我们都能知悉并精确控制振幅、频率和相位。综上所述，数据转换器的切换速度将会非常之快，但同时，在高时钟频率下，功耗也会异常高。DDFS理论并非真实意义上的完全数字化，因为它需要DAC和一种低通滤波器(LPF)来削弱数据转换过程中产生的干扰频率。此外，还需要一种非常稳定的、至少三倍于输出频率的参考频率计时器。考虑到这点，加之DAC和LPF构建的难度以及它们在千兆赫兹高频率工作的情况下耗能巨大等因素，DDFS技术方案不适用于诸如移

动通信终端等射频（RF）设备中。

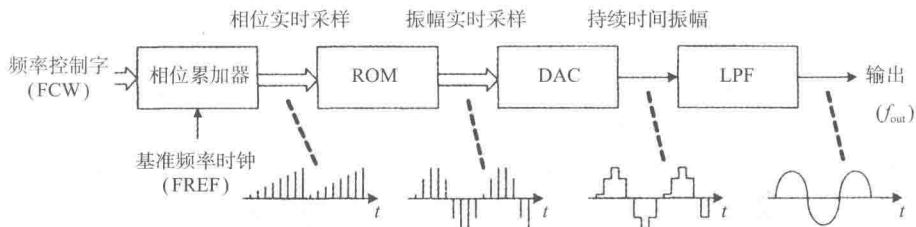


图1.6 直接数字频率合成

由于其数字波形的重构特性，DDFS技术不仅十分适用于执行宽频传输调制功能，也非常适用于快速跳频方案^[10]。例如，图1.7所示的含有算术加法器的DDFS系统的相位累加器前端，这个算术加法器包含了已选通道及调频数据的FCW组件。

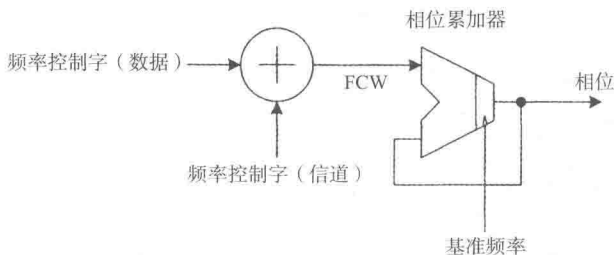


图1.7 带调频的DDFS系统的相位累加器前端

设累加器的字长为 W ，对于一个给定的频率控制字FCW和参考频率 f_{ref} ，合成器的输出频率 f_{out} 为

$$f_{out} = \frac{f_{ref}(\text{FCW})}{2^W} \quad (1.12)$$

而频率的分辨率为：

$$\Delta f = \frac{f_{ref}}{2^W} \quad (1.13)$$

实现DDFS系统在无线通信（multi-GHz范围）的频率范围内的应用，价格非常昂贵，到目前为止，这种技术只有在军事应用方面有直接使用。从另一角度看，DDFS理论从根本上就不是产生射频信号的最佳选择。正如前面所解释，在深亚微米工艺技术中，图1.2所示的数字时钟优先于正弦信号，而这种正弦信号正是DDFS技术尝试产生的。如果和最终所需的只是零交叉，那么整个波形的完