

“十三五”普通高等教育规划教材

# 数字逻辑

第③版

詹瑾瑜 主 编  
江 维 李晓瑜 编 著



提供电子教案

<http://www.cmpedu.com>



机械工业出版社  
CHINA MACHINE PRESS



“十三五”普通高等教育规划教材

# 数 字 逻 辑

第3版

詹瑾瑜 主编

江 维 李晓瑜 编著



机械工业出版社

本书根据《计算机学科教学计划》编写。全书共9章,主要内容包括数字逻辑基础、逻辑代数基础、集成门电路、组合逻辑电路、触发器、同步时序逻辑电路、异步时序逻辑电路、硬件描述语言 Verilog HDL、以及脉冲波形的产生与整形共9个方面。

本书不仅介绍了数字逻辑的分析设计方法,还介绍了一些典型的数字电路的设计和应用方法,以及数字电路与逻辑设计的一些最新内容。

本书可作为高等院校计算机、信息、电子工程、自动控制及通信等专业的教材,也可作为成人教育相关课程的教材,并可作为相关专业科技人员的参考书。

本书配套授课电子课件,需要的教师可登录 [www.cmpedu.com](http://www.cmpedu.com) 免费注册,审核通过后下载,或联系编辑索取(QQ: 2850823885, 电话: 010 - 88379739)。

## 图书在版编目(CIP)数据

数字逻辑/詹瑾瑜主编;江维,李晓瑜编著.—3版.—北京:机械工业出版社,2017.2

“十三五”普通高等教育规划教材

ISBN 978-7-111-56177-4

I. ①数… II. ①詹… ②江… ③李… III. ①数字逻辑-高等学校-教材 IV. ①TP331.2

中国版本图书馆CIP数据核字(2017)第036855号

机械工业出版社(北京市百万庄大街22号 邮政编码100037)

策划编辑:郝建伟 责任编辑:郝建伟

责任校对:张艳霞

北京圣夫亚美印刷有限公司印刷

2017年3月第3版·第1次印刷

184mm×260mm·17.25印张·415千字

0001-3000册

标准书号:ISBN 978-7-111-56177-4

定价:45.00元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

服务咨询热线:(010) 88379833

读者购书热线:(010) 88379649

封面防伪标均为盗版

网络服务

机工官网:[www.cmpbook.com](http://www.cmpbook.com)

机工官博:[weibo.com/cmp1952](http://weibo.com/cmp1952)

教育服务网:[www.cmpedu.com](http://www.cmpedu.com)

金书网:[www.golden-book.com](http://www.golden-book.com)

# 前 言

根据高等学校工科计算机专业“数字逻辑”课程教学大纲的要求,并考虑自控、信息、电子工程和通信等专业学习“数字逻辑”课程的需要,编者参考了众多同类教材并结合多年的教学经验编写了本书。

“数字逻辑”是计算机科学与技术 and 软件工程(类)本、专科学生必修的一门重要专业基础课。本课程的目的是使学生从了解数字系统开始,到熟练掌握组合逻辑电路和时序逻辑电路的分析、设计方法,并能使用数字集成电路实现工程所需的逻辑设计,为数字计算机和其他数字系统的分析和设计奠定了良好的基础。熟练掌握数字系统逻辑分析和设计的方法,对从事计算机软硬件研制、开发和应用的工程技术人员是非常重要的。

数字集成电路是数字系统与计算机功能实现的基础,将数字逻辑设计和数字集成电路结合起来讲授,既可使学生掌握数字逻辑器件的分析与设计方法,又可了解标准数字集成芯片的原理和使用方法,同时还可使学生了解数字集成器件的更新换代给数字系统分析和设计方法带来的重大变化,进而适应并跟上数字技术的快速发展。

全书共分9章,第1章为数字逻辑基础,介绍了数字系统中常用的数制及转换、码制和编码。第2章为逻辑代数基础,介绍了逻辑代数的基本定律规则,以及逻辑函数的表示及逻辑函数的化简。第3章为集成门电路,介绍了典型TTL门,以及CMOS门的结构和原理。第4章为组合逻辑电路,介绍了组合逻辑电路的分析和设计方法。以及典型组合逻辑集成芯片的原理和应用。第5章为触发器,介绍了各种触发器的组成、原理和应用。第6章为同步时序逻辑电路,介绍了同步时序逻辑电路的分析和设计方法,以及中规模计数器的组成原理及应用。第7章为异步时序逻辑电路,介绍了脉冲异步时序逻辑电路和电平异步时序逻辑电路的分析和设计方法,以及集成异步计数器的原理和应用。第8章为硬件描述语言 Verilog HDL,介绍了 Verilog HDL 语言的语法、语句和结构,并介绍了使用 Verilog HDL 编程实现组合逻辑电路和时序逻辑电路的方法和实例。第9章为脉冲波形的产生与整形,介绍了555 时基电路、多谐振荡器、单稳态触发器及施密特触发器的构成与工作原理。

本课程的先修课程是“电路与电子技术基础”。本课程的参考课时为64学时,使用者可根据需要和具体情况对内容进行取舍。

本书由詹瑾瑜、江维和李晓瑜共同编写,具体分工如下:第2、3、7、8、9章由詹瑾瑜编写;第1章由江维编写;第4、5、6章由李晓瑜编写,全书由詹瑾瑜统稿。在编写过程中得到了校内外同行的大力支持和关怀,本教材第2版主编武庆生老师十分关心本书的编写和教学工作,并提出了许多宝贵意见,对以上同行和同事的关心、支持、指导和帮助表示衷心的感谢。

由于编者水平有限,书中难免有欠妥之处,敬请广大读者批评指正。

编者

# 目 录

## 前言

|                        |    |
|------------------------|----|
| 第1章 数字逻辑基础             | 1  |
| 1.1 概述                 | 1  |
| 1.1.1 数字逻辑研究的对象及方法     | 1  |
| 1.1.2 数字电路的发展          | 3  |
| 1.1.3 数字电路的分类          | 4  |
| 1.2 数制及其转换             | 5  |
| 1.2.1 进位计数制            | 5  |
| 1.2.2 数制转换             | 7  |
| 1.3 带符号数的代码表示          | 8  |
| 1.3.1 原码及其运算           | 8  |
| 1.3.2 反码及其运算           | 9  |
| 1.3.3 补码及其运算           | 10 |
| 1.3.4 符号位扩展            | 11 |
| 1.4 数的定点与浮点表示          | 11 |
| 1.5 数码和字符的编码           | 12 |
| 1.5.1 BCD 编码           | 12 |
| 1.5.2 可靠性编码            | 13 |
| 1.5.3 字符编码             | 14 |
| 1.6 本章小结               | 15 |
| 1.7 习题                 | 15 |
| 第2章 逻辑代数基础             | 17 |
| 2.1 逻辑代数的基本概念          | 17 |
| 2.1.1 逻辑代数的定义          | 17 |
| 2.1.2 逻辑代数的基本运算        | 18 |
| 2.1.3 逻辑代数的复合运算        | 21 |
| 2.1.4 逻辑函数的表示法和逻辑函数的关系 | 23 |
| 2.2 逻辑代数的基本定律、规则和常用公式  | 24 |
| 2.2.1 基本定律             | 24 |
| 2.2.2 重要规则             | 26 |
| 2.3 逻辑函数表达式的形式与变换      | 28 |
| 2.3.1 逻辑函数表达式的基本形式     | 28 |
| 2.3.2 逻辑函数表达式的标准形式     | 29 |

|                                 |           |
|---------------------------------|-----------|
| 2.3.3 逻辑函数表达式的转换 .....          | 31        |
| 2.4 逻辑函数的化简 .....               | 33        |
| 2.4.1 代数化简法 .....               | 34        |
| 2.4.2 卡诺图化简法 .....              | 36        |
| 2.4.3 包含无关项的逻辑函数的化简 .....       | 40        |
| 2.4.4 多输出逻辑函数的化简 .....          | 41        |
| 2.5 本章小结 .....                  | 43        |
| 2.6 习题 .....                    | 44        |
| <b>第3章 集成门电路</b> .....          | <b>47</b> |
| 3.1 概述 .....                    | 47        |
| 3.2 正逻辑和负逻辑 .....               | 47        |
| 3.3 分立元件门电路 .....               | 48        |
| 3.3.1 与门 .....                  | 48        |
| 3.3.2 或门 .....                  | 49        |
| 3.3.3 非门 .....                  | 49        |
| 3.4 TTL 逻辑门电路 .....             | 49        |
| 3.4.1 TTL 与非门 .....             | 49        |
| 3.4.2 TTL 逻辑门的外特性 .....         | 51        |
| 3.4.3 集电极开路输出门 (OC 门) .....     | 53        |
| 3.4.4 三态输出门 (TS 门) .....        | 54        |
| 3.5 CMOS 集成逻辑门电路 .....          | 55        |
| 3.5.1 CMOS 反相器 (非门) .....       | 56        |
| 3.5.2 CMOS 与非门 .....            | 56        |
| 3.5.3 CMOS 或非门 .....            | 56        |
| 3.5.4 CMOS 三态门 .....            | 56        |
| 3.5.5 CMOS 漏极开路输出门 (OD 门) ..... | 57        |
| 3.5.6 CMOS 传输门 .....            | 57        |
| 3.6 TTL 和 CMOS 之间的接口电路 .....    | 58        |
| 3.6.1 用 TTL 门驱动 CMOS 门 .....    | 58        |
| 3.6.2 用 CMOS 门驱动 TTL 门 .....    | 58        |
| 3.7 本章小结 .....                  | 58        |
| 3.8 习题 .....                    | 59        |
| <b>第4章 组合逻辑电路</b> .....         | <b>62</b> |
| 4.1 概述 .....                    | 62        |
| 4.2 组合逻辑电路的分析 .....             | 63        |
| 4.2.1 组合电路的分析步骤 .....           | 63        |
| 4.2.2 组合电路的分析举例 .....           | 63        |

|       |                  |     |
|-------|------------------|-----|
| 4.3   | 组合逻辑电路的设计        | 66  |
| 4.3.1 | 组合电路的设计步骤        | 66  |
| 4.3.2 | 组合电路的设计举例        | 66  |
| 4.4   | 经典逻辑运算电路         | 73  |
| 4.4.1 | 半加器              | 73  |
| 4.4.2 | 全加器              | 74  |
| 4.4.3 | 全减器              | 76  |
| 4.5   | 代码转化电路           | 77  |
| 4.5.1 | 代码转化电路原理分析       | 77  |
| 4.5.2 | 代码转化电路的应用        | 77  |
| 4.6   | 数值比较电路           | 80  |
| 4.6.1 | 1 位数值比较器         | 80  |
| 4.6.2 | 4 位数值比较器         | 81  |
| 4.6.3 | 集成比较器的应用         | 82  |
| 4.7   | 编码器和译码器          | 84  |
| 4.7.1 | 编码器电路原理分析        | 84  |
| 4.7.2 | 编码器的应用           | 88  |
| 4.7.3 | 译码器电路原理分析        | 89  |
| 4.7.4 | 译码器的应用           | 96  |
| 4.8   | 数据选择器和数据分配器      | 99  |
| 4.8.1 | 数据选择器原理分析        | 99  |
| 4.8.2 | 数据选择器的应用         | 101 |
| 4.8.3 | 数据分配器原理分析        | 104 |
| 4.8.4 | 数据分配器的应用         | 105 |
| 4.9   | 竞争和冒险            | 106 |
| 4.9.1 | 竞争和冒险现象          | 106 |
| 4.9.2 | 险象的判定            | 107 |
| 4.9.3 | 险象的消除和减弱         | 108 |
| 4.10  | 组合逻辑电路设计的优化问题    | 109 |
| 4.11  | 本章小结             | 110 |
| 4.12  | 习题               | 111 |
| 第5章   | 触发器              | 115 |
| 5.1   | 概述               | 115 |
| 5.1.1 | 触发器的电路结构和特点      | 115 |
| 5.1.2 | 触发器的逻辑功能和分类      | 115 |
| 5.2   | RS 触发器           | 116 |
| 5.2.1 | 用与非门构成的基本 RS 触发器 | 116 |

|       |                           |     |
|-------|---------------------------|-----|
| 5.2.2 | 用或非门构成的基本 RS 触发器          | 118 |
| 5.2.3 | 钟控触发器 (锁存器)               | 119 |
| 5.2.4 | 钟控 RS 触发器                 | 119 |
| 5.2.5 | 主从 RS 触发器                 | 120 |
| 5.3   | D 触发器                     | 122 |
| 5.3.1 | 钟控 (电平型) D 触发器            | 122 |
| 5.3.2 | 边沿 (维持-阻塞) D 触发器          | 122 |
| 5.3.3 | 集成 D 触发器                  | 123 |
| 5.4   | JK 触发器                    | 124 |
| 5.4.1 | 主从 JK 触发器                 | 124 |
| 5.4.2 | 边沿 JK 触发器                 | 126 |
| 5.4.3 | 集成 JK 触发器                 | 127 |
| 5.5   | 其他功能的触发器                  | 128 |
| 5.5.1 | T 触发器                     | 128 |
| 5.5.2 | T' 触发器 (翻转触发器)            | 128 |
| 5.6   | 集成触发器的参数                  | 129 |
| 5.6.1 | 触发器的静态参数                  | 129 |
| 5.6.2 | 触发器的动态参数                  | 129 |
| 5.7   | 各类触发器的相互转换                | 129 |
| 5.7.1 | JK 触发器转换为 D、T、T' 和 RS 触发器 | 129 |
| 5.7.2 | D 触发器转换为 JK、T、T' 和 RS 触发器 | 130 |
| 5.8   | 触发器的应用                    | 132 |
| 5.8.1 | 消颤开关                      | 132 |
| 5.8.2 | 分频和双相时钟的产生                | 132 |
| 5.8.3 | 异步脉冲同步化                   | 133 |
| 5.9   | 本章小结                      | 133 |
| 5.10  | 习题                        | 134 |
| 第 6 章 | 同步时序逻辑电路                  | 137 |
| 6.1   | 概述                        | 137 |
| 6.2   | 时序逻辑电路的结构和类型              | 137 |
| 6.2.1 | 时序逻辑电路的结构和特点              | 137 |
| 6.2.2 | 时序逻辑电路的分类                 | 139 |
| 6.3   | 同步时序逻辑电路的分析               | 139 |
| 6.3.1 | 时序逻辑电路的表示方法               | 140 |
| 6.3.2 | 分析方法和步骤                   | 141 |
| 6.3.3 | 分析举例                      | 141 |
| 6.4   | 同步时序逻辑电路的设计               | 148 |



|            |                           |            |
|------------|---------------------------|------------|
| 6.4.1      | 设计方法和步骤                   | 149        |
| 6.4.2      | 状态图和状态表                   | 149        |
| 6.4.3      | 状态化简方法                    | 154        |
| 6.4.4      | 状态分配及编码                   | 160        |
| 6.4.5      | 同步时序电路设计举例                | 162        |
| 6.5        | 典型同步时序逻辑电路的设计             | 168        |
| 6.5.1      | 计数器                       | 168        |
| 6.5.2      | 十进制计数器                    | 171        |
| 6.5.3      | 寄存器                       | 174        |
| 6.5.4      | 移位寄存器型计数器                 | 176        |
| 6.6        | 典型同步时序逻辑电路的应用             | 179        |
| 6.6.1      | 集成计数器及其应用                 | 179        |
| 6.6.2      | 集成寄存器及其应用                 | 186        |
| 6.7        | 本章小结                      | 186        |
| 6.8        | 习题                        | 187        |
| <b>第7章</b> | <b>异步时序逻辑电路</b>           | <b>190</b> |
| 7.1        | 异步时序逻辑电路的分类及特点            | 190        |
| 7.2        | 脉冲异步时序逻辑电路                | 191        |
| 7.2.1      | 脉冲异步时序逻辑电路的分析             | 191        |
| 7.2.2      | 脉冲异步时序逻辑电路的设计             | 195        |
| 7.3        | 电平异步时序逻辑电路                | 203        |
| 7.3.1      | 电平异步时序逻辑电路的分析             | 205        |
| 7.3.2      | 电平异步时序逻辑电路中的竞争与险象         | 206        |
| 7.3.3      | 电平异步时序逻辑电路的设计             | 207        |
| 7.4        | 异步计数器的原理与应用               | 211        |
| 7.5        | 本章小结                      | 214        |
| 7.6        | 习题                        | 214        |
| <b>第8章</b> | <b>硬件描述语言 Verilog HDL</b> | <b>219</b> |
| 8.1        | Verilog HDL 语言概述          | 219        |
| 8.2        | Verilog HDL 基本语法          | 220        |
| 8.2.1      | 标识符                       | 220        |
| 8.2.2      | 数值和常数                     | 220        |
| 8.2.3      | 数据类型                      | 221        |
| 8.2.4      | Verilog HDL 的基本结构         | 222        |
| 8.3        | Verilog HDL 的操作符          | 223        |
| 8.3.1      | 算术操作符                     | 223        |
| 8.3.2      | 关系操作符                     | 224        |

|       |                              |     |
|-------|------------------------------|-----|
| 8.3.3 | 等价操作符 .....                  | 225 |
| 8.3.4 | 位操作符 .....                   | 225 |
| 8.3.5 | 逻辑操作符 .....                  | 226 |
| 8.3.6 | 缩减操作符 .....                  | 226 |
| 8.3.7 | 移位操作符 .....                  | 227 |
| 8.3.8 | 条件操作符 .....                  | 227 |
| 8.3.9 | 拼接和复制操作符 .....               | 227 |
| 8.4   | 基本逻辑门电路的 Verilog HDL .....   | 228 |
| 8.4.1 | 与门的 Verilog HDL 描述 .....     | 228 |
| 8.4.2 | 或门的 Verilog HDL 描述 .....     | 228 |
| 8.4.3 | 非门的 Verilog HDL 描述 .....     | 229 |
| 8.4.4 | 与非门的 Verilog HDL 描述 .....    | 229 |
| 8.4.5 | 或非门的 Verilog HDL 描述 .....    | 230 |
| 8.4.6 | 缓冲器电路的 Verilog HDL 描述 .....  | 230 |
| 8.4.7 | 与或非门的 Verilog HDL 描述 .....   | 230 |
| 8.5   | Verilog HDL 的描述方式 .....      | 231 |
| 8.5.1 | 门级描述 .....                   | 232 |
| 8.5.2 | 数据流级描述 .....                 | 232 |
| 8.5.3 | 行为级描述 .....                  | 232 |
| 8.6   | 组合逻辑电路的 Verilog HDL 实现 ..... | 234 |
| 8.6.1 | 数值比较器 .....                  | 234 |
| 8.6.2 | 编码器 .....                    | 235 |
| 8.6.3 | 译码器 .....                    | 236 |
| 8.7   | 触发器的 Verilog HDL 实现 .....    | 237 |
| 8.7.1 | 维持-阻塞 D 触发器 .....            | 237 |
| 8.7.2 | 集成 D 触发器 .....               | 237 |
| 8.7.3 | 边沿型 JK 触发器 .....             | 238 |
| 8.7.4 | 集成 JK 触发器 .....              | 239 |
| 8.8   | 时序逻辑电路的 Verilog HDL 实现 ..... | 239 |
| 8.8.1 | 简单时序逻辑电路 .....               | 240 |
| 8.8.2 | 复杂时序逻辑电路 .....               | 242 |
| 8.9   | 较复杂的电路设计实践 .....             | 243 |
| 8.10  | 本章小结 .....                   | 247 |
| 8.11  | 习题 .....                     | 248 |
| 第9章   | 脉冲波形的产生与整形 .....             | 249 |
| 9.1   | 概述 .....                     | 249 |
| 9.2   | 555 定时器 .....                | 250 |

|            |                           |     |
|------------|---------------------------|-----|
| 9.2.1      | 555 定时器的内部结构 .....        | 250 |
| 9.2.2      | 555 定时器的基本功能 .....        | 251 |
| 9.3        | 用 555 定时器构成的自激多谐振荡器 ..... | 252 |
| 9.3.1      | 电路结构 .....                | 252 |
| 9.3.2      | 工作原理 .....                | 252 |
| 9.4        | 用逻辑门构成的自激多谐振荡器 .....      | 254 |
| 9.5        | 石英晶体振荡器 .....             | 255 |
| 9.6        | 单稳态触发器 .....              | 256 |
| 9.6.1      | 用 555 定时器构成的单稳态触发器 .....  | 256 |
| 9.6.2      | 集成单稳态触发器 .....            | 257 |
| 9.6.3      | 单稳态触发器的应用 .....           | 260 |
| 9.7        | 施密特触发器 .....              | 261 |
| 9.7.1      | 用 555 定时器构成的施密特触发器 .....  | 261 |
| 9.7.2      | 施密特触发器的应用 .....           | 262 |
| 9.8        | 习题 .....                  | 264 |
| 参考文献 ..... |                           | 266 |

# 第1章 数字逻辑基础

进入 21 世纪, 集成电路已经广泛应用于人类社会的生活和生产的各个方面, 涉及信息、生物、新材料、能源、激光、自动化、航天和海洋等几乎所有科学技术领域。小到移动电话、电视、个人电脑等, 大到雷达、航天飞机、人造卫星等, 几乎所有电器和包含电子部件的装备中都包含集成电路。所谓集成电路, 也称为微电路、微芯片、芯片, 在电子学中是一种把电路小型化的方式。从处理信号的形式看, 集成电路可以分为处理模拟信号的模拟电路和处理数字信号的数字电路。由于在结构与功能方面特有的优点, 数字电路伴随着计算机、数字通信等技术的发展和广泛应用, 正在被越来越多的人了解和掌握。数字逻辑课程的主要目的是使学生了解和掌握从对数字电路提出要求开始, 一直到用电路实现所需逻辑功能为止的整个过程的完整知识。作为该课程的开始, 本章将介绍有关数字逻辑的一些基本概念, 内容包含数字逻辑概述、数码表示等。

## 1.1 概述

对数字信号进行传递和处理的电路称为数字电路。由于数字电路不仅能对信号进行数值运算, 还能进行逻辑运算和逻辑判断, 数字电路的输入量和输出量之间的关系是一种因果关系, 它可以用逻辑函数来描述, 所以又称为数字逻辑电路或逻辑电路。数字逻辑主要研究电路的输出信号状态与输入信号状态之间的逻辑关系。

### 1.1.1 数字逻辑研究的对象及方法

#### 1. 数字电路与数字系统

在自然界中, 所有物理量都可以分为模拟量和数字量两种。模拟量是指取值连续的物理量, 如温度、速度和压强等。数字量是指取值分立的物理量, 如人口数量、书本页数等。在电路中, 电信号同样可以分为模拟信号和数字信号两种。

##### (1) 模拟信号和数字信号

当用电路表达物理量时, 必须先将物理量变换为电路易于处理的信号形式, 一般用变化的电压(或电流)表示。模拟信号是一种连续信号, 任一时间段都包含了信号的信息分量。如图 1-1 所示的模拟信号为正弦电压信号。

而数字信号是离散的, 一方面, 其变化在时间上是不连续的, 总是发生在一系列离散的瞬间; 另一方面, 数字信号的取值也是分立的, 只包含有限个数值, 属于一种脉冲信号。应用最广泛的数字信号是二值信号, 它只有“0”和“1”两种取值。除二值信号外, 还有多值信号。图 1-2a 所示的是一个二值电压信号的波形图, 该信号只有 0 V 和 +5 V 两种电压取值, 其中低电平可分别用以表示“0”和“1”两种逻辑值。若用“0”表示低电平, 用“1”表示高电平, 称为正逻辑表示; 若用“0”表示高电平, 用“1”表示低电平, 则称为

负逻辑表示。图 1-2b 展示了多值电压信号的波形图。

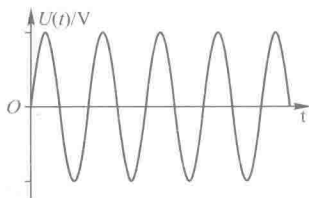


图 1-1 正弦电压信号的波形图

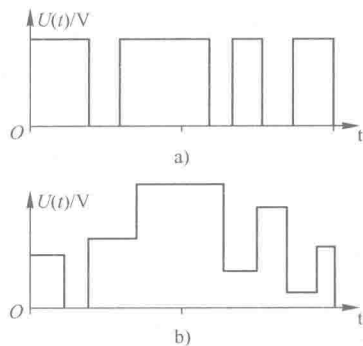


图 1-2 数字信号的波形图

a) 二值电压信号 b) 多值电压信号

## (2) 模拟电路和数字电路

处理模拟信号的电路称为模拟电路，如集成运算放大器等；处理数字信号的电路称为数字电路，如编码器、译码器和计数器等。从概念上讲，凡是利用数字技术对信息进行处理和传输的电子系统均可称为数字系统。

相比于模拟电路，数字电路具有以下优点：

- 稳定性好。数字电路不像模拟电路那样易受噪声的干扰。
- 可靠性高。数字电路中只需分辨出信号的有无，因此电路的元件参数允许存在较大的变化（漂移）范围。
- 易于长期存储。数字信息可以利用某种媒介，如磁带、磁盘或光盘等进行长期存储。
- 便于计算机处理。数字信号的输出除了具有直观、准确的优点外，最主要的还是便于利用电子计算机来对信息进行处理。
- 便于高度集成化。由于数字电路中基本单元电路的结构比较简单，并允许元件有较大的分散性，这不仅可把众多的基本逻辑单元集成在同一块硅片上，还能达到大批量生产所需要的合格率。

## 2. 数字电路的分析和设计

数字电路是以二值数字逻辑为基础的，输入和输出信号为离散数字信号，电子元器件工作在开关状态。数字电路响应输入的方式称为数字逻辑，服从布尔代数的逻辑规律。因此，数字电路又称为逻辑电路。

在数字电路中，人们关注的是输入、输出信号之间的逻辑关系。输入信号和输出信号分别被称为输入和输出逻辑变量，它们之间的因果关系可由逻辑函数来描述，其数学基础为逻辑代数（布尔代数）。所谓数字分析，就是针对已知的数字系统，分析其工作原理、确定输入与输出信号之间的关系、明确整个系统及其各组成部件的逻辑功能。描述数字电路逻辑功能的常用方法有真值表、逻辑表达式、波形图和逻辑电路图。

数字设计是与数字分析互逆的过程，即针对特定的功能需求，采用一定的设计手段和步骤，实现一个符合功能要求的数字系统。数字设计的层次由高到低可以分为系统级、模块级、门级、晶体管级和物理级。最终数字系统的逻辑功能被表示为一组逻辑函数，进而可以利用逻辑门单元实现。逻辑门是实现基本逻辑运算的最小逻辑单元，用逻辑门实现逻辑功能

是数字电路设计的基本内容之一。随着可编程逻辑器件 (Programmable Logic Device, PLD) 的广泛应用, 硬件描述语言 (Hardware Description Language, HDL) 已成为数字系统设计的主要描述方式, 目前较为流行的硬件语言有 VHDL、Verilog HDL 等。

### 1.1.2 数字电路的发展

数字技术的应用已经渗透到了人类生活和生产的各个方面。从计算机到家用电器, 从手机到数字电话, 以及绝大多数医用设备、军用设备和导航系统等, 无不尽可能地采用数字技术。从概念上讲, 凡是利用数字技术对信息进行处理和传输的电子系统均可称为数字系统。

#### 1. 数字集成电路的发展

数字系统的发展很大程度上得益于器件和集成技术的发展。几十年来, 半导体集成电路的发展印证了著名的摩尔定律, 即每 18 个月, 芯片的集成度提高一倍, 而功耗下降一半。数字电路的发展经历了从电子管、半导体分立器件到集成电路等几个阶段, 由于自身的独特优势, 其发展越来越快。从 20 世纪 60 年代开始, 以双极型工艺制成了小、中规模逻辑器件。20 世纪 70 年代末, 随着微处理器的出现, 使数字集成电路的性能产生质的飞跃。数字集成器件所用的材料以硅材料为主, 在高速电路中也使用化合物半导体材料, 如砷化镓等。逻辑门是数字电路中一种重要的逻辑单元电路。晶体管 - 晶体管逻辑门 (Transistor - Transistor Logic, TTL) 问世较早, 其制作工艺经过不断完善, 是目前主要的基本逻辑器件之一。随着互补金属氧化物半导体 (Complementary Metal - Oxide - Semiconductor Transistor, CMOS) 制作工艺的发展, CMOS 器件广泛应用于各种数字电路, 大有取代 TTL 器件的趋势。

PLD 器件和电子设计自动化 (Electronic Design Automation, EDA) 技术的出现使数字系统的设计思想和设计方式发生了根本变化。PLD 是作为一种通用集成电路生产的, 其逻辑功能通过用户对器件编程来实现。PLD 的集成度很高, 足以满足一般数字系统的功能需求。随着 PLD 器件的快速发展, 集成度越来越高, 速度也越来越快, 并可以将微处理器、数字信号处理器 (Digital Signal Processor, DSP)、存储器和标准接口等功能部件全部集成其中, 真正实现 “系统芯片 (System On a Chip)”。EDA 技术以计算机为工具, 设计者在 EDA 软件平台上用硬件描述语言 VHDL 完成设计文件, 然后由计算机自动完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真, 直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。

总之, 数字电路集成规模越来越大, 并将硬件与软件相结合, 使器件的逻辑功能更加完善, 使用更加灵活, 功能也更加强大。

#### 2. 数字集成电路的发展趋势

目前, 数字集成电路正朝着大规模、低功耗、高速度、可编程、可测试和多值化方向发展。

1) 大规模。随着集成电路技术的飞速发展, 一块半导体硅片上能够集成百万个以上的逻辑门, 新兴的纳米技术进一步扩大了数字电路的集成规模。集成规模的提高不仅缩小了数字系统的体积, 降低了功耗与成本, 而且显著提升了可靠性。

2) 低功耗。功耗是制约电子设备研制、生产、推广及使用的一个重要因素。它在很大程度上取决于所使用的芯片或模块, 功耗的降低大大扩展了数字集成电路的应用领域。

3) 高速度。当今社会处于信息大爆炸的时代,人们对信息处理速度的要求越来越高。以电子计算机为例,人们急需越来越快的运行速度。虽然这种高速度在很大程度上依赖于并行处理技术,但集成芯片本身的速度在不断提高也是毋庸置疑的。

4) 可编程。传统的标准中,大规模集成电路是一种通用性集成电路。当使用这种集成电路设计复杂数字系统时,所需要的逻辑模块数量和种类往往比较多,这不仅增加了系统的体积和功耗,也降低了系统的可靠性,而且给器件的保存、电路和设备的调试、知识产权的保护带来了难题。可编程的数字集成电路可以很好地解决上述问题。

5) 可测试。数字集成电路的规模越来越大,功能也越来越复杂。为了便于数字系统的使用与维护,要求可以方便地对逻辑模块进行功能测试和故障诊断,即具有“可测试性”。

6) 多值化。传统的数字集成电路是一种二值电路,在信号的产生、存储、传输、识别和处理等方面具有明显优势。为了进一步提升集成电路的信息处理能力,除了在速度上下工夫外,还可采用多值逻辑电路。

### 1.1.3 数字电路的分类

根据不同的区分角度,数字电路可以分成不同类型。例如,根据电路结构的不同,数字电路可分为分立元件电路和集成电路两大类;根据所用器件的制造工艺,数字电路可分为双极型(TTL型)和单极型(MOS型)两类;根据电路的结构和工作原理,数字电路可分为组合逻辑电路和时序逻辑电路。

#### 1. 按电路结构分类

根据电路结构,数字电路可分为分立元件电路和集成电路两大类。分立元件电路是由二极管、晶体管、电阻和电容等元件组成的电路;集成电路是将上述元件通过半导体制造工艺集成在一块芯片上的。根据集成度不同,可分为小规模、中规模、大规模和超大规模集成电路。

小规模集成电路(Small-Scale Integration, SSI):集成度在100个元件以内或10个门电路以内,如常见的与门、或非门等逻辑实验电路。

中规模集成电路(Medium-Scale Integration, MSI):集成度在100~1000个元件之间,或在10~100个门电路之间,如译码器、编码器及数据选择器等。

大规模集成电路(Large-Scale Integration, LSI):集成度在1000个元件以上,或100个门电路以上,如微处理器和小型控制器等。

超大规模集成电路(Very Large-Scale Integration, VLSI):集成度达10万个元件以上,或等效于1万个门电路,如中央处理机(Central Processing Unit)、数字化视频光盘(Digital Video Disk, DVD)解码器和大容量内存芯片等。

#### 2. 按制作工艺分类

根据所用器件的制造工艺不同,可将数字电路分为双极型(TTL型)和单极型(MOS型)两类。双极型和单极型是针对组成集成电路的晶体管的极性而言的。

1) 双极型集成电路由NPN或PNP型晶体管组成。由于电路中载流子有电子和空穴两种极性,故称为双极型集成电路,即通常所说的TTL集成电路。

2) 单极型集成电路由MOS场效应晶体管组成。因场效应晶体管只有多数载流子参加导电,故称为单极晶体管,即通常所说的MOS集成电路。

此外，还常常将单极型电路作输入电路，双极型晶体管作输出电路，构成 BIMOS 集成电路。

3. 按工作原理分类

根据电路的结构和工作原理的不同和是否具有记忆，可将数字电路分为组合逻辑电路和时序逻辑电路。

1) 组合逻辑电路：任意时刻的输出仅仅取决于该时刻的输入组合，而与输入信号作用前电路的原状态无关（与过去的输入无关）。常用的电路有编码器、译码器、数据选择器、加法器和数值比较器等。

2) 时序逻辑电路：任意时刻的输出不仅仅与该时刻的输入有关，而且还与电路的原状态有关（与过去的输入有关）。图 1-3 所示的电路是由最基本的逻辑门电路加上反馈逻辑回路或器件组合而成的电路，如触发器、锁存器、计数器、移位寄存器和储存器等电路都是时序电路的典型器件。

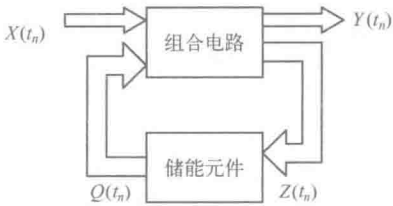


图 1-3 时序逻辑电路的示意图

1.2 数制及其转换

数制即计数体制，它是按照一定规律表示数值大小的计数方法。日常生活中最常用的计数体制是十进制，数字电路中最常用的计数体制是二进制。

在数字电路中，常用一定位数的二进制数码表示不同的事物或信息，这些数码称为代码。编制代码时要遵循一定的规则，这些规则称为码制。

1.2.1 进位计数制

1. 十进制数的表示

人有 10 个手指和 10 个脚趾，所以在日常生活中人们通常采用十进制数来计数，每位数可用下列 10 个数码之一来表示，即 0、1、2、3、4、5、6、7、8、9。十进制的基数为 10，基数表示进位制所具有的数字符号个数，十进制具有的数字符号个数为 10。

十进制数的计算规律是由低位向高位进位“逢十进一”，也就是说，每位累计不能超过 9，计满 10 就应向高位进 1。

当人们看到一个十进制数，如 123.45 时，就会立刻想到：这个数的最左位为百位（1 代表 100），第二位为十位（2 代表 20），第三位为个位（3 代表 3），小数点右边第一位为十分位（4 代表 4/10），第二位为百分位（5 代表 5/100）。这里百、十、个、十分之一和百分之一都是 10 的次幂，它取决于系数所在的位置，称之为“权”。十进制数 123.45 从左至右各位的权分别是  $10^2$ 、 $10^1$ 、 $10^0$ 、 $10^{-1}$ 、 $10^{-2}$ 。这样，123.45 按权展开的形式如下。

$$123.45 = 1 \times 10^2 + 2 \times 10^1 + 3 \times 10^0 + 4 \times 10^{-1} + 5 \times 10^{-2}$$

等式左边的表示方法称为位置计数法，等式右边是其按权展开式。

一般说来，对于任意一个十进制数 N，可用位置计数法表示为：

$$(N)_{10} = (a_{n-1} a_{n-2} \cdots a_1 a_0 \cdot a_{-1} \cdots a_{-m})_{10}$$

也可用按权展开式表示为：



$$\begin{aligned}
 (N)_{10} &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + a_0 \times 10^0 \\
 &\quad + a_{-1} \times 10^{-1} + a_{-2} \times 10^{-2} + \cdots + a_{-m} \times 10^{-m} \\
 &= \sum_{i=-m}^{n-1} a_i \times 10^i
 \end{aligned}$$

式中,  $a_i$  表示各个数字符号为 0 ~ 9 这 10 个数码中的任意一个;  $n$  为整数部分的位数;  $m$  为小数部分的位数。

通常, 对于十进制数的表示, 可以在数字的右下角标注 10 或 D。

## 2. 二进制数的表示

数字系统使用电平的高低或者脉冲的有无来表示信息, 因此数字系统采用二进制来计数。在二进制中, 只有 0 和 1 两个数码, 计数规则是由低位向高位“逢二进一”, 即每位计满 2 就向高位进 1, 例如  $(1101)_2$  就是一个二进制数, 不同数位的数码表示的值不同, 各位的权值是以 2 为底的连续整数幂, 从右向左递增。

任意一个二进制数  $N$ , 可用位置计数法表示为:

$$(N)_2 = (a_{n-1} a_{n-2} \cdots a_1 a_0 \cdot a_{-1} \cdots a_{-m})_2$$

用按权展开式表示为:

$$\begin{aligned}
 (N)_2 &= a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \cdots + a_1 \times 2^1 + a_0 \times 2^0 \\
 &\quad + a_{-1} \times 2^{-1} + a_{-2} \times 2^{-2} + \cdots + a_{-m} \times 2^{-m} \\
 &= \sum_{i=-m}^{n-1} a_i \times 2^i
 \end{aligned}$$

式中,  $a_i$  表示各个数字符号为数码 0 或 1;  $n$  为整数部分的位数;  $m$  为小数部分的位数。通常, 对二进制数的表示, 可以在数字右下角标注 2 或 B。

## 3. 任意进制数的表示

二进制数运算规则简单, 便于电路实现, 它是数字系统中广泛采用的一种数制。但用二进制表示一个数时, 所用的位数比用十进制数表示的位数多, 读写起来很不方便, 容易出错。因此, 常采用八进制或十六进制。

八进制数的基数是 8, 采用的数码是 0、1、2、3、4、5、6、7。计数规则是从低位向高位“逢八进一”, 相邻两位高位的权值是低位权值的 8 倍。例如数  $(47.6)_8$  就表示一个八进制数。由于八进制的数码和十进制前 8 个数码相同, 为了便于区分, 通常在数字的右下角标注 8 或 O。

十六进制的基数是 16, 采用的数码是 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F。其中, A、B、C、D、E、F 分别代表十进制数字 10、11、12、13、14、15。十六进制的计数规则是从低位向高位“逢十六进一”, 相邻两位高位的权值是低位权值的 16 倍。例如  $(54AF.8B)_{16}$  就是一个十六进制数。对十六进制数, 通常在数字右下角标注 16 或 H。

与二进制数一样, 任意一个八进制数和十六进制数均可用位置计数法的形式和按权展开的形式表示。一般来说, 对于任意的数  $N$ , 都能表示成以  $R$  为基数的  $R$  进制数, 数  $N$  的表示方法也有两种形式, 即

$$\text{位置计数法: } (N)_R = (a_{n-1} a_{n-2} \cdots a_1 a_0 \cdot a_{-1} \cdots a_{-m})_R$$

$$\begin{aligned}
 \text{按权展开式: } (N)_R &= a_{n-1} \times R^{n-1} + a_{n-2} \times R^{n-2} + \cdots + a_1 \times R^1 + a_0 \times R^0 \\
 &\quad + a_{-1} \times R^{-1} + a_{-2} \times R^{-2} + \cdots + a_{-m} \times R^{-m} \\
 &= \sum_{i=-m}^{n-1} a_i R^i
 \end{aligned}$$