



普通高等教育“十二五”规划教材

张建斌 □ 编著

# 锁相与

# 频率合成



科学出版社

普通高等教育“十二五”规划教材

# 锁相与频率合成

张建斌 编著

科学出版社

北 京

## 内 容 简 介

本书为高等学校“锁相与频率合成”课程的教材,讲述锁相环与频率合成器的理论、组成、性能、工程设计与实现。对锁相环的基本工作原理与性能、频率合成的基本概念与方法,以及锁相频率合成器和直接数字频率合成器的构成、设计与实现作了详细的阐述,并对全数字锁相环和软件锁相环作了介绍。

本书突出了“基础性、新颖性、工程性、应用性”的特点,可作为高等院校通信、电子等相关专业本科生和研究生的专业教材或教学参考书,也可供从事通信、广播电视、测量、遥测遥控、雷达导航等方面的工程技术人员参考。

### 图书在版编目(CIP)数据

锁相与频率合成/张建斌编著. —北京:科学出版社,2011

ISBN 978-7-03-032849-6

I. ①锁… II. ①张… III. ①锁相环-频率合成技术-普通高等教育-教材 IV. ①TN74

中国版本图书馆 CIP 数据核字(2011)第 240070 号

责任编辑:卢 岩 艾冬冬 / 责任校对:马英菊

责任印制:吕春珉 / 封面设计:曹 来

科学出版社 出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

铭浩彩色印装有限公司 印刷

科学出版社发行 各地新华书店经销

2011 年 11 月第 一 版 开本:787×1092 1/16

2011 年 11 月第一次印刷 印张:17

字数:385 000

定价:30.00 元

(如有印装质量问题,我社负责调换〈骏杰〉)

销售部电话 010-62134988 编辑部电话 010-62132124 (VA03)

版权所有,侵权必究

举报电话:010-64030229; 010-64034315; 13501151303

## 前 言

本书是电子与通信类专业的教材,其主要内容为锁相与频率合成技术的基本原理、电路性能分析与设计方法和应用,参考教学时数为32~48学时。第1章介绍锁相的基本概念、锁相环基本构成、数学模型以及锁相环路的基本工作原理。第2章在介绍环路线性相位模型和传递函数的基础上,对环路的频域响应、时域响应、环路稳定性和环路噪声性能等进行了较深入的分析。第3章运用非线性理论,着重论述了一阶环和二阶环的非线性捕获性能,并介绍了环路的辅助捕获方法。第4章介绍了频率合成的基本技术,包括频率合成的概念、主要技术指标、基本方法和主要实现部件,并分析了直接频率合成技术。第5章和第6章论述了锁相频率合成器中单环锁相频率合成器、变模分频频率合成器、多环频率合成器以及小数分频频率合成器的基本原理、设计方法和实现方案。第7章分析了锁相频率合成器输出相位噪声。第8章介绍了直接数字频率合成器的工作原理和实现方法。第9章介绍了锁相频率合成器与直接数字频率合成器的混合方案、全数字锁相环以及软件锁相环的原理等。附录部分给出了国内外集成锁相环、频率合成器及其部件产品。

本书在阐述锁相与频率合成技术的基本概念、工作原理、应用及其工程设计方法时,注重内容的整体优化整合。本书保证基础性,即保证基本概念、基本原理和基本分析方法的阐述;体现新颖性,将锁相与频率合成领域近年来的新理论、新技术、新方法和新成果反映出来;突出工程性,尽量避免过于繁杂的数学推导,强调工程估算方法,从而培养学生的工程能力和工程意识;突出应用性,关注锁相与频率合成技术在电子设备、通信系统及整机中的应用,以加强学生专业设计方面的“整机”概念,达到培养其专业设计能力的目的。

本书由张建斌担任主编,并与贾中宁共同完成审稿。陆剑负责插图绘制。本书在编写和出版过程中,得到了有关方面和同仁的大力支持,在此致以谢意。

由于编者水平有限,书中疏漏在所难免,恳请广大读者批评指正。

编 者

2011年8月

# 目 录

## 前言

|                                       |    |
|---------------------------------------|----|
| 绪论 .....                              | 1  |
| 0.1 锁相技术的发展 .....                     | 1  |
| 0.2 锁相环的种类 .....                      | 3  |
| 0.3 锁相环路的基本特征 .....                   | 3  |
| 0.4 锁相技术的应用 .....                     | 4  |
| 0.5 频率合成技术 .....                      | 5  |
| 第 1 章 锁相环路的基本工作原理 .....               | 6  |
| 1.1 锁定与跟踪的概念 .....                    | 6  |
| 1.1.1 相位关系 .....                      | 7  |
| 1.1.2 环路的工作状态 .....                   | 7  |
| 1.1.3 环路的工作过程及性能要求 .....              | 9  |
| 1.2 环路的组成 .....                       | 10 |
| 1.2.1 鉴相器 .....                       | 10 |
| 1.2.2 环路滤波器 .....                     | 17 |
| 1.2.3 压控振荡器 .....                     | 20 |
| 1.3 环路的相位模型与动态方程 .....                | 22 |
| 1.3.1 环路的相位模型 .....                   | 22 |
| 1.3.2 环路的动态方程 .....                   | 23 |
| 习题 .....                              | 25 |
| 第 2 章 锁相环路的线性性能分析 .....               | 27 |
| 2.1 环路的线性相位模型和传递函数 .....              | 27 |
| 2.1.1 线性相位模型 .....                    | 27 |
| 2.1.2 传递函数 .....                      | 28 |
| 2.2 环路的频率响应 .....                     | 30 |
| 2.2.1 锁相环频率响应的概念 .....                | 30 |
| 2.2.2 各种锁相环的频率响应 .....                | 31 |
| 2.2.3 调制跟踪与载波跟踪 .....                 | 36 |
| 2.3 环路的线性跟踪 .....                     | 38 |
| 2.3.1 瞬态相位误差 $\theta_e(t)$ .....      | 39 |
| 2.3.2 稳态相位误差 $\theta_e(\infty)$ ..... | 43 |
| 2.3.3 跟踪性能的时域指标 .....                 | 47 |
| 2.4 环路的稳定性 .....                      | 50 |



|                                          |    |
|------------------------------------------|----|
| 2.4.1 稳定的充要条件 .....                      | 50 |
| 2.4.2 稳定性判据——波特准则 .....                  | 51 |
| 2.4.3 几种环路的稳定性分析 .....                   | 52 |
| 2.5 环路的噪声性能 .....                        | 58 |
| 2.5.1 随机相位噪声性质 .....                     | 58 |
| 2.5.2 环路对输入白高斯噪声的“低通”滤波特性 .....          | 59 |
| 2.5.3 环路对压控振荡器相位噪声的“高通”滤波特性 .....        | 63 |
| 2.5.4 跳周与门限 .....                        | 65 |
| 2.5.5 采用三阶环的必要性 .....                    | 65 |
| 习题 .....                                 | 66 |
| 第3章 锁相环路的非线性性能分析 .....                   | 69 |
| 3.1 环路的非线性跟踪性能 .....                     | 69 |
| 3.1.1 锁定时的稳态相差 .....                     | 69 |
| 3.1.2 同步带 $\Delta\omega_H$ .....         | 71 |
| 3.1.3 最大同步扫描速率 .....                     | 71 |
| 3.1.4 最大频率阶跃量 .....                      | 72 |
| 3.2 一阶环的捕获性能 .....                       | 72 |
| 3.2.1 $\Delta\omega_0 < K$ 时的捕获与锁定 ..... | 73 |
| 3.2.2 $\Delta\omega_0 > K$ 时的失锁状态 .....  | 74 |
| 3.2.3 $\Delta\omega_0 = K$ 时的临界状态 .....  | 76 |
| 3.3 二阶环的捕获性能 .....                       | 78 |
| 3.3.1 相图及其特性 .....                       | 78 |
| 3.3.2 捕获带与快捕带 .....                      | 79 |
| 3.3.3 捕获时间 .....                         | 80 |
| 3.4 辅助捕获方法 .....                         | 82 |
| 3.4.1 人工电调 .....                         | 83 |
| 3.4.2 自动扫描 .....                         | 83 |
| 3.4.3 辅助鉴频 .....                         | 84 |
| 3.4.4 变带宽 .....                          | 85 |
| 3.4.5 变增益 .....                          | 86 |
| 习题 .....                                 | 86 |
| 第4章 频率合成的基本技术 .....                      | 88 |
| 4.1 频率合成技术概述 .....                       | 88 |
| 4.1.1 频率合成技术的基本概念 .....                  | 88 |
| 4.1.2 频率合成的基本方法 .....                    | 88 |
| 4.1.3 频率合成器的主要技术指标 .....                 | 89 |
| 4.2 频率合成器的主要实现部件 .....                   | 92 |
| 4.2.1 混频器——实现频率的加和减 .....                | 92 |



|                                      |            |
|--------------------------------------|------------|
| 4.2.2 倍频器——实现频率的乘                    | 93         |
| 4.2.3 分频器——实现频率的除                    | 94         |
| 4.3 直接频率合成                           | 97         |
| 4.3.1 强制法                            | 98         |
| 4.3.2 谐波法                            | 98         |
| 4.3.3 双混频法                           | 99         |
| 4.3.4 三混频法                           | 99         |
| 4.3.5 双混频-分频法                        | 100        |
| 习题                                   | 101        |
| <b>第5章 锁相频率合成器</b>                   | <b>103</b> |
| 5.1 单环锁相频率合成器                        | 103        |
| 5.1.1 单环锁相频率合成器的工作原理                 | 103        |
| 5.1.2 单环锁相频率合成器的性能分析                 | 104        |
| 5.1.3 单环锁相频率合成器的缺陷及改进                | 105        |
| 5.2 变模分频频率合成器                        | 107        |
| 5.3 多环频率合成器                          | 110        |
| 5.3.1 后置分频器的锁相频率合成器                  | 110        |
| 5.3.2 双环频率合成器                        | 110        |
| 5.3.3 三环频率合成器                        | 111        |
| 5.4 小数分频频率合成器                        | 112        |
| 5.4.1 基本工作原理                         | 112        |
| 5.4.2 组成框图及工作过程                      | 113        |
| 5.4.3 小数分频杂散的产生及其校正                  | 114        |
| 5.4.4 具有 $\Sigma\Delta$ 调制的小数分频频率合成器 | 117        |
| 习题                                   | 121        |
| <b>第6章 锁相频率合成器的设计与实现</b>             | <b>122</b> |
| 6.1 二阶锁相频率合成器的一般设计步骤                 | 122        |
| 6.1.1 设计步骤                           | 122        |
| 6.1.2 设计实例                           | 125        |
| 6.2 单片集成锁相环组成的频率合成器设计                | 127        |
| 6.2.1 单片集成锁相环的分类及特点                  | 127        |
| 6.2.2 单片集成锁相环实现的频率合成器                | 128        |
| 6.3 集成锁相频率合成器及其应用电路设计                | 130        |
| 6.3.1 MC145106 中规模集成锁相频率合成器          | 131        |
| 6.3.2 MC145146 大规模集成锁相频率合成器          | 135        |
| 6.3.3 MC145152 大规模集成锁相频率合成器          | 139        |
| 6.3.4 MC145156 大规模集成锁相频率合成器          | 142        |
| 6.4 高阶锁相频率合成器的设计                     | 145        |



|                                           |     |
|-------------------------------------------|-----|
| 6.4.1 高阶锁相环的稳定性分析 .....                   | 145 |
| 6.4.2 采用无源超前-滞后环路滤波器的三阶环的设计步骤 .....       | 148 |
| 6.4.3 采用 74HC4060 的三阶环的设计 .....           | 149 |
| 6.5 采用 ADF4153 的小数分频频率合成器设计 .....         | 150 |
| 6.5.1 ADF4153 的内部结构及工作原理 .....            | 151 |
| 6.5.2 采用 ADF4153 的小数分频频率合成器的设计 .....      | 157 |
| 习题 .....                                  | 164 |
| <b>第 7 章 频率合成器的相位噪声</b> .....             | 166 |
| 7.1 相位噪声的基本概念 .....                       | 166 |
| 7.1.1 相位噪声 .....                          | 166 |
| 7.1.2 相位噪声功率谱密度 .....                     | 166 |
| 7.1.3 相位噪声的四则运算 .....                     | 171 |
| 7.2 频率合成器的寄生输出 .....                      | 172 |
| 7.2.1 环路对杂散干扰的滤除能力 .....                  | 172 |
| 7.2.2 减小杂散干扰输出的方法 .....                   | 175 |
| 7.3 频率合成器的输出相位噪声 .....                    | 178 |
| 7.3.1 频率合成器的噪声来源 .....                    | 178 |
| 7.3.2 振荡器的噪声 .....                        | 178 |
| 7.3.3 触发相位噪声 .....                        | 179 |
| 7.3.4 环路输出的噪声响应 .....                     | 180 |
| 7.3.5 环路最佳参数的选择 .....                     | 182 |
| 习题 .....                                  | 183 |
| <b>第 8 章 直接数字频率合成器</b> .....              | 184 |
| 8.1 直接数字频率合成的原理与性能 .....                  | 184 |
| 8.1.1 斜升波合成 .....                         | 184 |
| 8.1.2 正弦波合成-直接数字频率合成的基本原理 .....           | 186 |
| 8.2 直接数字频率合成器的噪声分析 .....                  | 195 |
| 8.2.1 量化噪声 .....                          | 195 |
| 8.2.2 D/A 转换器和输出滤波器所引起的信噪比 .....          | 195 |
| 8.3 集成 DDS 芯片介绍和设计实例 .....                | 196 |
| 8.3.1 DDS 系列芯片简介 .....                    | 196 |
| 8.3.2 AD9830 50MHz CMOS DDS 电路 .....      | 196 |
| 8.3.3 AD9851 180MHz CMOS DDS/DAC 电路 ..... | 199 |
| 8.3.4 AD9858 1GSPS DDS 电路 .....           | 207 |
| 习题 .....                                  | 225 |
| <b>第 9 章 锁相与频率合成技术的发展</b> .....           | 228 |
| 9.1 DDS+PLL 的频率合成器 .....                  | 228 |
| 9.1.1 环外插入混频器的 DDS+PLL 频率合成器电路 .....      | 228 |





|                                      |     |
|--------------------------------------|-----|
| 9.1.2 环内插入混频器的 DDS+PLL 频率合成器电路 ..... | 229 |
| 9.1.3 DDS 激励 PLL 的频率合成器电路 .....      | 230 |
| 9.2 全数字锁相环 .....                     | 231 |
| 9.2.1 全数字鉴相器 .....                   | 232 |
| 9.2.2 全数字环路滤波器 .....                 | 236 |
| 9.2.3 数控振荡器 DCO .....                | 240 |
| 9.2.4 全数字锁相环路举例 .....                | 242 |
| 9.3 软件锁相环 .....                      | 244 |
| 9.3.1 软件锁相环 (SPLL) 设计的基本方法 .....     | 244 |
| 9.3.2 软件锁相环的 Z 域模型 .....             | 244 |
| 9.3.3 软件锁相环的参数设置 .....               | 247 |
| 习题 .....                             | 248 |
| 附录 相关器件介绍 .....                      | 249 |
| 参考文献 .....                           | 259 |

# 绪 论

## 导 读

随着科学技术的发展和实际应用的需要,人们对各种设备的控制精度要求越来越高。在自动增益控制(AGC)、自动频率控制(AFC)技术成熟并得到广泛应用的基础上,人们对自动相位控制(APC)技术进行研究,由此有了锁相技术。锁相技术是实现相位自动控制的一门学科,是专门研究系统输出信号与输入信号相位关系的技术。锁相环是一个能够跟踪输入信号相位的闭环自动控制系统,在电子技术的各个领域得到了广泛的应用。

## 0.1 锁相技术的发展

锁相技术的发展距今已有 300 多年的历史。早在 1665 年,荷兰科学家霍金斯(Huygens)就获得了锁相技术的第一手观察资料。当时他注意到两个并排挂在墙上的钟摆可以长期保持同步,匹配的精确程度就像机械装置一样,已远远超出它们的能力范围以内。因此他假定两座钟摆之间发生了一种“共振”现象,两者通过空气媒质相互支援,达到了相位锁定。这是历史上第一次给出了两个振荡器之间出现相位锁定的物理解释,但是,由于当时科学技术条件的限制,并没有引起足够的重视。直到 20 世纪 20 年代,人们才开始研究同步理论。

锁相理论界普遍认为,1932 年,法国工程师贝尔赛什(Bellescize)最先发表了相位锁定的理论文章。在该篇文章中,他提出了利用锁相技术从接收到的调幅信号中恢复同步信号的方法,该同步信号与发射端载波信号频率相等、相位一致,也就是说与发射端载波信号相位锁定。用这种方法恢复出的同步信号,可以实现 AM 信号的同步解调。可惜由于种种原因,这种简单的同步接收机从来没有被广泛应用过,获得广泛应用的却是更早提出来的超外差接收机。

到 1943 年,锁相技术第一次成功地应用于电视接收机的水平扫描和垂直扫描同步电路中,避免了由于噪声干扰引起的扫描随机触发使画面抖动的现象,使得荧光屏上的图像稳定清晰。随后,在彩色电视接收机中也用锁相环路来同步彩色副载波信号。从此,锁相技术引起广泛重视,并迅速得到发展。

从 20 世纪 50 年代开始,因空间技术的要求,极大地推动了锁相技术的发展。由杰费(Jaffe)和里希廷(Rechtin)研究的、利用锁相环路作为导弹信标的跟踪滤波器获得成功,他们第一次发表了包含噪声分析的锁相环路线性理论分析的文章,同时解决了环路最优化设计的问题。在初期的人造地球卫星上无线电发射机的发射功率很低,接收距离却达到几千公里甚至上万公里,因而地面收到的信号相当微弱,由于有多普

勒频移和发射机振荡器本身的频率漂移,接收信号的准确频率是很难预料的。如果用中心频率固定的普通滤波器,信号很难落入通带范围,这就要求接收滤波器不但通带要窄而且其中心频率能够跟踪输入信号的变化。锁相环既能跟踪输入信号频率的变化,又具有窄带滤波性能,能够把深埋在噪声中的信号提取出来;此外,由于锁定后无频差,还可以用它来决定多普勒频移的数量,从而测出运载器的速度。由于航天技术的推动,锁相技术的理论研究和实际应用出现了蓬勃发展的局面。

20 世纪 60 年代,维特比(Viterbi)研究了无噪声锁相环路的非线性理论问题,同时出版了相干通信原理一书。随后在 70 年代,林特赛(Lindscy)和查理斯(Charles)在做了大量实验的基础上,进行了有噪声的一阶、二阶及高阶 PLL 的非线性理论分析。直到现在,世界各国的科技工作者还在对锁相技术的理论和应用进行广泛深入地研究。

最初的锁相环电路是利用分立元器件搭建的,所有的模块都由模拟电路组成,这样的锁相环称为模拟锁相环(APLL)。由于 APLL 在稳定工作时,各模块都可以认为是线性工作的,所以也称为线性锁相环(Linear Phase Locked Loop, LPLL)。此后,随着人们对锁相技术的理论和应用进行的深入广泛的研究和数字电路的发展,锁相环中的鉴相器部分开始由数字电路代替,其他部分仍为模拟电路,这种锁相环就是最初的数字锁相环(DPLL),准确地讲应为数模混合锁相环,并逐渐成为了锁相环的主流。其中,电荷泵锁相环(Charge-Pump Phase-Locked Loop, CPPLL)是数模混合 PLL 的典型代表。在 CPPLL 中,分频器和鉴相器一般用数字电路实现,环路滤波器和压控振荡器等模块由模拟电路实现。与此同时,锁相环电路也从基本的二阶发展到三阶或更高阶,从单环发展到了复合环。

世界上第一个 PLL 集成芯片大约出现在 1965 年,为模拟集成电路,其中的鉴相器采用四象限模拟乘法器,环路滤波器用无源或者有源 RC 滤波器实现,采用常用的 VCO 来产生 PLL 的输出信号。随着微电子技术的迅速发展,锁相环芯片的集成度以及系统的工作频率都得到了极大的提高,其制造工艺也有多种实现方式,如 CMOS、双极、BiCMOS 或 GaAs 工艺等。一般 GaAs 工艺条件用于高频高性能的场合,但代价较高。在其他常用工艺中,同等条件下双极(Bipolar)器件的速度较 CMOS 器件快得多。但 CMOS 工艺器件具有功耗低、集成度高、成本低、实现容易等优点,因而得到广泛的应用。在大规模集成电路的应用中,CMOS 电路已占据了主导地位。

目前,随着通信行业中对低成本、低功耗、大带宽和高数据传输速率的需求,PLL 集成电路不断朝着高集成度、高工作频率、低功耗和全数字化的方向发展。目前的 PLL 集成电路产品多达数百个品种。比较典型的如 560 系列、XR-200 系列以及 CD4046 等。由于新工艺的采用,PLL 集成电路的工作频率已达 GHz 量级。比如美国国家半导体(National Semiconductor)公司于 2003 年 6 月推出的 LMX243x 系列 PLL-Latinum 锁相环芯片,其工作频率高达 3GHz 以上,适用于无线局域网、5.8GHz 室内无绳电话、移动电话及基站等应用方案,低功耗、超低的相位噪声(正常化相位噪声可达到  $-219\text{dBHz}$ )使其突显优势。富士通(Fujitsu)公司的 PLL 系列芯片产品覆盖了从 100MHz 到 6GHz 很宽的频率范围。随着设计人员的不断努力,锁相环的性能在不断提高,现在已经有工作频率达 50GHz 的锁相环集成电路产品。



我国早在 20 世纪 50 年代就开展了对锁相技术的研究和应用工作。特别是导弹的发射、卫星的发射和回收、地球同步卫星的发射和定点等技术的发展，都离不开锁相技术。我国在 1970 年 4 月 24 日成功地发射了第一颗人造卫星，地面站成功地对人造卫星发射的信号进行了接收以及遥测遥控，证明了我国当时对锁相技术的研究和应用都达到了较先进的水平。从 1999 年 11 月 20 日“神舟一号”飞船的发射与回收到 2008 年 9 月 25 日“神舟七号”飞船的成功发射与回收，再从 2007 年 10 月 24 日我国首颗月球探测卫星嫦娥一号和 2010 年 10 月 1 日嫦娥二号探月卫星任务工程目标和科学目标的实现，再到 2011 年 4 月 10 日第八颗“北斗”导航卫星的圆满成功发射，进一步证明了我国在包括锁相技术在内的一批核心技术和关键技术方面，已经达到世界先进水平。

## 0.2 锁相环的种类

锁相环路种类繁多，大致可分类如下。

### 1. 按输入信号特点分类

- ① 恒定输入环路：用于稳频、频率合成等系统。
- ② 随动输入环路：用于跟踪解调系统。

### 2. 按环路构成特点分类

① 模拟锁相环路：环路部件全部采用模拟电路，其中鉴相器为模拟乘法器，该类型的锁相环也被称作线性锁相环。

② 混合锁相环路：即由模拟和数字电路混合构成，鉴相器由数字电路构成，如异或门、JK 触发器等，而其他模块由模拟电路构成。

③ 全数字锁相环路：即由纯数字电路构成，该类型的锁相环的模块完全由数字电路构成而且不包括任何无源器件，如电阻和电容。

④ 集成锁相环路：环路全部构成部件做在一片集成电路中。

⑤ 软件锁相环路：借助微处理器、FPGA、CPLD 或 DSP 技术，将锁相环的功能用软件来实现。

## 0.3 锁相环路的基本特征

锁相环路处于正常工作状态（锁定或跟踪）时，与相同功能的其他电路相比，具有下面一些基本特点。

### 1. 可以实现理想的频率控制

由于环路锁定时，环路输出频率与输入频率完全一致，能随输入信号频率变化而变化，没有剩余频差，只有相位误差。而且，相位误差也是极小的，所以能达到理想的无频差控制。



## 2. 良好的窄带跟踪特性

通过合理的设计,锁相环路对输入信号可等效为一个良好的窄带跟踪滤波器。窄带跟踪是指跟踪输入信号载频的慢变化,如多普勒效应引起的载频漂移变化;窄带滤波是指对于干扰和噪声,环路有相当好的窄带滤波作用。这是由于当压控振荡器输出信号频率锁定在输入信号频率上时,位于信号载频附近的干扰成分绝大部分会受到环路低通特性的抑制,从而减少了对压控振荡器的干扰作用,所以环路对干扰的抑制作用就相当于一个窄带的高频带通滤波器。例如,接收人造卫星发射的信号,其载波频率为 1600MHz,而窄带锁相接收机噪声带宽仅 300Hz,这是用任何通常的 LC、RC 和晶体滤波器所达不到的。由于锁相环路的窄带特性,可以用它来从输入的已调信号中提取基准的载波信号,实现 AM 信号的同步解调。

## 3. 良好的调制跟踪特性

锁相环路不仅具有窄带滤波特性,而且其压控振荡器输出信号频率可以跟踪输入信号的瞬时频率变化,表现出良好的调制跟踪性能。利用这一特性,可以使用锁相环解调 FM、PM、FSK 等调角信号,而且具有较低的解调门限。

## 4. 门限性能好、抗干扰能力强

环路存在着固有非线性,在噪声作用下,同样存在着门限效应,但锁相环不像一般的非线性器件那样门限取决于输入信噪比,而是由环路信噪比决定的。理论分析表明,锁相环的环路信噪比比输入信噪比小很多,使得环路的工作门限可以取得较低。环路用作 FM 解调器时,与一般鉴频器相比,门限改善可达 5dB。因此,锁相环路具有良好的抗干扰性能和抑制噪声性能,可以将深埋于噪声中的有用信息提取出来,在弱信号提取方面具有很大的优势。

## 5. 易于集成化

锁相环是一个相位反馈控制系统,可以不用电感线圈就能实现对输入信号频率和相位的自动跟踪。这一特点,使得环路易于集成化和数字化。环路集成化与数字化为减小体积、降低成本、增加可靠性和多用途提供了条件。

# 0.4 锁相技术的应用

由于锁相环路具有这些独特的优良性能,使得它在电子与通信系统中得到了广泛应用,其应用主要包含以下几个方面:跟踪滤波、自动频率调谐;频率合成与频率变换;模拟和数字信号的相干解调;数字通信中的位同步提取;锁相测速与测距等。可以说,从通信、雷达、导航、激光、电子侦察、干扰和抗干扰、宇航、卫星通信、遥测遥控、广播、电视及现代测量仪器仪表等,乃至一些工农业生产部门,如冶金、水文地质、电力、机械加工、生产自动化等方面都广泛使用了锁相技术。并且,锁相技



术的基本原理已拓展到其他学科,例如,生物物理学、生理学、原子物理学、流体力学、气象学和海洋学等。

## 0.5 频率合成技术

频率合成技术是将一个(或多个)基准频率信号变换为所需要频率信号(一个或多个)的技术。新产生信号具有与基准频率信号同样高的频率稳定性和精确度。频率合成器的应用日益广泛,在通信设备中,它可以作为发射机的激励信号源,也可以作为接收机的本地振荡器;在测试设备中,可单独作为标准信号源。

纵观频率合成技术的发展历程,频率合成的方法可以分为3大类:直接式频率合成器、锁相式频率合成器和直接数字式频率合成器。其中,锁相式频率合成器和直接数字式频率合成器目前已成为频率合成器的主流技术。

目前,锁相式频率合成器的发展方向:第一是减小频率间隔,采用小数分频的锁相式频率合成器,解决单环数字频率合成器中高鉴相频率与高频率分辨力之间的矛盾,使频率间隔可达到 $\mu\text{Hz}$ 的数量级;第二是提高频率转换速率,快速的频率转换速率在跳频通信中是很重要的技术指标;第三是将单片机引入频率合成器,使频率合成器具有可编程序的特点。特别是小数频率合成器和跳频频率合成器在军事上具有很重要的意义。

直接数字式频率合成器是20世纪70年代初发展起来的一门新技术,其特点是计算机参与频率合成,采用了数字取样技术,将参考信号的频率、相位、幅度等参数转变为一组取样函数,然后直接运算出所需要的频率信号。目前需要解决的主要问题是输出频率上限的提高以及寄生输出的抑制。

将直接数字式频率合成技术用于锁相式频率合成器中,可以将直接数字式频率合成的高分辨率及快速转换时间特性与锁相环路的输出频率高、寄生输出低的特点有机地结合起来,这是目前开发应用高性能频率合成器的一种较好方法。

锁相与频率合成技术是电子与通信技术的重要组成部分。随着各种新型锁相环和频率合成器集成度的不断提高,锁相与频率合成器电路体积大大缩小、可靠性大大提高、组装调试方便、便于工厂生产和应用,因而使锁相与频率合成技术的应用更加普遍。

# 第 1 章 锁相环路的基本工作原理

## 导 读

本章首先从相位角度, 阐述锁定与跟踪的概念, 包括锁相环的 3 种工作状态和两种工作过程; 讨论锁相环路组成原理, 分析鉴相器、环路滤波器和压控振荡器的数学模型与性能特点; 根据锁相环路的相位模型, 推导出环路的动态方程, 分析瞬时频差、固有频差与控制频差的关系。通过对锁相技术中最常用的一些概念和专用术语的介绍, 为进一步分析锁相环的性能特点打下基础。

## 1.1 锁定与跟踪的概念

锁相是相位锁定的简称, 具体讲是通过相位的负反馈控制, 使系统输出信号的相位锁定在系统输入信号的相位上。完成这一任务的负反馈环称为锁相环 (Phase Locked Loop, PLL), 其矩形框表示如图 1-1 (a) 所示。

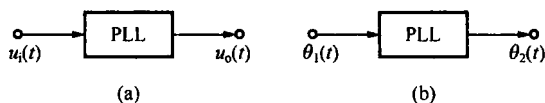


图 1-1 锁相环的矩形框表示

设输入信号为

$$u_i(t) = U_i \sin[\omega_i t + \theta_i(t)] \quad (1-1)$$

式中:  $U_i$ ——输入信号的幅度;

$\omega_i$ ——载波角频率;

$\theta_i(t)$ ——以载波相位  $\omega_i t$  为参考的瞬时相位。若输入信号是未调载波,  $\theta_i(t)$  即为常数, 是  $u_i(t)$  的初始相位; 若输入信号是角调制信号 (包括调频、调相信号等),  $\theta_i(t)$  即为时间的函数。

设输出信号为

$$u_o(t) = U_o \cos[\omega_o t + \theta_o(t)] \quad (1-2)$$

式中:  $U_o$ ——输出信号的幅度;

$\omega_o$ ——环内被控振荡器的自由振荡角频率, 它是环路的一个重要参数;

$\theta_o(t)$ ——以自由振荡的载波相位  $\omega_o t$  为参考的瞬时相位, 在未受控制以前它是常数, 在输入信号的控制之下,  $\theta_o(t)$  即为时间的函数。

因为锁相环路是一个相位控制系统, 因此, 输入信号  $u_i(t)$  对环路起作用的是它的瞬时相位  $\omega_i t + \theta_i(t)$ , 输出信号  $u_o(t)$  的瞬时相位  $\omega_o t + \theta_o(t)$  受输入信号瞬时相位  $\omega_i t +$



$\theta_i(t)$  的控制。因而, 环路一般不考虑输入信号  $u_i(t)$  对输出信号  $u_o(t)$  的幅度影响。

要研究锁相环的相位控制作用, 首先要搞清楚输出信号瞬时相位与输入信号瞬时相位之间的相位关系。

### 1.1.1 相位关系

在矢量坐标系中, 输入信号  $u_i(t)$  的幅度  $U_i$  可以用矢量的长度表示,  $u_i(t)$  的瞬时相位  $\omega_i t + \theta_i(t)$  可以表示为矢量与实轴的夹角, 输出信号  $u_o(t)$  幅度亦可以用矢量的长度来表示,  $u_o(t)$  的瞬时相位  $\omega_o t + \theta_o(t)$  可以表示为矢量与实轴的夹角, 如图 1-2 (a) 所示。由图可得输入信号与输出信号的瞬时相位之差为

$$\theta_e(t) = [\omega_i t + \theta_i(t)] - [\omega_o t + \theta_o(t)] = (\omega_i - \omega_o)t + \theta_i(t) - \theta_o(t) \quad (1-3)$$

在上面的表示方法中,  $\theta_i(t)$  是以输入信号的载波相位  $\omega_i t$  为参考的, 而  $\theta_o(t)$  则是以受控振荡器自由振荡的载波相位  $\omega_o t$  为参考的。由于参考基准不同,  $\theta_i(t)$  与  $\theta_o(t)$  无法直接比较。为便于比较, 需选择统一的参考相位。

前面已经说到, 被控振荡器的自由振荡角频率  $\omega_o$  是系统的一个重要参数, 它的载波相位  $\omega_o t$  可以作为一个参考相位。这样一来, 输入信号的瞬时相位可以改写为

$$\omega_i t + \theta_i(t) = \omega_o t + (\omega_i - \omega_o)t + \theta_i(t) \quad (1-4)$$

令

$$\Delta\omega_o = \omega_i - \omega_o \quad (1-5)$$

为输入信号频率与环路自由振荡频率之差, 称为环路的固有频差。

再令

$$\theta_1(t) = \Delta\omega_o t + \theta_i(t) \quad (1-6)$$

为输入信号以  $\omega_o t$  为参考的瞬时相位, 因此, 式 (1-4) 可以改写为

$$\omega_i t + \theta_i(t) = \omega_o t + \theta_1(t) \quad (1-7)$$

同理, 输出信号的瞬时相位可以改写为

$$\omega_o t + \theta_o(t) = \omega_o t + \theta_2(t) \quad (1-8)$$

$$\theta_2(t) = \theta_o(t) \quad (1-9)$$

式中:  $\theta_2(t)$  也是以  $\omega_o t$  为参考的输出瞬时相位。由于有了共同的参考相位, 锁相环的输入、输出就可分别用  $\theta_1(t)$  和  $\theta_2(t)$  表示, 其框图亦可表示为如图 1-1 (b) 所示。

由于有了共同的参考, 就便于比较。将式 (1-6) 和式 (1-9) 代入式 (1-3), 得到环路的瞬时相位差为

$$\theta_e(t) = \theta_1(t) - \theta_2(t) \quad (1-10)$$

系统的瞬时频差为

$$\frac{d\theta_e(t)}{dt} = \theta'_e(t) = \theta'_1(t) - \theta'_2(t) = \Delta\omega_o + \frac{d\theta_1(t)}{dt} - \frac{d\theta_2(t)}{dt} \quad (1-11)$$

应用上述描述方法, 矢量图可以画成如图 1-2 (b) 所示。

### 1.1.2 环路的工作状态

#### 1. 失锁状态

图 1-2 (b) 所示为两矢量, 其关系清晰地反映了系统的工作状态。当输入角频率





$\theta'_1(t)$  (即矢量  $U_i e^{j\theta_1}$  的旋转速率) 与输出角频率  $\theta'_2(t)$  (即矢量  $U_o e^{j\theta_2}$  的旋转速率) 不同时, 两矢量将相对旋转, 其夹角  $\theta_e(t)$  将随时间无限增大, 绕过一周 ( $2\pi$ ) 又一周, 输出与输入两个信号之间相位没有关系, 瞬时频差和瞬时相差均无限增大, 这就是系统的失锁状态。

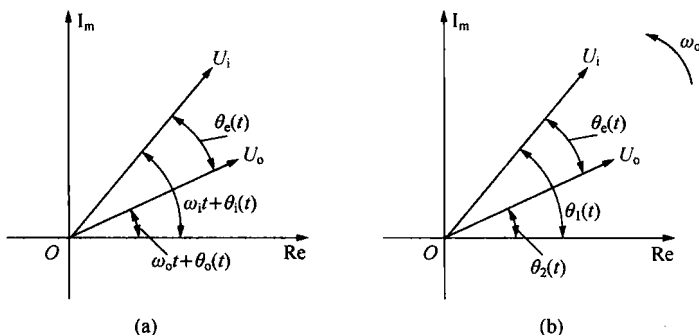


图 1-2 输入信号和输出信号的相位关系

## 2. 同步状态

实际运行中的锁相环路, 输入  $\theta_1(t)$  通常是随时间变化的, 究其原因, 有两种情况, 其一输入信号  $u_i(t)$  为调角信号 (FM 信号或 PM 信号),  $\theta_1(t)$  即为随调制信号变化的时间函数; 另一情况是输入信号  $u_i(t)$  为固定频率的载波信号, 但其相位上叠加了噪声或干扰, 使得  $\theta_1(t)$  随时间变化。当输入相位  $\theta_1(t)$  随时间变化时, 如果环路的固有频差  $\Delta\omega_o$  在一定的范围之内, 依靠环路自身的相位跟踪作用, 会迫使输出信号的相位  $\theta_2(t)$  跟踪输入信号相位  $\theta_1(t)$  的变化, 经过若干周期 (即  $2n\pi$  相位的跳跃, 称为跳周) 后, 两信号之间的相位差  $\theta_e(t)$  将不会随时间无限增长, 而是保持在一个有限的范围  $2n\pi + \epsilon_{\theta e}$  之内, 两信号之间的频差  $\theta'_e(t)$  保持在一个有限的范围  $\epsilon_{\Delta\omega}$  之内, 其中  $\epsilon_{\theta e}$ 、 $\epsilon_{\Delta\omega}$  是很小的量, 即环路的状态稳定为

$$\begin{cases} |\theta'_e(t)| \leq \epsilon_{\Delta\omega} \\ |\theta_e(t) - 2n\pi| \leq \epsilon_{\theta e} \end{cases} \quad (1-12)$$

这就是同步状态的定义。

## 3. 锁定状态

当环路输入信号  $u_i(t) = U_i \sin[\omega_i t + \theta_1(t)]$  为固定频率的载波信号时, 载频  $\omega_i$  及起始相位  $\theta_1(t)$  均为常数, 即  $\frac{d\theta_1(t)}{dt} = \theta'_1(t) = 0$ 。而有

$$\begin{aligned} \theta_e(t) &= \theta_1(t) - \theta_2(t) = \Delta\omega_o t + \theta_1(t) - \theta_o(t) \\ \theta'_e(t) &= \Delta\omega_o - \theta'_o(t) \end{aligned}$$

若环路为同步状态, 据式 (1-12), 输出信号的瞬时相位  $\theta_o(t)$  和瞬时频差  $\theta'_o(t)$  应满足

$$\begin{aligned} \theta_o(t) &= \theta_1(t) - \theta_e(t) = \Delta\omega_o t + \theta_1(t) - \epsilon_{\theta e} \\ \theta'_o(t) &= \Delta\omega_o \end{aligned}$$