

电子学基础系列



ELECTRONICS

模拟与数字电路实验

王勇 主编

复旦大学出版社

MONI YU SHUZI DIANLU SHIYAN MONI YU SHUZI DIANLU SHIYAN

电子学基础系列



ELECTRONICS

模拟与数字电路实验

王勇 主编

复旦大学出版社

MONI YU SHUZI DIANLU SHIYAN MONI YU SHUZI DIANLU SHIYAN

图书在版编目(CIP)数据

模拟与数字电路实验/王勇主编. —上海:复旦大学出版社,2013.2
(复旦博学·电子学基础系列)
ISBN 978-7-309-09473-2

I. 模… II. 王… III. ①模拟电路-实验-高等学校-教材②数字电路-实验-高等学校-教材 IV. ①TN710-33②TN79-33

中国版本图书馆 CIP 数据核字(2013)第 016760 号

模拟与数字电路实验

王 勇 主编
责任编辑/梁 玲

复旦大学出版社有限公司出版发行
上海市国权路 579 号 邮编:200433
网址:fupnet@fudanpress.com http://www.fudanpress.com
门市零售:86-21-65642857 团体订购:86-21-65118853
外埠邮购:86-21-65109143
江苏省句容市排印厂

开本 787×960 1/16 印张 12.75 字数 224 千
2013 年 2 月第 1 版第 1 次印刷

ISBN 978-7-309-09473-2/T·467
定价:25.00 元

如有印装质量问题,请向复旦大学出版社有限公司发行部调换。
版权所有 侵权必究

目 录

第一单元 分立元件放大电路实验	1
1.1 放大器的设计考虑	1
1.1.1 放大器静态工作点的选择原则	1
1.1.2 偏置电路的形式及其静态工作点	2
1.1.3 放大器电压放大倍数	3
1.1.4 频率响应特性	4
1.2 放大器的调整与测试	4
1.2.1 测试前的电路检查	4
1.2.2 静态工作点的测试和调整	5
1.2.3 最大动态范围 V_{opp} 的测试	5
1.2.4 放大器输入电阻 R_i 的测试	5
1.2.5 放大器输出电阻 R_o 的测试	7
1.2.6 放大倍数的测试	7
1.2.7 放大器幅频特性的测试	9
1.3 放大器中的寄生反馈	9
1.3.1 通过直流电源内阻的寄生反馈	9
1.3.2 通过地线产生的寄生反馈	11
1.3.3 通过分布电容的寄生反馈	12
1.3.4 放大器中的干扰	13
1.4 阻容耦合晶体管放大器的设计	14
1.4.1 放大器设计指标	14
1.4.2 放大器的设计步骤	14
1.5 实验题目	20
实验 1-1 示波器的使用	20
实验 1-2 晶体管放大器	27
第二单元 运算放大器及其应用	33
2.1 运放电路的安装	33

2.2	运放的保护、调零和频率补偿	34
2.2.1	保护	34
2.2.2	调零	34
2.2.3	频率补偿与消除自激	35
2.3	多级电路的调试	36
2.4	实验题目	36
	实验 2-1 运放基本应用电路	36
	实验 2-2 测量放大器	39
	实验 2-3 晶体管输出特性曲线测试电路	43
	实验 2-4 功率放大电路	47
附录	52
	附录 2-1 运放应用电路	52
	附录 2-2 RC 有源滤波器的设计	57
第三单元	模拟乘法器	68
3.1	模拟乘法器的原理	68
3.2	集成模拟乘法器的电路结构	70
3.3	乘法器的应用	72
3.4	实验题目	73
	实验 调幅与检波	73
第四单元	LC 正弦波振荡器	80
4.1	三点式振荡器	80
4.2	实验题目	81
	实验 LC 三点式振荡器	81
第五单元	反馈控制电路	88
5.1	锁相环路基本原理	88
5.1.1	锁相环的组成	88
5.1.2	环路方程	91
5.1.3	锁相环路的主要特性	92
5.2	集成模拟锁相环电路	94
5.2.1	鉴相器 PD	94

5.2.2	环路滤波器	96
5.2.3	压控振荡器 VCO	96
5.3	模拟集成锁相环的应用	98
5.3.1	FM 调制	98
5.3.2	FM 解调	99
5.4	锁相环同步范围与捕捉范围的测试方法	101
5.4.1	同步范围的测试	101
5.4.2	捕捉范围的测试	101
5.5	实验题目	102
实验	FM 调制与解调实验	102
附录	宽带 AGC 放大器实验	104
第六单元	数字电路的 FPGA 实现	110
6.1	概述	110
6.2	FPGA 系统设计方法	112
6.2.1	软硬件环境	112
6.2.2	FPGA 设计步骤及方法	113
6.3	FPGA 数字电路实验板	113
6.3.1	常用板上资源 I/O 管脚定义	113
6.3.2	FPGA 实验板使用步骤	115
6.4	Spartan 库说明	115
6.5	建立 ISE 工程、功能仿真、下载验证实验步骤	117
6.5.1	建立 ISE 工程	117
6.5.2	原理图编辑并完成综合	120
6.5.3	对电路进行仿真测试	124
6.5.4	分配管脚并完成布线和生成下载文件	126
6.5.5	下载 bit 程序到板卡上进行测试	128
6.6	其他操作要点	130
6.6.1	总线操作要点	130
6.6.2	宏模块操作	131
6.7	实验题目	132
实验 6-1	电梯楼层显示控制器的 FPGA 设计	134
实验 6-2	计数型控制器的 FPGA 设计	135

实验 6-3	出租车候时计价系统的 FPGA 设计	135
实验 6-4	时钟的 FPGA 设计	135
实验 6-5	音乐的 FPGA 设计	136
实验 6-6	交通灯的 FPGA 设计	136
实验 6-7	运动员反应时间测量电路	136
实验 6-8	洗衣机状态控制电路	137
实验 6-9	数字密码锁设计	138
实验 6-10	两位十进制计算器设计	139
第七单元	脉冲电路及其应用	140
7.1	晶体管的开关特性	140
7.1.1	晶体二极管的开关特性	140
7.1.2	晶体三极管的开关特性	141
7.1.3	加速电容的作用	143
7.2	集成门电路组成的脉冲单元电路	144
7.2.1	自激多谐振荡器	144
7.2.2	单稳态触发器	148
7.3	施密特电路和 555 定时器	151
7.3.1	施密特电路	151
7.3.2	555 定时器	153
7.4	实验题目	155
实验	低频脉冲信号发生器电路设计	155
第八单元	小型数字系统及综合实验	158
8.1	小型数字系统设计概述	158
8.1.1	小型数字系统的组成	158
8.1.2	系统的设计步骤	159
8.1.3	系统设计中应予考虑的几个问题	161
8.1.4	设计举例	163
8.2	小型数字系统控制器设计	169
8.2.1	概述	169
8.2.2	设计举例	170
8.3	用中规模集成器件设计数字系统	171

8.4 实验题目	176
实验 8-1 计数型控制器设计	176
实验 8-2 智力竞赛抢答计时系统设计	177
实验 8-3 三位数字频率计系统设计	178
实验 8-4 六位 ADC 系统设计	178
实验 8-5 六位频率计系统设计	180
实验 8-6 直流数字电压表	184
实验 8-7 D 类功放	189
实验 8-8 射频识别系统	190
参考文献	193

第一单元 分立元件放大电路实验

本单元为基本电路实验,是复杂放大电路的基础。通过选做实验,能够更好地理解掌握模拟电路的工作原理、设计和测试方法。

1.1 放大器的设计考虑

1.1.1 放大器静态工作点的选择原则

选择放大器静态工作点的原则是保证输出波形不产生非线性失真,并使放大器有较大的增益。放大器的输出波形是否产生非线性失真,主要取决于晶体管在外加信号输入后,其工作点的变化范围是否进入到晶体管的非线性区域。图 1-1 为晶体管的输入和输出特性曲线。由图可见,非线性失真的大小与晶体管的特性曲线有关,与输入信号幅度及静态工作点 $Q(I_{cQ}, V_{ceQ})$ 亦有关。

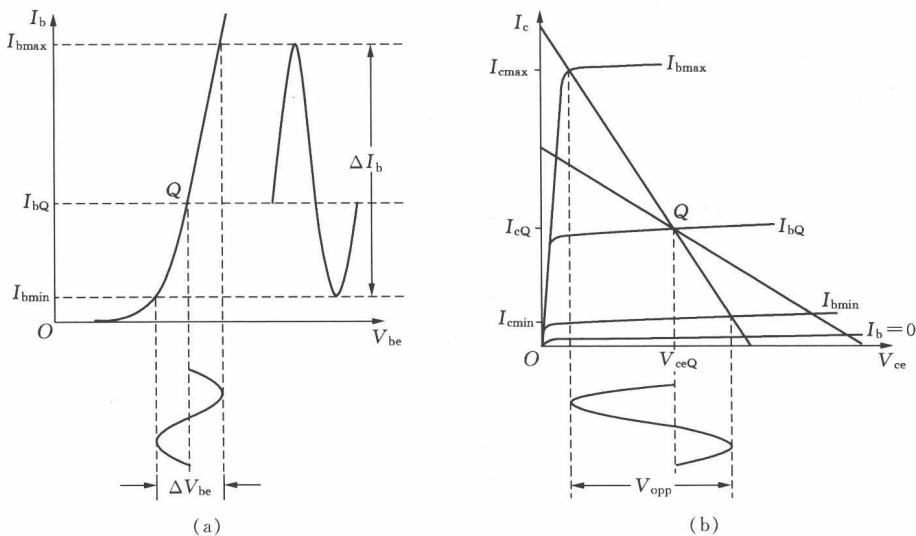


图 1-1 晶体管的输入和输出特性曲线

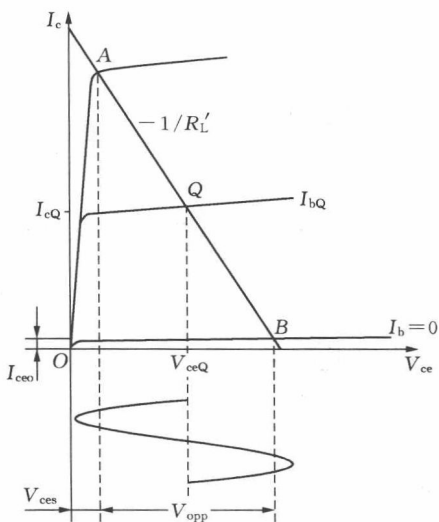


图 1-2 晶体管放大器的限幅失真与动态范围

如图 1-2 所示,若输入信号幅度增大致使工作点的变化范围超过交流负载线的 A 点和 B 点(即晶体管进入饱和区或截止区),放大器输出波形将产生平顶限幅失真。A 点和 B 点所对应的集电极电压变化范围,是该放大器输出电压的最大摆动幅度 V_{opp} 。

由图 1-2 可见,若放大器要获得较大的 V_{opp} ,为了充分利用放大器的摆动范围,放大器的静态工作点 Q 应选在交流负载线的中点,即使使

$$V_{ceQ} - V_{ces} = (I_{cQ} - I_{ceo}) \cdot R'_L = \frac{1}{2} V_{opp} \quad (1-1)$$

上式中, V_{ces} 、 I_{ceo} 是晶体管 ce 间饱和压降(约 1 V)与穿透电流(可忽略), R'_L 为放大器等效负载。

若 Q 点选得太高, $V_{ceQ} - V_{ces} < (I_{cQ} - I_{ceo}) \cdot R'_L$, 即 Q 点接近 A 点, 则当输入信号使 I_c 加大时, 就很容易进入到饱和区。反之, 若 Q 点选得太低, $V_{ceQ} - V_{ces} > (I_{cQ} - I_{ceo}) \cdot R'_L$, 即 Q 点接近 B 点, 则放大器就很容易进入截止区。所以 Q 点选得太高或太低都会使输出波形产生限幅失真, 如图 1-2 所示。

对于输出摆幅要求不高的放大单元, 放大器的动态范围不是设计考虑的重点, 静态工作点 Q 可以不选在交流负载线的中点, 可以根据增益或其他要求来选择。

1.1.2 偏置电路的形式及其静态工作点

晶体管偏置电路的形式有多种。如图 1-3 所示, 分压式电流负反馈偏置电路减小了工作电流对晶体管参数的依赖性, 有利于提高静态工作点的稳定性, 其静态工作点电流为

$$I_{cQ} = \beta \frac{\frac{R_{b1} // R_{b2}}{R_{b1}} E_c - V_{beQ}}{R_{b1} // R_{b2} + (\beta + 1) \cdot (R_{e1} + R_{e2})} \quad (1-2)$$

上式中, 硅管的 $V_{beQ} \approx 0.7 \text{ V}$, 锗管的 $V_{beQ} \approx 0.3 \text{ V}$ 。

偏置电路元件的计算一般可用工程估算的方法,元件值一般应取系列值。为提高电路工作点的稳定性,减小工作点对晶体管参数 β 、 V_{beQ} 的依赖性,元件值的选取一般宜满足

$$\begin{cases} R_{b1} // R_{b2} \gg \frac{V_{beQ}}{E_c} \cdot R_{b1} \\ R_{b1} // R_{b2} \ll (\beta + 1) \cdot (R_{e1} + R_{e2}) \end{cases} \quad (1-3)$$

因此,静态工作点电流近似为

$$I_{cQ} \approx \frac{R_{b1} // R_{b2} E_c}{R_{b1} + R_{e2}} \quad (1-4)$$

另外,在许多场合还应该兼顾 $R_{b1} // R_{b2}$ 对放大器输入阻抗 R_i 的影响,

$$R_i = R_{b1} // R_{b2} // [r_{be} + (\beta + 1) \cdot R_{e1}] \quad (1-5)$$

1.1.3 放大器电压放大倍数

多级放大器的放大倍数应等于各级放大倍数的乘积。在计算各单级放大倍数时,可以把后级的输入电阻看成前级的负载,也可以把前级的输出电阻看成后级信号源的内阻。对于单级放大器(如图1-3所示)而言,其电压放大倍数的绝对值为

$$A_v = \frac{\beta \cdot R'_L}{r_{be} + (\beta + 1) \cdot R_{e1}} \quad (1-6)$$

式中 r_{be} 是晶体管的共射输入阻抗,表示为 $r_{be} = r_{bb'} + r_{b'e}$, $r_{bb'}$ 是晶体管基区体电阻。对于高频大功率管, $r_{bb'} = 1 \sim 5 \Omega$;对于高频小功率管, $r_{bb'} = 10 \sim 300 \Omega$;对于低频小功率管, $r_{bb'} = 50 \sim 500 \Omega$ 。 $r_{b'e}$ 是发射结动态电阻,随工作电流不同而异,常温($T = 300 \text{ K}$)下,有

$$r_{b'e} = \beta \frac{k \cdot T/q}{I_{cQ}} \approx \beta \frac{26 \text{ mV}}{I_{cQ}} \gg r_{bb'} \quad (1-7)$$

因此,放大倍数近似为

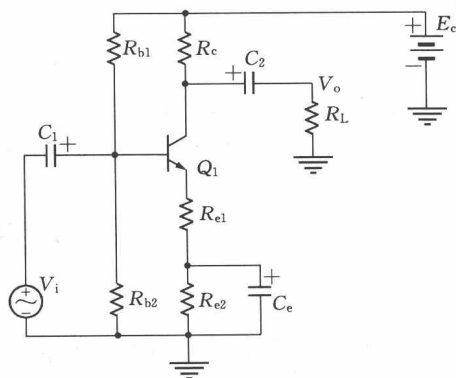


图 1-3 分压式电流负反馈偏置电路

$$A_v \approx \frac{R'_L}{\frac{26 \text{ mV}}{I_{cQ}} + R_{e1}} \quad (1-8)$$

由此可见,静态工作点不仅影响放大器输出波形的非线性失真和最大摆幅,而且还影响放大器的放大倍数和输入阻抗。选择静态工作点时需根据电路要求,兼顾各方面情况。

1.1.4 频率响应特性

任何放大电路总有各种电容元件,这是影响放大电路频率特性的主要因素。限制放大器高频特性的主要因素是晶体管的结电容及电路的分布电容,高半功率点频率 f_H 的计算将在高频电路实验中涉及。影响放大器低频特性的主要原因是耦合电容和射极旁路电容。

对于单级共射放大器(如图 1-3),低半功率点频率 f_L 主要由射极旁路电容 C_e 决定,即

$$f_L = \frac{1}{2\pi \cdot R_{e2} // \left(R_{e1} + \frac{r_{be}}{\beta + 1} \right) \cdot C_e} \quad (1-9)$$

对于多级放大器,若每一级放大器的电路形式相同,且半功率点相等,则多级放大器总的半功率点 f_H (或 f_L)与每一级放大器的半功率点 f'_H (或 f'_L)的关系为

$$f_L = \frac{f'_L}{\sqrt{\sqrt[n]{2} - 1}} \quad (1-10)$$

$$f_H = f'_H \sqrt{\sqrt[n]{2} - 1} \quad (1-11)$$

显然多级放大器的低半功率点 f_L 要高于每一级放大器的低半功率点 f'_L 。而高半功率点 f_H 要低于每一级放大器的高半功率点 f'_H ,级数 n 越大,则降低越多。

1.2 放大器的调整与测试

1.2.1 测试前的电路检查

任何一个电子线路安装之后,在接通电源之前必须对电路进行如下检查:

(1) 应仔细检查电路中各元件引脚、连接线是否接触良好,如实验面包板插孔不可太松(对于焊接实验板,应检查是否有假焊、虚焊),元件是否接错,尤其是电解电容的极性是否正确,晶体管的管脚顺序是否正确。

(2) 用万用表电阻档测量电路的电源进线端对地的电阻,看是否有短路现象。若有短路现象或阻值太小,则应查出原因,排除故障后才能接入电源。

1.2.2 静态工作点的测试和调整

静态工作点是通过 I_{cQ} 、 V_{ceQ} 、 I_{bQ} 来描述的,一般只需测 I_{cQ} 、 V_{ceQ} 。在具体测试过程中需注意以下几点:

(1) 凡是使用机壳接地的电子仪器时,仪器的接地端应和放大器的接地线连接在一起,否则仪器机壳引入的干扰不仅会使放大器的工作状态发生变化,而且会使测试结果不可靠。

(2) 由于测电压较测电流方便,因此测 I_{cQ} 时,一般可用电压表(或示波器直流耦合)测出 R_c 两端的电压差,然后求出 I_{cQ} 。

(3) 电压测量仪器的输入阻抗应远远大于被测点的等效阻抗,否则将使测试结果产生很大的误差。

(4) 测静态工作点应该是在没有输入信号的情况下测试,而且还应防止外界的干扰信号混入放大器以及放大器本身产生自激振荡。为此,测工作点时最好使输入端短路(对交流而言)。此外,也可用示波器 DC 输入来测工作点,这样可以及时发现放大器中是否有干扰和自激,从而避免各种错误的测试结果。

测试结果若 I_{cQ} 不正常,可改变 R_{b1} 、 R_{b2} 或 R_e 。若 V_{ceQ} 不正常,可改变 R_c 。

1.2.3 最大动态范围 V_{opp} 的测试

将信号源的输出端接到放大器的输入端,放大器的输出端接到示波器的 Y 轴输入端。然后逐步加大(或减小)信号源的输出幅度,当示波器显示屏上的波形刚出现平顶限幅(失真)时的幅度,就是放大器的最大动态范围 V_{opp} 。

1.2.4 放大器输入电阻 R_i 的测试

R_i 的测试采用串联电阻方法。在被测放大器与信号源之间串入一个已知标准电阻 R_n ,通过分别测出放大器的输入电压 V_i 和已知标准电阻 R_n 上的电压,来确定放

大器的输入电流 I_i 进而求出被测放大器的输入阻抗 R_i 。其原理如图 1-4 所示。

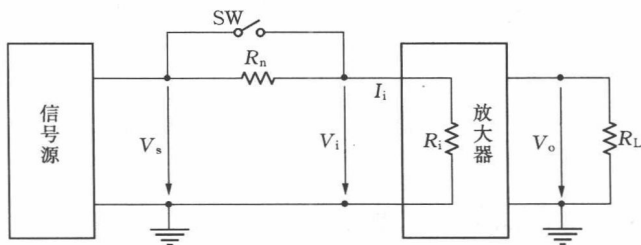


图 1-4 R_i 的测试方法

由于标准电阻 R_n 两端都不接地,使测试仪器和被测电路没有公共地线,因此直接用示波器准确测试 R_n 两端的电压比较困难。另外,由于受被测放大器输出最大动态范围的限制,当被测放大器的增益较大时,信号源输出电压波形的允许峰峰值非常小,因此放大器的输入电压 V_i 过小以至难以准确测量。为此,通常是采用直接在放大器输出端测量电压 waveform 的方法,求得被测放大器的输入阻抗 R_i 。

如图 1-4 所示的开关 SW 闭合时,在放大器输出端测得放大器输出电压 V_{o1} , SW 断开时,在放大器输出端测得输出电压 V_{o2} 。由于 $V_{o1} = A_v \cdot V_s$ 、 $V_{o2} = A_v \cdot V_i$, 其中 A_v 为放大器电压增益, V_s 为信号源输出电压, V_i 为放大器输入电压。因此 R_i 可由(1-12)式求得:

$$R_i = \frac{V_i}{V_s - V_i} \cdot R_n = \frac{\frac{V_{o2}}{A_v}}{\frac{V_{o1}}{A_v} - \frac{V_{o2}}{A_v}} = \frac{V_{o2}}{V_{o1} - V_{o2}} \cdot R_n \quad (1-12)$$

只要保证晶体管工作在线性区域,并且信号源内阻 $R_s \ll R_n$,那么在放大器输出端测得的 R_i 与直接在放大器输入端测试所得的 R_i 是一致的。

在具体测试过程中还必须注意下列几点:

(1) 已知标准电阻 R_n 要选取适当。若 R_n 太大,则 V_{o2} 太小,将使测试误差加大;若 R_n 太小,则 V_{o1} 与 V_{o2} 十分接近,两者相减的结果使 R_i 有效数据长度不足,也使 R_i 测试误差大大增加。通常应使 $R_n \approx R_i$ 为宜。为了测试方便,也可用电位器代替 R_n ,测试时调节电位器使 $V_{o2} = 0.5V_{o1}$,则电位器之值就是被测输入电阻 R_i 。

(2) 如果被测输入电阻 R_i 很大(在数百千欧姆以上),在测试过程中放大器输入端呈现高阻抗,容易引起各种干扰。在这种情况下,放大器输入端应置于屏蔽盒内。

(3) V_s 不应取得太大,否则将使晶体管工作在非线性状态。应该用示波器监视放大器的输出波形,使之在不失真的条件下测试。

(4) 测试过程中输入信号幅度必须保持不变,信号频率应选在所需工作频率上。

1.2.5 放大器输出电阻 R_o 的测试

放大器输出端可以等效成一个理想电压源 V_o 和输出电阻 R_o 相串联,如图 1-5 所示。输出电阻 R_o 的大小反映了放大器带负载的能力,因此也可以通过测量放大器接入负载前后的电压变化来求出输出电阻 R_o 。为此在放大器输入端加入一个固定电压,先不接入负载电阻 R_L ,测出放大器的输出电压 V_L' (开路电压),然后接入适当的负载电阻 R_L ,再测出输出电压 V_L'' ,由此求出输出电阻 R_o ,

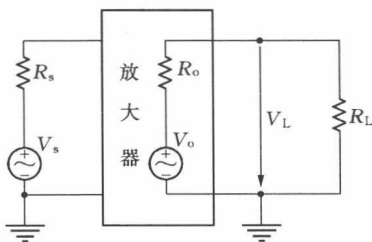


图 1-5 R_o 的测试方法

$$R_o = \frac{V_L' - V_L''}{V_L''} \cdot R_L \quad (1-13)$$

在测试中必须注意以下几点:

(1) 为减小测试误差,仍以选取 $R_L \approx R_o$ 为宜。也可用电位器来代替 R_L ,调节电位器使 $V_L'' = 0.5V_L'$,则电位器之值就是被测的输出电阻 R_o 值。

(2) 应该用示波器监视放大器输出波形,保证在 R_L 接入前后都不失真的条件下测试。如果接入 R_L 后放大器输出波形产生失真,则应减小输入信号幅度。

(3) 测试过程中输入信号幅度必须保持不变,信号频率应选在所需工作频率上。

1.2.6 放大倍数的测试

一般情况下,只要测出输出、输入信号的幅度峰峰值大小,即可求出放大器的放大倍数。测试时需注意:

(1) 输入信号幅度不可太大,必须在输出波形不失真的条件下测试。

(2) 测多级放大器增益时,为使输出波形不失真,其输入信号一般都要小到毫伏级或微伏级。输入信号的测试必须有高灵敏度的电压表。如果不具备条件,也

可以在信号源放大器之间接入一个分压器,如图 1-6 所示,其分压系数可由已知电阻 R_1 、 R_2 求得,即

$$K = \frac{R_2}{R_1 + R_2} \quad (1-14)$$

这样就可以通过直接测量 V_o 、 V_s 来计算放大倍数:

$$A_v = \frac{R_1 + R_2}{R_2} \cdot \frac{V_o}{V_s} \quad (1-15)$$

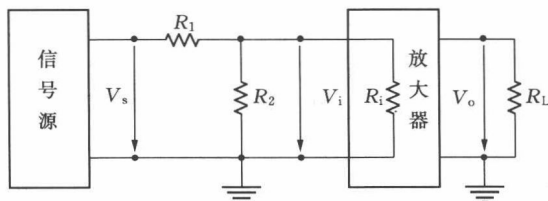


图 1-6 放大倍数的测试——分压系数方法

为了保证测试精度, R_1 、 R_2 应选择精密电阻,并且应使 $R_2 \ll R_i$, 否则 R_i 将影响分压系数 K 的精度。通常 R_2 在数十欧姆以下。至于分压系数 K 可根据放大器增益而定,以保证 V_s 测试方便为宜。为了保证设计时所取的 R_s 值与测试时一致,也可在信号源和放大器之间接入一个阻抗变换网络,如图 1-7 所示。图中除了 R_1 、 R_2 组成的分压器外,还多了一个电阻 R_3 , 适当选取 R_3 值,使其满足

$$[(R_1 + R_s) // R_2 + R_3] = R'_s$$

上式中, R'_s 为设计时给定的信号源内阻,通常 R_2 值选取得很小,满足 $(R_1 + R_s) \gg R_2$, 因此只要取 $R_2 + R_3 = R'_s$ 即可。分压系数为:

$$K = \frac{R_2 // (R_3 + R_i)}{R_1 + R_2 // (R_3 + R_i)} \approx \frac{R_2}{R_1 + R_2} \quad (1-16)$$

因此,图 1-7 所示电路既可达到分压的目的,又可实现阻抗变换。

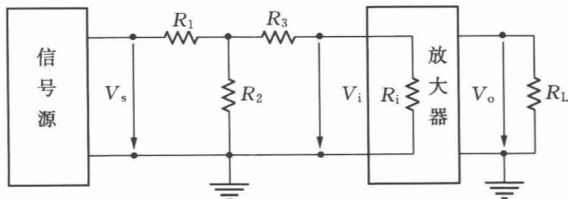


图 1-7 放大倍数的测试——阻抗变换方法

1.2.7 放大器幅频特性的测试

放大器的幅频曲线采用扫频逐点测试方法,以正弦信号为输入信号,测出不同频率时的放大倍数。在测试中应注意如下几点:

(1) 幅频曲线应在输出波形不失真的条件下测试。

(2) 幅频曲线的横坐标一般是对数坐标,因此在测试时应以指数规律选择信号源频率。

(3) 幅频曲线的纵坐标常用相对变化量 $A_v(\omega)/A_{v0}$ 来标度(式中 A_{v0} 为放大器的中频电压增益)。因此在测试时,应采用示波器来监视信号源输出幅度并使其保持为某一固定值(如果在改变频率时,信号输出幅度发生变化,应做适当调整)。这样也可用 $V_o(\omega)$ 曲线来代替 $A_v(\omega)$ 曲线,从而大大简化了测试。

1.3 放大器中的寄生反馈

在放大器中,除了为改善放大器性能人为接入负反馈外,在一般的多级放大器中,总会产生各种类型的寄生反馈。这些寄生反馈将给放大器的工作带来意料不到的影响。严重时甚至会破坏放大器的正常工作。因此,尽量避免和克服各种寄生反馈是电路设计中的一项十分重要的工作。

1.3.1 通过直流电源内阻的寄生反馈

图 1-8 所示的是一个两级阻容耦合放大器。任何一个直流电源都有一定的内阻 R_0 ,可以等效成一个理想的电压源 E_c 和这个内阻 R_0 串联,如图所示。当输入信号 V_s 加入后, Q_2 的集电极将产生一个输出电流 I_{c2} ,其方向如图中虚线所示。 I_{c2} 在 R_0 上产生一个反馈电压 $V_f = I_{c2}R_0$, V_f 又会通过 R_{b1} 、 R_{b2} , E_c 形成一个反馈电流 I_{f1} 、 I_{f2} 。根据图中的极性, I_{f2} 是并联负反馈,其作用是使 Q_2 放大倍数下降,稳定性提高,但 I_{f1} 是并联正反馈,其作用与负反馈正好相反,是使放大倍数升高、稳定性下降、通频带变窄及非线性失真加大。显然这是所不希望的结果。而且,如果寄生正反馈足够强,当满足 $A_o F \geq 1$ 时,放大器就会产生自激振荡,这更是放大器所不能允许的。

要减小这种寄生反馈,主要有两个方法: