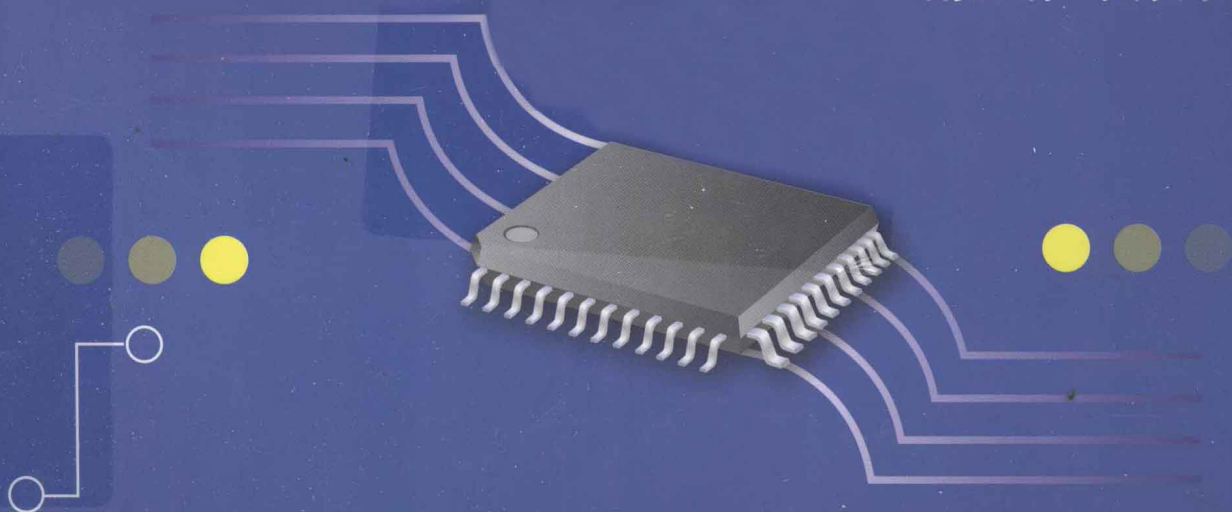


Digital Electronic
Circuit and Logic Design

高等院校电子信息类
卓越工程师培养系列教材

数字电子电路 与逻辑设计

主 编 刘可文
副主编 吴友宇



科学出版社

内 容 简 介

本书主要介绍数字电子电路与逻辑设计的基本理论、基本分析与设计方法,使用可编程逻辑器件设计电子电路的软件平台和电路仿真,以提高学生的数字电子电路分析与逻辑设计水平,以及分析问题、解决问题的能力为出发点,以培养“厚基础、宽口径、会应用、能发展”的卓越人才为目的。

全书共 10 章,内容包括绪论、常用的半导体器件基础、逻辑代数基础、集成逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、脉冲信号的产生与整形、半导体存储器和可编程器件、可编程逻辑器件开发及应用等。每章之后均附有思考题和习题,书中附有部分仿真设计程序代码。

本书深入浅出,通俗易懂,具有良好的可读性,实用性强。

本书内容全面,可作为大学本科电子信息类、自动化等专业的教材或参考书,也可供自学考试和成人教育有关专业选用,还可供研究生及从事电子技术开发应用的工程技术人员参考。

图书在版编目(CIP)数据

数字电子电路与逻辑设计/刘可文主编 —北京:科学出版社,2013 3

(高等院校电子信息类卓越工程师培养系列教材)

ISBN 978 7 03 036702 0

I. ①数… II. ①刘… III. ①数字电路-逻辑设计-高等学校-教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2013)第 028463 号

丛书策划:匡敏 潘斯斯

责任编辑:潘斯斯 张丽花/责任校对:赵桂芬

责任印制:闫磊/封面设计:迷底书装

科 学 出 版 社 出 版

北京东黄城根北街16号

邮政编码 100717

<http://www.sciencep.com>

化学工业出版社印刷厂印刷

科学出版社发行 各地新华书店经销

*

2013 年 3 月第 一 版 开本 787×1092 1/16

2013 年 3 月第一次印刷 印张 25

字数 640 000

定价:49.00 元

(如有印装质量问题,我社负责调换)

前 言

“数字电子电路与逻辑设计”是电子信息类等相关专业的一门重要的专业基础课程，它为学生从事电子信息领域领域的学习、工作和研究奠定基础。

近年来，国家启动了“卓越工程师培养计划”，为了配合该计划的实施，我们编写了本书，希望能为卓越工程师的培养作出贡献。

长期以来，许多高校的电子类专业都遵循着一个电类课程教学的顺序：从“高等数学”开始，接着是“电路分析基础”、“模拟电子技术基础”、“数字电子技术基础”、“高频电子线路”……这样的顺序虽然符合教学规律，但却会带来一个问题，一些应用技术类课程，如“单片机”、“嵌入式系统”等的开课时间会由于基础课程的滞后而被推后，甚至到了大学三年级才能开课。显然，这样的培养方案很难满足卓越工程师的培养要求。为了解决这个问题，有的学校尝试将电类基础课程的开课时间往前提，在大学一年级的第一学期上电路分析基础课程，把模拟电子技术和数字电子技术安排在同一个学期，甚至有的学校先上几周的模拟电路课程之后再上数字电路课程，然后反过来接着上模拟电路课程等。毋庸置疑，机械地把电类课程往前提有违教学规律。其次，有的专业在制订卓越工程师培养方案时为了强化工程应用技术的培养，不得不以牺牲基础理论教学学时作为代价。

本书是充分考虑上述问题，并且为解决上述问题而编写的。书中力图达到以下教学要求。

(1) 使学生通过本课程学习打好两方面基础。一是正确使用电子电路（特别是集成电路）的基础；二是为学生将来进一步学习设计数字系统及设计集成芯片（如 ASIC）打好初步基础。

(2) 加强学生素质培养，除了突出基本理论、基本知识和基本分析方法外，还注重综合应用能力、创新能力和计算机能力的培养。

为达到上述教学要求，本书在教学内容的组织上具体考虑如下。

(1) 在书中纳入“半导体器件基础”，而将“数-模转换器与模-数转换器”调整到“模拟电子技术”课程中，这样做的目的是为了将“数字电子技术基础”课程提前到大学一年级的第二学期讲述，而将“数字电子技术基础”课程提前的目的则又是为了将“单片计算机原理及应用”课程提前到大学二年级的第一学期。

(2) 将重点放在基本概念和基本方法上。尽管 LSI、VLSI 已成为数字系统的主题，但小规模集成电路仍不失其基础地位，为此，本书仍以集成电路的基础理论、基本电路和基本分析与设计为重点。

(3) 为突出基础，适应发展，本书重点介绍通用系列集成电路的基本原理及特性，略去其内部复杂电路及分析，侧重器件的逻辑功能及输入/输出电器特性，使学生能以此为基础进行实际工程设计与应用。

(4) 为适应集成电路理论与设计、集成工艺技术、EDA 设计技术的发展，本书加强了 CMOS，增加了 BiMOS、CPLD、FPGA 等一类新型集成电路器件的内容。

(5) 增设了“可编程逻辑器件开发及应用”一章，将硬件描述语言 VHDL 和 Quartus

II 软件作为数字系统设计的入门性工具，并附设计实例。

(6) 为便于读者深入理解教材内容，书中对重点、难点内容都安排了相应例题与复习思考题，力求做到通俗易懂，便于教学。

(7) 为进一步强化培养学生分析问题、解决问题的能力，增加了具有启发意义和综合应用的习题。习题的数量、内容和难易程度覆盖不同层次高校的教学要求。

在本书编写过程中，编者参考了不少相关课程教材和产品生产厂家的相关技术资料，从中受益匪浅，也引用了这些参考资料的部分内容，在此谨对相关教材作者、产品生产厂家表示深切的敬意和诚挚的感谢！同时在得到伍时和老师同意的情况下，本书部分引用了他编著的《数字电子技术基础》的相关内容，在此表示特别的感谢。

本书的编写借鉴了国内外优秀教材的成功之处，以及编者在教学和研究方面所积累的知识 and 经验。全书由刘可文撰写，吴友宇负责审定工作。

限于编者的水平和经验，书中难免存在疏漏和不妥之处，敬请广大读者批评指正。

编 者

2012 年 11 月于武汉

目 录

前言

第 1 章 绪论	1
1.1 概述	1
1.1.1 模拟电路与数字电路	1
1.1.2 数字电路及其特点	2
1.1.3 二值逻辑与数字信号的描述	4
1.2 数制与码制	6
1.2.1 数制	6
1.2.2 码制	9
1.3 二进制数运算	13
1.3.1 二进制数的算术运算	13
1.3.2 二进制数的负数表示方式	14
思考题	16
习题	16
第 2 章 常用的半导体器件基础	19
2.1 半导体基础知识	19
2.1.1 本征半导体	19
2.1.2 杂质半导体	20
2.1.3 PN 结的形成及特性	21
2.2 半导体二极管	24
2.2.1 二极管的结构	24
2.2.2 二极管的伏安特性	25
2.2.3 二极管的主要参数	26
2.2.4 二极管的等效电路和分析方法	26
2.2.5 二极管的应用	28
2.2.6 其他特殊的二极管	30
2.3 场效应管	32
2.3.1 结型场效应管	33
2.3.2 绝缘栅场效应管	37
2.3.3 各种场效应管的特性比较及注意事项	40
2.4 双极性三极管	41
2.4.1 BJT 的结构及类型	41
2.4.2 BJT 的电流分配与放大原理	42
2.4.3 BJT 的共射特性曲线	44
2.4.4 BJT 的主要参数	45

2.4.5	温度对 BJT 管特性及参数的影响	47
2.4.6	BJT 的选型	48
思考题		50
习题		50
第 3 章	逻辑代数基础	53
3.1	逻辑代数的基本概念	53
3.1.1	基本逻辑运算	53
3.1.2	组合逻辑运算	55
3.2	逻辑代数的基本公式与定理	56
3.2.1	逻辑代数的基本公式	56
3.2.2	逻辑代数的常用定理及定律	56
3.2.3	七个常用的公式	57
3.2.4	三个基本规则	58
3.3	逻辑函数的代数化简法	59
3.3.1	逻辑函数及其表示方法	59
3.3.2	同一逻辑关系逻辑式形式的多样性	60
3.3.3	逻辑函数的化简方法及步骤	61
3.4	逻辑函数的卡诺图化简法	63
3.4.1	最小项和最大项的定义	63
3.4.2	最小项和最大项的性质	64
3.4.3	逻辑函数表示的标准式	65
3.4.4	用卡诺图表示逻辑函数及化简	65
3.5	具有无关项逻辑函数的卡诺图化简	72
思考题		74
习题		74
第 4 章	集成逻辑门电路	79
4.1	二极管元件门电路	79
4.1.1	二极管的特性	79
4.1.2	二极管元件逻辑门电路	83
4.2	TTL 逻辑门电路	85
4.2.1	双极型三极管的开关特性	85
4.2.2	TTL “非” 门的基本结构及工作原理	87
4.2.3	TTL 逻辑门电路	91
4.2.4	集电极开路门和三态门电路	92
4.3	MOS 逻辑门电路	97
4.3.1	MOS 门电路简介	97
4.3.2	CMOS 反相器	103
4.3.3	CMOS 逻辑门电路	105
4.3.4	CMOS 漏极开路门和三态输出门	108
4.3.5	CMOS 传输门电路	110

4.3.6	NMOS 逻辑门电路	111
4.4	其他类型逻辑门电路	112
4.4.1	发射极耦合逻辑门电路	112
4.4.2	BiCMOS 逻辑门电路	115
4.4.3	改进型 TTL 门电路——抗饱和 TTL 电路	116
4.5	逻辑门电路的 Verilog HDL	118
4.5.1	门电平模型化	118
4.5.2	基本门电路的描述方法	124
4.5.3	三态门电路 Verilog HDL 建模	127
4.5.4	双向门电路 Verilog HDL 建模	128
4.6	逻辑门电路的应用	130
4.6.1	TTL 与 CMOS 器件之间的接口问题	130
4.6.2	TTL 和 CMOS 电路带负载时的接口问题	131
4.6.3	集成逻辑门电路使用中的抗干扰措施	133
4.7	正负逻辑问题	134
4.7.1	正负逻辑的规定	134
4.7.2	正负逻辑的逻辑符号	134
4.7.3	混合逻辑中逻辑符号的变换	135
	思考题	136
	习题	137
第 5 章	组合逻辑电路	141
5.1	概述	141
5.2	组合逻辑电路的分析	141
5.3	组合逻辑电路的设计	142
5.4	组合逻辑电路中的竞争冒险	143
5.4.1	竞争冒险产生的原因与判别方法	143
5.4.2	消除竞争冒险现象的方法	145
5.5	中规模组合逻辑电路功能部件及应用	147
5.5.1	编码器	147
5.5.2	译码器/数据分配器	152
5.5.3	数据选择器	163
5.5.4	加法器	167
5.5.5	数值比较器	172
	思考题	176
	习题	176
第 6 章	集成触发器	179
6.1	RS 触发器	179
6.1.1	基本 RS 触发器	179
6.1.2	逻辑门控 RS 触发器	181
6.2	钟控触发器	181

6.2.1	钟控 RS 触发器	181
6.2.2	钟控 JK 触发器	183
6.2.3	D 触发器	187
6.2.4	T 触发器和 T' 触发器	189
6.3	触发器功能的转换	190
6.3.1	用 JK 触发器转换成其他功能的触发器	190
6.3.2	用 D 触发器转换成其他功能的触发器	191
	思考题	192
	习题	192
第 7 章	时序逻辑电路	195
7.1	时序逻辑电路的基本概念	195
7.1.1	时序逻辑电路的模型	195
7.1.2	时序逻辑电路的分类	195
7.1.3	时序电路逻辑功能的表达方法	196
7.2	时序逻辑电路的分析方法	198
7.2.1	同步时序逻辑电路分析的一般步骤	198
7.2.2	同步时序逻辑电路设计的一般步骤	199
7.3	常用的时序逻辑电路	202
7.3.1	寄存器和移位寄存器	202
7.3.2	计数器	209
7.3.3	顺序脉冲发生器	223
7.4	综合示例	224
	思考题	233
	习题	233
第 8 章	脉冲信号的产生与整形	238
8.1	脉冲信号的基本参数	238
8.2	施密特触发器	238
8.2.1	施密特触发器的工作特点	238
8.2.2	由门电路组成的施密特触发器	239
8.2.3	集成施密特触发器	242
8.2.4	施密特触发器的应用	243
8.3	单稳态触发器	245
8.3.1	单稳态触发器的工作特点	245
8.3.2	由门电路组成的微分型单稳态触发器	245
8.3.3	集成单稳态触发器	248
8.3.4	单稳态触发器的应用	252
8.4	多谐振荡器	253
8.4.1	多谐振荡器的工作特点	253
8.4.2	由门电路组成的多谐振荡器	253
8.4.3	施密特触发器构成多谐振荡器	256

8.4.4	石英晶体振荡器	257
8.5	555 定时器	260
8.5.1	555 定时器的工作特点	260
8.5.2	由 555 定时器组成的单稳态触发器	261
8.5.3	555 定时器构成施密特触发器	266
8.5.4	555 定时器构成多谐振荡器	267
8.6	综合示例	269
	思考题	273
	习题	273
第 9 章	半导体存储器和可编程器件	276
9.1	随机存取存储器	276
9.1.1	随机存取存储器	276
9.1.2	RAM 存储容量的扩展	282
9.1.3	集成的 RAM 简介	284
9.2	只读存储器	287
9.3	可编程逻辑器件	291
9.3.1	可编程逻辑器件概述	291
9.3.2	PLD 电路的表示法	294
9.3.3	可编程阵列逻辑器件简介	300
9.3.4	通用可编程阵列逻辑器件	305
9.3.5	低密度可编程阵列逻辑器件的编程	316
9.4	复杂可编程逻辑器件	319
9.4.1	复杂可编程逻辑器件的结构	320
9.4.2	复杂可编程逻辑器件的逻辑模块	322
9.4.3	CPLD 的连线区和 I/O 模块	325
9.4.4	JTAG 接口和软件配置	327
9.5	现场可编程门阵列	329
9.5.1	FPGA 器件的基本结构	330
9.5.2	FPGA 器件的可配置逻辑块	331
9.5.3	FPGA 器件的输入/输出模块	335
9.5.4	FPGA 器件的布线资源和全局连接	340
	思考题	344
	习题	345
第 10 章	可编程逻辑器件开发及应用	348
10.1	Quartus II 软件的设计流程	348
10.2	Quartus II 11.1 软件安装	349
10.2.1	Quartus II 软件简介	349
10.2.2	Quartus II 软件安装	349
10.3	Quartus II 11.1 使用简介	352
10.3.1	硬件描述语言输入设计	352

10.3.2 原理图设计输入	362
10.4 Quartus II 9.0 原理图输入设计	365
10.5 综合设计应用示例	370
习题	382
汉英名词术语对照	383
参考文献	390

第 1 章 绪 论

本章主要叙述数字电路的特点、应用及分类,数制,数制之间的转换,二进制数的运算,码制的表示方法及其意义。

1.1 概 述

数字技术是研究数字电路及其在各学科领域应用的一门学科,它的发展与电子器件紧密相关,器件每次的更新换代都极大地促进数字技术飞速的发展。

数字电路的发展不仅在集成度方面,而在半导体器件的材料、结构和生产工艺上均有所体现。数字集成器件所用的材料以硅材料为主。在高速电路中,数字集成器件也使用化合物半导体材料,如砷化镓等。

逻辑门是数字集成电路的主要单元电路,按照结构和工艺分为双极型、MOS 型和双极-MOS 型。晶体管-晶体管逻辑门电路(TTL)问世较早,其工艺经过不断改进,是至今仍在使用的基本逻辑器件之一。随着金属-氧化物-半导体(MOS)工艺,特别是 CMOS 工艺的发展,集成电路有很高的电路集成度和工作速度,并且功耗很低,因此 TTL 的主导地位已被 CMOS 器件所取代。

从 20 世纪 80 年代开始,超大规模的专用集成电路(Application Specific Integrated Circuit,ASIC)制作技术不断成熟。厂商可以代用户将用户设计的复杂数字系统制作在一块芯片上,得到所需的片上系统。与此同时,各种用户可编程逻辑器件(Programmable Logic Device,PLD),如可编程阵列逻辑(Programmable Array Logic,PAL)、可编程通用阵列逻辑器件(Generic Array Logic,GAL)、现场可编程门阵列(Field Programmable Gate Logic,FPGA)等也伴随产生。利用 PLD,用户只需编制一定的程序(通常称为软件),将其下载(输入)到可编程器件中,便可得到用户要设计的具有特定功能的芯片。这些专用和通用系统级芯片的应用不仅极大地提高了系统的性能,而且能将数字系统的设计、安装、调试融为一体,使硬件设计软件化,从而缩短了设备研制周期,降低了成本。ASIC 已成为当今数字技术发展的主要方向。

21 世纪是信息数字化的时代,数字化是人类进入信息时代的必要条件。数字逻辑设计是数字技术的基础,是信息类各专业的主要技术基础课程之一。

1.1.1 模拟电路与数字电路

1. 模拟信号与模拟电路

人们在自然界感知的许多物理量中,有一些物理量如速度、压力、温度、声音、质量及位置等具有一个共同的特点,即它们在时间上是连续变化的,幅值上也是连续取值的。这种连续变化的物理量称为模拟量,表示模拟量的信号称为模拟信号,处理模拟信号的电子电路称为模拟电路。在工程技术中,为了便于处理和分析,通常用传感器将模拟量转换为与之成比例的电压

或电流信号,然后再送到电子系统中进一步处理。电压和电流常用图形来表示,如图 1-1(a)所示为由热电偶得到的一个模拟电压信号波形。

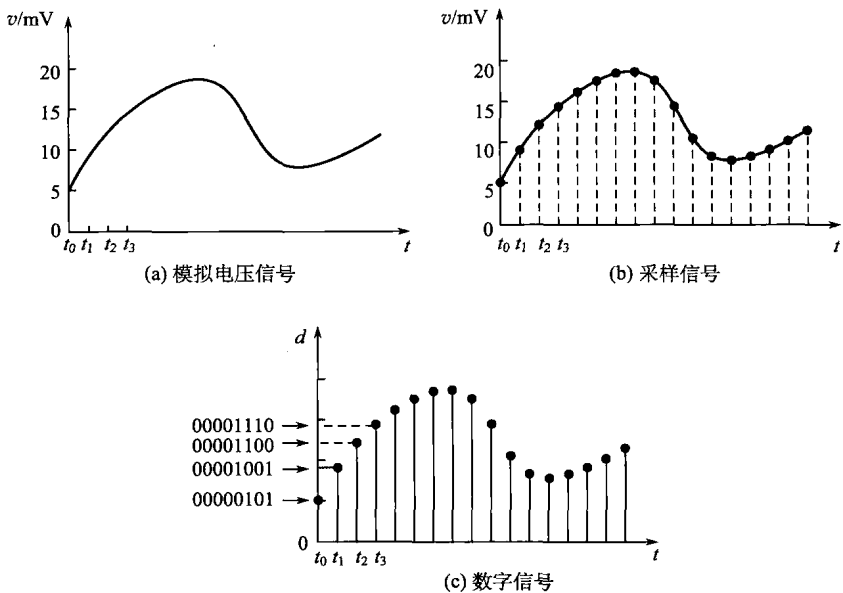


图 1-1 模拟量的数字表示过程

2. 数字信号与数字电路

与模拟量相对应的另一类物理量称为数字量。它们在一系列离散的时刻取值,数值的大小和每次的增减都是量化单位的整数倍,即它们是一系列时间离散、数值也离散的信号。表示数字量的信号称为数字信号。将工作于数字信号下的电子电路称为数字电路。

随着计算机的广泛应用,绝大多数电子系统都采用计算机来对信号进行处理。由于计算机无法直接处理模拟信号,所以需将模拟信号转换为数字信号。

3. 模拟量的数字化转换

如图 1-1 所示为模拟量转换为数字量过程中的各种波形图。将一个模拟信号转换为数字量要经过采样、保持、量化、编码四个环节,最后得到一个时间与幅值均离散的数字信号。如图 1-1(b)所示为模拟信号通过采样与保持电路后得到的采样信号;如图 1-1(c)所示为采样信号经量化编码后得到的数字信号波形。在满足特定条件(香农定理等)时,转换后的数字信号可以不失真地还原为原来的模拟信号。

1.1.2 数字电路及其特点

1. 数字电路的特点

数字电路主要有下列优点。

1) 稳定性高,可重复性好

数字电路的工作可靠,稳定性好。一般而言,对于一个给定的输入信号,数字电路的输出

总是相同的。模拟电路的输出则随着外界温度和电源电压的变化,以及器件的老化等因素而发生变化。

2) 易于设计

数字电路又称为数字逻辑电路,它主要对用 0 和 1 表示的数字信号进行逻辑运算和处理,不需要复杂的数学知识,广泛使用的数学工具是逻辑代数。数字电路能够可靠地区分 0 和 1 两种状态就可以正常工作,电路的精度要求不高。因此,数字电路的分析与设计相对较容易。

3) 大批量生产,成本低廉

数字电路结构简单,体积小,通用性强,容易制造且成本低廉。

4) 可编程

现代数字系统的设计大多采用可编程逻辑器件,即厂家生产的一种半成品芯片。用户根据需要用硬件描述语言(HDL)在计算机上完成电路设计和仿真,并写入芯片,这给用户研制开发产品带来了极大的方便和灵活性。

5) 速度快,功耗低

随着集成电路工艺的发展,数字器件的工作速度越来越高,而功耗越来越低。集成电路中单管的开关时间可以小于 10^{-11} s;在整体器件中,信号从输入到输出的传输时间小于 2×10^{-9} s;百万门以上超大规模集成芯片的功耗可以低达毫瓦级。由于具有这些优点,数字电路在众多领域取代模拟电路。可以肯定的是,这趋势将继续发展。

2. 数字电路的分析、设计与测试

1) 数字电路的分析方法

数字电路处理的是数字信号,电路中的半导体器件工作在开关状态,如晶体管工作在饱和区或截止区,所以不能采用模拟电路的分析方法,如小信号模型分析法。数字电路又称为逻辑电路,在电路结构、功能和特点等方面均不同于模拟电路,主要研究的对象是电路的输出与输入之间的逻辑关系,因而,数字电路的分析方法与模拟电路完全不同,所采用的分析工具是逻辑代数,表达电路输出与输入的关系主要用真假表、功能表、逻辑表达式或波形图。

随着计算机技术的发展,借助计算机仿真软件,可以更直观、更快捷、更全面地对电路进行分析。不仅可以对数字电路,而且可以对数模混合电路进行仿真分析;不仅可以进行电路的功能仿真,显示逻辑仿真的波形结果,以检查逻辑错误,而且可以考虑器件从连线的延迟时间,进行时序仿真,检测电路中存在的冒险竞争、时序错误等问题。

2) 数字电路的设计方法

数字电路的设计是从给定的逻辑功能要求出发,确定输入、输出变量,然后选择适当的逻辑器件,并设计出符合要求的逻辑电路。设计进程一般有方案的提出、验证和修改三个阶段。设计方式分为传统的设计方式和基于 EDA 软件的设计方式。传统的硬件电路设计全过程都由人工完成,硬件电路的验证和调试是在电路构成后进行的,电路存在的问题只能在验证后发现。如果存在的问题较多,有可能重新设计电路,因而设计周期长,资源浪费大,不能满足大规模集成电路设计的要求。基于 EDA 软件的设计方式是借助计算机来快速准确地完成电路的设计。设计者提出方案后,利用计算机进行逻辑分析、性能分析、时序测试,如果发现错误或方案不理想,可以重复上述过程直至得到满意的电路,然后进行硬件电路的实现。这种方法提高了设计质量,缩短了设计周期,节省了设计费用,最终提高产品的竞争力。因此,EDA 软件已

成为设计人员不可缺少的有效工具。

EDA 软件的种类较多,大多数软件包含以下主要工具。

(1) 原理图输入。设计者可以如同在纸上画电路一样,将逻辑电路图输入到计算机,软件自动检查电路的接线、电源及地线的连接、信号的连接等。

(2) HDL 文本输入。硬件描述语言用文本的形式描述硬件电路的功能、信号连接关系及时序关系。它虽然没有图形输入那么直观,但功能更强,可以进行大规模、多个芯片的数字系统的设计。常用的 HDL 有 ABEL、VHDL 和 Verilog HDL 等。

(3) 测试平台。当逻辑电路的设计输入计算机后,需测试逻辑功能或时序关系的正确性。测试平台用于编写或绘制激励信号。

(4) 仿真和综合工具。仿真工具包括对电路的功能仿真和时序仿真。功能仿真用于验证电路的功能和逻辑关系是否正确。时序仿真考虑门及连线的延时,验证系统内部工作过程及输入输出的时序关系是否满足设计要求。

综合工具将 HDL 描述的电路逻辑关系转换为门和触发器等元件及其相互连接的电路形式。

3) 数字电路的测试技术

数字电路在正确设计和安装后须持有下列基本仪器设备。

(1) 数字电压表,用来测量电路中各点的电压,并观察其测试结果是否与理论分析一致。

(2) 电子示波器,常用来观察电路各点的波形。一个复杂的数字系统,在主频率信号源的激励下,有关逻辑关系可以从波形图中得到验证。逻辑分析仪是一种专用示波器,可以同时显示 8~32 位的数字波形,十分有利于对整体电路各部分之间的逻辑关系进行分析。

1.1.3 二值逻辑与数字信号的描述

模拟信号的表示方式可以是数学表达式,也可以是波形图等。数字信号的表示方式可以是二值数字逻辑及由逻辑电平描述的数字波形。

1. 二值逻辑与逻辑电平

数字电路使用二进制来表示数字信号。选用二进制的原因主要有两个:一个是因为半导体物理器件的开关状态很容易实现 0、1 二值逻辑;第二个原因是从数学上可以证明,选用二进制表示数值信号时,制作数字集成电路最节省元器件。

在数字电路中,可以用 0 和 1 组成的二进制数表示数量的大小,也可以用 0 和 1 表示两种不同的逻辑状态。当表示数量时,两个二进制数可以进行数值运算,常称为算术运算。当用 0 和 1 描述客观世界存在的彼此相互关联,又相互对立的事物时,如是与非,真与假,开与关,低与高,通与断等,这里的 0 和 1 不是数值,而是逻辑 0 和逻辑 1。这种只有两种对立逻辑状态的逻辑关系称为二值逻辑或简称数字逻辑。

在数字电路中,电路的输入和输出电压可以用半导体器件的开关特性来实现二值逻辑,也就是以高、低电平分别表示逻辑 1 和 0 两种状态。在实际的数字电路分析时,考虑的是信号之间的逻辑关系只要能区别出表示逻辑状态的高、低电平,可以忽略高、低电平的具体数值。这些表示数字电压的高、低电平通常称为逻辑电平。应当注意,逻辑电平不是物理量,而是物理量的相对表示。逻辑电平 0 和 1 是逻辑值而非常用数。

逻辑电平和逻辑值之间的对应关系有两种表示方法。把高电平表示逻辑 1,低电平表示

逻辑 0 称为正逻辑;把高电平表示逻辑 0,低电平表示逻辑 1 称为负逻辑。本书在没有特别说明用正逻辑描述。

2. 数字信号的描述方法

在数字电路中,数字信号又称为二进制信号。这类信号中的数值 1 或 0 在数字电路中可以用高电平和低电平来表示,也可以用脉冲的有无来表示,如图 1-2 所示。图中每个 1 或 0 的持续时间为 T ,称为一位(1bit)。图 1-2(a)是用高电平代表 1,低电平代表 0,称为电平型数字信号;图 1-2(b)是以有脉冲代表 1,无脉冲代表 0,称为脉冲型数字信号。电平型数字信号的每位数据占用一个位时间,每秒所传输的位数称为数据率或比特率。

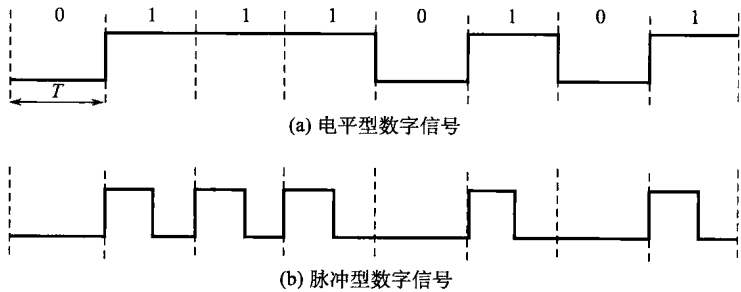


图 1-2 模拟量的数字表示

在实际的数字系统中,数字信号并没有那么理想。当它从低电平跳变到高电平,或从高电平跳到低电平时,边沿没有那么陡峭,而要经过一个过渡过程,分别用上升时间 t_r 及下降时间 t_f 描述,如图 1-3 所示。将脉冲幅值的 10% 上升到 90% 时所经历的时间称为上升时间 t_r 。下降时间则相反,从脉冲幅值的 90% 下降到 10% 时所经历的时间称为下降时间 t_f 。将脉冲幅值的 50% 的两个时间点所跨越的时间称为脉冲宽度 t_w ,对于不同类型的器件和电路,其上升和下降时间各不相同。数字信号上升和下降时间的典型值为几纳秒(ns)。 T 称为脉冲周期。 q 定义为占空比,表示脉冲宽度占整个脉冲周期的百分比,即 $q(\%)=100t_w/T(\%)$ 。

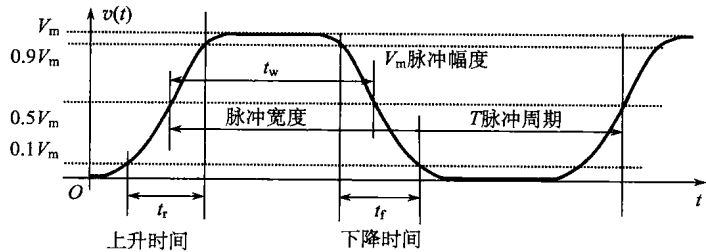


图 1-3 实际的脉冲信号波形

在数字电路中,还常用时序图或称为脉冲波形图来分析时序电路的逻辑功能。表明各信号之间时序关系的波形图称为时序图。图 1-4 为一典型的时序图,图中 CP 为时钟脉冲信号,它是数字系统中的时间参考信号。地址线、片选和数据写入等信号亦示于图 1-4 中。通常,数字集成电路,如存储器和时序逻辑器件等均须附有时序图,以便于进行数字系统的分析、设计和应用。

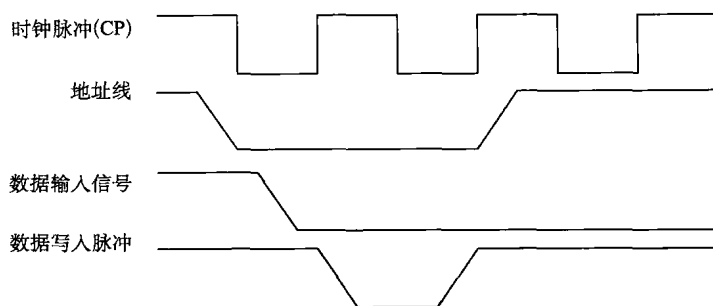


图 1-4 数字时序图

1.2 数制与码制

用数字表示数量大小时,经常采用多位数码。多位数码中每一位的构成方法及从低位到高位的进位规则称为数制。

数字电路广泛使用二进制。如果二进制的数位太长,会使得书写和记忆很不方便。为了弥补这一不足,常采用十六进制或八进制数。本节从十进制开始介绍这些不同的数制,进而再讨论这些数制间的相互转换,最后介绍几种常用的编码。

1.2.1 数 制

1. 十进制 (Decimal)

“数制”是“计数进位制”的简称。十进制采用 0、1、2、3、4、5、6、7、8、9 十个不同的数码,在计数时,“逢十进一”及“借一当十”。各个数码处于十进制的不同数位时,所代表的数值是不同的。例如,555 的数值是 $5 \times 100 + 5 \times 10 + 5 \times 1$,其中最高位数码“5”代表数值 500,中间数码“5”代表 50,最低位数码“5”代表数值 5。把 100、10、1 称为十进制数数位的位权值。十进制数各个数位的位权值是 10 的幂。“10”称为十进制数的基数。因此,对于任意一个十进制数的数值,都可以按位权展开

$$N_D = \sum K_i 10^j \quad (1-1)$$

式中, K_i 为 0~9 等 10 个有效数码中的任意一个; $j = 0, \pm 1, \pm 2, \dots, \pm \infty$, 为整数。 10^j 称为十进制数的位权,当 j 为正整数时表示整数部分数位,当 j 为负整数时表示小数部分数位。例如, $(358.26)_D = 3 \times 10^2 + 5 \times 10^1 + 8 \times 10^0 + 2 \times 10^{-1} + 6 \times 10^{-2}$ 。

上述十进制数按位权展开的表示方法,可以推广到任意进制的计数器。对于一个基数为 R ($R > 1$) 的 R 进制计数制,共有 $0, 1, \dots, (R-1)$ 个不同的数码,则一个 R 进制的数按位权可展开

$$N_R = \sum K_i R^j \quad (1-2)$$

这种计数法称为“ R 进制”计数法, R 称为计数制的基数或称为计数的模 (Mod)。

2. 二进制(Binary)

二进制数只有 0 和 1 两个数码,在计数时“逢二进一及借一当二”。二进制的基数是 2,每个数位的位权值为 2 的幂。因此,二进制数可以按位权展开

$$N_B = \sum K_i 2^j \quad (1-3)$$

$K_i = 0, 1$, 为两个有效数码; $j = 0, \pm 1, \pm 2, \dots, \pm \infty$, 为自然数。 2^j 称为二进制数的位权。

二进制与十进制相比,其优点如下。

(1) 二进制只有两个数码 0 和 1,因此很容易用电路元件的两个状态来表示。例如,三极管的截止和饱和,继电器的接通和断开,将其中一个状态定为 0,另一个状态定为 1。这种表示方法简单,所用元件少,二进制的存储和传送也十分可靠。

(2) 二进制的基本运算规则与十进制运算规则相似,但简单很多。例如,两个一位十进制数相乘,其规律用“九九乘法表”表示,而两个一位二进制数相乘,只有四种组合,如用电路来实现二进制运算也十分方便。

3. 八进制(Octal)和十六进制(Hexadecimal)

八进制数由 0、1、2、3、4、5、6、7 八个数码组成,计数规律“逢八进一及借一当八”。八进制的基数是 8,每个数位的位权值为 8 的幂。因此,八进制数可以按位权展开

$$N_O = \sum K_i 8^j \quad (1-4)$$

K_i 为 0~7 等八个数码, j 为 $\pm \infty$ 的整数。 8^j 称为八进制数的位权。

十六进制数由 0、1、2、3、4、5、6、7、8、9、A(10)、B(11)、C(12)、D(13)、E(14)、F(15) 等 16 个数码组成。在计数时“逢十六进一及借一当十六”。十六进制的基数是 16,每个数位的位权值为 16 的幂。因此,十六进制数可以按位权展开

$$N_H = \sum K_i 16^j \quad (1-5)$$

K_i 为 0~F 等 16 个数码; j 为 $\pm \infty$ 的自然数。 16^j 称为十六进制数的位权。

4. 不同进制数的转换

1) 将 R 进制数转换成十进制数

人们习惯于十进制数,若将 R 进制数转换为等值的十进制数,只要将 R 进制数按位权展开,再按十进制运算规则运算,即可得到十进制数。

例 1-1 将二进制数 $(1011011.011)_2$ 转换成十进制数。

$$\begin{aligned} \text{解 } (1011011.011)_2 &= 1 \times 2^6 + 0 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \\ &\quad \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3} \\ &= 64 + 16 + 8 + 2 + 1 + 0.25 + 0.125 = (91.375)_{10} \end{aligned}$$

例 1-2 将八进制数 $(137.504)_8$ 转换成十进制数。

$$\begin{aligned} \text{解 } (137.504)_8 &= 1 \times 8^2 + 3 \times 8^1 + 7 \times 8^0 + 5 \times 8^{-1} + 0 \times 8^{-2} + 4 \times 8^{-3} \\ &= 64 + 24 + 7 + 0.625 + 0 + 0.0078125 = (95.6328125)_{10} \end{aligned}$$

例 1-3 将十六进制数 $(12AF.B4)_{16}$ 转换成十进制数。

$$\text{解 } (12AF.B4)_{16} = 1 \times 16^3 + 2 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 + 11 \times 16^{-1} + 4 \times 16^{-2}$$