

全国计算机技术与软件专业
技术资格（水平）考试真题实战与详解系列

QUANGUO JISUANJI JISHU YU RUANJI ZHUANYE
JISHU ZIGE (SHUIPING) KAOSHI ZHENTI SHIZHAN YU XIANGJIE XILIE

软件设计师考试

真题 实战与详解

史国川 谢宝陵 主 编
吴 婷 王 欢 副主编

以真题为纽带，带动考点，针对性强，特别适合考生在短时间内突破过关。

- 真题分类编排，分析到位，方便读者分类复习，专项攻克。真题解析详尽，便于考生把握完整的解题思路，快速提升应试能力。
- 对必考题目和重点进行深度分析和对比，穿插历年真题链接板块，能让考生触类旁通、举一反三，引导考生把握考试方向。



013024914

全国计算机技术与软件专业技术资格(水平)考试真题实战与详解系列

QQ群互动答疑: 112859576

软件设计师考试

真题实战与详解

史国川 谢宝陵 主 编

吴 婷 王 欢 副主编



机械工业出版社



北航

C1632121

TP311.5-44

22

01303491

本书对 4 年来全国计算机技术与软件专业技术资格（水平）考试——软件设计师的真题进行了深入的分析，按照最新版的《全国计算机技术与软件专业技术资格（水平）考试——软件设计师考试大纲》和《软件设计师教程》进行分类编排，逐考点地对真题进行详细的分析，对重点、难点内容进行拓展介绍。

本书采用“真题→分析→考点”的方式进行编写，试题丰富，解析详细，特别适合参加软件设计师考试的考生，也可供高等院校计算机专业师生以及相应层次的计算机技术人员学习参考。

（编辑邮箱：jinacmp@163.com）

图书在版编目（CIP）数据

软件设计师考试真题实战与详解 / 史国川，谢宝陵主编。
—北京：机械工业出版社，2013.3

（全国计算机技术与软件专业技术资格（水平）考试
真题实战与详解系列）

ISBN 978-7-111-41695-1

I. ①软… II. ①史… ②谢… III. ①软件设计—工程
技术人员—资格考试—题解 IV. ①TP311.5-44

中国版本图书馆 CIP 数据核字（2013）第 039665 号

机械工业出版社（北京市百万庄大街 22 号 邮政编码 100037）

策划编辑：吉 玲 责任编辑：吉 玲 刘丽敏 任正一 徐 凡

封面设计：鞠 杨 责任印制：邓 博

北京瑞德印刷有限公司印刷（三河市胜利装订厂装订）

2013 年 4 月第 1 版第 1 次印刷

184mm×260mm·24.25 印张·760 千字

标准书号：ISBN 978-7-111-41695-1

定价：56.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

社 服 务 中 心：(010) 88361066

销 售 一 部：(010) 68326294

销 售 二 部：(010) 88379649

读 者 购 书 热 线：(010) 88379203

网络服务

教 材 网：<http://www.cmpedu.com>

机 工 管 网：<http://www.cmpbook.com>

机 工 管 博：<http://weibo.com/cmp1952>

封 面 无 防 伪 标 均 为 盗 版

前　　言

全国计算机技术与软件专业技术资格（水平）考试是由国家人力资源和社会保障部、工业和信息化部联合组织领导的国家级考试，其目的是科学、公正地对全国计算机与软件专业技术人员进行职业资格、专业技术资格认定和专业技术水平测试。该考试由于其权威性和严肃性，得到了社会及用人单位的广泛认同，并为推动我国信息产业特别是软件产业的发展和提高各类IT人才的素质做出了积极的贡献。

为了适应当前信息技术的飞速发展，为了更好地服务于考生，本书根据最新版《全国计算机技术与软件专业技术资格（水平）考试软件设计师考试大纲》要求，参照最新版《软件设计师教程》的结构编写而成。

本书广泛收集历年考试的真题，结合作者多年教学经验，以及对出题范围、重点和难点的研究，从考生的学习和应试角度组织编写。本书将历年真题按照教程的章节进行分类解析，同时按照考试大纲中的考点及指定教程中的知识点的要求，针对部分难点和重点，采用历年真题链接的方式，给出了其相关知识和理论的分析，总结了考题的分布情况。本书特色如下：

- (1) 以真题为纽带，带动考点，针对性强，特别适合考生在短时间内突破过关。
- (2) 真题分类编排，分析到位，方便读者分类复习，专项攻克。真题解析详尽，便于考生把握完整的解题思路，快速提升应试能力。
- (3) 对必考题目和重点进行深度分析和对比，穿插历年真题链接板块，能让考生触类旁通、举一反三，引导考生把握考试方向。

本书内容精炼，结构合理，重点突出，非常适合于准备参加全国计算机技术与软件专业技术资格（水平）考试软件设计师考试的考生考前复习使用，也可供高等院校计算机专业师生以及相应层次的计算机技术人员学习参考。

本书由史国川、谢宝陵任主编，吴婷、王欢任副主编。另外，参与本书编写工作的还有陈玲、孙瑾、石雅琴、许娟、朱国春、李燕萍、刘欢、徐军、夏良、汪名杰、张申浩等。在本书编写的过程中，参考了许多相关的书籍和资料，编者在此对这些参考文献的作者表示感谢。

由于时间仓促和水平有限，书中难免存在错漏和不妥之处，敬请读者批评指正。如有批评和建议，请发至电子邮箱 iteditor@126.com。

编　　者

目 录

前言

| | |
|------------------------|-----|
| 第 1 章 计算机系统知识 | 1 |
| 1.1 计算机系统基础知识 | 1 |
| 1.2 计算机体系结构 | 10 |
| 1.3 安全性、可靠性与系统性能评测基础知识 | 20 |
| 第 2 章 程序语言基础知识 | 27 |
| 2.1 程序语言概述 | 27 |
| 2.2 语言处理程序基础 | 34 |
| 第 3 章 操作系统知识 | 46 |
| 3.1 操作系统基础知识 | 46 |
| 3.2 处理机管理 | 47 |
| 3.3 存储管理 | 54 |
| 3.4 设备管理 | 57 |
| 3.5 文件管理 | 60 |
| 第 4 章 系统开发与运行知识 | 65 |
| 4.1 软件工程基础知识 | 65 |
| 4.2 系统分析基础知识 | 90 |
| 4.3 系统设计知识 | 91 |
| 4.4 系统实施知识 | 93 |
| 4.5 系统运行与维护知识 | 102 |
| 第 5 章 网络基础知识 | 106 |
| 5.1 网络概述 | 106 |
| 5.2 ISO/OSI 网络体系结构 | 106 |
| 5.3 网络互联硬件 | 107 |
| 5.4 网络的协议与标准 | 110 |
| 5.5 Internet 及应用 | 113 |
| 5.6 网络安全 | 120 |
| 第 6 章 多媒体基础知识 | 124 |
| 6.1 多媒体的基础知识 | 124 |
| 6.2 声音 | 124 |
| 6.3 图形和图像 | 126 |
| 6.4 动画和视频 | 130 |
| 6.5 多媒体计算机系统 | 132 |
| 第 7 章 数据库技术基础 | 133 |
| 7.1 基本概念 | 133 |
| 7.2 数据模型 | 134 |
| 7.3 关系代数 | 139 |
| 7.4 关系数据库 SQL 语言简介 | 146 |
| 7.5 关系数据库规范化 | 149 |

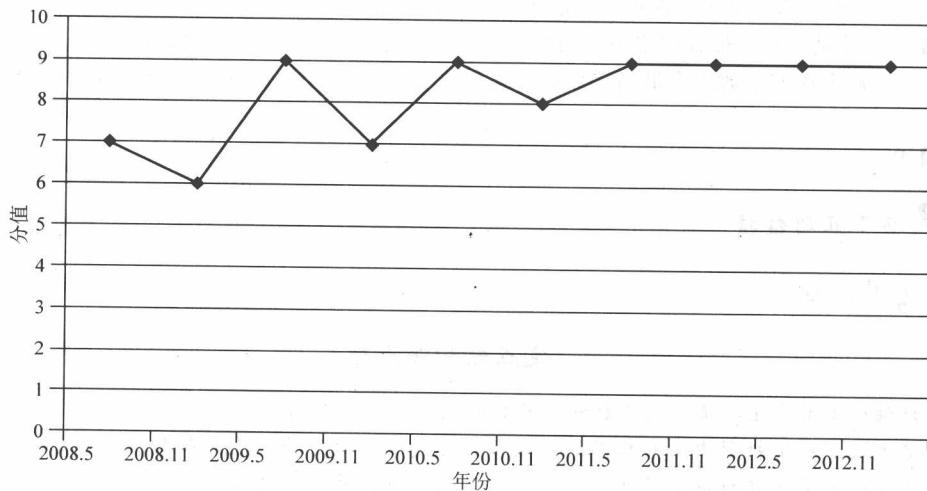
| | | |
|-------------------|-----------------------------|------------|
| 7.6 | 数据库的控制功能 | 152 |
| 第 8 章 | 数据结构 | 153 |
| 8.1 | 线性结构 | 153 |
| 8.2 | 数组、矩阵和广义表 | 159 |
| 8.3 | 树 | 161 |
| 8.4 | 图 | 168 |
| 8.5 | 查找 | 172 |
| 8.6 | 排序 | 178 |
| 第 9 章 | 算法设计与分析 | 182 |
| 9.1 | 算法设计与分析的基础概念 | 182 |
| 9.2 | 算法分析基础 | 182 |
| 9.3 | 分治法 | 186 |
| 9.4 | 动态规划法 | 188 |
| 9.5 | 贪心法 | 188 |
| 9.6 | 回溯法 | 190 |
| 第 10 章 | 面向对象技术 | 191 |
| 10.1 | 面向对象的基本概念 | 191 |
| 10.2 | 面向对象程序设计 | 195 |
| 10.3 | 面向对象开发技术 | 196 |
| 10.4 | 面向对象分析与设计方法 | 199 |
| 10.5 | 设计模式 | 208 |
| 第 11 章 | 标准化和软件知识产权基础知识 | 219 |
| 11.1 | 标准化基础知识 | 219 |
| 11.2 | 知识产权基础知识 | 219 |
| 第 12 章 | 专业英语 | 228 |
| 第 13 章 | 下午科目 | 236 |
| 13.1 | 题型 1 数据流图分析与设计 | 236 |
| 13.2 | 题型 2 数据库分析与设计 | 258 |
| 13.3 | 题型 3 UML 分析与设计 | 281 |
| 13.4 | 题型 4 算法分析与设计 | 303 |
| 13.5 | 题型 5 C++ 程序设计 | 333 |
| 13.6 | 题型 6 Java 程序设计 | 357 |
| 参考文献 | | 381 |

计算机系统知识



考情回顾

自2008年5月至今，历次考试计算机系统知识的分值分布如下图所示，近几次考试所占分值比重较大，且相对较为稳定。体系结构、流水线技术、存储器地址及容量的计算和计算机可靠度分析是考核要点，需要重点掌握。



1.1 计算机系统基础知识

试题1-1 (2012年11月上午试题1)

在CPU中，_____不仅要保证指令的正确执行，还要能够处理异常事件。

- A. 运算器
- B. 控制器
- C. 寄存器组
- D. 内部总线

【解析】控制器负责完成协调和指挥整个计算机系统的操作，是发布命令的决策机构。运算器是数据加工部件，负责执行算术运算和逻辑运算。寄存器一般用来保存程序的中间结果，为随后的指令快速提供操作数，从而避免把中间结果存入内存，再读取内存的操作。内部总线将处理器内部的所有结构单元相连。

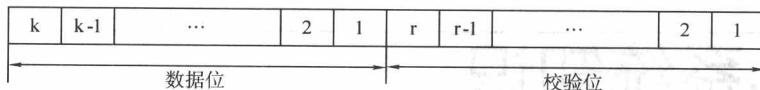
【答案】B

试题1-2 (2012年11月上午试题2)

循环冗余校验码(CRC)利用生成多项式进行编码。设数据位为k位，校验位为r位，则CRC码的格式为_____。

- A. k 个数据位之后跟 r 个校验位
 C. r 个校验位随机加入 k 个数据位中
 B. r 个校验位之后跟 k 个数据位
 D. r 个校验位等间隔地加入 k 个数据位中

【解析】 循环冗余校验码利用生成多项式为 k 个数据位产生 r 个校验位来进行编码，其编码长度为 $k+r$ 。编码的格式为：



【答案】A

试题 1-3 (2012 年 11 月上午试题 3)

以下关于数的定点表示和浮点表示的叙述中，不正确的是_____。

- A. 定点表示法表示的数（称为定点数）常分为定点整数和定点小数两种
 B. 定点表示法中，小数点需要占用一个存储位
 C. 浮点表示法用阶码和尾数来表示数，称为浮点数
 D. 在总位数相同的情况下，浮点表示法可以表示更大的数

【解析】 定点数是小数点位置固定不变的数。定点数分定点整数和定点小数，前者约定小数点在最低有效值位之后，后者约定小数点在最高有效值位之前。可见，在定点表示法中，小数点不需要占用存储位。

【答案】B



历年真题链接



考点点评

定点数和浮点数

评注：本考点主要考查定点数和浮点数的构成及表示范围。

定点数：约定机器中所有数据的小数点位置是固定不变的。通常采用两种简单的约定：将小数点的位置固定在数据的最高位之前，或者是固定在最低位之后。前者为定点小数，后者为定点整数。当数据小于定点数能表示的最小值时，计算机将它们作 0 处理，称为“下溢”；大于定点数能表示的最大值时，称为“上溢”，统称为“溢出”。

浮点数：一个机器浮点数应当由阶码和尾数及其符号位组成，如下图所示。



其中：尾数决定精度，阶码决定表示范围，最适合表示浮点数阶码的数字编码是移码。



真题链接

2011.05 上午 (5) 2010.11 上午 (2) 2009.11 上午 (3-4)
 2008.11 上午 (2)

试题 1-4 (2011 年 11 月上午试题 1)

若某条无条件转移汇编指令采用直接寻址，则该指令的功能是将指令中的地址码送入_____。

- A. PC (程序计数器) B. AR (地址寄存器)
 C. AC (累加器) D. ALU (逻辑运算单元)

【解析】 采用直接寻址，指令所要的操作数存放在内存中，在指令中直接给出该操作数的有效地址

EA，即内存地址，该地址与指令的操作码一起存放在内存的代码段，但操作数一般存放在数据段中，所以必须先求出操作数的物理地址，然后才能在数据段中取得操作数。如操作数在数据段中，则物理地址 = $16 * (\text{DS}) + EA$ 。

【答案】A

试题 1-5 (2011 年 11 月上午试题 5)

在 CPU 的寄存器中，_____对用户是完全透明的。

- A. 程序计数器
- B. 指令寄存器
- C. 状态寄存器
- D. 通用寄存器

【解析】作为高速存储单元，微处理器内部有多种寄存器，用于暂时存放程序执行过程中的代码和指令。有些寄存器对应用人员来说是不可见的，不能直接控制。例如，保存指令代码的指令寄存器。所以它们被称为透明寄存器。这里的“透明”(Transparency) 是计算机学科中常用的一个专业术语，表示实际存在，但在某个角度看好像没有。

【答案】B

试题 1-6 (2011 年 11 月上午试题 6)

CPU 中译码器的主要作用是进行_____。

- A. 地址译码
- B. 指令译码
- C. 数据译码
- D. 选择多路数据至 ALU

【解析】指令译码器是控制器中的主要部件之一。计算机能且只能执行“指令”。指令由操作码和操作数组成。操作码表示要执行的操作性质，即执行什么操作，或做什么；操作数是操作码执行时的操作对象，即对什么数进行操作。计算机执行一条指定的指令时，必须首先分析这条指令的操作码是什么，以决定操作的性质和方法，然后才能控制计算机其他各部件协同完成指令表达的功能。这个分析工作由译码器来完成。

【答案】B

试题 1-7 (2011 年 5 月上午试题 1)

在 CPU 中用于跟踪指令地址的寄存器是_____。

- A. 地址寄存器 (MAR)
- B. 数据寄存器 (MDR)
- C. 程序计数器 (PC)
- D. 指令寄存器 (IR)

【解析】程序计数器是用于存放一条指令所在单元的地址的地方，执行指令时，CPU 将自动修改程序计数器的内容，因此，在 CPU 中用于跟踪指令地址的寄存器就是程序计数器。地址寄存器保存当前 CPU 所访问的内存单元的地址，当 CPU 要执行一条指令时，先把它从内存取到数据缓冲寄存器中，再送入指令寄存器 IR 暂存，指令译码器根据 IR 的内容产生各种微操作命令，控制其他的组成部件工作，完成所需的功能。

【答案】C

试题 1-8 (2011 年 5 月上午试题 4)

原码表示法和补码表示法是计算机中用于表示数据的两种编码方法，在计算机系统中常采用补码来表示和运算数据，原因是采用补码可以_____。

- A. 保证运算过程与手工运算方法保持一致
- B. 简化计算机运算部件的设计
- C. 提高数据的运算速度
- D. 提高数据的运算精度

【解析】使用补码，可以将符号位和其他位统一处理，同时，减法也可以按照加法来处理。另外，两个用补码表示的数相加时，如果最高位有进位，则进位会被舍弃。可见，采用补码可以简化运算及其电路。

【答案】B

试题 1-9 (2011 年 5 月上午试题 5)

计算机中的浮点数由三部分组成：符号位 S（称为阶符），指数部分 E（称为阶码）和尾数部分 M。在总长度固定的情况下，增加 E 的位数、减少 M 的位数可以_____。

- A. 扩大可表示的数的范围同时降低精度
- B. 扩大可表示的数的范围同时提高精度
- C. 减小可表示的数的范围同时降低精度
- D. 减小可表示的数的范围同时提高精度

【解析】浮点数能表示的数值范围主要由阶码决定，所表示数值的精度由尾数决定。可见在总长度固定的情况下，增加阶码的位数、减少尾数的位数可以扩大数值的范围同时降低精度。

【答案】A

试题 1-10 (2010 年 11 月上午试题 2)

若某计算机采用 8 位整数补码表示数据，则运算_____将产生溢出。

- A. -127+1
- B. -127-1
- C. 127+1
- D. 127-1

【解析】8 位整数补码的表示范围位-128~+127。 $[-128]_H=10000000$, $[127]_H=01111111$ 。对于选项 C 中，很明显 $127+1=128$ 超过了 8 位整数的表示范围。也可以通过计算来证明：

$$\begin{array}{r} 01111111 \\ +00000001 \\ \hline 10000000 \end{array}$$

两个正数相加的结果是-128，产生错误的原因就是溢出。

【答案】C

试题 1-11 (2010 年 11 月上午试题 5)

编写汇编语言程序时，下列寄存器中程序员可访问的是_____。

- A. 程序计数器 (PC)
- B. 指令寄存器 (OR)
- C. 存储器数据寄存器 (MDR)
- D. 存储器地址寄存器 (MAR)

【解析】为了保证程序能够连续地执行下去，CPU 必须具有某些手段来确定一条指令的地址。程序计数器 PC 的作用就是控制下一指令的位置，包括控制跳转。

【答案】A

试题 1-12 (2010 年 11 月上午试题 6)

正常情况下，操作系统对保存有大量有用数据的硬盘进行_____操作时，不会清除有用数据。

- A. 磁盘分区和格式化
- B. 磁盘格式化和碎片整理
- C. 磁盘清理和碎片整理
- D. 磁盘分区和磁盘清理

【解析】计算机中存放信息的主要的存储设备就是硬盘，但是硬盘不能直接使用，必须对硬盘进行分割，分割成的一块一块的硬盘区域就是磁盘分区。磁盘分区后，必须经过格式化才能够正式使用。磁盘格式化就是在物理驱动器（磁盘）的所有数据区上写零的操作过程。磁盘清理是清除没用的文件，以节省磁盘空间。磁盘碎片整理，是通过系统软件或者专业的磁盘碎片整理软件对计算机磁盘在长期使用过程中产生的碎片和凌乱文件重新整理，释放出更多的磁盘空间，可提高计算机的整体性能和运行速度。

【答案】C

试题 1-13 (2010 年 5 月上午试题 1)

为实现程序指令的顺序执行，CPU_____中的值将自动加 1。

- A. 指令寄存器 (OR)
 B. 程序计数器 (PC)
 C. 地址寄存器 (AR)
 D. 指令译码器 (ID)

【解析】为了保证程序指令能够连续地执行下去, CPU 必须具有某些手段来确定下一条指令的地址。而程序计数器正起到这种作用, 所以通常又称为指令计数器。在程序开始执行前, 必须将它的起始地址, 即程序的一条指令所在的内存单元地址送入 PC, 因此程序计数器 (PC) 的内容即是从内存提取的第一条指令的地址。当执行指令时, CPU 将自动修改 PC 的内容, 即每执行一条指令 PC 增加一个量, 这个量等于指令所含的字节数, 以便使其保持的总是将要执行的下一条指令的地址。由于大多数指令都是按顺序来执行的, 所以修改的过程通常只是简单的对 PC 加 1。

【答案】B

试题 1-14 (2010 年 5 月上午试题 4)

与 $\overline{A} \oplus B$ 等价的逻辑表达式是_____。(⊕ 表示逻辑异或, + 表示逻辑加)

- A. $A + \overline{B}$
 B. $A \oplus \overline{B}$
 C. $A \oplus B$
 D. $AB + \overline{AB}$

【解析】用真值表验证如下:

| | | 选项 A | 选项 B | 选项 C | 选项 D | $\overline{A} \oplus B$ |
|---|---|--------------------|-------------------------|--------------|----------------------|-------------------------|
| A | B | $A + \overline{B}$ | $A \oplus \overline{B}$ | $A \oplus B$ | $AB + \overline{AB}$ | |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 1 | 1 | 0 | 1 | 1 |

从上表可知, $\overline{A} \oplus B$ 与 $A \oplus \overline{B}$ 等价。

【答案】B

试题 1-15 (2010 年 5 月上午试题 5)

计算机指令一般包括操作码和地址码两部分, 为分析执行一条指令, 其_____。

- A. 操作码应存入指令寄存器 (IR), 地址码应存入程序计数器 (PC)
 B. 操作码应存入程序计数器 (PC), 地址码应存入指令寄存器 (IR)
 C. 操作码和地址码都应存入指令寄存器 (IR)
 D. 操作码和地址码都应存入程序计数器 (PC)

【解析】程序被加载到内存后开始运行, 当 CPU 执行一条指令时, 先把它从内存储器取到缓冲寄存器 (DR) 中, 再送入 IR 暂存, 指令译码器根据 IR 的内容产生各种微操作指令, 控制其他的组成部件工作, 完成所需的功能。

【答案】C

试题 1-16 (2010 年 5 月上午试题 6)

关于 64 位和 32 位微处理器, 不能以 2 倍关系描述的是_____。

- A. 通用寄存器的位数
 B. 数据总线的宽度
 C. 运算速度
 D. 能同时进行运算的位数

【解析】计算机系统的运算速度受多种因素的影响, 64 位微处理器可同时对 64 位数据进行运算, 但不能说其速度是 32 位微处理器的 2 倍。

【答案】C

试题 1-17 (2010 年 5 月上午试题 20)

若某整数的 16 位补码为 FFFF_H (H 表示十六进制), 则该数的十进制值为_____。

- A. 0
- B. -1
- C. $2^{16}-1$
- D. $-2^{16}+1$

【解析】根据补码定义, 数值 X 的补码记作 $[X]_b$, 如果机器字长为 n , 则最高位为符号位, 0 表示正号, 1 表示负号, 正数的补码与其原码和反码相同, 负数的补码则等于其反码的末尾加 1。如果已知 X 的补码为 FFFF_H , 对应的二进制数为 1111111111111111, 则 X 的反码为 1111111111111110, X 的原码为 1000000000000001, 对应的十进制数为 -1。

【答案】B

试题 1-18 (2009 年 11 月上午试题 1)

以下关于 CPU 的叙述中, 错误的是_____。

- A. CPU 产生每条指令的操作信号并将操作信号送往相应的部件进行控制
- B. 程序计数器 (PC) 除了存放指令地址, 也可以临时存储算术/逻辑运算结果
- C. CPU 中的控制器决定计算机运行过程的自动化
- D. 指令译码器是 CPU 控制器中的部件

【解析】本题主要考查 CPU 的组成及其部件的功能。

CPU 的功能主要包括程序控制、操作控制、时间控制和数据处理。CPU 主要由运算器、控制器、寄存器组和内部总线等部件组成。CPU 产生每条指令的操作信号并将操作信号送往相应的部件进行控制, 因此说法 A 正确。

CPU 中的控制器用于控制整个 CPU 的工作, 它决定了计算机运行过程中的自动化, 因此说法 C 正确。

程序计数器 (PC) 具有寄存信息和计数两种功能, 又称为指令计数器。程序的执行分为两种情况, 顺序执行和转移执行。在程序执行前, 将程序的起始地址送入 PC, 该地址在程序加载到内存时确定, 执行指令时, CPU 将自动修改 PC 的内容, 当指令按照顺序执行时, PC 加 1。如果是转移指令, 后继指令的地址根据当前指令的地址加上一个向前或向后转移的位移量得到。因此 PC 没有临时存储算术/逻辑运算结果的功能。因此说法 B 错误。

CPU 中的控制器包括指令寄存器 (IR)、程序计数器 (PC)、地址寄存器 (AR) 和指令译码器 (ID)。因此说法 D 正确。

【答案】B

试题 1-19 (2009 年 11 月上午试题 3, 4)

浮点数的一般表示形式为 $N=2^E \times F$, 其中 E 为阶码, F 为尾数。以下关于浮点表示的叙述中, 错误的是(3)。两个浮点数进行相加运算, 应首先(4)。

- (3) A. 阶码的长度决定浮点表示的范围, 尾数的长度决定浮点表示的精度
 - B. 工业标准 IEEE 754 浮点数格式中阶码采用移码、尾数采用原码表示
 - C. 规格化指的是阶码采用移码、尾数采用补码
 - D. 规格化表示要求将尾数的绝对值限定在区间 [0.5, 1)
- (4) A. 将较大的数进行规格化处理
 - B. 将较小的数进行规格化处理
 - C. 将这两个数的尾数相加
 - D. 统一这两个数的阶码

【解析】本题主要考查浮点数的表示。

浮点数所能表示的数值范围主要由阶码决定, 所表示数值的精度由尾数决定。为了充分利用尾数来表示更多的有效数字, 通常采用规格化浮点数。规格化就是将尾数的绝对值限定在区间 [0.5, 1)。工业标

准 IEEE 754 中阶码用移码来表示，尾数用原码表示。所以空（3）的答案为 C。

当两个浮点数进行相加操作时，首先要进行对阶操作，即使两个数的阶码相同，对阶操作就是把阶码小的数的尾数右移，答案为 D。

【答案】（3）C （4）D

试题 1-20 (2009 年 11 月上午试题 5)

以下关于校验码的叙述中，正确的是_____。

- A. 海明码利用多组数位的奇偶性来检错和纠错
- B. 海明码的码距必须大于等于 1
- C. 循环冗余校验码具有很强的检错和纠错能力
- D. 循环冗余校验码的码距必定为 1

【解析】两个代码之间不同位的个数称为这两个码字间的距离。对于一个编码体制，将其中所有的合法码字的最小距离值称为这个编码体制的码距。在码距为 1 的编码系统中，如果码字中的任何一位颠倒了，结果这个码字就不能与其他有效信息区分开，也会被认为是正确的，可见，码距为 1 的编码系统不具有检错能力；为了使一个系统能够检查一个差错，码距至少为 2；为了使一个系统能够检查和纠正一个差错，码间距必须至少是 3。可见选项 B、D 是错误的。

海明码是利用奇偶性来检错和纠错的校验方法。其构成方法是：在数据位值间插入 k 个校验位，通过扩大码距来实现检错和纠错。选项 A 正确。

循环冗余检验码利用生成多项式为 k 个数据位产生 r 个校验位来进行编码，其编码长度为 $k+r$ 。其由两部分组成，左边为信息码（数据），右边为检验码。若信息码占 k 位，则检验码占 $n-k$ 位，其中，n 为 CRC 码的字长。检验码由信息码产生，校验码位数越长，该代码的校验能力就越强。但循环冗余码没有纠错能力。选项 C 错误。

【答案】A



历年真题链接



考点点评

校验码

评注：本考点主要考查常见的校验码。

（1）奇偶校验码

通过在编码中增加一位校验位来使编码中 1 的个数为奇数（奇校验）或者为偶数（偶校验），从而使码距变为 2。

常用的奇偶校验码有 3 种：水平奇偶校验码、垂直奇偶校验码和水平垂直校验码。

（2）海明码

海明码的构成方法是：在数据位之间插入 k 个校验码，通过扩大码距来实现检错和纠错。设数据位是 n 位，校验位是 k 位，则 n 和 k 必须满足关系： $2k-1 \geq n+k$ 。

（3）循环冗余校验码（CRC）

循环冗余校验码广泛应用于数据通信领域和磁介质存储系统中。它利用生成多项式为 k 个数据位产生 r 个校验位来进行编码，其编码长度为 $k+r$ 。



真题链接

2012.11 上午 (2)

2009.5 上午 (1)

2008.11 上午 (5)

试题 1-21 (2009 年 5 月上午试题 1)

海明校验码是在 n 个数据位之外增设 k 个校验位，从而形成一个 $k+n$ 位的新的码字，使新的码字的码距比较均匀地拉大。 n 与 k 的关系是_____。

- A. $2^k - 1 \geq n + k$
- B. $2^n - 1 \leq n + k$
- C. $n = k$
- D. $n - 1 \leq k$

【解析】海明码的构成方法是：在数据位之间插入 k 个校验码，通过扩大码距来实现检错和纠错。设数据位是 n 位，校验位是 k 位，则 n 和 k 必须满足关系： $2^k - 1 \geq n + k$ 。

【答案】A

试题 1-22 (2009 年 5 月上午试题 5)

计算机中常采用原码、反码、补码和移码表示数据，其中， ± 0 编码相同的是_____。

- A. 原码和补码
- B. 反码和补码
- C. 补码和移码
- D. 原码和移码

【解析】原码、反码、补码以及移码是计算机的数据表示形式，需牢固掌握。

+0 和 -0 的表示比较特殊，在此做个总结：

原码： $[+0]_{原} = 0\ 0000000$ $[-0]_{原} = 1\ 0000000$

反码： $[+0]_{反} = 0\ 0000000$ $[-0]_{反} = 1\ 1111111$

补码： $[+0]_{补} = [-0]_{补} = 0\ 0000000$

移码： $[+0]_{移} = [-0]_{移} = 1\ 0000000$

【答案】C

试题 1-23 (2008 年 11 月上午试题 2)

计算机在进行浮点数的相加（减）运算之前先进行对阶操作，若 x 的阶码大于 y 的阶码，则应将_____。

- A. x 的阶码缩小至与 y 的阶码相同，且使 x 的尾数部分进行算术左移
- B. x 的阶码缩小至与 y 的阶码相同，且使 x 的尾数部分进行算术右移
- C. y 的阶码扩大至与 x 的阶码相同，且使 y 的尾数部分进行算术左移
- D. y 的阶码扩大至与 x 的阶码相同，且使 y 的尾数部分进行算术右移

【解析】本题考查的是浮点数的加减运算，要经过如下几个步骤：

- ① 对阶，即使两个数的阶码相同。
- ② 求尾数和（差）。
- ③ 结果规格化并判断溢出。若运算结果所得的尾数不是规格化的数，则需要进行规格化处理。当尾数溢出时，需要调整阶码。
- ④ 舍入。在对结果向右做规格化处理时，尾数的最低位将因溢出而丢掉。
- ⑤ 溢出判别。以阶码为准，若阶码溢出，则运算结果溢出；若阶码下溢（小于最小值），则结果为 0；否则结果正确无溢出。

【答案】D

试题 1-24 (2008 年 11 月上午试题 3)

在 CPU 中，_____可用于传送和暂存用户数据，为 ALU 执行算术逻辑运算提供工作区。

- A. 程序计数器
- B. 累加寄存器
- C. 程序状态寄存器
- D. 地址寄存器

【解析】程序计数器 (PC)、累加寄存器 (AC)、程序状态寄存器 (PSW) 和地址寄存器 (AR) 都是

CPU 中常用的寄存器。其功能分别如下：

PC——具有寄存信息和计数两种功能。在程序执行之前，将程序的起始地址送入 PC，该地址在程序加载到内存时确定，因此 PC 的内容是程序第一条指令的地址；执行指令时，CPU 将自动修改 PC 的内容，以便使其保持的总是将要执行的下一条指令的地址。

AC——一个通用的寄存器，其功能是当运算器的算术逻辑单元执行算术或逻辑运算时，为 ALU 提供一个工作区（由此答案显然是 B）。

PSW——保存由算术指令和逻辑指令运行或测试的结果建立的各种条码内容，主要分为状态标志和控制标志。通常，一个算术操作产生一个运算结果，一个逻辑操作则产生一个判决。

AR——保存当前 CPU 所访问的内存单元的地址。由于内存和 CPU 存在着操作速度上的差异，所以需要使用 AR 保持地址信息，直到内存的读/写操作完成为止。

【答案】B

试题 1-25 (2008 年 11 月上午试题 5)

下面关于校验方法的叙述，_____是正确的。

- A. 采用奇偶校验可检测数据传输过程中出现一位数据错误的位置并加以纠正
- B. 采用海明校验可检测数据传输过程中出现一位数据错误的位置并加以纠正
- C. 采用海明码校验，校验码的长度和位置可随机设定
- D. 采用 CRC 校验，需要将校验码分散开并插入数据的指定位置中

【解析】本题考查 3 种考生必须掌握的校验码：奇偶校验码、海明码校验码和循环冗余校验码 (CRC)。

由奇偶校验码的工作原理可知，这种校验方法只能检测一位的错误，并不能像海明校验那样既可以检测数据传输过程中出现一位数据错误的位置又可以加以纠正，由此可知 A 错 B 对。另外海明码对于信息位与校验位的放置是有约定的，不能随机设定，所以 C 错。对于 CRC 码，其校验位都是置于编码的最后部分（最右端）的，所以 D 也是错误的。

【答案】B

试题 1-26 (2008 年 5 月上午试题 1)

在计算机体系结构中，CPU 内部包括程序计数器 (PC)、存储器数据寄存器 (MDR)、指令寄存器 (IR) 和存储器地址寄存器 (MAR) 等。若 CPU 要执行的指令为：MOV R0, #100（即将数值 100 传递到寄存器 R0 中），则 CPU 首先要完成的操作是_____。

- A. 100→R0
- B. 100→MDR
- C. PC→MAR
- D. PC→IR

【解析】本题还是考查 CPU 的控制器中的几个常用寄存器的作用，当然还要清楚指令的执行步骤，如图 1-1 所示。

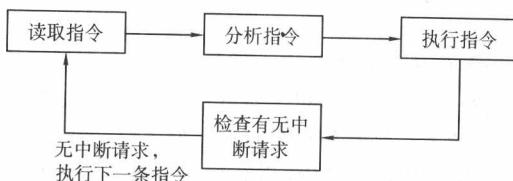


图 1-1

读取指令时，先将 PC 中的指令地址送到地址寄存器中，然后才能读取主存内容，并传至 IR 中，然后 PC 中变为下一条指令的地址。所以 CPU 要想执行指令 MOV R0, #100，首先要把 PC 中的内容送到地址寄存器中。

【答案】C

试题 1-27 (2008 年 5 月上午试题 4)

CPU 中的数据总线宽度会影响_____。

- A. 内存容量的大小
- B. 系统的运算速度
- C. 指令系统指令数量
- D. 寄存器的宽度

【解析】总线按传输的信号的功能可分为三类：

地址总线——指出数据的来源与去向。地址总线是从 CPU 向外传输的单向总线。其宽度决定了 CPU 可以访问的物理地址空间，即 CPU 能使用的内存容量。

数据总线——传送系统中的数据或指令，其宽度和 CPU 的字长有关，负责整个系统的数据流量的大小。数据总线是 CPU 与主存储器和 I/O 接口之间数据相互传送的双向通道。提供模块间传输数据的路径，数据总线的位数决定微处理器结构的复杂度及总体性能。

控制总线——传送控制信号，也是双向通道，CPU 通过控制总线向外界发出命令信号，外界通过控制总线向 CPU 传送状态信息。

综上，CPU 中的数据总线宽度与系统的运算速度有关。

【答案】B

1.2 计算机体系结构

试题 1-28 (2012 年 11 月上午试题 4)

_____不属于按寻址方式划分的一类存储器。

- A. 随机存储器
- B. 顺序存储器
- C. 相联存储器
- D. 直接存储器

【解析】相联存储器是按内容访问的一种存储器，是按访问方式划分的。存储器按访问方式分，可分为按地址访问的存储器和按内容访问的存储器。

【答案】C

试题 1-29 (2012 年 11 月上午试题 5)

在 I/O 设备与主机间进行数据传输时，CPU 只需在开始和结束时作少量处理，而无需干预数据传送过程的是_____方式。

- A. 中断
- B. 程序查询
- C. 无条件传送
- D. 直接存储器存取

【解析】CPU 与外设之间交换数据的方式有直接程序控制方法、中断方法、直接存储器存取方法和通道控制方法。

直接程序控制方法分为：无条件传送和程序查询方法。在无条件传送情况下，外设总是准备好的，外设可无条件地随时接收 CPU 输出的数据，也可无条件地随时向 CPU 输入数据。在程序查询方式下，则需要 CPU 执行程序查询外设的状态，判断外设是否准备好了。

中断方式下，数据传送的基本过程是：当 I/O 系统与外设交换数据时，CPU 无需等待，也不必查询 I/O 的状态，可以去处理其他任务。当 I/O 系统完成了数据传输后则向 CPU 发送中断信号，然后 CPU 保存正在执行的现场，转入 I/O 中断服务程序，完成与 I/O 系统的数据交换，再返回源程序继续执行。

可见，不论是无条件传送、利用查询方式传送还是利用中断方式传送，都需要由 CPU 通过执行程序来实现，限制了数据的传输速度。

直接存储器存取方式则是通过硬件实现主存与 I/O 设备间的直接数据传送，在数据传送的过程中不

需要 CPU 的任何干涉，只需要 CPU 在过程开始时和在过程结束时的处理。

【答案】D



历年真题链接



考点点评

输入输出技术

评注：本考点主要考查 CPU 与外设之间交换数据的输入输出技术。

1. 程序查询方式

CPU 通过 I/O 指令询问指定外设当前的状态，如果外设准备就绪，则进行数据的输入或输出，否则 CPU 等待，循环查询。

2. 中断方式

当出现来自系统外部、机器内部，甚至处理机本身任何一个例外时，CPU 暂停执行现行程序，转去处理这些事件，等处理完成后再返回来继续执行原先的程序。

3. DMA 方式

无需 CPU 介入，大大提高 CPU 的工作效率。工作过程大致如下：

向 CPU 申请 DMA 传送；获 CPU 允许后，DMA 控制器接管系统总线的控制权；在 DMA 控制器的控制下，在存储器和外部设备之间直接进行数据传送，在传送过程中不需要中央处理器参与。



真题链接

2010.11 上午 (1)

2010.5 上午 (3)

2008.11 上午 (4)

试题 1-30 (2012 年 11 月上午试题 6)

_____ 不属于系统总线。

- A. ISA
- B. EISA
- C. SCSI
- D. PCI

【解析】系统总线又称内总线，其速度对系统性能有极大的影响。常见的系统总线有 ISA 总线、EISA 总线、PCI 总线。SCSI 总线是并行外总线，广泛用于连接软硬磁盘、光盘和扫描仪等。

【答案】C

试题 1-31 (2012 年 5 月上午试题 1)

位于 CPU 与主存之间的高速缓冲存储器 Cache 用于存放部分主存数据的拷贝，主存地址与 Cache 地址之间的转换工作由_____ 完成。

- A. 硬件
- B. 软件
- C. 用户
- D. 程序员

【解析】CPU 对存储器的访问，通常是一次读写一个字单元。当 CPU 访问 Cache 不命中时，需将存储在主存中的字单元连同其后若干个字一同调入 Cache 中。由于 CPU 首先访问的是 Cache，并不是主存。为此，需要一种机制将 CPU 的访主存地址转换成访 Cache 地址。而主存地址与 Cache 地址之间的转换是与主存块与 Cache 块之间的映射关系紧密联系的。

【答案】A