

电子工程师
成长之路

印制电路板(PCB) 设计技术与实践 (第2版)

◎ 黄智伟 编著



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

电子工程师成长之路

印制电路板（PCB） 设计技术与实践

（第2版）

黄智伟 编著



电子工业出版社·

Publishing House of Electronics Industry

北京 · BEIJING

内 容 简 介

本书共分 15 章，重点介绍了印制电路板（PCB）的焊盘、过孔、叠层、走线、接地、去耦合、电源电路、时钟电路、模拟电路、高速数字电路、模数混合电路、射频电路的 PCB 设计的基本知识、设计要求、方法和设计实例，以及 PCB 的散热设计、PCB 的可制造性与可测试性设计、PCB 的 ESD 防护设计。

本书内容丰富，叙述详尽清晰，图文并茂，并通过大量的设计实例说明了 PCB 设计中的一些技巧与方法，以及应该注意的问题，工程性好，实用性强。

本书可以作为工程技术人员进行电子产品 PCB 设计的参考书，也可以作为本科院校和高职高专电子信息工程、通信工程、自动化、电气、计算机应用等专业学习 PCB 设计的教材，还可以作为全国大学生电子设计竞赛的培训教材。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目 (CIP) 数据

印制电路板 (PCB) 设计技术与实践 / 黄智伟编著. —2 版. —北京：电子工业出版社，2013.1
(电子工程师成长之路)

ISBN 978-7-121-19299-9

I. ①印… II. ①黄… III. ①印刷电路—计算机辅助设计 IV. ①TN410.2

中国版本图书馆 CIP 数据核字 (2012) 第 304025 号

策划编辑：赵丽松

责任编辑：谭丽莎

印 刷：北京京师印务有限公司

装 订：北京京师印务有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1092 1/16 印张：29.75 字数：758 千字

印 次：2013 年 1 月第 1 次印刷

印 数：4 000 册 定价：69.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，
联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：(010) 88258888。

前言

本书是“印制电路板（PCB）设计技术与实践”的修订版。本书从 2009 年出版以来已经多次印刷，一直是学习 PCB 设计技术的首选书籍之一。随着 PCB 设计技术的发展和研究的深入，一些新的 PCB 设计技术和要求不断出现，为满足读者需要，对本书的第 1 版进行了修订，补充和增加了 EBG 等一些新的 PCB 设计技术，以及模数混合电路的 PCB 设计和设计实例等内容。

PCB 设计是电子产品设计中不可缺少的重要环节。随着电子技术的飞速发展，集成电路的规模越来越大，体积越来越小，开关速度越来越快，工作频率越来越高，PCB 的安装密度也越来越高，层数也越来越多，PCB 上的电磁兼容性、信号完整性及电源完整性等问题相互紧密地交织在了一起。对一个正在从事 PCB 设计的工程师而言，在进行 PCB 设计时，需要考虑的问题也越来越多，要实现一个能够满足设计要求的 PCB 也变得越来越难。要设计一个能够满足要求的 PCB，不仅需要理论的支持，更需要的是工程实践经验。

本书是为从事电子产品设计的工程技术人员编写的一本介绍 PCB 设计的基本知识、设计要求与方法的参考书。本书没有大量的理论介绍和公式推导，而是从工程设计要求出发，通过介绍大量的 PCB 设计实例，图文并茂地说明 PCB 设计中的一些技巧与方法，以及应该注意的问题，具有很好的工程性和实用性。

本书共分 15 章。第 1 章为焊盘的设计，介绍了元器件在 PCB 上的安装形式，焊盘设计的一些基本要求，以及通孔插装元器件的焊盘设计，SMD 元器件的焊盘设计，DIP 封装的器件焊盘设计，BGA 封装的器件焊盘设计，UCSP 封装的器件焊盘设计，DirectFET 封装的器件焊盘设计实例。第 2 章介绍了过孔模型，过孔焊盘与孔径的尺寸，过孔与焊盘图形的关系，微过孔的设计要求与实例。第 3 章介绍了 PCB 的叠层设计的一般原则，多层板工艺，多层板设计实例，以及利用 PCB 分层堆叠抑制 EMI 辐射的设计方法。第 4 章介绍了寄生天线的电磁辐射干扰，PCB 上走线间的串扰，PCB 传输线的拓扑结构，低电压差分信号（LVDS）的布线，以及 PCB 布线的一般原则。第 5 章介绍了地线的定义，地线阻抗引起的干扰，地环路引起的干扰，接地的分类，接地的方式，接地系统的设计原则，以及地线 PCB 布局的一些技巧。第 6 章介绍了去耦滤波器电路，RLC 元件的射频特性，去耦电容器的 PCB 布局设计实例，铁氧体磁珠的 PCB 布局设计实例，小型电源平面“岛”供电技术，掩埋式电容技术的 PCB 布局实例，以及可藏于 PCB 基板内的电容器。第 7 章为电源电路设计实例，介绍了开关型调节器 PCB 布局的基本原则，DC-DC 转换器的 PCB 布局设计指南，便携式设备电源管理电路的 PCB 布局设计实例，DPA-Switch DC-DC 转换器的 PCB 设计实例，开关电源的 PCB 设计实例。第 8 章介绍了时钟电路 PCB 设计的基础，时钟电路布线、时钟分配网络、延时的调整、时钟源的电源滤波等时钟电路 PCB 的设计技巧。第 9 章介绍了模拟电路 PCB 设计的基础，不同封装形式的运算放大器、蜂窝电话音频放大器、D

类功率放大器等模拟电路的 PCB 设计实例。第 10 章介绍了高速数字电路 PCB 设计的基础, Altera 的 MAX[®] II 系列 CPLD PCB 设计实例, LatticeXP LXFP3TQ-100 最小系统 PCB 设计实例, 微控制器电路 PCB 设计实例。第 11 章介绍了模数混合电路的 PCB 分区, 模数混合电路的接地设计, ADC 驱动器电路的 PCB 设计, ADC 的 PCB 设计, DAC 的 PCB 设计, 模数混合电路 PICTailTM 演示板的 PCB 设计, 12 位称重系统的 PCB 设计。第 12 章介绍了射频电路 PCB 设计的基础, 射频接地、隔离、走线等射频电路 PCB 的设计技巧, 射频小信号放大器 PCB 的设计要求与实例, 射频功率放大器 PCB 的设计要求与实例, 混频器 PCB 的设计要求与实例, 以及 PCB 天线设计实例。第 13 章介绍了 PCB 散热设计的基础, PCB 散热设计的基本原则, 以及 PCB 散热设计实例。第 14 章介绍了 PCB 可制造性设计的基本概念、设计管理、设计控制、设计检查和评审检查清单实例, 以及 PCB 可测试性设计的基本概念、可测试性检查、可测性设计的基本要求。第 15 章介绍了 PCB 的 ESD 防护设计基础, 常见的 ESD 问题与改进措施, PCB 的 ESD 防护设计方法。

需要说明的是, 由于本书重点介绍 PCB 设计技术, 业内大量数据需要采用英制长度单位, 所以这里先给出主要的转换公式: 1in (英寸)=25.4mm (毫米), 1mil (千分之一英寸)=0.0254mm。本书的部分数据有时直接用英制单位标注。

本书在编写过程中, 参考了大量的国内外著作和资料, 得到了许多专家和学者的大力支持, 听取了多方面的意见和建议。李富英高级工程师对本书进行了审阅, 杭州三维通信股份有限公司的潘礼工程师对本书的内容及组织提出了宝贵的建议, 戴焕昌绘制了书中的大部分插图, 南华大学的王彦副教授、朱卫华副教授、陈文光教授、李圣副教授, 张翼、李军、张强、税梦玲、欧科军、李扬宗、肖志刚等人也参加了本书的编写, 在此一并表示衷心的感谢。

由于水平有限, 不足之处在所难免, 敬请各位读者批评指正。

黄智伟 于南华大学
2012 年 6 月 28 日

目 录

第 1 章 焊盘的设计	1
1.1 元器件在 PCB 上的安装形式	1
1.1.1 元器件的单面安装形式	1
1.1.2 元器件的双面安装形式	1
1.1.3 元器件之间的间距	2
1.1.4 元器件的布局形式	3
1.1.5 测试探针触点/通孔尺寸	6
1.2 焊盘设计的一些基本要求	6
1.2.1 焊盘类型	6
1.2.2 焊盘尺寸	7
1.3 通孔插装元器件的焊盘设计	8
1.3.1 插装元器件的孔径	8
1.3.2 焊盘形式与尺寸	8
1.3.3 跨距	9
1.3.4 常用插装元器件的安装孔径和焊盘尺寸	10
1.4 SMD 元器件的焊盘设计	10
1.4.1 片式电阻、片式电容、片式电感的焊盘设计	10
1.4.2 金属电极的元件焊盘设计	14
1.4.3 SOT 23 封装的器件焊盘设计	15
1.4.4 SOT - 5 DCK/SOT - 5 DBV (5/6 引脚) 封装的器件焊盘设计	15
1.4.5 SOT89 封装的器件焊盘设计	16
1.4.6 SOD 123 封装的器件焊盘设计	16
1.4.7 SOT 143 封装的器件焊盘设计	17
1.4.8 SOIC 封装的器件焊盘设计	17
1.4.9 SSOIC 封装的器件焊盘设计	18
1.4.10 SOPIC 封装的器件焊盘设计	18
1.4.11 TSOP 封装的器件焊盘设计	19
1.4.12 CFP 封装的器件焊盘设计	19
1.4.13 SOJ 封装的器件焊盘设计	20
1.4.14 PQFP 封装的器件焊盘设计	21
1.4.15 SQFP 封装的器件焊盘设计	21
1.4.16 CQFP 封装的器件焊盘设计	22

1.4.17 PLCC(方形)封装的器件焊盘设计	22
1.4.18 QSOP(SBQ)封装的器件焊盘设计	23
1.4.19 QFG32/48封装的器件焊盘设计	23
1.5 DIP封装的器件焊盘设计	24
1.6 BGA封装的器件焊盘设计	25
1.6.1 BGA封装简介	25
1.6.2 BGA表面焊盘的布局和尺寸	26
1.6.3 BGA过孔焊盘的布局和尺寸	29
1.6.4 BGA信号线间隙和走线宽度	30
1.6.5 BGA的PCB层数	31
1.6.6 μBGA封装的布线方式和过孔	32
1.6.7 Xilinx公司推荐的BGA、CSP和CCGA封装的PCB焊盘设计规则	32
1.7 UCSP封装的器件焊盘设计	35
1.7.1 UCSP封装结构	35
1.7.2 UCSP焊盘结构的设计原则和PCB制造规范	35
1.7.3 UCSP焊盘设计实例	38
1.8 DirectFET封装的器件焊盘设计	38
1.8.1 DirectFET封装技术简介	38
1.8.2 Sx系列外形器件的焊盘设计	39
1.8.3 Mx系列外形器件的焊盘设计	40
1.8.4 Lx系列外形器件的焊盘设计	41
第2章 过孔	43
2.1 过孔模型	43
2.1.1 过孔类型	43
2.1.2 过孔电容	43
2.1.3 过孔电感	44
2.1.4 过孔的电流模型	44
2.1.5 典型过孔的R、L、C参数	45
2.2 过孔焊盘与孔径的尺寸	45
2.2.1 过孔的尺寸	45
2.2.2 高密度互连盲孔的结构与尺寸	47
2.2.3 高密度互连复合通孔的结构与尺寸	49
2.2.4 高密度互连内核埋孔的结构与尺寸	50
2.3 过孔与焊盘图形的关系	51
2.3.1 过孔与SMT焊盘图形的关系	51
2.3.2 过孔到金手指的距离	52
2.4 微过孔	52
第3章 PCB的叠层设计	54
3.1 PCB叠层设计的一般原则	54
3.2 多层板工艺	56



3.2.1 层压多层板工艺	56
3.2.2 HDI 印制板	57
3.2.3 BUM (积层法多层板) 工艺	59
3.3 多层板的设计	60
3.3.1 4 层板的设计	60
3.3.2 6 层板的设计	61
3.3.3 8 层板的设计	62
3.3.4 10 层板的设计	63
3.4 利用 PCB 分层堆叠设计抑制 EMI 辐射	65
3.4.1 共模 EMI 的抑制	65
3.4.2 设计多电源层抑制 EMI	65
3.4.3 PCB 叠层设计实例	66
第 4 章 走线	69
4.1 寄生天线的电磁辐射干扰	69
4.1.1 电磁干扰源的类型	69
4.1.2 天线的辐射特性	69
4.1.3 寄生天线	72
4.2 PCB 上走线间的串扰	73
4.2.1 互容	73
4.2.2 互感	74
4.2.3 拐点频率和互阻抗模型	76
4.2.4 串扰类型	77
4.2.5 减小 PCB 上串扰的一些措施	78
4.3 PCB 传输线的拓扑结构	81
4.3.1 PCB 传输线简介	81
4.3.2 微带线	81
4.3.3 埋入式微带线	82
4.3.4 单带状线	83
4.3.5 双带状线或非对称带状线	83
4.3.6 差分微带线和差分带状线	84
4.3.7 传输延时与介电常数 ϵ_r 的关系	85
4.4 低电压差分信号 (LVDS) 的布线	85
4.4.1 LVDS 布线的一般原则	85
4.4.2 LVDS 的 PCB 走线设计	87
4.4.3 LVDS 的 PCB 过孔设计	91
4.5 PCB 布线的一般原则	92
4.5.1 控制走线方向	92
4.5.2 检查走线的开环和闭环	92
4.5.3 控制走线的长度	93
4.5.4 控制走线分支的长度	94



4.5.5 拐角设计	94
4.5.6 差分对走线	95
4.5.7 控制 PCB 导线的阻抗和走线终端匹配	96
4.5.8 设计接地保护走线	96
4.5.9 防止走线谐振	96
4.5.10 布线的一些工艺要求	97
第5章 接地	100
5.1 地线的定义	100
5.2 地线阻抗引起的干扰	100
5.2.1 地线的阻抗	100
5.2.2 公共阻抗耦合干扰	105
5.3 地环路引起的干扰	106
5.3.1 地环路干扰	106
5.3.2 产生地环路电流的原因	106
5.4 接地的分类	107
5.4.1 安全接地	108
5.4.2 信号接地	108
5.4.3 电路接地	109
5.4.4 设备接地	110
5.4.5 系统接地	111
5.5 接地的方式	111
5.5.1 单点接地	111
5.5.2 多点接地	113
5.5.3 混合接地	114
5.5.4 悬浮接地	115
5.6 接地系统的设计原则	115
5.6.1 理想的接地要求	115
5.6.2 接地系统设计的一般规则	116
5.7 地线 PCB 布局的一些技巧	117
5.7.1 参考面	117
5.7.2 避免接地平面开槽	117
5.7.3 接地点的相互距离	119
5.7.4 地线网络	121
5.7.5 电源线和地线的栅格	122
5.7.6 电源线和地线的指状布局形式	124
5.7.7 最小化环面积	125
5.7.8 按电路功能分割接地平面	127
5.7.9 局部接地平面	128
5.7.10 参考层的重叠	129
5.7.11 20H 原则	130

第 6 章 去耦合	132
6.1 去耦滤波器电路	132
6.2 RLC 元件的射频特性	133
6.2.1 电阻（器）的射频特性	133
6.2.2 电容（器）的射频特性	134
6.2.3 电感（器）的射频特性	134
6.2.4 串联 RLC 电路的阻抗特性	135
6.2.5 并联 RLC 电路的阻抗特性	136
6.3 去耦电容器的 PCB 布局设计	136
6.3.1 去耦电容器的安装位置	136
6.3.2 最小化去耦电容器和 IC 之间的电流环路	137
6.3.3 去耦电容器与电源引脚端共用一个焊盘	137
6.3.4 采用一个小面积的电源平面来代替电源线条	138
6.3.5 在每一个电源引脚端都连接去耦电容器	138
6.3.6 并联使用多个去耦电容器	139
6.3.7 降低去耦电容器的 ESL	141
6.3.8 使用三端电容器	141
6.3.9 采用 X2Y 电容器替换穿心式电容器	142
6.4 铁氧体磁珠的 PCB 布局设计	145
6.4.1 铁氧体磁珠的基本特性	145
6.4.2 片式铁氧体磁珠	146
6.4.3 铁氧体磁珠的选择	148
6.4.4 铁氧体磁珠在电路中的应用	149
6.4.5 铁氧体磁珠的安装位置	150
6.5 小型电源平面“岛”供电技术	150
6.6 掩埋式电容技术	151
6.6.1 掩埋式电容技术简介	151
6.6.2 使用掩埋式电容技术的 PCB 布局实例	152
6.7 可藏于 PCB 基板内的电容器	153
第 7 章 电源电路设计实例	155
7.1 开关型调节器 PCB 布局的基本原则	155
7.1.1 接地	155
7.1.2 合理布局稳压元件	156
7.1.3 将寄生电容和寄生电感减至最小	157
7.1.4 创建切实可行的电路板布局	158
7.1.5 电路板的层数	159
7.2 DC-DC 转换器的 PCB 布局设计指南	159
7.2.1 DC-DC 转换器的 EMI 辐射源	159
7.2.2 DC-DC 转换器的 PCB 布局的一般原则	160
7.2.3 基于 MAX1954 的 DC-DC 转换器 PCB 设计实例	161

7.3	便携式设备电源管理电路的PCB设计实例	163
7.3.1	MAX8660/MAX8661便携式设备电源管理电路	163
7.3.2	MAX8660/MAX8661应用电路的PCB的布局	165
7.3.3	MAX8660/MAX8661PCB布局时应注意的一些问题	168
7.4	DPA-Switch DC-DC转换器的PCB设计实例	170
7.4.1	DPA-Switch DC-DC转换器IC简介	170
7.4.2	DPA-Switch DC-DC转换器PCB布局	171
7.4.3	散热设计	172
7.5	开关电源的PCB设计	172
7.5.1	开关电源PCB的常用材料	172
7.5.2	开关电源PCB布局的一般原则	174
7.5.3	开关电源的PCB布线的一般原则	176
7.5.4	开关电源PCB的地线设计	177
7.5.5	TOPSwitch开关电源的PCB设计实例	179
7.5.6	TOPSwitch-GX开关电源的PCB设计实例	181
第8章	时钟电路的PCB设计	184
8.1	时钟电路PCB设计的基础	184
8.1.1	信号的传播速度	184
8.1.2	时序参数	185
8.1.3	时钟脉冲不对称的原因	186
8.2	时钟电路PCB设计的一些技巧	188
8.2.1	时钟电路布线的基本原则	188
8.2.2	采用蜘蛛形的时钟分配网络	189
8.2.3	采用树状式的时钟分配网络	190
8.2.4	采用分支结构的时钟分配网络	190
8.2.5	采用多路时钟线的源端端接结构	191
8.2.6	对时钟线进行特殊的串扰保护	192
8.2.7	固定延时的调整	192
8.2.8	可变延时调整	193
8.2.9	时钟源的电源滤波	194
8.2.10	时钟驱动器去耦电容器安装实例	195
8.2.11	时钟发生器电路的辐射噪声与控制	196
8.2.12	50~800MHz时钟发生器电路PCB设计实例	197
第9章	模拟电路的PCB设计	199
9.1	模拟电路PCB设计的基础	199
9.1.1	放大器与信号源的接地点选择	199
9.1.2	放大器的屏蔽接地方法	200
9.1.3	放大器输入端电缆屏蔽层的接地形式	201
9.1.4	差分放大器的输入端接地形式	203
9.1.5	有保护端的仪表放大器接地形式	204



9.1.6 采用屏蔽保护措施	204
9.1.7 放大器电源的去耦	205
9.2 模拟电路 PCB 设计实例	206
9.2.1 不同封装形式的运算放大器 PCB 设计实例	206
9.2.2 放大器输入端保护环设计	209
9.2.3 单端输入差分输出放大器 PCB 的对称设计	212
9.2.4 蜂窝电话音频放大器 PCB 设计实例	213
9.2.5 参数测量单元 (PMU) 的 PCB 布线要求	217
9.2.6 D 类功率放大器 PCB 设计实例	221
第 10 章 高速数字电路的 PCB 设计	224
10.1 高速数字电路 PCB 设计的基础	224
10.1.1 时域与频域	224
10.1.2 频宽与上升时间的关系	226
10.1.3 时钟脉冲信号的谐振频率	226
10.1.4 电路的四种电性等效模型	227
10.1.5 “集总模型”与“离散模型”的分界点	228
10.1.6 传播速度与材料的介电常数之间的关系	229
10.1.7 高速数字电路的差模辐射与控制	230
10.1.8 高速数字电路的共模辐射与控制	235
10.1.9 高速数字电路的“地弹”与控制	237
10.1.10 高速数字电路的反射与控制	239
10.1.11 EBG 与同时开关噪声 (SSN) 控制	244
10.2 Altera 的 MAX [®] II 系列 CPLD PCB 设计实例	252
10.2.1 MAX [®] II 系列 100 引脚 MBGA 封装的 PCB 布板设计实例	252
10.2.2 MAX [®] II 系列 256 引脚 MBGA 封装的 PCB 布板设计实例	253
10.3 Xilinx Virtex [™] -5 系列 PCB 设计实例	254
10.3.1 Xilinx PCB 设计检查项目	254
10.3.2 Virtex [™] -5 FPGA 的配电系统设计	257
10.3.3 Virtex [™] -5 FPGA 1.0mm BGA FG676 封装 PCB 设计实例	268
10.4 LatticeXP LX9P3TQ-100 最小系统 PCB 设计实例	270
10.5 微控制器电路 PCB 设计实例	272
10.5.1 微控制器电路 PCB 设计的一般原则	272
10.5.2 AT89S52 单片机最小系统 PCB 设计实例	274
10.5.3 ADuC845 单片数据采集最小系统 PCB 设计实例	276
10.5.4 ARM S3C44BOX 最小系统 PCB 设计实例	279
10.5.5 ARM STM32 最小系统 PCB 设计实例	280
10.5.6 TMS320F2812 DSP 最小系统 PCB 设计实例	283
第 11 章 模数混合电路的 PCB 设计	287
11.1 模数混合电路的 PCB 分区	287
11.1.1 PCB 按功能分区	287

11.1.2 分割的隔离与互连	288
11.2 模数混合电路的接地设计	289
11.2.1 设计理想的参考面	289
11.2.2 模拟地和数字地分割	289
11.2.3 采用“统一地平面”形式	290
11.2.4 数字和模拟电源平面的分割	291
11.2.5 最小化电源线和地线的环路面积	292
11.2.6 模数混合电路的电源和接地布局示例	294
11.3 ADC 驱动器电路的 PCB 设计	296
11.3.1 高速差分 ADC 驱动器的 PCB 设计	296
11.3.2 差分 ADC 驱动器裸露焊盘的 PCB 设计	297
11.3.3 低失真高速差分 ADC 驱动电路的 PCB 设计	298
11.4 ADC 的 PCB 设计	303
11.4.1 ADC 接地对系统性能的影响	303
11.4.2 3.3V 双路 14 位 ADC 的 PCB 设计	304
11.4.3 24 位 Δ - Σ ADC 的 PCB 设计	313
11.5 DAC 的 PCB 设计	316
11.5.1 一个 16 位 DAC 电路	316
11.5.2 有问题的 PCB 设计	317
11.5.3 改进的 PCB 设计	319
11.6 模数混合电路 PICtail™ 演示板的 PCB 设计	321
11.7 12 位称重系统的 PCB 设计	324
11.7.1 12 位称重系统电路	324
11.7.2 没有采用接地平面的 PCB 设计	324
11.7.3 采用接地平面的 PCB 设计	325
11.7.4 增加抗混叠滤波器	326
第 12 章 射频电路的 PCB 设计	328
12.1 射频电路 PCB 设计的基础	328
12.1.1 射频电路和数字电路的区别	328
12.1.2 阻抗匹配	329
12.1.3 短路线和开路线	332
12.1.4 平面传输线	334
12.1.5 平面微带线谐振结构	337
12.1.6 定向耦合器	338
12.1.7 功率分配器	339
12.1.8 滤波电路的实现	340
12.1.9 微带天线	342
12.1.10 寄生振荡的产生与消除	348
12.2 射频电路 PCB 设计的一些技巧	351
12.2.1 利用电容的“零阻抗”特性实现射频接地	351

12.2.2 利用电感的“无穷大阻抗”特性辅助实现射频接地	352
12.2.3 利用“零阻抗”电容实现复杂射频系统的射频接地	353
12.2.4 利用半波长 PCB 连接线实现复杂射频系统的射频接地	354
12.2.5 利用 1/4 波长 PCB 连接线实现复杂射频系统的射频接地	354
12.2.6 利用 1/4 波长 PCB 微带线实现变频器的隔离	355
12.2.7 PCB 连线上的过孔数量与尺寸	355
12.2.8 端口的 PCB 连线设计	356
12.2.9 谐振回路接地点的选择	357
12.2.10 PCB 保护环	357
12.2.11 利用地平面开缝减小电流回流耦合	358
12.2.12 隔离	360
12.2.13 射频电路 PCB 走线	362
12.3 射频小信号放大器 PCB 设计	364
12.3.1 射频小信号放大器的电路特点与主要参数	364
12.3.2 低噪声放大器抗干扰的基本措施	365
12.3.3 1.9GHz LNA 电路 PCB 设计实例	367
12.3.4 DC~6GHz LNA 电路 PCB 设计实例	367
12.4 射频功率放大器 PCB 设计	368
12.4.1 射频功率放大器的电路特点与主要参数	368
12.4.2 40~3600MHz 晶体管射频功率放大器 PCB 设计实例	370
12.4.3 60W、1.0GHz、28V 的 FET 射频功率放大器 PCB 设计实例	371
12.4.4 0.5~6GHz 中功率射频功率放大器 PCB 设计实例	372
12.4.5 50MHz~6GHz 射频功率放大器模块 PCB 设计实例	374
12.4.6 蓝牙功率放大器 PCB 设计实例	375
12.4.7 3.3~3.8GHz、15W 的 WiMAX 功率放大器 PCB 设计实例	376
12.5 混频器 PCB 设计实例	378
12.5.1 混频器的电路特点与主要参数	378
12.5.2 1.3~2.3GHz 高线性度上变频器电路 PCB 设计实例	380
12.5.3 825~915MHz 混频器电路 PCB 设计实例	381
12.5.4 1.8~2.7GHz LNA 和下变频器电路 PCB 设计实例	384
12.5.5 1.7~2.2GHz 下变频器电路 PCB 设计实例	386
12.6 PCB 天线设计实例	388
12.6.1 300~450MHz 发射器 PCB 环形天线设计实例	388
12.6.2 868MHz 和 915MHz PCB 天线设计实例	392
12.6.3 915MHz PCB 环形天线设计实例	394
12.6.4 2.4GHz PCB 天线设计实例	396
第 13 章 PCB 的散热设计	400
13.1 PCB 散热设计的基础	400
13.1.1 热传递的三种方式	400
13.1.2 温度（高温）对元器件及电子产品的影响	401

13.1.3 PCB 的热性能分析	401
13.2 PCB 散热设计的基本原则	402
13.2.1 PCB 基材的选择	402
13.2.2 元器件的布局	404
13.2.3 PCB 的布线	406
13.3 PCB 散热设计实例	408
13.3.1 均匀分布热源的稳态传导 PCB 的散热设计	408
13.3.2 铝质散热芯 PCB 的散热设计	409
13.3.3 PCB 之间的合理间距设计	410
13.3.4 散热器的接地设计	412
第 14 章 PCB 的可制造性与可测试性设计	414
14.1 PCB 的可制造性设计	414
14.1.1 PCB 可制造性设计的基本概念	414
14.1.2 PCB 的可制造性设计管理	416
14.1.3 不同阶段的 PCB 可制造性设计控制	417
14.1.4 PCB 的可制造性设计检查	420
14.1.5 PCB 本身设计检查清单实例	423
14.1.6 PCB 可制造性评审检查清单实例	427
14.2 PCB 的可测试性设计	432
14.2.1 PCB 可测试性设计的基本概念	432
14.2.2 PCB 的可测试性检查	434
14.2.3 功能性测试的可测性设计的基本要求	435
14.2.4 在线测试对 PCB 设计的要求	435
第 15 章 PCB 的 ESD 防护设计	439
15.1 PCB 的 ESD 防护设计基础	439
15.1.1 ESD (静电放电) 概述	439
15.1.2 ESD 抗扰度试验	440
15.2 常见的 ESD 问题与改进措施	441
15.2.1 常见的影响电子电路的 ESD 问题	441
15.2.2 常见的 ESD 问题的改进措施	443
15.3 PCB 的 ESD 防护设计	446
15.3.1 电源平面、接地平面和信号线的布局	446
15.3.2 隔离	447
15.3.3 注意“孤岛”形式的电源平面、地平面	448
15.3.4 工艺结构方面的 PCB 抗 ESD 设计	449
15.3.5 PCB 上具有金属外壳的器件的处理	452
15.3.6 在 PCB 周围设计接地防护环	453
15.3.7 PCB 静电防护设计的一些其他措施	453
参考文献	455

第1章

焊盘的设计

1.1 元器件在 PCB 上的安装形式

1.1.1 元器件的单面安装形式

元器件在 PCB 上的单面安装形式^[1]如图 1-1 所示，图 1-1 (a) 为单一通孔 (TH) 安装形式，图 1-1 (b) 为单一 SMT 安装形式，图 1-1 (c) 为 SMT/TH 单面混合安装形式。

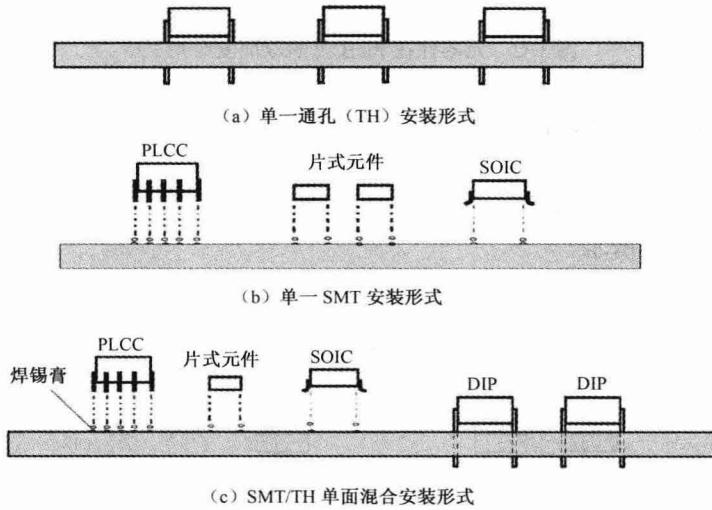


图 1-1 元器件在 PCB 上的单面安装形式

1.1.2 元器件的双面安装形式

元器件在 PCB 上的双面安装形式如图 1-2 所示，图 1-2 (a) 为双面 SMT 安装形式，图 1-2 (b) 为一面 TH/一面 SMT 的混合安装形式，图 1-2 (c) 为 SMT/TH/FPT/CMT 双面混合安装形式。

注意：不推荐采用双面通孔 (TH) 安装形式。

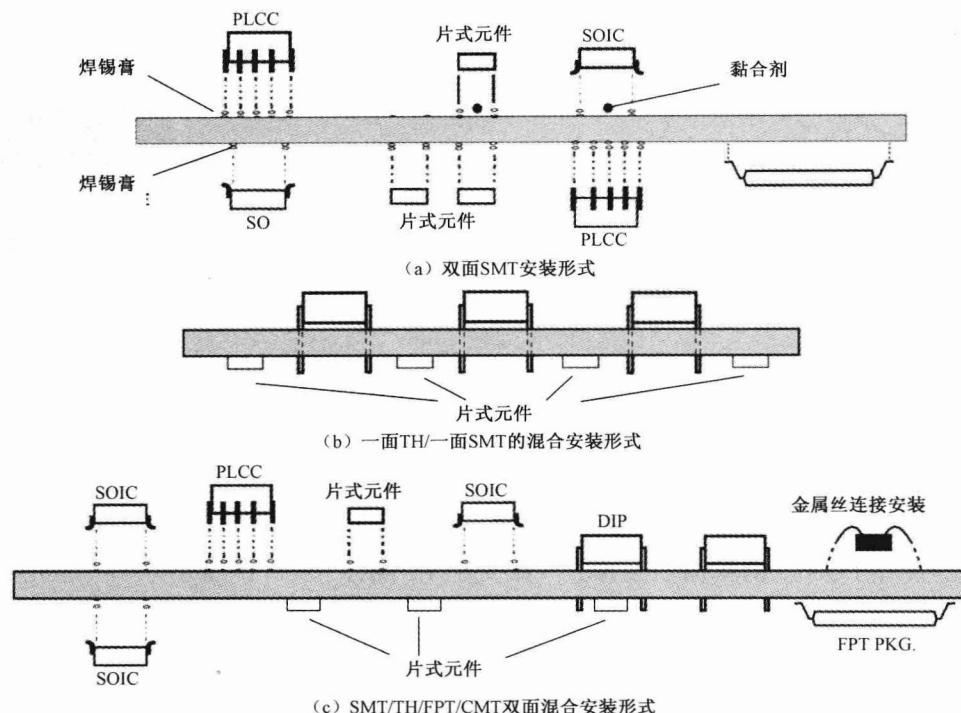


图 1-2 元器件在 PCB 上的双面安装形式

1.1.3 元器件之间的间距

考虑到焊接、检查、测试、安装的需要，元器件之间的间隔不能太近，推荐的元器件之间的最小距离如图 1-3 所示。

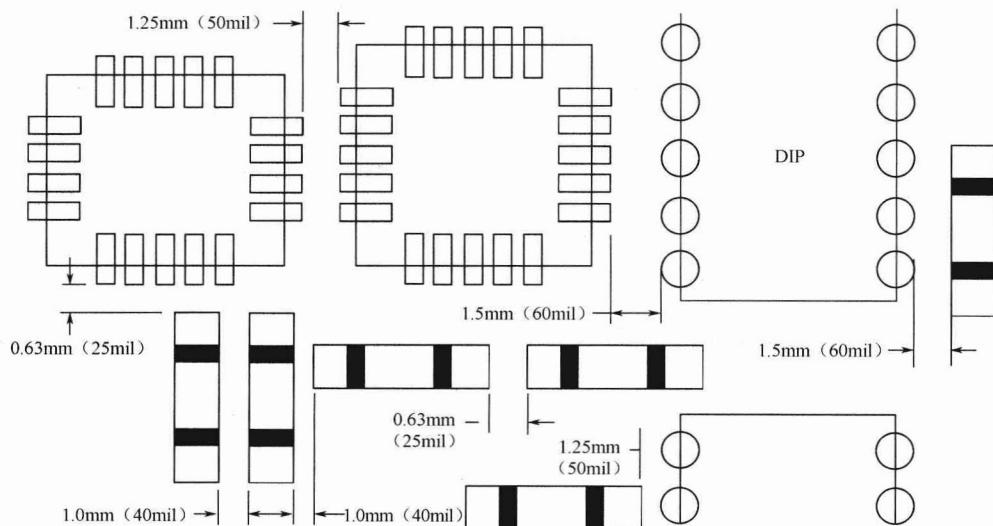


图 1-3 推荐的元器件之间的最小距离