

高等院校电类专业新概念教材·卓越工程师教育丛书

# 可编程

# 逻辑电路设计基础教程

周立功 主编

刘银华 夏宇闻 编著



北京航空航天大学出版社  
BEIHANG UNIVERSITY PRESS

高等院校电类专业新概念教材·卓越工程师教育丛书

# 可编程逻辑电路 设计基础教程

周立功 主编  
刘银华 夏宇闻 编著

北京航空航天大学出版社

## 内 容 简 介

本书从 FPGA 初学者角度出发,通过项目驱动的方法融合 FPGA 相关知识点。主要包括三部分内容:第一部分为第 1~3 章,介绍 FPGA 基础知识,包括 FPGA 的发展历程、设计流程及特色;深入剖析 FPGA 内部结构,以 Flash 架构 FPGA 为例,从最底层的基本结构到复杂的片内外设,进行深入浅出的介绍。第二部分为第 4 章,详细介绍 FPGA 的编程语言——Verilog HDL,通过浅显易懂的方式让读者对 Verilog HDL 编程语言进行全方位掌握。第三部分为第 5、6 章,分别介绍基于 FPGA 的常用 IP 和 DIY 创新的应用实例。

本书强调理论与实践相结合,通过本书学习,读者不仅可以掌握 FPGA 和 Verilog HDL 编程语言的基本知识,而且通过大量实例,能够将理论知识运用到具体设计实践中,达到学以致用目的。作者配套本书会陆续发行各种设计实例、视频教程、授课 PPT 等,力求将 FPGA 的入门变得很容易。

本书适用于高等院校本科、高职高专的电子信息工程、自动化、机电一体化、计算机等专业的教材,也可作为 FPGA 设计初学者、FPGA 工程师的参考用书。

### 图书在版编目(CIP)数据

可编程逻辑电路设计基础教程 / 周立功主编. -- 北京:北京航空航天大学出版社,2012.8  
ISBN 978-7-5124-0841-8

I. ①可… II. ①周… III. ①可编程序逻辑器件—教材②电子电路—电路设计—计算机辅助设计—教材 IV. ①TP332.1②TN702

中国版本图书馆 CIP 数据核字(2012)第 121961 号

版权所有,侵权必究。

### 可编程逻辑电路设计基础教程

周立功 主编

刘银华 夏宇闻 编著

责任编辑 董去凤 张金伟 张 淳

\*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: [bhpress@263.net](mailto:bhpress@263.net) 邮购电话:(010)82316936

北京时代华都印刷有限公司印装 各地书店经销

\*

开本:787×1092 1/16 印张:13.75 字数:352 千字

2012 年 8 月第 1 版 2012 年 8 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0841-8 定价:25.00 元

高等院校电类专业新概念教材·卓越工程师教育丛书

编委会

主 编:周立功

编 委:东华理工大学

北京航空航天大学

江西理工大学

成都信息工程学院

广州致远电子有限公司

广州致远电子有限公司

广州致远电子有限公司

广州周立功单片机科技有限公司

周航慈教授

夏宇闻教授

王祖麟教授

杨明欣教授

陈明计

朱 旻

黄晓清

刘银华

# 前 言

## 一、创作起因

很多学校都在开设“可编程逻辑器件”的课程,而且投入大量经费购置很多教学实验设备。但我们一直在苦思冥想,为什么熟练掌握 FPGA 的学生还是寥寥无几呢?

从广州周立功单片机科技有限公司的经验来看,虽然公司有专业的 SoC 可编程逻辑电路设计团队,但感到培养一个合格的开发人员依然具有一定难度。问题到底出在哪里呢?哪些内容才是培养一个合格开发工程师必须讲授的重要知识点?怎样的内容才更适合学生学习?针对上述问题,我们进行了积极而有意义的探索。经过不断的思考、探索,我们终于发现,精选教学内容和合理设置实践案例才是关键所在。因此,我们决定为“可编程逻辑器件”课程编写一本有创新特色的教材。

其实在两年前我们就已经写完本书,为什么没有及时交付给出版社正式出版呢?因为我们对自己所写内容总是觉得不满意。市面上与可编程逻辑器件相关的教材已有上百本,若没有特色再出版一本岂不多余?因此,我们每年都在修改培养方案,不断筛选书籍内容,准备大量实践案例,直到感觉准备充分后,才决定正式让其与读者见面。

## 二、教学内容的组织与安排

本书分为以下 3 部分内容:

### 1. 第 1 部分内容

第 1 部分内容包括第 1~3 章。主要内容如下:

第 1 章——FPGA 基础知识。本章主要介绍什么是 FPGA,它与数字电路之间有什么关系,用怎样的方式将 FPGA 与数字电路进行有机的结合;还介绍 FPGA 的发展历程,并从实用的角度出发,介绍 FPGA 的特点和设计流程。

第 2 章——FPGA 基本结构。了解了什么是 FPGA 之后,读者一定想知道 FPGA 的内部结构到底是怎样的。因此,本章主要从 FPGA 最基本的单元结构出发,详细介绍 FPGA 的结构特点,包括开关结构、逻辑单元、布线资源和 I/O 结构等。这些内容可以帮助读者对 FPGA 的结构有一个全新的认识。

第 3 章——FPGA 片内外设。目前的 FPGA 除了逻辑单元以外,往往还带有非常多的片内外设。如同 MCU 一样,这些外设让 FPGA 的单芯片实现成为可能,还可以实现更多的功能。因此,本章介绍 FPGA 常用的片内外设,包括 SRAM、FIFO、PLL、模拟电路等。学习本章内容后,读者就会了解 FPGA 如此强大的原因。

### 2. 第 2 部分内容

第 2 部分内容包括第 4 章。主要内容如下:

第 4 章——Verilog HDL 基础语法。如果要用 FPGA 进行设计,学会 FPGA 的设计语言非常关键,就如同使用 MCU,学习 C 语言是基础一样。本章介绍国内最为流行、使用人数最多的 FPGA 编程语言——Verilog HDL 的基本语法,从基本概念到强大的系统任务都逐一详细介绍,为读者后续进行 FPGA 设计打下坚实的基础。

### 3. 第3部分内容

第3部分内容包括第5、6章。主要内容如下：

第5章——常用IP设计。从本章开始，注重FPGA的实战练习，期望读者通过本章学习FPGA的设计应用，将所学理论在实践中得以验证。因此，本章将从FPGA独特的IP设计开始，介绍如何利用FPGA来设计一些常用的IP，例如I<sup>2</sup>C、UART、SPI等。

第6章——DIY创新应用设计。创新是我们进步的阶梯，是我们达到与众不同的途径之一，也是我们超越对手的方式之一。因此，本章注重培养读者的动手和创新能力，通过矩阵键盘管理设计、开平方算法设计、同步FIFO设计等，培养读者DIY创新设计的思维与能力，使读者能更进一步地将FPGA的应用发挥得淋漓尽致。

## 三、卓越工程师的培养

本书主要因“卓越工程师培养计划”孕育而生。但是我们发现，读者仅仅学习课本知识还远远不够，要想成为一名真正的卓越工程师，还需要大量的实战训练，通过动手实践去理解理论知识，并将理论用于实践。因此，我们也提供一系列实战训练材料来培养读者的动手能力。

因此，在我们编写“高等学校电类专业新概念教材·卓越工程师教育丛书”之一——《新编计算机基础教程》时，就配套编写了一本浅显易懂的电子版书《项目驱动——数字电路实践与制作基础教程》，采用step-to-step的方法引导初学者，学习如何设计和制作一台基于80C51单片机的微型计算机，最终达到深入了解计算机体系结构的目的。

在编写本书时，我们同样配套编写了电子版书《项目驱动——可编程逻辑电路设计与实践基础教程》。其特点是，首先将微型计算机中用到的每一个集成电路全部用FPGA来实现；然后将微型计算机的地址、数据输入和显示电路、SRAM以及读/写控制电路全部用一个FPGA来实现，构成一台完整的微型计算机；最后在单片FPGA中设计一台完整的基于80C51软核的微型计算机。

实践证明，对于初学者来说，经过上述训练之后，即可具备成为一个合格开发工程师的必要基础和能力，这是成为卓越工程师的前提。

## 四、更多的资源

事实上，仅局限于教材本身的内容，或仅依靠教师在规定的学时之内传授的知识，对于学生来说是远远不够的。我们组织了很多与本书密切相关的参考资料，感兴趣的读者，请到“周立功单片机”网站([www.zlgmcu.com](http://www.zlgmcu.com))的“卓越工程师视频公开课”专栏中下载。

## 五、面向对象

本书适用于电子信息工程、电气自动化、自动化、电子科学与技术、测控技术、通信工程、医学电子、机电一体化等专业的教材，也可作为FPGA设计初学者、FPGA工程师的参考用书。

## 六、结束语

本书由江西理工大学周立功教授、广州周立功单片机科技有限公司刘银华与北京航空航天大学夏宇闻教授历时3年的构思与实践创作而成，是“高等院校电类专业新概念教材·卓越工程师教育丛书”之一，由周立功担任本书主编，负责全书内容的组织策划、构思设计和最终的审核定稿。

尽管作者花费不少时间对本书进行了多次修改，也难免会有许多不足之处。读者若有意见和建议，欢迎给作者写信(QQ群：237681679，新浪微博：ZLG一周立功)，期盼与你们的交流。

周立功

2012年5月30日

# 目 录

<b>第 1 章 FPGA 基础知识</b> .....	1
1.1 FPGA 与数字电路 .....	1
1.1.1 用原理图来实现数字电路 .....	2
1.1.2 用 HDL 语言来实现数字电路 .....	2
1.2 FPGA 发展历程 .....	3
1.2.1 集成电路 .....	3
1.2.2 PLD 简介 .....	5
1.2.3 复杂的 PLD .....	6
1.2.4 基于 Flash 架构的 FPGA 的特点 .....	7
1.3 FPGA 设计流程 .....	11
1.3.1 设计输入 .....	12
1.3.2 功能仿真 .....	12
1.3.3 HDL 综合 .....	12
1.3.4 综合后仿真 .....	12
1.3.5 布局布线 .....	13
1.3.6 后仿真 .....	13
1.3.7 编程下载/调试 .....	14
1.4 Microsemi FPGA 的特色 .....	14
1.4.1 ProASIC3 系列 .....	14
1.4.2 IGLOO 系列 .....	15
1.4.3 Fusion 系列 .....	15
1.4.4 SmartFusion 系列 .....	16
<b>第 2 章 FPGA 基本结构</b> .....	17
2.1 FPGA 的基本编程原理 .....	17
2.2 基本逻辑单元 .....	18
2.2.1 Flash 架构的开关 .....	18
2.2.2 基本的库单元 .....	19
2.2.3 最小逻辑单元 .....	20
2.3 布线资源 .....	22
2.3.1 超快速的局部连线资源 .....	22
2.3.2 有效的长线资源 .....	23
2.3.3 高速的超长线资源 .....	24
2.3.4 高性能的全局网络 .....	25

## 目 录

2.4 I/O 结构 .....	25
2.4.1 I/O 缓冲器 .....	25
2.4.2 I/O 寄存器 .....	26
2.4.3 输出斜率控制 .....	27
2.4.4 斯密特触发器 .....	28
2.4.5 ESD 保护 .....	28
2.4.6 I/O 命名规则 .....	28
<b>第 3 章 FPGA 片内外设 .....</b>	<b>30</b>
3.1 片内 SRAM .....	30
3.1.1 SRAM 的原理 .....	30
3.1.2 SRAM 的资源及使用 .....	31
3.1.3 SRAM 的操作模式 .....	33
3.2 片内 FIFO .....	35
3.2.1 FIFO 的原理 .....	35
3.2.2 FIFO 的特点及应用 .....	36
3.3 时钟调整电路与模拟锁相环 .....	37
3.3.1 CCC 的原理 .....	37
3.3.2 PLL 的原理 .....	38
3.3.3 CCC/PLL 的资源分布 .....	39
3.4 Flash ROM .....	41
3.4.1 Flash ROM 的原理 .....	41
3.4.2 Flash ROM 的资源 .....	42
3.5 Flash Memory .....	43
3.5.1 Flash Memory 的存储原理 .....	43
3.5.2 Flash Memory 的资源与操作 .....	45
3.6 时钟资源 .....	50
3.6.1 RC 振荡器的原理 .....	50
3.6.2 晶体振荡器的原理 .....	51
3.6.3 实时定时器的原理 .....	51
3.7 模拟模块 .....	53
3.7.1 ADC 的工作原理 .....	53
3.7.2 ACM 的配置原理 .....	54
3.7.3 预处理器的原理 .....	54
3.7.4 应 用 .....	56
<b>第 4 章 Verilog HDL 基础语法 .....</b>	<b>62</b>
4.1 Verilog HDL 基本知识 .....	62
4.1.1 什么是硬件描述语言 .....	62
4.1.2 Verilog HDL 的发展历程 .....	63
4.1.3 Verilog HDL 与 VHDL 的对比 .....	63



4.1.4 Verilog HDL 的应用情况及适用范围	64
4.2 Verilog HDL 基本语法一	65
4.2.1 基本概念	65
4.2.2 模块的结构	66
4.2.3 数据类型	69
4.2.4 小 结	77
4.3 Verilog HDL 基本语法二	78
4.3.1 逻辑运算符	78
4.3.2 关系运算符	78
4.3.3 等式运算符	79
4.3.4 移位运算符	80
4.3.5 位拼接运算符	80
4.3.6 缩减运算符	81
4.3.7 优先级别	81
4.3.8 关键词	82
4.3.9 赋值语句和块语句	82
4.3.10 小 结	87
4.4 Verilog HDL 基本语法三	87
4.4.1 条件语句	87
4.4.2 循环语句	97
4.4.3 顺序块和并行块	100
4.4.4 生成块	104
4.4.5 小 结	108
4.5 Verilog HDL 基本语法四	109
4.5.1 结构说明语句	109
4.5.2 task 和 function 说明语句	113
4.5.3 小 结	121
4.6 Verilog HDL 基本语法五	121
4.6.1 系统任务 \$ display 和 \$ write	121
4.6.2 系统任务 \$ fopen	125
4.6.3 系统任务 %m	126
4.6.4 系统任务 \$ dumpfile	127
4.6.5 系统任务 \$ monitor	128
4.6.6 系统任务 \$ strobe	129
4.6.7 系统任务 \$ time	129
4.6.8 系统任务 \$ finish	130
4.6.9 系统任务 \$ stop	131
4.6.10 系统任务 \$ readmemb 和 \$ readmemh	131
4.6.11 系统任务 \$ random	133

## 目 录

4.6.12 编译预处理	134
4.6.13 其他系统任务	142
4.6.14 小结	143
<b>第5章 常用IP设计</b>	<b>144</b>
5.1 基于MCU的IP设计	145
5.2 UART的IP设计	146
5.2.1 UART协议介绍	146
5.2.2 UART应用举例	148
5.2.3 具体实现	149
5.3 SPI的IP设计	159
5.3.1 SPI协议介绍	159
5.3.2 SPI主机实现	162
5.3.3 SPI从机实现	172
5.4 I <sup>2</sup> C的IP设计	177
5.4.1 I <sup>2</sup> C协议介绍	177
5.4.2 I <sup>2</sup> C应用举例	178
5.4.3 具体实现	179
<b>第6章 DIY创新应用设计</b>	<b>201</b>
6.1 矩阵键盘管理设计	201
6.1.1 设计任务	201
6.1.2 设计要求	202
6.1.3 实现原理	203
6.2 开平方算法设计	204
6.2.1 设计任务	204
6.2.2 设计要求	204
6.2.3 实现原理	204
6.3 同步FIFO设计	206
6.3.1 设计任务	206
6.3.2 设计要求	207
6.3.3 实现原理	208
<b>参考文献</b>	<b>209</b>

# 第 1 章

## FPGA 基础知识

### 本章导读

本章介绍的不仅是 FPGA(Field-Programmable Gate Array)最基础的知识,而且也是最重要的内容。对于初学者来说,学习 FPGA 之初一定要对 FPGA 有足够的认识,不仅需要了解它与数字电路的关系及其发展历程,而且还需要了解它的内部结构与设计流程,甚至还需要了解 FPGA 的选型方法等基本知识,这会为初学者深入学习和掌握 FPGA 打下坚实的基础。

随着大规模集成电路与嵌入式技术的高速发展,FPGA 的应用已经越来越广泛。在嵌入式应用系统中,不仅大量使用 FPGA 实现复杂的逻辑接口电路,而且在 FPGA 中也实现复杂的算法,以提升系统的性能和速度。比如,电机控制中的 PID、SVPWM 等算法,复杂的字符叠加算法,复杂的多图层 TFT 液晶显示器驱动逻辑等的 FPGA 实现,都可使 MCU 适当降低成本。

在集成电路的设计过程中,开发人员常用 FPGA 来验证所实现的复杂逻辑功能电路正确与否。而事实上,前面所提到的用 FPGA 来实现的 TFT 液晶显示器驱动逻辑就是专用的集成电路。

## 1.1 FPGA 与数字电路

只要具备一定的数字电路技术和 C 语言程序设计基础,那么学习 FPGA 就不难,因为 FPGA 同样也是数字电路。它与基本数字电路的区别在于,FPGA 是用先进精密的芯片设计技术将成千上万个晶体管集成在一个芯片中的专用集成电路,因此它所能实现的功能模块远远大于常见的逻辑器件,如 74HC04、74LS08、74LS138、74LS161 等。以 Microsemi 公司的 FPGA 基本开关结构为例来说明,如图 1.1 所示,整个开关结构都由晶体管构成。因为 FPGA 具有丰富的资源,所以利用特殊的硬件描述语言,可以轻易地在 FPGA 中实现逻辑器件。因此在实际的应用中,人们常常用一片 FPGA 来实现原来需要几十个逻辑器件才能

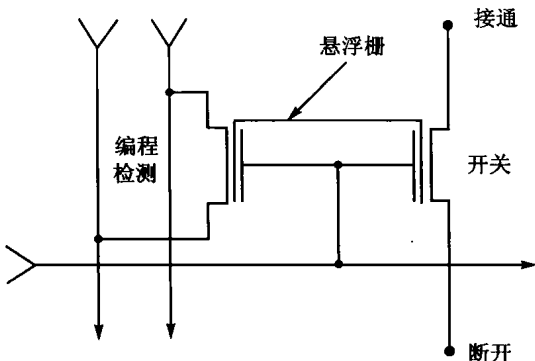


图 1.1 Flash 型 FPGA 开关结构示意图

## 第 1 章 FPGA 基础知识

完成的功能,不仅大大降低了系统的复杂度、成本,减小了电路板的面积,而且还可以实现一般普通集成电路难以实现的功能。

FPGA 是一种可以重复编程的器件,它可以根据不同的需求来实现各种各样的数字逻辑功能。FPGA 的实现方式一般有两种:原理图输入法和 HDL 语言输入法,最终都会转化为对应的数字电路中常用逻辑单元的连接关系。因此,了解 FPGA 的实现方式将会比较容易理解它与数字电路之间千丝万缕的联系。

### 1.1.1 用原理图来实现数字电路

这种方式非常直观、易懂,一般的 FPGA 厂家都会提供逻辑单元库,而我们可以通过逻辑单元库来设计所需要的数字电路。以最简单的 4 个“与”门逻辑器件 74LS08 为例,说明 FPGA 如何通过原理图输入的方式来实现该器件。

如图 1.2 所示为 74LS08 内部的结构图,从图中可以看到,其内部由 4 个二输入的“与”门组成,可根据用户不同的需求来任意地组合这 4 个二输入的“与”门。

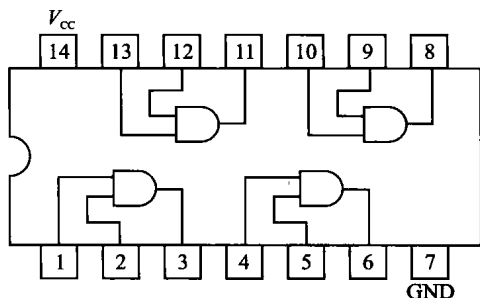


图 1.2 74LS08 逻辑器件的内部结构图

### 1.1.2 用 HDL 语言来实现数字电路

如图 1.3 所示为 FPGA 厂商用逻辑单元库构建的 74LS08 器件功能示意图,在 FPGA 的集成开发环境中,将“与”门通过图形化方式即可实现。然后将该电路转化为逻辑单元的配置文件,接着使用相应的编程工具下载到 FPGA 中,即可实现 74LS08 的逻辑功能。

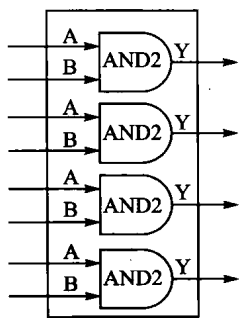


图 1.3 74LS08 器件功能示意图

随着 FPGA 规模的不断扩大,用原理图输入方式已经无法满足复杂系统设计的要求了,于是业界推出了相应的 FPGA 编程语言,用语言的描述方法实现相应的逻辑电路功能。同样以 74LS08 的逻辑器件为例,如果用语言来描述,那么只需要 4 条 Verilog HDL 指令即可描述 74LS08 的功能(详见程序清单 1.1),最终也将转化为图 1.2 和图 1.3 所示的功能。若将逻辑单元配置文件下载到 FPGA 内部,同样可以实现 74LS08 的功能。

#### 程序清单 1.1 用 HDL 语言的方式实现 74LS08 的功能

```
assign Y1=A1 & B1;           //Y1 为 A1 和 B1 相“与”
assign Y2=A2 & B2;           //Y2 为 A2 和 B2 相“与”
assign Y3=A3 & B3;           //Y3 为 A3 和 B3 相“与”
assign Y4=A4 & B4;           //Y4 为 A4 和 B4 相“与”
```

从上面的例子可以看出,采用 FPGA 的两种输入方式都很容易实现数字电路中常用的逻辑器件,从原理图到布局结果两者都相互论证存在。总而言之,FPGA 是数字电路的一种表现形式,而数字电路又是 FPGA 的最终体现。

## 1.2 FPGA 发展历程

FPGA 是电子技术发展过程中的又一次飞跃,初期并不为人们所认知。但是从 1985 年至今的 27 年发展过程中,FPGA 在半导体行业中,以闪电般的速度从配角发展成为主角,从消费类电子、通信基站、汽车电子到航天航空等领域,它的身影无处不在。随着 SoC 技术的发展,“在未来 10 年内每一个电子设备都将有一个可编程逻辑芯片”的理想正在成为现实。

从最早的晶体管到集成电路,再到 ASIC 和 PLD(Programmable Logic Device),都为 FPGA 的出现奠定了基础。虽然 FPGA 与 PLD 在结构上有很大的差别,但是却有异曲同工之妙。作为 FPGA 的前身,PLD 在一些场合仍然还在使用。如图 1.4 所示为各种 FPGA 相关技术的发展历程,下面将以集成电路、简单的 PLD(SPLD)以及复杂的 PLD(CPLD)为例来介绍 FPGA 的演变过程。

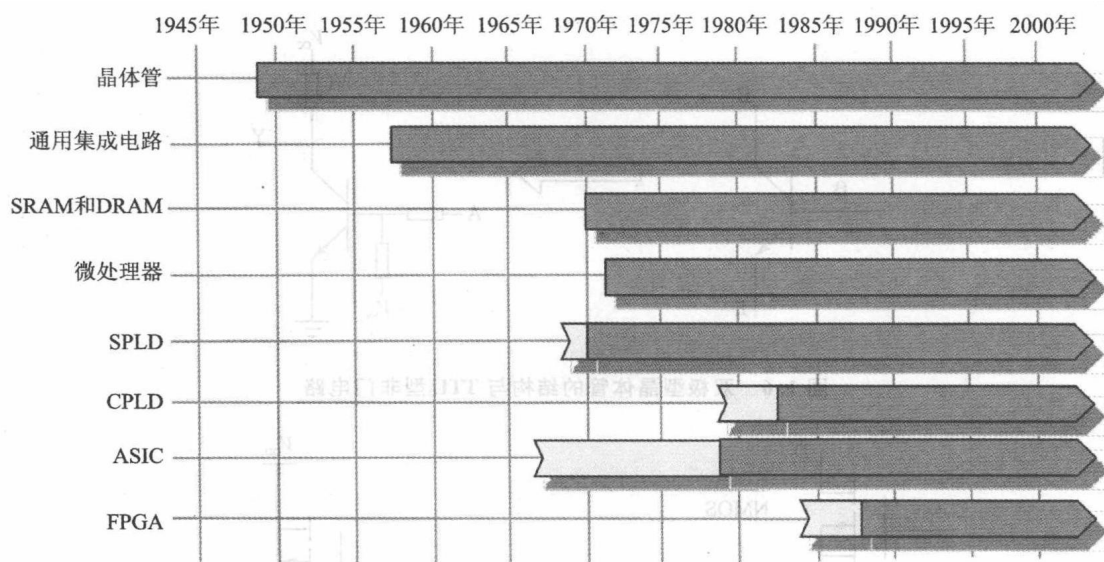


图 1.4 各种 FPGA 相关技术的发展历程

### 1.2.1 集成电路

#### 1. 晶体管

晶体管是集成电路的组成部分,将多个晶体管集成在一个芯片上便形成集成电路,所以晶体管是集成电路最基本的组成单元。

1947 年 12 月 23 日,在美国贝尔实验室工作的物理学家 William Shockley、Walter Brattain 和 John Bardeen 成功地创造了世界上第一个晶体管:一个用锗(化学符号 Ge)制造的点接触器件,详见图 1.5。

1950 年出现了更加复杂的双极型晶体管器件,制造工艺更容易,造价更便宜,且可靠性更高。20 世纪 50 年代末期,由于硅材料更廉价,而且容易处理,于是硅材料便成为制造晶体管的常用材料,集成电路的发展应运而生。人们将双极型晶体管以特定方式相连形成的数字逻辑门称为 TTL 逻辑门。TTL 逻辑门不仅速度快,而且具有很强的驱动能力。如

图 1.6 所示为双极型晶体管的结构和 TTL 型非门电路。

1962 年, Steven Hofstein 和 Fredric Heiman 在美国新泽西州普林斯顿市的 RCA 研究实验室发明了一系列称为金属氧化物半导体的新器件, 简称为 FET。FET 按工艺分为两种主要类型, 分别为 NMOS 和 PMOS。由 NMOS 和 PMOS 晶体管以互补方式构成的逻辑门, 就是我们所熟知的 CMOS 管。虽然用 CMOS 实现的逻辑门比 TTL 的速度要慢一些, 但 CMOS 逻辑门的静态功耗非常低。如图 1.7 所示为 CMOS 晶体管的结构以及由它组成的非门电路。

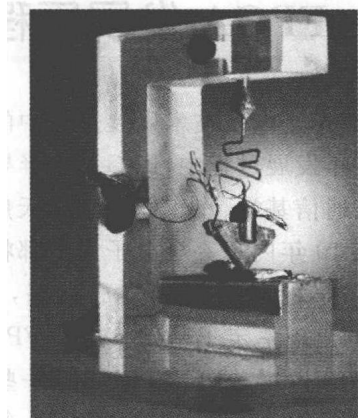


图 1.5 世界上第一个晶体管

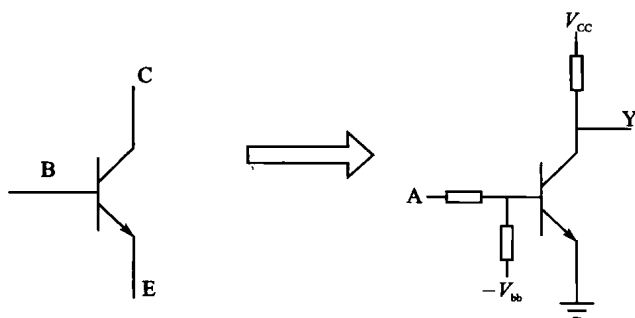


图 1.6 双极型晶体管的结构与 TTL 型非门电路

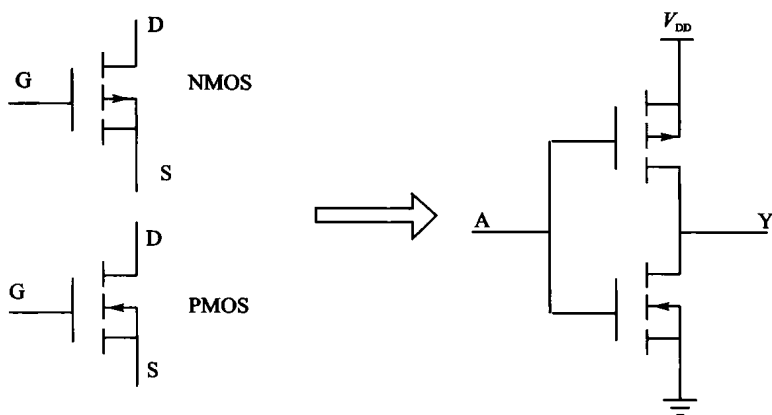


图 1.7 CMOS 晶体管的结构与 CMOS 非门电路

## 2. 通用集成电路

将一个晶体管独立封装在一个小金属外壳或者其他材料制成的外壳内, 就构成分立元件。后来人们发现, 如果要组成一个复杂的系统, 则需要大量这样的晶体管, 这会导致整个电路的面积不断扩大。于是人们开始寻求新的技术, 在一个半导体硅片上集成多个晶体管, 不但电路面积大大缩小, 成本也大大降低。这个想法要归功于英国雷达专家 G. W. A. Dummer 在 1952

年发表的一篇论文。直到 1958 年,德州仪器公司(TI)的 Jack Kilby 成功地把包括 5 个元件的移相振荡器制作在同一片半导体硅片上,这一梦想终于得以实现。在相同时期,Fairchild 半导体公司发明了衬底光学印刷技术,现在这种技术广泛用于制造现代 IC 中的晶体管、绝缘层和互连线等。

在 20 世纪 60 年代中期,TI 公司设计制造了大量的基本设计组件 IC,称为 54xx 和 74xx 系列。例如,7400 器件包括 4 个二输入 NAND 门,7402 器件包括 4 个二输入 NOR 门等,通用集成电路蓬勃地发展。图 1.8 所示为 74LS08 器件的内部结构图。

### 3. 专用集成电路(ASIC)

从理论上讲,使用通用型的集成电路可以组成任何复杂的数字系统。但是由于它的通用性,往往需要非常多的器件才能组成一个数字系统,对于成本和体积又是一个极大的考验。在这种情况下,专用的集成电路(Application Specific Integrated Circuit, ASIC)应运而生。

ASIC 是为专门用途而设计的集成电路,特点是面向特定用户的需求,它是集成

电路技术与特定用户的整机或系统技术紧密结合的产物。例如:飞利浦公司的 SAA7750 或 Sigmatel 公司 3410 的 MP3 解码芯片,都是为专用的 MP3 解码市场而设计的芯片,只能完成特定的功能。

ASIC 与通用集成电路相比具有体积更小、质量更轻、功耗更低、可靠性更高、性能更高、保密性更强、成本更低等优点。ASIC 的设计前期往往需要投入大量的设计成本,但由于生产之后市场的需求量大,分摊到每个芯片上的费用就变得很低,使得 ASIC 的单片成本大大降低。

但是 ASIC 无法满足中小批量又需要专用功能的用户。因为当芯片的量不是特别大时,ASIC 的制造成本变得非常昂贵,使得生产后的单片成本没有竞争优势,而且制造 ASIC 的时间一般需要半年以上,制作周期过长。为了解决这样的问题,介于通用集成电路和专用集成电路之间衍生出了半定制的器件——PLD。PLD 的出现解决了用量、生产成本、生产周期之间的矛盾,对于小批量且需要特定功能的用户则是最为理想的选择之一。

## 1.2.2 PLD 简介

PLD 解决了用通用集成电路搭建复杂系统的困难,同时也解决了 ASIC 设计成本高和设计周期长的矛盾。在通用集成电路的基础上,PLD 允许用户自己来定制特定的功能,在不失通用性的前提下满足专用性的要求。PLD 具有可靠性高、设计周期短、可重复编程、加密性好等特点,因而被广泛地应用。但是它也有不足的地方,例如:它的单片成本会比通用集成电路和专用集成电路高,适合于用量不是特别大而对价格有一定要求的场合。

PLD 分为简单的 PLD 和复杂的 PLD。简单的 PLD 又可以分为 PROM、PLA、PAL 和 GLA 等,复杂的 PLD 又可分为 CPLD 和 FPGA 等,如图 1.9 所示。

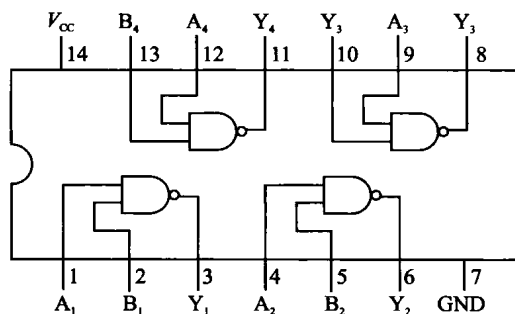


图 1.8 74LS08 器件的内部结构图

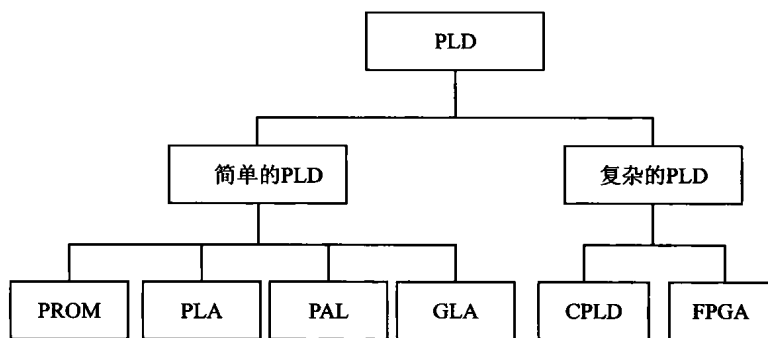


图 1.9 PLD 的分类

### 1.2.3 复杂的 PLD

复杂的 PLD 主要有 CPLD 和 FPGA 两类,它们是当今应用最多的两种可编程器件。一般来说,FPGA 的性能和资源远高于 CPLD,而且低端 FPGA(例如:Microsemi 公司的 A3P030、A3P015 等)的价格已经接近 CPLD 的价格,甚至比 CPLD 更低。它们都是在简单 PLD 基础上的产物,既有不同的地方,又有相似之处。

#### 1. CPLD

CPLD(Complex Programmable Logic Device)即复杂的可编程逻辑器件,出现于 20 世纪 70 年代末至 80 年代早期。CPLD 的前身——PAL 器件称为 MegaPAL,这是一个具有 84 个引脚的器件,基本上是由 4 个标准的 PAL 通过互连线连接在一起的。

CPLD 的质变发生在 1984 年。新成立的 Altera 公司发明了基于 CMOS 和 EPROM 技术组合的 CPLD。Altera 公司使用 CMOS 技术在低功耗的情况下,设计生产的 CPLD 具有极高的密度和复杂度,并具有编程灵活、集成度高、设计开发周期短、适用范围宽、设计制造成本低、保密性强、价格大众化等特点,可实现较大规模的电路设计,因此被广泛应用于产品的原型设计和产品生产之中。

与简单的 PLD(PAL、GAL 等)相比,CPLD 的集成度更高。CPLD 具有更多的输入信号、更多的乘积项和更多的宏单元。尽管各个厂商生产的 CPLD 器件结构千差万别,但它们仍有共同之处。图 1.10 所示是一般 CPLD 器件的结构框图,其中逻辑块相当于一个 GAL 器件。CPLD 中有多个逻辑块,这些逻辑块之间可以使用可编程内部连线实现相互连接。为了增强对 I/O 的控制能力,提高引脚的适应性,CPLD 中还增加了 I/O 控制块,每个 I/O 控制块中又有若干个 I/O 单元。

但是 CPLD 的规模较小、触发器资源较少、功耗较大、集成度较低(内部没有 PLL 和 RAM)等,这些问题限制了它的应用,使得它只能应用在一些小规模、低成本的设计里面,更复杂的设计都转向于 FPGA。

#### 2. FPGA

FPGA(Field Programmable Gate Array)即现场可编程门阵列,它是在 PAL、GAL、CPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的,既解决了定制电路的不足问题,又克服了原有可编程器件门电路数量有限



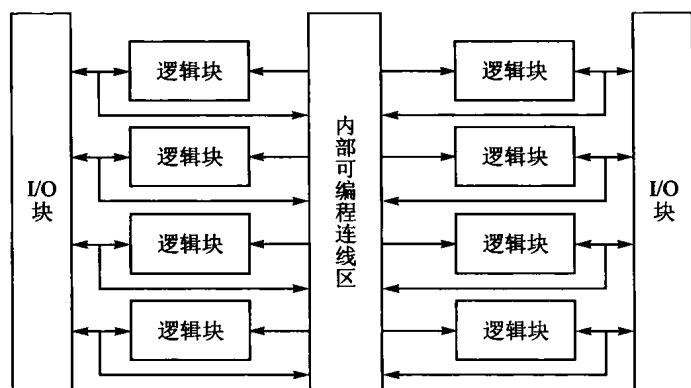


图 1.10 一般 CPLD 的结构框图

的缺点。

1985 年, Xilinx 公司推出了全球第一款 FPGA 产品 XC2064, 它采用  $2\ \mu\text{m}$  工艺, 包含 64 个逻辑模块和 85 000 个晶体管, 门数量不超过 1 000 个, 如图 1.11 所示。FPGA 的结构不同于 CPLD, 它抛弃了原来“与或”阵列的结构, 取而代之的是基于查找表和触发器的结构。这种结构使得布线更加灵活, 时序逻辑更加丰富, 而且内部集成了存储器和 PLL 等资源, 可以实现复杂的数字系统, 因此它广泛地应用在各行各业。

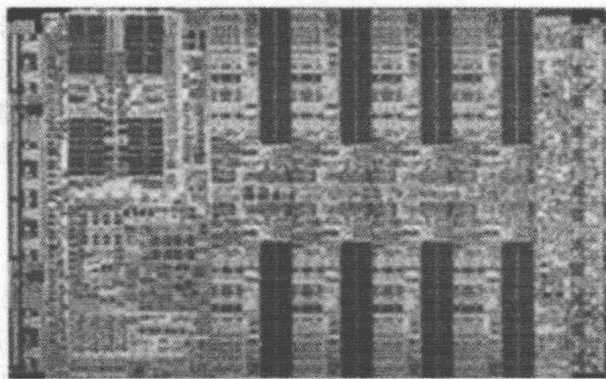


图 1.11 世界第一款 FPGA 的内部结构

2009 年, Altera 公司推出了采用最新 40 nm 工艺的 FPGA 产品, 其门数量已经达到千万级, 晶体管数量更是超过 10 亿个; Microsemi 公司推出了首款模/数混合 FPGA 产品 Fusion。一路走来, FPGA 在不断地紧跟并推动着半导体工艺的进步——2001 年采用 150 nm 工艺, 2002 年采用 130 nm 工艺, 2003 年采用 90 nm 工艺, 2006 年采用 65 nm 工艺, 2009 年采用 40 nm 工艺。相信 FPGA 将在更多方面改变半导体产业。

#### 1.2.4 基于 Flash 架构的 FPGA 的特点

目前主要有两种架构的 FPGA——Flash 架构和 SRAM 架构。由于 Flash 架构的 FPGA 具有非易失性、单芯片等特点, 其应用范围不断地扩大。而作为 Flash 架构 FPGA 的领先性厂家 Microsemi 公司也越来越多地被人们所认识。Microsemi 公司的 Flash FPGA 具有其他