

21世纪高等学校规划教材 | 电子信息



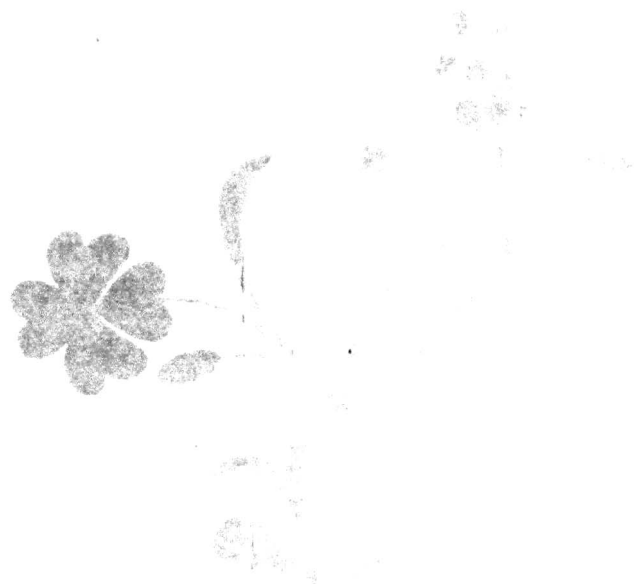
EDA与电子设计导论

李东生 著



清华大学出版社

21世纪高等学校规划教材 | 电



EDA与电子设计导论

李东生 著

清华大学出版社
北 京

内 容 简 介

本书将 EDA 的设计分成 PCB 设计、IC 设计、FPGA 设计三大类,实现这些设计目标的思想、方法和过程构成了本书的基本内容。本书以经典电路模型为基础,介绍了 EDA 基本概念和原理、电路设计方法、系统设计方法、微电子与 VLSI 设计、现代电子封装、FPGA 设计、PCB 设计技术等,并简要介绍了一些最常用的电路描述语言。本书内容的编排充分地考虑了高校的教学需求和电子类教学的特点,整合了电子设计的主要内容,是一个教学门槛低、教学目标高的导论性课程,对于希望全面了解硬件设计的读者具有很好的参考价值。

本书适合于电子信息类各专业的高年级本科生和硕士研究生,也可作为相关工程技术人员和教师系统学习电子设计的参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

EDA 与电子设计导论/李东生著. —北京:清华大学出版社,2013.5

21 世纪高等学校规划教材·电子信息

ISBN 978-7-302-31419-6

I. ①E… II. ①李… III. ①电子电路—电路设计—计算机辅助设计—高等学校—教材
IV. ①TN702

中国版本图书馆 CIP 数据核字(2013)第 018493 号

责任编辑:魏江江 赵晓宁

封面设计:傅瑞学

责任校对:李建庄

责任印制:宋 林

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>, 010-62795954

印 装 者:北京国马印刷厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:20.25 字 数:507 千字

版 次:2013 年 5 月第 1 版 印 次:2013 年 5 月第 1 次印刷

印 数:1~3000

定 价:35.00 元

产品编号:048123-01

出版说明

随着我国改革开放的进一步深化,高等教育也得到了快速发展,各地高校紧密结合地方经济建设发展需要,科学运用市场调节机制,加大了使用信息科学等现代科学技术提升、改造传统学科专业的投入力度,通过教育改革合理调整和配置了教育资源,优化了传统学科专业,积极为地方经济建设输送人才,为我国经济社会的快速、健康和可持续发展以及高等教育自身的改革发展做出了巨大贡献。但是,高等教育质量还需要进一步提高以适应经济社会发展的需要,不少高校的专业设置和结构不尽合理,教师队伍整体素质亟待提高,人才培养模式、教学内容和方法需要进一步转变,学生的实践能力和创新精神亟待加强。

教育部一直十分重视高等教育质量工作。2007年1月,教育部下发了《关于实施高等学校本科教学质量与教学改革工程的意见》,计划实施“高等学校本科教学质量与教学改革工程”(简称“质量工程”),通过专业结构调整、课程教材建设、实践教学改革、教学团队建设等多项内容,进一步深化高等学校教学改革,提高人才培养的能力和水平,更好地满足经济社会发展对高素质人才的需要。在贯彻和落实教育部“质量工程”的过程中,各地高校发挥师资力量强、办学经验丰富、教学资源充裕等优势,对其特色专业及特色课程(群)加以规划、整理和总结,更新教学内容、改革课程体系,建设了一大批内容新、体系新、方法新、手段新的特色课程。在此基础上,经教育部相关教学指导委员会专家的指导和建议,清华大学出版社在多个领域精选各高校的特色课程,分别规划出版系列教材,以配合“质量工程”的实施,满足各高校教学质量和教学改革的需要。

为了深入贯彻落实教育部《关于加强高等学校本科教学工作,提高教学质量的若干意见》精神,紧密配合教育部已经启动的“高等学校教学质量与教学改革工程精品课程建设工作”,在有关专家、教授的倡议和有关部门的大力支持下,我们组织并成立了“清华大学出版社教材编审委员会”(以下简称“编委会”),旨在配合教育部制定精品课程教材的出版规划,讨论并实施精品课程教材的编写与出版工作。“编委会”成员皆来自全国各类高等学校教学与科研第一线的骨干教师,其中许多教师为各校相关院、系主管教学的院长或系主任。

按照教育部的要求,“编委会”一致认为,精品课程的建设工作从开始就要坚持高标准、严要求,处于一个比较高的起点上。精品课程教材应该能够反映各高校教学改革与课程建设的需要,要有特色风格、有创新性(新体系、新内容、新手段、新思路,教材的内容体系有较高的科学创新、技术创新和理念创新的含量)、先进性(对原有的学科体系有实质性的改革和发展,顺应并符合21世纪教学发展的规律,代表并引领课程发展的趋势和方向)、示范性(教材所体现的课程体系具有较广泛的辐射性和示范性)和一定的前瞻性。教材由个人申报或各校推荐(通过所在高校的“编委会”成员推荐),经“编委会”认真评审,最后由清华大学出版

社审定出版。

目前,针对计算机类和电子信息类相关专业成立了两个“编委会”,即“清华大学出版社计算机教材编审委员会”和“清华大学出版社电子信息教材编审委员会”。推出的特色精品教材包括:

(1) 21 世纪高等学校规划教材·计算机应用——高等学校各类专业,特别是非计算机专业的计算机应用类教材。

(2) 21 世纪高等学校规划教材·计算机科学与技术——高等学校计算机相关专业的教材。

(3) 21 世纪高等学校规划教材·电子信息——高等学校电子信息相关专业的教材。

(4) 21 世纪高等学校规划教材·软件工程——高等学校软件工程相关专业的教材。

(5) 21 世纪高等学校规划教材·信息管理与信息系统。

(6) 21 世纪高等学校规划教材·财经管理与应用。

(7) 21 世纪高等学校规划教材·电子商务。

(8) 21 世纪高等学校规划教材·物联网。

清华大学出版社经过三十多年的努力,在教材尤其是计算机和电子信息类专业教材出版方面树立了权威品牌,为我国的高等教育事业做出了重要贡献。清华版教材形成了技术准确、内容严谨的独特风格,这种风格将延续并反映在特色精品教材的建设中。

清华大学出版社教材编审委员会

联系人:魏江江

E-mail: weijj@tup.tsinghua.edu.cn

前言

与传统电子设计相比,现代电子设计所涉及的领域更宽、内容更多、要求更高,以至于学生不知从何入手,甚至望而却步,这也许是现在做硬件的学生越来越少的原因之一。实际上,许多学生是希望和愿意做硬件的,但一部分学生起初信心满满、最后却不了了之。电子技术发展太快,使人应接不暇,我们希望能找到一些规律以减少人们的认识和学习过程。

所谓 EDA 就是电子设计自动化技术,是基于计算机和 EDA 工具软件平台,依托特定的模型,由仿真和验证作为检验标准的电路设计技术。本书将电子设计分成三个基本大类:印刷电路板(PCB)设计、可编程逻辑电路(PLD)设计、集成电路设计(IC)。三者在设计前端有一定的共性,但在后端区别较大,这种区别是由于后端物理形态的不同造成的。注意抓住共性,并能够区分设计目标所带来的设计方法上的差别是重要的。

本书包含了传统和现代电子设计的流程和方法,介绍了 EDA 及其相关概念,IC 设计(模拟 IC、数字 IC、射频 IC)、PLD 和数字系统设计、PCB 设计等方法,在深度和广度处理上尽量做到恰到好处,使学生对于电子设计有一个总体的导论性认识。在内容的叙述上,以经典电路模型为基础分析设计原理,并按照层次化和模块化的思想对 EDA 工具软件进行抽象,方便读者从总体上了解 EDA 软件和使用方法。

本书的思路是作者多年从事 EDA 和 IC 设计课程教学基础上探索出来的,本书体系也经过了三年以上的本科教学和一期高级师资培训班的教学实践的检验,效果较好。课时安排上,理论学时和实验学时基本对半,但是建议实验尽量少占用课内学时,学生在课内学时做到技术入门以后,在开放实验中完成余下的实验内容。实验内容的安排也是自由的,由教师根据实验室平台情况和教学内容自行设计,本书并不指定实验平台和 EDA 软件,这样的处理解决了教材受平台制约的问题。

尽管本书由笔者本人独立撰写,但思路的形成和工作的积累得到了业内许多专家和老师的影响和帮助,首先要感谢这些老师和朋友,包括我的恩师合肥工业大学微电子设计研究所的高明伦教授,我的同事解放军电子工程学院的雍爱霞、桂树等老师。也要感谢我的历届研究生,他们做了许多具体工作。本书参考和引用了许多学者的著作和文章,也受到一些 EDA 供应商的支持,在此表示感谢。尤其需要说明的是,本书有些内容来源于我的教学讲义,讲义的形成过程长、文献引用渠道多,其中可能包含某位专家的发言、来往的书信、网页、笔记、文献摘要等,多数内容已经沉淀在我的记忆中,尽管我也做了文献核对和查找工作,但还是难以一一标出某些文献出处,因此要特别对这些同行有价值的工作表示感谢。本书部分研究工作得到国家自然科学基金(61179036)的资助,也在此表示感谢。

限于时间和作者本身水平的局限性,书中难免有错漏之处,恳请读者给予批评指正。

李东生 教授

2013 年 3 月于合肥

目 录

第 1 章 概述	1
1.1 基本概念	1
1.2 EDA 发展概况	2
1.2.1 从电子 CAD 到 EDA	2
1.2.2 微电子发展对 EDA 的挑战	3
1.3 EDA 应用领域	4
1.3.1 电子产业与电子产品	4
1.3.2 电子设计流程	5
1.3.3 EDA 软件的技术特征	6
1.3.4 EDA 主要应用领域	7
1.4 EDA 设计方法	8
1.4.1 设计层级和流程	8
1.4.2 设计分类	9
1.4.3 基于 IP 设计	10
1.4.4 软硬件协同设计	11
1.5 EDA 工具软件	12
1.5.1 EDA 工具软件分类	12
1.5.2 常用 EDA 工具软件	12
习题与思考题	13
第 2 章 模型及描述方法	14
2.1 电路与系统建模理论	14
2.1.1 电路建模理论	14
2.1.2 分立与分布参数电路模型	16
2.1.3 数字逻辑电路模型	17
2.1.4 信号与系统的数学模型	20
2.2 程序化模型及仿真引擎	20
2.2.1 EDA 的任务	20
2.2.2 EDA 软件架构	21
2.2.3 模型的程序化描述	22
2.2.4 晶体管级程序语言——SPICE 语言	23
2.2.5 逻辑电路程序语言——硬件描述语言	24

2.3	电子设计的技术变革	27
2.3.1	硬件设计的程序化趋势	27
2.3.2	电子系统设计理念的转变	28
	习题与思考题	30

第3章 系统设计及仿真 31

3.1	系统建模	31
3.1.1	系统的概念	31
3.1.2	系统模型	33
3.1.3	模拟系统描述	34
3.1.4	数字系统描述	35
3.2	系统仿真	35
3.2.1	仿真的概念	35
3.2.2	仿真的分类	36
3.2.3	EDA 仿真原理	37
3.3	EDA 的层次化设计与综合	37
3.3.1	层次化设计方法	37
3.3.2	自动化设计与综合	38
3.4	系统级设计方法	39
3.4.1	模拟系统设计	39
3.4.2	数字系统设计	40
3.4.3	智能系统设计	42
3.5	系统级设计与仿真工具	43
3.5.1	通用的工程计算和数据分析软件 Matlab	43
3.5.2	电子系统设计与仿真软件 Systemview	44
3.5.3	虚拟仪器测控系统设计软件 LabVIEW	46
	习题与思考题	48

第4章 电路设计与仿真 49

4.1	电路的分类	49
4.2	模拟电路设计与仿真	49
4.2.1	模拟电路及其特点	49
4.2.2	模拟电路设计方法	50
4.2.3	模拟电路设计举例	51
4.3	数字电路设计与仿真	53
4.3.1	数字电路及其特点	53
4.3.2	数字电路设计流程	54
4.3.3	数字电路表达和层次化设计	56
4.3.4	数字电路设计举例	61

4.4	基于 PCB 的电路设计	66
4.4.1	PCB 分类及设计特点	66
4.4.2	PCB 设计	68
4.4.3	PCB 设计举例	69
4.5	射频与微波电路设计	73
4.5.1	射频与微波电路及其特点	73
4.5.2	电路设计方法	74
4.5.3	电路设计举例	76
4.6	典型的 EDA 工具	82
4.6.1	Cadence EDA 工具	82
4.6.2	Synopsys EDA 工具	84
4.6.3	Mentor Graphics EDA 工具	84
4.6.4	Magma EDA 工具	85
4.6.5	中国华大 EDA 工具	85
4.6.6	Altium(Protel) EDA 工具	87
4.6.7	Altera EDA 工具	88
4.7	EDA 技术面临纳米工艺技术的挑战	88
4.7.1	EDA 技术随工艺技术的需求而发展	88
4.7.2	纳米工艺对 EDA 技术的挑战	89
	习题与思考题	90

第 5 章 微电子与集成电路

91

5.1	微电子与集成电路概述	91
5.2	微电子与集成电路发展	92
5.2.1	晶体管的发明	92
5.2.2	集成电路的发展	93
5.2.3	摩尔定律与微电子发展规律	94
5.2.4	集成电路发展现状与趋势	97
5.3	集成电路设计	99
5.3.1	集成电路分类	99
5.3.2	集成电路设计流程	103
5.3.3	集成电路设计方法	106
5.3.4	模拟集成电路设计	111
5.3.5	数字集成电路设计	113
5.3.6	射频集成电路设计	116
5.3.7	基于 IP 的设计	118
5.4	集成电路工艺和版图基础	119
5.4.1	工艺与制备	119
5.4.2	工艺规则	124
5.4.3	集成电路版图	126

5.4.4	集成电路版图设计	127
5.5	集成电路制造	128
5.5.1	集成电路产业分工与多项目晶圆服务	129
5.5.2	集成电路封装	131
	习题与思考题	136
第 6 章	VLSI 设计与验证	137
6.1	概述	137
6.1.1	复杂性与设计	137
6.1.2	VLSI 设计流程	137
6.2	VLSI 设计	138
6.2.1	逻辑门	138
6.2.2	组合逻辑电路	140
6.2.3	时序逻辑电路	145
6.2.4	数字子系统	151
6.2.5	可编程逻辑电路	155
6.2.6	IP 标准和验证	156
6.3	测试与验证	158
6.3.1	测试性设计	158
6.3.2	FPGA 功能验证	159
6.3.3	芯片测试	160
6.4	单芯片多核处理器	160
6.4.1	单核 CPU 面临的问题	160
6.4.2	多核处理器结构	161
6.4.3	片上网络	163
6.4.4	多核技术的发展与挑战	165
	习题与思考题	168
第 7 章	可编程逻辑电路(PLD)设计	169
7.1	PLD 概述	169
7.1.1	可编程数字电路概念	169
7.1.2	PLD 开发环境	169
7.2	PLD 结构原理	170
7.2.1	简单可编程逻辑电路	170
7.2.2	CPLD 的结构	174
7.2.3	FPGA 的结构	177
7.2.4	CPLD 与 FPGA 的比较	182
7.3	可编程数字逻辑系统设计平台	184
7.3.1	MAXPLUS II 软件基本功能	184
7.3.2	Quartus 软件基本功能	186

7.4	可编程数字逻辑系统设计	188
7.4.1	基于原理图输入法的电路设计方法	188
7.4.2	基于硬件描述语言的电路设计方法	190
7.4.3	综合数字系统设计范例	192
7.5	可编程系统芯片(SoPC)及设计解决方案	211
7.5.1	SoPC 概念及软硬件基础	211
7.5.2	基于 SoPC 的嵌入式处理器解决方案	213
7.5.3	基于 SoPC 的嵌入式 DSP 解决方案	214
	习题与思考题	217
第 8 章	高密度电子封装技术	219
8.1	概述	219
8.1.1	电子封装技术的发展	219
8.1.2	微电子器件和芯片级封装	222
8.1.3	电路板级组装的主要形式	223
8.2	电子装联技术	223
8.2.1	常用电子装联方法	223
8.2.2	微封装技术	224
8.2.3	板级设计的关键技术	225
8.3	单芯片系统级封装及发展趋势	232
8.3.1	SiP 基本概念	232
8.3.2	电子系统微型化	233
8.3.3	封装技术面临的挑战	233
8.3.4	封装技术发展趋势	234
	习题与思考题	235
第 9 章	SPICE 语言与模拟电路设计	237
9.1	SPICE 仿真算法基础	237
9.2	SPICE 程序结构与分析类型	239
9.2.1	程序结构	239
9.2.2	分析类型	240
9.3	SPICE 电路结构描述和分析控制	242
9.3.1	电路描述语句	242
9.3.2	电路特性分析和控制语句	246
9.4	SPICE 应用举例	252
	习题与思考题	257
第 10 章	VHDL 语言	262
10.1	VHDL 概述	262
10.1.1	设计流程	262

10.1.2	程序基本结构	263
10.1.3	实体	265
10.1.4	结构体	266
10.2	VHDL 语法基础	267
10.2.1	标识符和保留字	267
10.2.2	数据对象	268
10.2.3	数据类型	270
10.2.4	运算符	272
10.2.5	VHDL 的属性	273
10.3	VHDL 程序描述方法	275
10.3.1	顺序语句	275
10.3.2	并行语句	278
10.4	VHDL 基本程序设计	281
10.4.1	基本组合电路设计	281
10.4.2	基本时序电路设计	282
	习题与思考题	284
第 11 章 Verilog HDL 语言		286
11.1	Verilog HDL 概述	286
11.1.1	简单的程序例子	286
11.1.2	模块的结构	286
11.1.3	模块的例化	289
11.2	Verilog HDL 语法基础	289
11.2.1	常量的数据类型	289
11.2.2	变量的常用数据类型	290
11.2.3	运算符	292
11.3	Verilog HDL 程序描述方法	295
11.3.1	赋值语句	295
11.3.2	条件语句	297
11.3.3	循环语句	299
11.3.4	结构说明语句	300
11.3.5	块语句	302
11.3.6	语句的顺序执行和并行执行	303
11.3.7	编译预处理	305
11.4	Verilog HDL 基本程序设计	307
11.4.1	组合电路设计	307
11.4.2	时序电路设计	308
11.4.3	状态机电路设计	309
	习题与思考题	310
参考文献		311

第 1 章 概 述

本章从基本概念入手,通过介绍 EDA 的发展历程、应用领域、设计方法、工具软件等,从总体上认识 EDA 技术。

1.1 基本概念

电子设计自动化(Electronic Design Automation,EDA),是利用计算机作为工作平台进行电子自动化设计的一项技术。

随着电子技术、微电子技术和计算机技术的进步,EDA 技术飞速发展。EDA 技术涵盖设计、仿真、验证、辅助制造等主要环节。例如,系统设计与仿真,电路设计与仿真,印刷电路板(Print Circuit Board,PCB)设计与验证,集成电路(Integrated Circuit,IC)设计、验证和测试,嵌入式系统(Embedded System)设计,软硬件系统协同设计,系统芯片(System on Chip, SoC)设计,专用集成电路(Application Specific IC,ASIC)设计,专用标准产品(Application Specific Standard Product, ASSP)设计,可编程逻辑器件(Programming Logic Device, PLD)、现场可编程门阵列(Field Programming Gate Array, FPGA)、可编程系统芯片(System on Programmable Chip, SoPC)设计等。不仅如此,甚至封装设计和工艺模块设计也离不开 EDA 技术。

随着硬件编程技术的使用,出现了知识产权(Intellectual Property, IP)核,所谓 IP 核就是经过预先设计和验证,以知识产权形式表达的具有独立功能的电路模块,具有商品流通能力,用户可以在电路设计中重复使用。通常将 IP 分为三种:软核 IP、固核 IP 和硬核 IP。

软核 IP(Soft IP)是用硬件描述语言描述的电路功能块,不涉及工艺问题。其优点是,设计周期短,投入少,重用性强。由于不涉及物理实现,为后续设计留有较大的发挥空间,增大了 IP 的灵活性和适应性。主要不足是知识产权保护困难,在性能上(如时序、面积、功耗等方面)有较大的不可预知性,为了满足后续的一些工艺需求,常需要做一些修正后才能满足使用要求。

硬核 IP(Hard IP)是经过布局布线并针对某一特定工艺库优化过的网表或是物理级版图,通常是 GDS II 文件,在功耗、尺寸等性能方面都做了充分的优化,有着较好的可预知性。但由于对工艺的依赖性使得其灵活性和可移植性较差。

固核 IP(Firm IP)是在软核的基础上基于工艺库进行综合和布局得到的文件,通常以网表的形式提交,在结构、面积及性能上做了初步的优化。固核 IP 提供了介于软核 IP 和硬核 IP 之间的一个折中方案。比起硬核 IP,它具有较好的灵活性和可移植性,比起软核 IP 它又在性能和面积上有较好的可预知性。

三者之中,软核 IP 带有完全公开的知识产权代码,所以具有很大的可修改性和重复利

用价值,售价往往也是最贵的。

随着电子产品功能增加、体积缩小、重量减轻、质量提高,价格却呈下降趋势,产品的更新速度越来越快,产品面市时间(Time to Market)越来越短。实现这种进步的主要因素是设计水平和生产水平的提高,前者是 EDA 技术,后者是以微细加工技术为代表的制造技术,包括元器件、集成电路和电子装联技术等。

1.2 EDA 发展概况

1.2.1 从电子 CAD 到 EDA

由于计算机的诞生,早在 20 世纪 60 年代,就诞生了计算机辅助设计(Computer Aided Design,CAD)。CAD 技术的应用,大大推动了电子技术的进步,成为计算机应用技术的一个重要分支。CAD 又细分为计算机辅助工程(Computer Aided Engineering,CAE)、计算机辅助制造(Computer Aided Manufacture,CAM)、计算机辅助测试(Computer Aided Test,CAT)、计算机辅助质量保障(Computer Aided Quality Assurance,CAQ)等,这些技术相互交叉密不可分。因此,有人用 CAD 的复数形式把它们统称为 CADs。

为了将电子 CAD 与其他应用领域的计算机辅助设计相区分,在 CAD 之前冠以电子(Electronic)的英文字头 E,用 ECAD 表示电子领域 CAD 系统。初期的 ECAD 工具功能简单,没有自动化、智能化功能,经过一段时间的发展,ECAD 功能有所改善,除了纯粹的绘图功能外,还把电路的功能设计和结构设计与电气连接网络表结合在一起,可以进行初步的电路图输入、逻辑模拟、电路分析、布局布线和电路板的物理特性分析等。当设计任务过于复杂时,人要做的工作还是很繁琐的,反过来设计复杂度还是受到了约束。所以,此期间设计的 PCB 和 IC 版图规模较小,只有几百门。但尽管如此,电子设计已经对高性能的自动化工具提出了初步的要求。

20 世纪 80 年代,随着 VLSI 和多层 PCB 的设计需求的提高,计算机图形工作站的问世和 PC 的发展,人们开始追求能够贯彻整个设计过程的设计自动化,进入了初级的具有自动化功能的 CAD 时期。于是在 20 世纪 80 年代末期,提出了 EDA 的概念。EDA 是自动化和智能化水平较高的新一代的 CAD,是电子 CAD 工具和相关技术的总称。

20 世纪 90 年代以后,EDA 技术已经渗透到电子系统与集成电路设计的各个环节,深亚微米(Very Deep Sub-Micron,VDSM)工艺的应用极大地提高了集成电路设计规模,PLD 和 FPGA 技术的诞生,极大地提升了数字系统设计的灵活性,EDA 发展更为迅速,形成了一种区别于传统设计的一整套设计思想和方法。

本世纪以来,EDA 技术又面临新的挑战和发展机遇,纳米工艺和 SoC 设计对于 EDA 技术提出更高更苛刻的要求,以纳米工艺和 IP 复用(IP Reuse)技术为支撑的系统芯片(SoC)技术成为 21 世纪集成电路技术的主流。EDA 技术已经成为包括 IC、FPGA、PCB、嵌入式系统、数模混合电路、IP/SoC、DSP(数字信号处理)、MPU(单片机)等各种电路形式,甚至包含软硬件协同设计以及计算机应用等众多技术门类的牵涉面很广的一个工程学科,成为推动微电子技术快速发展的重要工具。

与传统 CAD 相比,EDA 具有如下几个特点:

(1) EDA 软件的图形背后是程序化模型的后台支撑。EDA 工具支持自顶向下(Top to Down)的设计方法,为了适应这种设计方法,EDA 软件具备了良好的适应这种设计方法的设计环境。例如,采用高级硬件描述语言、丰富的库支持和与工艺无关的设计输入方式等;采用所见即所得的人机界面,后台是程序化模型或模型库的支撑,从而使得所设计的电路具备了分析和仿真的程序基础。这种程序化模型恰恰又催生了 IP 核的诞生,IP 的出现颠覆了传统意义上对于电子元件的认识。

(2) EDA 的自动化、智能化程度更高。在 EDA 技术中,机器的作用已经超过了人的作用。这种变化越来越多地把人从繁琐的事务中解放了出来,设计者有了充足的精力和时间发挥直觉、综合、创造等方面的自身优势。

(3) EDA 的开放性和数据交换性好。EDA 比 CAD 更注意各个设计流程间的有机连接和设计资源的充分利用。利用“框架结构”实现各 EDA 流程工具间的无缝集成,构成一个从设计构思开始,包括模拟、验证、布局、布线直到生产加工等一系列开放式的全流程设计系统。

(4) EDA 技术面向设计对象,更贴近工程实践。利用 EDA 技术进行产品设计,不仅能大幅度缩短产品开发周期和面市时间,提高产品性能价格比,而且能最大限度地设计资源应用到产品设计的各个流程,应用到生产、管理的各个环节,保证设计的产品在性能和工业化生产方面具有良好的品质。

1.2.2 微电子发展对 EDA 的挑战

EDA 是在一定的工艺技术基础上,适应一定的设计规模和设计方法发展起来的。因此,EDA 必须要适应工艺的变化,跟得上设计规模的发展速度。

1. EDA 随工艺技术的需求而发展

第一代 EDA 工具形成时期,半导体工艺水平为 $5\mu\text{m}$ 以上(第一块微处理器 4004 的线宽为 $12\mu\text{m}$,1k SRAM 是用 $8\mu\text{m}$ 工艺制成的),绝大多数 IC 属于中小规模,主要采用全定制版图设计,由于设计样片需要多次重复,因此设计周期长、费用高。

第二代 EDA 工具形成时期,半导体工艺水平为 $2\sim 5\mu\text{m}$ 之间,集成度为大规模集成电路(Large Scale Integration, LSI)和超大规模集成电路(Very Large Scale Integration, VLSI)的低端水平。这个阶段,用于电子制图、电路模拟、工艺模拟、版图验证、检查等独立的 EDA 工具已经相当成熟,多数工具以工作站为平台。对于这个工艺,电路的延时主要由门或基本单元形成,连线的影响几乎可以忽略不计。为了适应批量小、品种多的市场需求,设计师们开发了大量的单元库,这些库与 EDA 软件一同提供给设计人员使用,这使得版图设计所占用的工作量下降,这一时期发展起来的 EDA 厂商有 Cadence、Mentor、Compass、Viewlogic 等。在微米工艺水平的设计时期,集成电路设计过程分成前端和后端两部分。前端进行系统、功能结构和线路设计,后端主要进行版图设计。两部分工作可以各自进行,主要通过网表和单元库互相沟通。网表将前端设计信息传达给后端版图,只要布线能布通,一般就能达到时序要求。

第三代的 EDA 工具在亚微米(小于 $0.8\mu\text{m}$)至深亚微米(小于 $0.35\mu\text{m}$)阶段。当工艺达到深亚微米阶段后,电路设计和版图设计之间的界限迅速消失,时序问题越来越复杂,版图设计问题再度暴露出来,连线延迟不仅不可忽略,而且逐渐成为设计的主要问题,使得在进行前端线路设计时就要考虑物理实现问题,在综合前就要考虑版图规划(Floor plan),在布局布线时仅仅考虑布通率和面积是远远不够的,以时序和电性能为驱动的布局布线工具应运而生。工艺到纳米(小于 $0.1\mu\text{m}$)阶段,版图设计和连线延迟问题就更为复杂。

工艺的发展对 EDA 工具提出更高的要求。事实上,工具的发展是受应用需求驱动的,一般来讲工具的技术水平总是要滞后于同期的最高应用技术需求,这就是说最先进的芯片一定不是完全由通用 EDA 工具设计出来的,反之,先进的设计经验又有助于 EDA 技术的提升。

2. IC 集成度对 EDA 技术的挑战

20 世纪 80 年代中后期,万门以上、甚至 10 万门以上的电路设计需求越来越多,前端设计越来越复杂,EDA 又向高层次发展。设计工作从行为级、功能级开始,硬件描述语言的使用进一步提高了系统级设计能力和效率。20 世纪 90 年代以后,IC 设计规模从几十万门发展到百万、千万、甚至数亿门,这带来的设计难度大大提高,设计方法也有许多不同。

由于 IC 集成度的进一步提高,功耗、噪声、干扰、低电压工作问题更加突出。一个复杂的 SoC 电路对 IC 设计的特殊需求包括,要满足大规模数字模块的时序要求,模拟和数字部分的信号完整性要求,电源供电网络的布线,以及处理巨大数据量的计算需要等。

3. 电路复杂性对 EDA 技术的挑战

当 DRAM 的集成度达到 1GB、CPU 的时钟频率达到 3GHz 以上、逻辑布线层数达 5 层以上、引出线端多达千条以上后,甚至当 PCB 层数足够的多,微小型化要求越来越高时,EDA 工具需要考虑从系统级到物理级的全局问题,需要关注各个流程之间的衔接,常用的方法是将一个设计任务按照层次模块分割,便于设计者和设计工具有效地进行处理。

由于集成度和工艺的提高,过去常用的许多关于器件性能的近似算法已不能成立,器件模型、时序模型以及连线模型都必须考虑“二次效应”(电阻、电感、串扰、电荷泄漏、电子迁移等),“二次效应”又不容易在物理层建模。这将导致模型十分复杂,在设计过程中建模、仿真、验证的工作量占整个设计工作量比重越来越大。

1.3 EDA 应用领域

1.3.1 电子产业与电子产品

电子产品是随人们的应用需求而设计和生产出来的。如图 1-1 所示,电子产品设计与制造分成以下几个基本环节。第一步按照应用需求设计核心集成电路芯片,最典型的设计

方法是由程序和电路图形式描述系统和电路功能,进一步设计出集成电路版图;第二步是以集成电路版图为依据生产出集成电路芯片;第三步是以一个或多个集成电路芯片结合其他分立器件用 PCB 板连接起来形成具有所需要功能的电路板;第四步是将一个或若干个 PCB 电路装配或组装成电子产品。

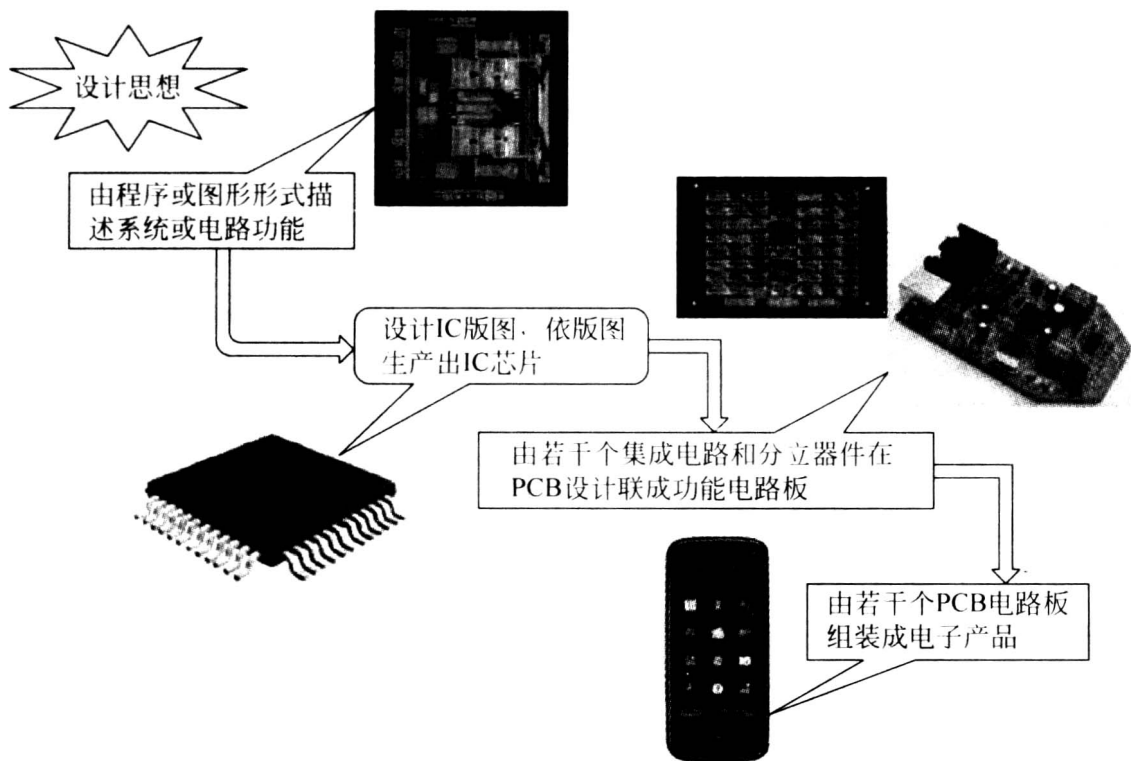


图 1-1 电子产品设计与制造流程

对应图 1-1 中的电子产品设计与制造流程,将电子产业也分成四个大的产业群阶段,即半导体设计、半导体制造、电子装联、整机制造,习惯上称为电子产品产业链,如图 1-2 所示。

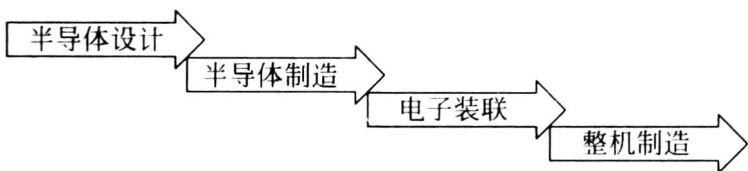


图 1-2 电子产业链流程

当前的中国是“制造大国、设计小国”,中国的电子产业在产业链的后两个阶段处于国际领先水平,前两个阶段落后于国际先进水平,国家投入了巨额资金支持和鼓励前两个阶段的技术研究和产业化工作。

1.3.2 电子设计流程

图 1-3 给出了电子设计的思维流程,实际上也是 EDA 的功能需求。图中虚线框内是传统的设计流程,实线框内是 EDA 的主要流程。

产品设计总是从设计思想(或概念)开始,第一步按照合理的设计思想进行系统设计;第二步按照合理的系统概要进行电路设计;第三步按照合理的电路进行版图(或 PCB)设计;最后提供给厂家进行制造。