



高等学校电子与通信工程类专业“十二五”规划教材

数字电子技术与 接口技术实验教程

宁改娣 金印彬 刘涛 编著



西安电子科技大学出版社
<http://www.xduph.com>

013023655

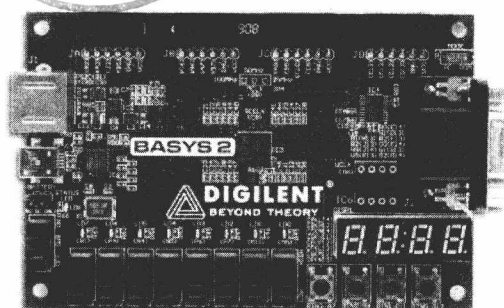
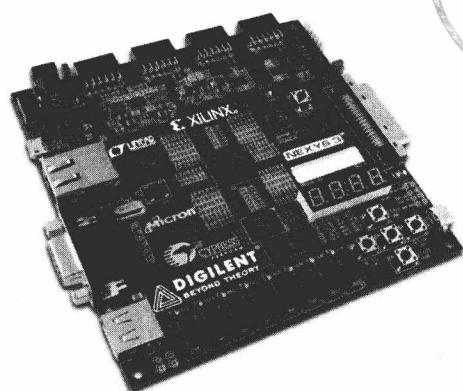
TN79-43

148

高等学校电子与通信工程类专业“十二五”规划教材

数字电子技术与接口技术 实验教程

宁改娣 金印彬 刘涛 编著



TN79-43
148

西安电子科技大学出版社



北航

C1630501

内 容 简 介

在传统数字实验的基础上,本书以 Digilent 公司的 Basys2 和 Nexys3 开发板为平台,将数字逻辑设计与硬件描述语言有机结合,内容延伸到微处理器体系结构,同时展示了如何用 Verilog HDL 和 VHDL 在 FPGA 上设计所学数字逻辑电路以及复杂数字系统。

本书不仅可作为高等学校电气工程、计算机科学与技术、控制科学与工程、电子信息工程、生物医学工程、机械设计制造及其自动化等专业的教材,也可作为数字电路设计工程师和技术人员的参考书。

图书在版编目(CIP)数据

数字电子技术与接口技术实验教程/宁改娣,金印彬,刘涛编著. —西安:西安电子科技大学出版社,2013.3

高等学校电子与通信工程类专业“十二五”规划教材

ISBN 978-7-5606-3010-6

I. ① 数… II. ① 宁… ② 金… ③ 刘… III. ① 数字电路—电子技术—高等学校—教材

IV. ① TN79

中国版本图书馆 CIP 数据核字(2013)第 029048 号

策 划 邵汉平

责任编辑 邵汉平 郭雨薇

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西华沐印刷科技有限责任公司

版 次 2013年3月第1版 2013年3月第1次印刷

开 本 787毫米×1092毫米 1/16 印 张 17

字 数 399千字

印 数 1~3000册

定 价 28.00元

ISBN 978-7-5606-3010-6/TN

XDUP 3302001-1

如有印装问题可调换

前 言

1. 数字电子技术课程的重要性

数字电子技术的高速发展印证了摩尔定律，教科书、教学和实验内容也因摩尔定律而缩短了适用期，各个高校在该领域形成的金字塔地位将不再坚固；一度靠传统手工设计将 74 系列器件组合成“板上系统”的时代也早已脱胎为基于 EDA 技术实现的“片上系统”时代。近十多年来，大量学科纷纷出现在高等教育的课程设置中，比如 DSP、SOPC、EDA 技术、嵌入式系统、硬件描述语言、软件无线电技术、演化硬件技术等。这些充分反映了未来电子技术的发展方向和市场需求，也预示着新的就业方向。现代电子与计算机领域中拥有重大社会价值和经济价值的自主创新项目多数产生于数字电子技术领域。所有这一切，把作为这一领域的专业基础课——“数字电子技术”的地位和重要性推到了前所未有的高度，同时也对引领学生走进数字时代的这第一门课程的教学和实验提出了极大的挑战！

2. 国内外数字电子技术课程现状

目前，国外的很多著名高校，如 MIT、Stanford、UC Berkeley 等不断跟进技术的发展，基本都是在基于新型 FPGA 的实验系统上开展数字电子技术、微处理器结构、嵌入式系统设计等课程的教学和实验。

国内绝大多数重点高校由于教学体系框架、考研等因素的约束，以及高校的政策导向导致对教学的不重视，使得数字电子技术课程的教学内容、教材和实验内容更新都比较慢。这主要体现在三个方面：

(1) 课程的核心内容未变，基本是诞生于 20 世纪 60 年代的数字电路传统手工设计技术，重点仍然是对低速中、小规模器件的组合和时序逻辑电路分析和设计。虽然很多教材增加了可编程器件和现代电子设计部分，但课后学生对广泛应用的 CPLD 和 FPGA 了解并不多。大部分教材强调化简，使得学生对现代数字设计技术中优化的概念几乎不了解。

(2) 教材的基本结构安排未变，内容零散，许多章节内容孤立，知识点连贯性差。例如，对存储器、PLD、A/D 和 D/A 的介绍仅停留在结构原理上，对如何使用或控制存储器、PLD、A/D 和 D/A 等内容基本不介绍，使得这些内容游离于教材的主干内容之外；对中规模器件的应用介绍与实际应用差别也较大，例如，译码器、三态输出器件等。教材中器件说明占了很大比重，但对所有器件如何整合成一个数字系统的介绍很少。

(3) 实验内容与实际应用距离越来越大。十多年前虽然增加了现代电子技术设计实验，但验证性实验居多，知识和实践要求梯度过低，学生基本照搬指导书，约束了学生创新能力和想象力的发挥。另外，实验内容的编排不适合建立和培养学生的创新思维，激发不出学生学习的兴趣，也低估了学生对现代数字技术的学习效率、理解能力、自主学习能力和创造力。

近几年来,一些高校已经意识到这些问题的严重性,在教学、实验内容和模式上开始进行大刀阔斧的教改,探索如何呵护和激发学生的创新精神。

3. 本书编写的指导思想和组织结构

目前,很多公司专门致力于基于 FPGA 的教学或研究平台开发,随着与高校的不断合作,这些平台越来越得到教师、学生和工程师的认可。Xilinx 和上海德致伦电子科技有限公司(Digilent)推出了 Basys、Nexys、Atlys、Genesys、XUPV5、ZedBoard 等不同种类,采用不同型号 FPGA 的实验平台。这些实验平台软、硬件资源开源,全球流通,便于交流,更新换代及时,先进性和兼容性好,在国内外高校得到了广泛的应用,而且在同一实验平台上可以进行多门课程的实验。目前 Xilinx 也在国内高校积极推广非常适合本科生使用的 Nexys3 和 Basys2 实验平台。本书的实验是在 Nexys3 或 Basys2 上进行的。

本书尽量做到在对教学体系框架影响不大的情况下,主要着手在数字电子技术实验内容和模式上进行改革。实验内容上避免学生照猫画虎,生搬硬套,增加学生自主设计的内容,扩大实验梯度,注重实际应用。在此教学领域并不乏先行者,国内外很多高校大学生在一二年级就能熟练使用 EDA 工具和 HDL 自主设计出各种极具创新特色的数字系统,如 VGA 图形或文字显示控制、数字音乐播放器、PS/2 键盘及鼠标控制、数字电子琴、数字立体声驱动、机器人控制、嵌入式系统、彩色 LCD 驱动、逻辑分析仪等。借鉴他们的成功经验,本书利用 Nexys3 和 Basys2 实验系统,以基础实验引导学生进入现代数字电路设计领域,减少验证性实验,增加实际数字系统中最常用器件 ADC、DAC、存储器等的 FPGA 控制内容,同时增加自主设计和创新性实验,激发学生分析、设计、思考和创新的兴趣。

数字逻辑电路设计和微处理器课程之间的衔接,是目前教学体系中存在问题比较严重的环节。要解决这一问题,数字电子技术需逐步引入 ALU、CPU、微代码、微处理器等概念,在实验内容上增加 FPGA 实现 CPU 以及对 ADC、DAC、存储器等常用接口的控制,并引导学生掌握将简单的可重用模块组成一个复杂实用系统的技能。各课程的实验内容都在同一平台上进行,这样有助于学生将基础课程实验获得的技能和成果作为后续实验课程的资源,提高实验层次,也利于逐步实现数字电子技术和微处理器类课程的融合。

走进实验室进行基础验证性实验和最后使用 FPGA 实验系统验证任何现代数字设计都是必须的。但是,现代数字电子电路设计需花费很大精力在软件设计上,因此,现代数字电路设计的很多内容完全可以先借助于 CAD 软件进行。比如,熟悉软件、进行系统设计和仿真等,包括熟悉硬件平台、学习 HDL、进行传统实验设计等内容都可以在实验室之外进行。这不仅解决了实验学时有限的问题,也扩展了实验空间。Digilent 的实验板也有利于推行“口袋实验室”,每个学生都可以拥有一套低成本的实验系统,可以随时随地将自己的设计或创意在系统上运行,充分发挥学生的想象力和创造力。同时,建议在教学基础上,邀请企业工程师介绍新技术及实际应用范例;组织学生积极参与校内外的各种电子设计竞赛活动,使实践教学多样化。

本书作者是多年从事电子技术和微处理器类课程教学和实验指导的教师,主编和参编教材十多本,主持和参与多项相关科研项目。本书分为实验硬件和软件平台介绍、传统数字电子技术实验、现代数字电子技术实验、综合实验和接口实验四部分。在介绍传统实验

的基础上,展示了使用 VHDL 和 Verilog 这两种 IEEE 硬件描述语言进行现代数字电路设计的技术细节。本书编写具体分工为:宁改娣编写第 1~5 章以及第 7 章和第 8 章的原理介绍部分,并负责制定编写提纲和全书的统稿工作;金印彬编写第 6 章、附录 A 以及第 7 章和第 8 章的程序部分,审阅全书并对所有程序进行校验,整理网络下载的资料(下载地址:<http://119.yunpan.cn/lk/Qv8dATsTaTRXB>);刘涛补充了全部章节的 VHDL 程序,并调试了教材的 VHDL 代码。书中所有例程都通过了实验验证。

在本书的编写过程中,杨拴科教授提出了不少宝贵的建议,并详细审阅了全稿;同时得到国家教学名师罗先觉教学院长的大力支持。电子学教研组张克农、王建校、杨建国、赵进全、张虹、徐正红等老师也提出了很多宝贵的意见。宋竟梅老师对传统实验的可操作性进行了改进。张锋老师以及许多学生都参与了书中软硬件使用说明和程序代码的验证工作。在此一并表示衷心的感谢。

本书的撰写得到了依元素科技公司陈俊彦总经理和 Xilinx 公司大学计划部负责人谢凯年经理和陆佳华先生以及赵宏杰、冯志强、马珉、张林、金胜凯等多位工程师的大力支持,向各位致以衷心的感谢!

本书力图改善数字电子技术教学和实验中存在的问题,但数字电子技术的发展日新月异,加之笔者水平有限,书中难免存在不足,请广大读者批评指正。

编 者

2012 年 10 月于西安交通大学

目 录

导 读	1
-----------	---

第一部分 实验硬件和软件平台介绍

第 1 章 硬件开发平台介绍	10
1.1 Nexys3 硬件平台简介	10
1.2 Nexys3 电源、时钟及外围接口电路	15
1.2.1 电源	15
1.2.2 时钟	16
1.2.3 简单外围设备电路	17
1.2.4 Pmod 连接器	19
1.2.5 VMODS 子板	23
1.2.6* VHDC 连接器	25
1.3 Nexys3 存储器及 FPGA 配置	25
1.3.1 Nexys3 开发板上的存储器	25
1.3.2 FPGA 配置	28
1.4 Nexys3 硬件平台测试	31
1.4.1 Nexys3 出厂时的测试程序	31
1.4.2 使用 Adept 软件测试 Nexys3	31
1.5 Basys2 硬件平台简介	32
1.5.1 Basys2 开发板资源简介	33
1.5.2 Basys2 电源、时钟及简单外围设备介绍	34
1.5.3 Basys2 User Demo	38
参考文献和相关网站	38
第 2 章 软件平台介绍	40
2.1 计算机辅助设计软件工具介绍	40
2.1.1 CAD 流程简介	40
2.1.2 各种软件下载安装和实验准备	43
2.2 FPGA 设计流程	46
2.2.1 综合	48
2.2.2 实现	48
2.3 ISE 软件使用与 FPGA 设计实例	50
2.3.1 开发板的简单外设实验步骤	50
2.3.2 阅读设计报告	59

2.4* 嵌入式系统开发.....	61
2.4.1 嵌入式开发套件 EDK.....	62
2.4.2 嵌入式处理器简介.....	62
2.5 硬件描述语言.....	65
2.5.1 VHDL 简介.....	67
2.5.2 Verilog HDL 简介.....	69
参考文献和相关网站.....	71

第二部分 传统数字电子技术实验

第 3 章 传统数字电路基础实验.....	74
3.1 传统数字电路实验过程简介.....	74
3.1.1 电路连接及注意事项.....	74
3.1.2 通电和实验.....	76
3.1.3 数字电路的故障查找和排除.....	77
3.2 集成逻辑门参数测试实验.....	78
3.2.1 实验目的.....	78
3.2.2 实验思路和实验前准备.....	78
3.2.3 实验内容和步骤.....	80
3.2.4 实验报告要求.....	83
3.2.5 实验仪器及器件.....	83
3.3 集成逻辑门功能测试实验.....	83
3.3.1 实验目的.....	84
3.3.2 实验思路和实验前准备.....	84
3.3.3 实验内容和步骤.....	85
3.3.4 实验报告要求.....	87
3.3.5 实验仪器及器件.....	87
3.4 基于中规模器件的数字钟设计.....	87
3.4.1 实验目的.....	87
3.4.2 实验思路和实验前准备.....	87
3.4.3 实验内容和步骤.....	97
3.4.4 实验报告要求.....	97
3.4.5 实验仪器及器件.....	98
参考文献和相关网站.....	98

第三部分 现代数字电子技术实验

第 4 章 基于 HDL 的组合逻辑电路实验.....	100
4.1 逻辑门实验.....	100

4.1.1 实验目的.....	100
4.1.2 实验和预习内容.....	100
4.1.3 实验步骤.....	101
4.2 比较器实验.....	107
4.2.1 实验和预习内容.....	107
4.2.2 实验步骤.....	109
4.3 多路选择器实验.....	110
4.4 七段译码器实验.....	112
4.4.1 七段译码器和数码管基础实验.....	112
4.4.2 数码管动态扫描显示实验.....	114
4.5 译码器和编码器实验.....	121
4.5.1 译码器实验和预习内容.....	121
4.5.2 优先编码器实验和预习内容.....	123
4.6 加法器实验.....	125
4.7 算术逻辑单元(ALU)实验.....	127
参考文献和相关网站.....	133
第5章 基于 HDL 的时序逻辑电路实验.....	135
5.1 边沿 D 触发器实验.....	135
5.2 计数器实验.....	138
5.2.1 计数器简介.....	138
5.2.2 计数器实验和预习内容.....	139
5.3 寄存器和移位寄存器实验.....	144
5.3.1 寄存器实验和预习内容.....	144
5.3.2 移位寄存器实验和预习内容.....	145
5.3.3 寄存器和简单外设综合实验.....	150
5.4 串行序列检测器设计.....	159
参考文献和相关网站.....	160

第四部分 综合实验和接口实验

第6章 数字钟和频率计设计.....	162
6.1 数字钟设计.....	162
6.1.1 采用 8421BCD 码计数的 Verilog 时钟程序.....	162
6.1.2 采用模块化设计 Verilog 时钟程序.....	166
6.1.3 采用状态机设计动态数码管显示的时钟 VHDL 程序.....	171
6.1.4 采用六十进制计时模块设计的 VHDL 时钟程序.....	177
6.2 数字频率计.....	183
6.2.1 VHDL 语言设计的频率计.....	183

6.2.2 用 Verilog 语言设计的频率计	194
第 7 章 键盘和鼠标接口实验	201
7.1 PS/2 接口	201
7.1.1 PS/2 接口基本概念	201
7.1.2 PS/2 设备发送数据到 PC 的通信时序	202
7.1.3 PC 发送数据到 PS/2 设备的通信时序	203
7.2 PS/2 键盘	205
7.2.1 PS/2 键盘的编码	205
7.2.2 PS/2 键盘的命令集	206
7.2.3 FPGA 实现键盘控制器	208
7.3 PS/2 鼠标	214
7.3.1 PS/2 鼠标及数据包	214
7.3.2 FPGA 实现鼠标控制器	216
第 8 章 VGA 接口实验	230
8.1 VGA 显示器工作原理和时序	230
8.1.1 基于 VGA 的显示器工作原理	231
8.1.2 VGA 控制器工作时序	232
8.2 VGA 控制器设计	233
8.2.1 VGA 控制器原理图	233
8.2.2 VGA 彩条信号显示 Verilog 程序	234
8.2.3 VGA 彩条信号显示 VHDL 程序	237
8.2.4 VGA 汉字显示 Verilog 程序	240
8.2.5 VGA 显示 VHDL 程序	244
附录 A FPGA 实验预习报告模板	249
附录 B Basys2 板电路原理图	257

导 读

1. 实验教学目的

数字电子技术实验是电子技术课程的重要环节。实验教学不仅仅是验证理论，而且是培养学生动手能力、加深理解课程内容、更新自身知识结构的重要途径。通过实验教学环节，能够使学生正确使用常用电子仪器，掌握基本数字电子电路设计、调试和测量等实验技能，掌握用 VHDL 或 Verilog HDL 构建所学数字逻辑电路以及数字系统的方法，培养学生观察、分析和解决实际问题的能力，为以后深入学习和应用电子技术知识打好基础。

2. 实验教学要求

通过实验教学环节学生应达到以下基本要求：

- (1) 正确使用常用电子仪器；
- (2) 掌握电子电路的基本测试技术；
- (3) 学会正确记录实验数据，分析实验结果；
- (4) 学会查阅电子器件手册和相关技术资料；
- (5) 具有选择元器件设计小系统电子电路和进行电路安装调试的能力；
- (6) 具有初步分析、寻找和排除常见故障的能力；
- (7) 会使用电子设计自动化(EDA)软件对一般电子电路进行设计、综合、实现和验证；
- (8) 能独立撰写出有理论分析、实事求是、文理通顺的实验报告。

3. 实验教学模式

硬件电路实验采用开放式实验教学模式，根据实验内容要求，学生自己设计实验电路，选择元器件参数，拟定测试方案和实验步骤。每个学生借用 1 套与实验任务相关的集成芯片、元器件和面包板。学生预约实验时间。

EDA 实验教学采用 Xilinx ISE Design Suite 13.4 软件学习设计、综合、实现和验证数字系统，在 Xilinx Spartan-3E(XC3S100E-CP132) FPGA(Field Programmable Gate Array)上实现并验证所设计的数字系统。如果选用本书作为配合数字电子技术课程的实验教材，那么在课堂上花费 1~2 个学时介绍第 1 章和第 2 章，效果会更好。

学有余力且对数字电子技术感兴趣的学生，可以上西安交通大学教务处网站，申请开放实验项目，便可以一人拥有一套 Basys2 实验系统进行项目设计；也可以到教务处网站，申请校级本科生科研训练和实践创新基金项目，或申请国家级大学生创新训练项目。教师可以组织学生进行院级、校级和高校之间的竞赛活动；TI、Freescall、Xilinx、Altera、Atmel 和 ADI 等公司多年来一直积极推广大学计划，包括共建联合实验室、提供先进的实验平台、

组织电子竞技等活动，通过校企合作能及时了解行业发展的新技术和新动向，促进符合时代要求的课程内容改革；学校也可以邀请企业工程师进课堂介绍新技术及实际应用范例。

本书的使用和学时分配见表 0-1 和表 0-2 中的数字电子技术实验安排建议，表中安排的实验学时为 24，教师可以根据学时要求的不同稍作调整。推荐教学和实验的流程为：讲课→主讲教师安排学生进行课后实验的预习→实验指导教师检查预习报告(传统实验还要检查电路连接)→进入实验室做实验→提交实验报告→根据考核方式给出实验成绩(强化实验预习环节)。建议主讲教师要负责一定数量的实验指导和创新实验开发工作，并负责教学和实验的配合问题，尽量做到讲课和实验紧凑衔接。

表 0-1 中、小规模数字逻辑电路实验(10 学时)

序号	实验及学时数	课外作业或自学内容	实验内容	报告要求
1	集成逻辑门参数测试实验 (2 学时)	① 预习本书第 3 章中的相关内容； ② 复习数字电子技术课堂介绍的相关内容； ③ 写预习报告(查阅实验所用器件的资料，简述实验所涉及的理论及计算，理清实验步骤及思路，设计好要记录的数据表格，思考报告要求中提出的问题)	① TTL 和 CMOS 与非门逻辑功能测试； ② TTL 和 CMOS 与非门电压参数与传输特性测试； ③ TTL 与非门电流参数测试及扇出数计算； ④ 与非门传输时延测试； ⑤ TTL 和 CMOS 门电路输入负载特性	① 在预习报告的基础上，分析实验结果并解答实验内容中要求回答的问题，说明实验结果与理论分析是否一致，检查预习报告中回答的问题是否准确，如果有自己增设的验证内容，说明结论； ② 总结实验中遇到的问题或故障，给出解决方法，没能及时解决的，分析原因； ③ 回答报告要求中提出的问题
2	集成逻辑门功能测试实验 (2 学时)	① 预习本书第 3 章中的相关内容； ② 复习数字电子技术课堂介绍的相关内容； ③ 写预习报告(查阅实验所用器件的资料，简述实验所涉及的理论及计算，理清实验步骤及思路，设计好要记录的数据表格，思考报告要求中提出的问题)	① OC 门实现的线与与逻辑功能测试； ② 三态总线缓冲器 74LS126 功能测试； ③ 三态门构成的总线功能测试	① 在预习报告的基础上，分析实验结果并解答实验内容中要求回答的问题，说明实验结果与理论分析是否一致，检查预习报告中回答的问题是否准确，如果有自己增设的验证内容，说明结论； ② 总结实验中遇到的问题或故障，给出解决方法，没能及时解决的，分析原因； ③ 回答报告要求中提出的问题
3	数字电路小系统设计(开放实验)(6 学时，分 2 次完成)	① 预习本书第 3 章中的相关内容； ② 写预习报告(查阅实验所用器件的资料，画出设计电路和实物连接图，理清实验步骤及思路，设计好要记录的数据表格，进实验室前连接好实验电路)	① 前 3 学时内完成单元电路调试和总体电路联调； ② 后 3 学时内完成相关电路波形的参数测试和数据分析	在预习报告的基础上，完成设计、调试及测试总结报告

表 0-2 基于 FPGA 的 EDA 实验(14 学时)

序号	实验及学时数	课外作业或自学内容	实验内容	报告要求
1	ISE 基础和 Basys2 的使用 (2 学时)	① 安装 ISE 软件; ② 了解 Basys2 板的硬件配置; ③ 自学本书的第 1 章、第 2 章; ④ 预习 2.3 节中的设计实例	① 用 Adept 测试 Basys2 板(参考 2.1.2 节); ② 2.3 节 ISE 软件使用与 FPGA 设计实例	① 简述 Xilinx FPGA 的开发步骤; ② 简要介绍 Basys2 板的硬件资源
2	组合逻辑实验 I (2 学时)	① 自学本书 4.1、4.2、4.3 节中的内容; ② 建立本书 4.1、4.2、4.3 节例程中所给的工程文件; ③ 编写本书 4.1、4.2、4.3 节所要求的工程文件	① 验证 4.1、4.2、4.3 节中的例程; ② 调试自己编写的 4.1、4.2、4.3 节的工程	① 提供经过验证的自己编写的本书 4.1、4.2、4.3 节所要求实验的 VHDL 或 Verilog 程序, 以及约束文件; ② 总结调试过程中出现的问题以及解决方法; ③ 回答本书中提出的问题
3	组合逻辑实验 II (2 学时)	① 自学本书 4.4、4.5、4.6 节中的内容; ② 建立本书 4.4、4.5、4.6 节例程中所给的工程文件; ③ 编写本书 4.4、4.5、4.6 节所要求的工程文件; ④ 学有余力的学生预习 4.7 节的实验内容	① 验证本书 4.4、4.5、4.6 节中的例程; ② 调试自己编写的 4.4、4.5、4.6 节的工程; ③ 学有余力的学生可继续 4.7 节的实验内容	① 提供经过验证的自己编写的本书 4.4、4.5、4.6 节所要求实验的 VHDL 或 Verilog 程序, 以及约束文件; ② 总结调试过程中出现的问题以及解决方法; ③ 回答本书中提出的问题
4	时序逻辑实验 I (2 学时)	① 自学本书 5.1、5.2 节中的内容; ② 建立本书 5.1、5.2 节例程中所给的工程文件; ③ 编写本书 5.2 节所要求的工程文件	① 验证本书 5.1 节、5.2 节中的例程; ② 调试自己编写的 5.2 节所要求的工程	① 提供经过验证的自己编写的本书 5.2 节所要求实验的 VHDL 或 Verilog 程序, 以及约束文件; ② 总结调试过程中出现的问题以及解决方法; ③ 回答本书中提出的问题
5	时序逻辑实验 II (2 学时)	① 自学本书 5.3 和 5.4 节中的内容; ② 建立本书 5.3 和 5.4 节例程中所给的工程文件; ③ 编写本书 5.3 节所要求的工程文件	① 验证本书 5.3 和 5.4 节中的例程; ② 调试自己编写的 5.3 节所要求的工程	① 提供经过验证的自己编写的本书 5.3 节所要求实验的 VHDL 或 Verilog 程序, 以及约束文件; ② 总结调试过程中出现的问题以及解决方法; ③ 回答本书中提出的问题
6	HDL 综合实验 (4 学时)	① 自学本书第 6~8 章中的内容; ② 建立本书第 6~8 章例程中所给的工程文件; ③ 在表 0-3 中任选一题目完成设计; ④ 鼓励创新性综合实验设计。学生自主命题, 实现设计。复杂题目可组织多人团队完成	① 验证本书第 6~8 章中的例程; ② 调试自己设计的数字系统	① 提供经过验证的自己编写的综合实验的 VHDL 或 Verilog 程序, 以及约束文件; ② 总结调试过程中出现的问题以及解决方法

*本书中没有安排的实验内容, 感兴趣的学生可报名参加开放实验项目继续进行。

4. 实验教学内容

本书将数字电子技术实验分为传统数字电子技术实验(基于中、小规模器件)和现代数字电子技术实验(基于 FPGA)两部分。建议 24 学时的实验分配如下:

(1) 基于中、小规模器件的传统数字电子技术实验 10 学时(详细安排见表 0-1)。其中:

- ① 集成逻辑门参数测试实验(2 学时);
- ② 集成逻辑门功能测试实验(2 学时);
- ③ 基于中、小规模器件的数字电路小系统设计(6 学时, 开放实验)。

(2) 基于 FPGA 的 EDA 实验 14 学时(详细安排见表 0-2)。其中:

- ① EDA 基础实验——ISE 基础和 Basys2 开发板使用(2 学时);
- ② 组合逻辑实验 I (2 学时);
- ③ 组合逻辑实验 II (2 学时);
- ④ 时序逻辑实验 I (2 学时);
- ⑤ 时序逻辑实验 II (2 学时);
- ⑥ EDA 综合实验——基于 HDL 的综合实验(4 学时)。

表 0-3 为数字电子技术综合实验选做题目。

表 0-3 数字电子技术综合实验选做题目

编号	题目名称	题目要求	提供器材	难度
1	数字钟	设计一个完整的数字钟, 小时和分钟用数码管显示, 秒用发光二极管闪烁显示, 每秒闪烁一次, 用 2~4 个按键实现校时功能, 要求对按键有去抖动处理	Basys2 板	中
2	频率计	① 设计一个频率计, 测频范围为 0 Hz~9999 Hz; ② 将 50 MHz 的系统时钟信号分频得到一个频率在 1 Hz~9999 Hz 之间的脉冲信号; ③ 用所设计的频率计测量这个脉冲信号的频率	Basys2 板, 一根杜邦线	中
3	简易计算器 (PS/2 键盘)	从 PS/2 键盘输入数字, 完成一位数的+、-、*、/运算, 计算结果显示在数码管上	Basys2 板, PS/2 键盘	中
4	曲线长度 测量仪	通过沿曲线移动 PS/2 鼠标来测量曲线的长度	Basys2 板, PS/2 鼠标	难
5	DDS 信号 发生器	要求输出正弦波的频率可变	Nexys3 板, D/A 模块, 示波器	难
6	数据采集与 VGA 波形显示	在 VGA 显示器上显示采集到的信号波形	Nexys3 板, A/D 模块, VGA 显示器	难
7	秒表	显示: **.**.秒。有启动/停止、清零等功能	Basys2 板	易
8	基于 VGA 显示 的简易逻辑分 析仪	8 通道逻辑信号输入, VGA 上显示 8 通道的逻辑信号波形, 具有简单的逻辑触发功能	Basys2 板, 9 根杜邦线, VGA 显示器	难

续表一

编号	题目名称	题 目 要 求	提供器材	难度
9	基于 UART 传输的简易逻辑分析仪	采集输入的 8 通道逻辑信号, 通过 UART 将采集结果送入 PC, 在 PC 上采用高级语言实现用户界面	BASYS2 板 9 根杜邦线 串口连接线	难
10	基于 UART 传输的 DDS 信号发生器	要求通过上位机改变输出正弦波的频率	Nexys3 板 D/A 模块 串口连接线	难
11	基于 UART 传输的数据采集与波形显示	在 PC 显示器上显示采集到的信号波形	Nexys3 板 A/D 模块 串口连接线	难
12	基于 UART 传输的等精度频率计	采用等精度法测频, 测频范围为 0 Hz~50 MHz, 在 PC 上显示所测量到的频率值	Nexys3 板 一根杜邦线 串口连接线	难
13	智能交通灯	模拟交通灯控制	BASYS2 板	易
14	跑马灯	可控制从左向右跑、从右向左跑, 循环跑、间断跑、左右摇摆跑	BASYS2 板	易
15	音乐播放器	要求能播放 3 首以上的歌曲, 并能用按键选择播放第几首歌曲	BASYS2 板 蜂鸣器板	易
16	电子琴	① 能弹奏歌曲; ② 能播放歌曲; ③ 能录制所演奏的歌曲, 并可播放	BASYS2 板 ZLG7289 键盘板 蜂鸣器板	难
17	录音及播放系统	① 录音功能; ② 播放功能	Nexys3 板 录音板 播放板	难
18	出租车模拟计价器	假设车轮的周长为 1 米, 通过转数来计算公里数。将系统时钟分频得到一个脉冲发生器, 用此脉冲发生器的脉冲数模拟车轮转数。 ① 要有公里数显示和计价; ② 行程不满 3 公里收费 6 元; ③ 行程满 3 公里后每公里 1.5 元; ④ 有等待计费功能; ⑤ 尽量接近实际计价器的功能	BASYS2 板	中
19	自行车里程、时速表	将 50 MHz 的系统时钟信号分频得到频率为 2 Hz 的脉冲信号, 用此信号模拟自行车车轮转速。假设自行车车轮的周长为 1 米。 显示时速、里程, 2 s 刷新一次, 并有清零功能	BASYS2 板 一根杜邦线	中

续表二

编号	题目名称	题 目 要 求	提供器材	难度
20	变步长可逆计数器	① 计数器可以用来加计数或减计数； ② 开机默认步长 $N=3$ ，即作为加计数器时，计数器的值按照 0、3、6、9、... 的规律计数，减计数器的规律正好与此相反； ③ 步长 N 可以在 1~10 的范围内设定； ④ 在数码管上显示计数器的值	BASYS2 板	易
21	机体反应时间测试仪	随机让一个 LED 亮，测试者将对应的开关置 1，测量 LED 亮起到开关置 1 之间的时间，并在数码管上显示	BASYS2 板	中
22	基于 FPGA 的 FIR 滤波器设计	① 设计一个 16 阶低通线性相位 FIR 滤波器； ② 要求采样频率 F_s 为 80 kHz； ③ 截止频率 F_c 为 10 kHz； ④ 采用函数窗法设计，且窗口类型为 Kaiser，Beta 为 0.5； ⑤ 输入序列位宽为 10 位的有符号数(最高位为符号位)； ⑥ 输出序列位宽为 10 位的有符号数(最高位为符号位)	BASYS2 板	难
23	基于 FPGA 的 IIR 滤波器设计	设计一个数字滤波器，其技术指标为：抽样频率 $F_s=1000$ Hz，噪声干扰频率 100 Hz，3 dB 带边频率为 95 Hz 和 105 Hz，阻带衰减不小于 30 dB，采用巴特沃斯滤波器实现。滤波器的各个系数可以由 Matlab 软件计算得出	BASYS2 板	难
24	简易计算器 (行列式键盘板)	从行列式键盘上输入数字，完成+、-、*、/运算，计算结果显示在数码管上	BASYS2 板 Pmod 行列式 键盘模块	中
25	采用 DDS IP core 完成 DDS 信号发生器	要求输出正弦波的频率可变	Nexys3 板 D/A 模块 示波器	难
26	设计 FIFO 缓冲器并验证	设计数据位宽为 4 位，深度为 16 的 FIFO 缓冲器。验证电路可以采用 4 个开关产生输入数据，两个按钮作为 write 和 read 信号，4 位数据以及空、满标志用 5 个 LED 显示。按键要有去抖动处理	BASYS2 板	中
27	设计堆栈并验证	设计数据位宽为 8 位，深度为 16 的堆栈。验证电路可以采用 8 个开关产生输入数据，两个按钮作为 push 和 pop 信号，8 位数据用 8 个 LED 显示。按键要有去抖动处理	BASYS2 板	中
28	基于 ROM 的 $\sin(x)$ 函数设计	采用查表方式设计函数 $\sin(x)$ ，并进行仿真验证	BASYS2 板	中
29	利用 CoreGenerator 定制 RAM 模块	利用 CoreGenerator 定制一个跨度为 8 位，存储空间为 256 B 的 RAM 模块。验证电路可以采用 8 个开关产生输入数据，两个按钮作为 write 和 read 信号，8 位数据用 8 个 LED 显示。按键要有去抖动处理	BASYS2 板	中

续表三

编号	题目名称	题 目 要 求	提供器材	难度
30	IP 核的设计与复用	将动态数码管显示设计成 IP 核, 并进行复用验证	BASYS2 板	中
31	简单 CPU 设计	设计 4 位 CPU, 通过实验板简单输入设备输入设计的指令机器码, 验证功能	BASYS2 板	难
32	键盘扫描和显示控制	扫描 PmodKYPD 键盘, 将键值显示在有机发光二极管 PmodOLED 上。要求处理按键的抖动, 并通过实验展示进行按键抖动处理和不进行按键抖动处理的对比情况	Nexys3 板 PmodKYPD PmodOLED	中
33	Flash 存储器的控制	用 Flash 存储器存储和播放音频信息	Nexys3 板 PmodSF 或 PmodSF2	难
34	通过 RF 构成电子琴	使用 PS/2 键盘、PmodRF1-无线电收发器、AMP 音频模块等构成电子琴。在 Digilent 网站下载参考设计并调试	Nexys3 板 PmodRF1 PmodI2S	难
35	ADC 和 DAC 控制	分析 PmodAD2 和 PmodDA1 板上 ADC 和 DAC 的工作原理, 实现相互转换。使用 ISE 的 Chipscope 探针功能分析查看实验信息	Nexys3 板 PmodAD2 PmodDA1	难

5. 实验前准备

中、小规模数字逻辑电路实验部分根据实验内容, 要求学生课外完成设计报告, 可利用仿真软件对所设计的电路进行模拟调试, 初步确定设计的正确性。写好预习报告, 画好实验电路连线图并在面包板上搭接好电路后, 再进入实验室完成实际电路的调试和测量任务。

EDA 实验部分要求学生利用 EDA 电子设计自动化软件平台(ISE), 预习书中相关内容, 熟悉 ISE 软件的使用方法, 采用 VHDL 或 Verilog HDL 实现设计任务。详细的实验预习报告模板见附录 A。

6. 实验考核方法

实验预习报告是评定实验成绩的一部分, 学生进实验室必须提交预习报告。实验完成后, 演示实验结果, 请指导教师验收, 提交实验数据, 并回答指导教师提出的问题。指导教师根据预习及实验报告是否认真, 实验电路的布局 and 连接是否规范, 实验仪器使用是否正确, 测量方法和实验结果是否合理, 评定实验成绩。基于中、小规模器件的传统数字电子技术实验成绩登记表如表 0-4 所示。

EDA 实验根据所完成的项目能否正确综合、仿真和下载到 FPGA 中, 实现所设计的系统功能并正确显示实验结果, 评定实验成绩。基于 FPGA 的 EDA 实验成绩登记表如表 0-5 所示。

总实验成绩由所有实验成绩综合确定。

发现实验预习报告或者实验报告有抄袭现象的, 无论是否是报告原创作者, 所有雷同