

類比積體電路分析與設計

Analysis and Design of

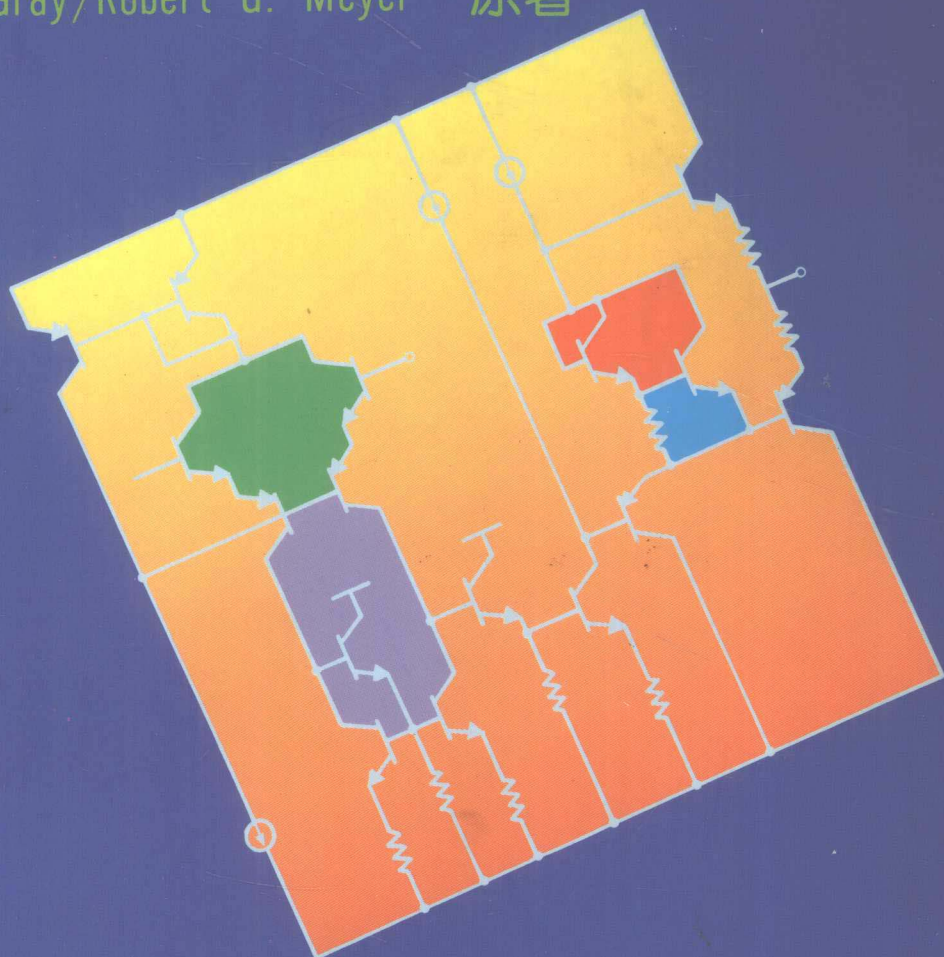
第三版

ANALOG INTEGRATED CIRCUITS

THIRD EDITION

胡振國 編譯

Paul R. Gray/Robert G. Meyer 原著



全華科技圖書股份有限公司 印行

類比積體電路 分析與設計

第三版

胡振國 編譯



全華科技圖書股份有限公司 印行

國立中央圖書館出版品預行編目資料

類比積體電路分析與設計／Paul R. Gray,
Robert G. Meyer原著；胡振國編譯.--初
版.--臺北市：全華，民84

面： 公分

譯自：Analysis and design of analog
integrated circuits, 3rd ed.

ISBN 957-21-0798-4(平裝)

1.電路 2.半導體 3.電晶體 4.電腦輔助
設計

448.62

83012739

類比積體電路分析與設計 第三版
Analysis and Design of Analog Integrated
Circuits
Third Edition

原 著／PAUL R. GRAY、ROBERT G. MEYER

編 譯／胡 振 國

執行編輯／林 雅 芬

封面設計／施 秀 芳

發行人／陳 本 源

出版者／全華科技圖書股份有限公司

地址：台北市龍江路76巷20-2號2樓

電話：5071300（總機）FAX：5062993

郵撥帳號：0100836-1號

印刷者／宏懋打字印刷股份有限公司

登記證／局版台業字第〇二二三號

初版一刷／84年3月

圖書編號／02594

定 價／新台幣 600 元

I S B N／957-21-0798-4

版權所有／翻印必究

Copyright © 1993 by John Wiley & Sons, Inc.

All Rights Reserved

AUTHORIZED TRANSLATION OF THE EDITION

**PUBLISHED BY JOHN WILEY & SONS NEW YORK,
CHICHESTER, BRISBANE, SINGAPORE AND TORONTO.**

**No part of this book may be reproduced in any form without
the written permission of John Wiley & Sons Inc.**

Analysis and Design of Analog Integrated Circuits

Third Edition

PAUL R. GRAY

ROBERT G. MEYER

University of California, Berkeley



John Wiley & Sons, Inc.

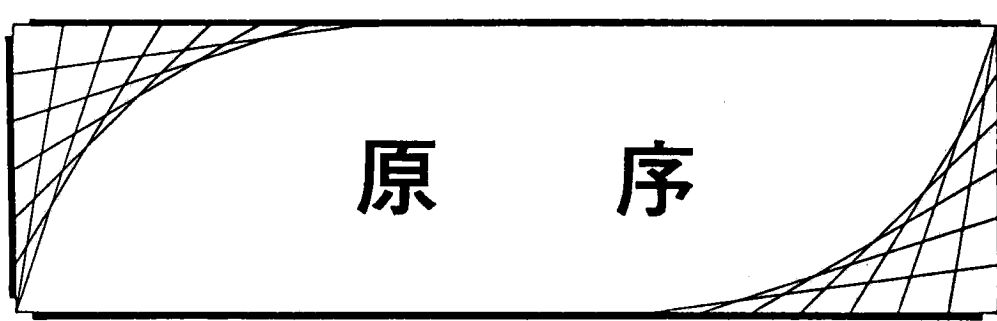
New York • Chichester • Brisbane • Toronto • Singapore

我們的宗旨

提供技術新知
帶動工業升級
為科技中文化
再創新猷

資訊蓬勃發展的今日
全華本著「全是精華」的出版理念
以專業化精神
提供優良科技圖書
滿足您求知的權利
更期以精益求精的完美品質
為科技領域更奉獻一份心力

為保護您的眼睛，本公司特別採用不反光的米色印書紙！！



原 序

自從十五年前本書第一版發行以來，類比積體電路領域已被建立且更加成熟圓滿，剛開始時之基礎工作是以雙極元件技術為主，之後金氧半(MOS)類比積體電路呈現快速地成長，近幾年來BiCOMS技術(包含雙極性及CMOS元件於同一晶粒上)已意想不到地成了原有技術之強硬競爭者，雖然BiCMOS之製作成本較高些，但它可以容許設計者以最佳組合方式同時採用雙極性及MOS元件，而且可以得到具創新的兩種元件組合特性，此外，利用現有合成某類比電路函數之標準設計，BiCMOS可減少甚為重要之產品上市所需時間。在BiCMOS中之類比電路可以與低功率之CMOS邏輯及快速度之ECL數位電路同時製作在同一晶粒上。

在第三版中，我們已將MOS及雙極性電路同時加以考慮使得MOS與雙極性之連接工作可以由BiCMOS技術達成之。對於類比電路設計者而言，完全徹底地了解MOS與雙極性元件間之相似性及相異性已漸形重要，當有需要時，設計者必須有能力設計只有一種型式之電路。

由於SPICE計算機分析程式現在早已成為大部份電機工程學生及專家之必備工具，在本書中亦廣泛地加以使用之，尤其是在習題中列為許多例題中之一不可缺少的部份。我們已使用計算機分析就如同它在工程設計程序上常被引用一樣，一方面對於手算之結果可以更精確地查驗之，另一方面可以作為評估無法用手算複雜電路特性之工具，在習題中我們亦包含一些無特定答案之設計問題，以便使讀者能更接近實際情形，這些問題之可

能電路解可以滿足某特定規格之特性。

本書可以做為學生之教科書用或是實際工程師之參考書用。在教學使用時，每一章均有許多例題，而在章之結尾的習題可以提供本文內容之實際應用，兩位作者在積體電路(IC)設計上及教學工作上均有實際經驗，這些經驗已反應到內容材料及習題之選擇。

雖然本書主要討論IC之設計，對於應用上亦有相當程度之討論，在實際上，兩類型之課題是彼此密切相關的，設計者及使用者必須兩方面之知識均具備才好！我們認為有IC設計之工作經驗知識對於IC使用者而言是相當有幫助的。當使用者必須從許多具競爭性之設計中選擇出滿足某特定需要之一種時，將更顯示出該知識之重要性。若對IC結構能了解透徹，對於極端環境下或在電源電壓變動出現下不同設計需求度之評估將非常有用。另外，若IC使用者具有積體電路內部工作之實際經驗知識，將會以較佳之角度來詮釋廠商所提供之資料。

此書內容主要包含了伯克萊加州大學有關類比積體電路之兩門課程。第一門課程為大四選修的，而第二門課程為研究所開的。本書之結構即在能利用此書而教授連續兩門課程之目的。在每章後面或附錄有較深入之材料，所以在教授第一門課程時可將其省略而不會失去連續性。每章之主題將在下面介紹之，並建議適合第一門課程之含括材料。假設此門課程在超過十五週之學期中每週有三小時之授課時間，而且學生亦具備了拉氏轉換(Laplace Transforms)及頻率座標(frequency-domain)電路分析之知識。另外亦假設學生已上過基本電子學，所以對電晶體工作原理及簡單類比電路函數有相當了解。除非另外補充，否則每一章大約需要三至四小時來涵蓋其授課進度。第一章包含了雙極性電晶體及金氧半(MOS)元件物理之總結。我們建議花一週之時間在本章中選擇適合學生程度之內容做為上課材料。在第一門課程時，JFET之內容可以省略。第一章及第二章之內容在IC設計上是相當重要的，因為此在電路及元件設計之相關性中是相當重要的，

而這些將在後幾章出現。元件製造對元件特性之影響是有必要徹底了解。

第二章討論有關IC之製造技術。若指定學生自行看之，則本章需要二小時之授課時間。

第三章討論基本電晶體接法之特性。對於大四或研究所同學，應先複習單電晶體放大器之內容，或是指定看之。雙電晶體放大器部份可概略提到或指定看之。射極耦合對及MOS源極耦合對之部份則為最重要的內容，必須全部涵蓋之，而且需要二或三小時之授課時間。若時間許可，則JFET源極耦合對或是導通抵補電壓及電流之內容需涵蓋之。

在第四章內最重要的課題為電流源及主動負載。這些結構為近代類比IC設計之基本架構方塊，所以除了附錄外這些內容必須全部涵蓋之。

第五章討論輸出級與輸送功率至負載的方法。利用A類，B類及AB類輸出級之IC合成，以及輸出級保護方法均涵蓋之。故授課方法應包含本章的幾個主題才行。

第六章討論運算放大器設計。利用741運算放大器之直流及交流分析為例，討論基本特性及限制，而OP放大器之特性改良設計亦討論之，進而討論JFET及超 β 輸入級。在6.5節中討論MOS運算放大器設計，對於各種不同技術間之共同性亦重點描述之。本章對放大器設計甚為重要，須要有六小時以上之授課時間才夠。

第七章考慮IC之頻率響應。利用零值時間常數技術來計算複雜電路之-3dB頻率值。本章應全部討論之才行。

第八章說明回授電路之分析，而且除了電壓穩定器指定學生看外，其餘均應講授之。

第九章討論回授電路之頻率響應及穩定性，而且應講授到根軌跡部份。要詳細討論根軌跡在時間上可能不允許，但至少在這方面之某些介紹應予以提示之。

在十五週期學內，第十章及第十一章只剩下二週時間可討論了。故這

兩章之選擇性課題可決定如下。第十章討論非線性類比電路，所以到第10.3節前之內容應部份講授於第一門課程中。第十一章是討論IC之雜訊處理，故講授到第11.4節前之材料是較適宜的。

我們非常感謝下列之審查者對於本版本之細心指正，他們是：Professors Rick Carley, Carnegie Mellon University; Khalil Najafi, University of Michigan; Eugene Chenette, University of Florida; Stanley Burns, Iowa State University; Thomas Schubert, University of San Diego; Robert Curtis, Ohio University, 及 Edwin Greeneich, Arizona State University.

本書之內容是與伯克萊加州大學教授D.O. Pederson討論過後才定稿的，故我們非常謝謝他的功勞。另外Ms. Bettye是再版稿的打字者，我們亦非常謝謝她傑出的貢獻。

伯克萊，加州，1992

Paul R. Gray

Robert G. Meyer

譯 者 序

積體電路(IC)之技術進步神速，除了製程之考慮外，電路本身之設計更決定IC特性好壞之重要因素，因此如何具備好基本之IC用電路設計知識為現代電子工程師之一重要學習課題。

IC用之電路大致上可分為數位及類比電路兩種，在應用上各有其重要性。一般而言，類比IC之製作困難度要比數位IC來得高，因為精準的元件偏壓條件是相當不易達到的。在製程技術日益進步的環境下，適當的電路設計技巧亦適時出現，使得類比IC的製作變得較易成功而為使用者所接受，相對的這些進步的電路設計技巧成了應該要熟悉的對象。

本書"類比積體電路分析與設計"是美國加州大學伯克萊分校教授P.R. Gray及R.G.Meyer之巨作，研讀此書之讀者甚眾，現已發行到第三版，相信該書對國內之學術界及工業界有相當大的參考價值，為了要使更多的國人受惠，該書之中譯本是有其必要的。在該書原出版公司之授權下，本人有幸能擔任中譯之工作，希望能經由本書之介紹，使得更多的國人能了解類比IC之電路設計精華，進而製造出功能及穩定性均甚佳之IC。

本書是在課餘時間下翻譯完成，難免有所疏失，希望讀者能予以指正。

胡振國 謹識於台大電機系

編輯部序

「系統編輯」是我們的編輯方針，我們所提供給您的，絕不只是一本書，而是關於這門學問的所有知識，它們由淺入深，循序漸進。

本書譯自Analysis and Design of Analog Integrated Circuits，已進入第三版，且作者為全世界第一流大學教授。內容包含有最先進BiCMOS技術之電路。從雙極性、金氧半場效電晶體，以至於兩者結合之電路均予以介紹。強調不匹配效應、各放大器參數之源由。練習題目很多非常適合做為大專電子、電機科系電子電路之教科書。

同時，為了使您能有系統且循序漸進研習相關方面的叢書，我們以流程圖方式，列出各有關圖書的閱讀順序，以減少您研習此門學問的摸索時間，並能對這門學問有完整的知識。若您在這方面有任何問題，歡迎來函連繫，我們將竭誠為您服務。

全華電子相關圖書

- | | |
|--|--|
| 01984 精選類比實用電路集
蘇奕肇 編譯
20K/484頁/300元 | 02143 高頻通信電路設計—被動網路
袁杰 編著
20K/336頁/250元 |
| 02381 實用類比電路應用技術
李傳亮 編譯
20K/408頁/320元 | 01324 電子電路零組件應用手冊
張西川 編譯
20K/528頁/320元 |
| 02063 線性積體電路設計與製作
林瑞禮 編譯
20K/288頁/200元 | 00943 A/D—D/A轉換電路設計
陳宏義、利慶榮 編譯
25K/248頁/170元 |
| 02327 運算放大器電路設計
楊武智 編譯
20K/568頁/350元 | |

●上列書價若有變動
請以最新定價為準

流 程 圖



目 錄

第一章	積體電路中主動元件之模型	1
1.1	介紹	2
1.2	pn 接合面之空乏區	2
1.2-1	空乏區電容	7
1.2-2	接合面崩潰	10
1.3	雙極性電晶體之大信號動作	13
1.3-1	在順向-作用區下之大信號模型	14
1.3-2	在順向-作用區內集極電壓對大信號特性之影響	22
1.3-3	飽和區及反作用區	25
1.3-4	電晶體崩潰電壓	31
1.3-5	電晶體電流增益 β_F 對於工作情況之相依性	36
1.4	雙極性電晶體之小信號模型	40
1.4-1	轉導	41
1.4-2	基極-充電電容	43
1.4-3	輸入電阻	45
1.4-4	輸出電阻	46
1.4-5	雙極性電晶體之基本小信號模型	46
1.4-6	集-基極電阻	47

1.4-7 小信號模型之雜散元件	48
1.4-8 電晶體頻率響應規格	53
1.5 接合面場效電晶體之大信號動作	58
1.5-1 JFET之轉移特性曲線	59
1.5-2 JFET之大信號模型	68
1.5-3 JFET崩潰電壓	68
1.6 JFET之小信號模型	70
1.7 金氧半場效電晶體之大信號動作	75
1.7-1 MOS元件之轉移特性	75
1.7-2 MOS元件電壓限制	83
1.8 金氧半場效電晶體於飽和區工作下之信號模型	84
1.9 FET元件中之短通道效應	91
1.10 MOSFET元件中之次起始導通	96
1.11 MOSFET元件中之基片電流	99
附錄 A1.1主動元件參數總結	102
習題	105

第二章 雙極性，MOS，及BiCMOS之積體電路技術 109

2.1 介紹	110
2.2 積體電路製作之基本程序	111
2.2-1 矽之電阻率	111
2.2-2 固態擴散	114
2.2-3 擴散層之電特性	116
2.2-4 光製版術	119
2.2-5 磊晶生長	120

2.2-6	離子佈植術	122
2.2-7	局部氧化	122
2.2-8	複晶矽沈積	123
2.3	高電壓雙極性積體電路之製作	124
2.4	最先進雙極性積體電路之製作	129
2.5	雙極性類比積體電路之主動元件	134
2.5-1	積體電路 nnp 電晶體	134
2.5-2	積體電路 pnp 電晶體	149
2.6	雙極性積體電路之被動元件	160
2.6-1	擴散式電阻	160
2.6-2	磊晶與磊晶夾限電阻	164
2.6-3	積體電路電容	166
2.6-4	稽納二極體	168
2.6-5	接合面二極體	169
2.7	基本雙極性程序之改良	170
2.7-1	介質隔離	170
2.7-2	高性能主動元件之共容製程	171
2.7-3	高性能被動元件	177
2.8	MOS積體電路之製作	178
2.9	MOS積體電路之主動元件	182
2.9-1	n 通道電晶體	183
2.9-2	p 通道電晶體	195
2.9-3	空乏型元件	196
2.9-4	雙極性電晶體	196
2.10	MOS技術之被動元件	197
2.10-1	電阻	197

2.10-2	MOS技術之電容	199
2.10-3	CMOS技術之栓定	201
2.11	BiCMOS技術	203
2.12	積體電路製作之經濟價值	205
2.12-1	積體電路製作之良率考慮	205
2.12-2	積體電路製作之成本考慮	209
2.13	積體電路之包裝考慮	212
2.13-1	最大功率散逸	213
2.13-2	積體電路包裝之可靠度考慮	216
附錄 A2.1	SPICE模型-參數檔案	217
習題		219

第三章 單電晶體及雙電晶體放大器 225

3.1	類比電路近似分析法中元件模型之選擇	228
3.2	基本單電晶體放大級	229
3.2-1	共射極構造	230
3.2-2	共源極構造	236
3.2-3	共基極構造	239
3.2-4	共閘極構造	244
3.2-5	共集極構造(射極追隨器)	246
3.2-6	共排極構造(源極追隨器)	249
3.2-7	含有射極退化之共射極放大器	251
3.2-8	含有源極退化之共源放大器	254
3.3	雙電晶體放大級	256
3.3-1	CC-CE, CC-CC及達靈頓構造	257
3.3-2	疊串(Cascode)構造	262