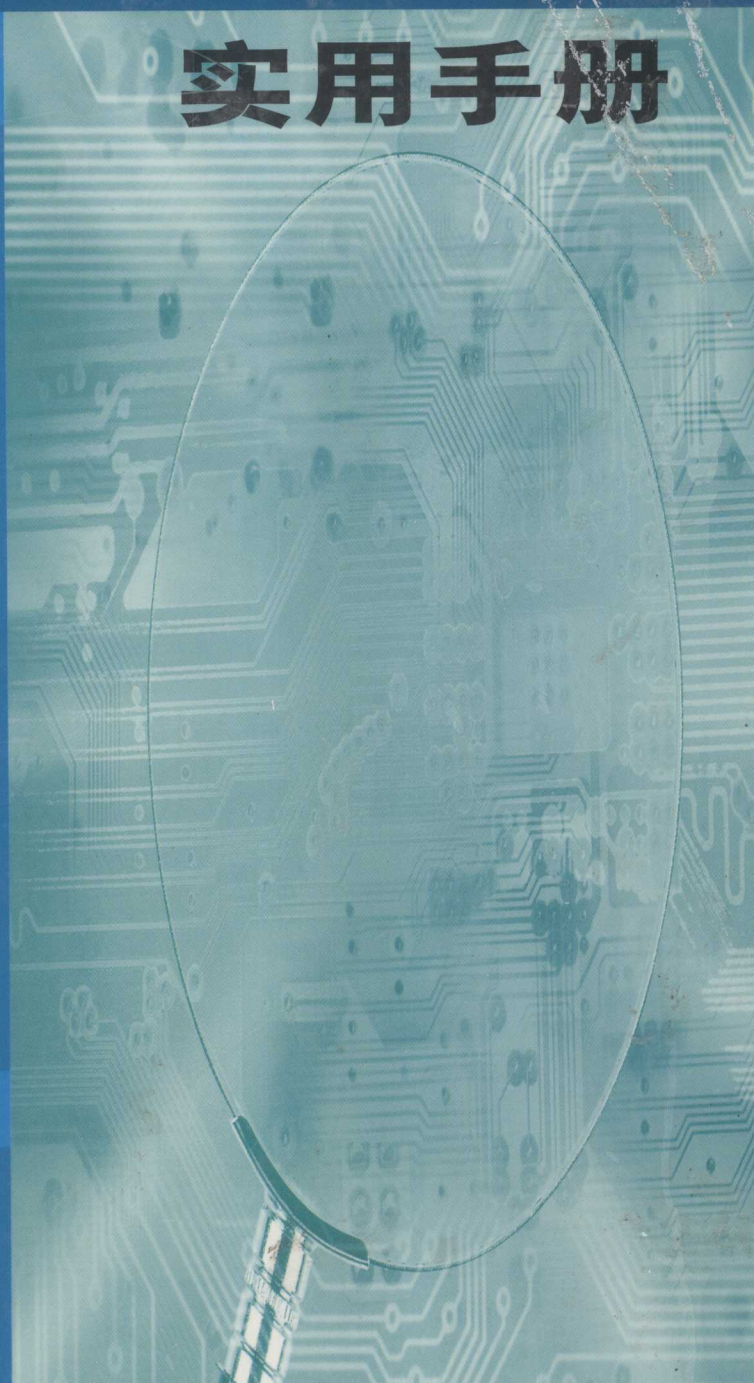


电子线路设计、检验、测试 实用手册

主编：何云强

北京科大电子出版社

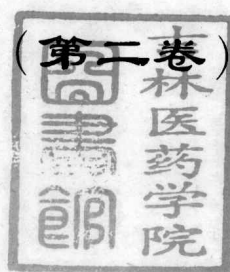




医药学院610 2 02475493

电子线路设计、检验、测试 实用手册

主编:何云强



北京科大电子出版社

第六章 移位寄存器的应用

第一节 时序电路与存储功能

一、实验目的

1. 熟悉中规模时序器件的原理以及使用方法。
2. 通过对中规模时序电路的应用,进一步熟悉时序电路的设计方法。

二、实验原理

寄存器能存放数据,具有存储功能;同时移位寄存器还具有数码移位的功能。本次实验中使用的 74LS194 就是这样的器件:能接受并存储数码,还能左移或右移数码;既能串行输出也能并行输出。74LS194 的逻辑图如图 4-37 所示。功能表见表 4-12。

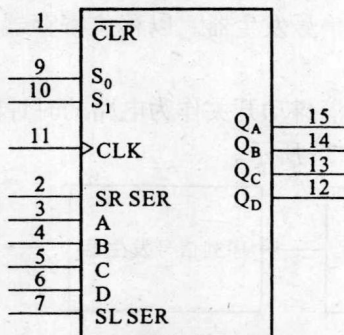


表 4-12 74LS194 功能表

图 4-37 74LS194 逻辑与引脚图

输入										输出				功能
清除	模式		时钟	串行输入		并行输入								
CLR	S ₁	S ₀	C _{LK}	D _{SL}	D _{SR}	A	B	C	D	Q _A	Q _B	Q _C	Q _D	
L	×	×	×	×	×	×	×	×	×	L	L	L	L	清零
H	×	×	L	×	×	×	×	×	×	$\overline{Q_A}$	$\overline{Q_B}$	$\overline{Q_C}$	$\overline{Q_D}$	保持
H	H	H	↑	×	×	A	B	C	D	A	B	C	D	置数
H	L	H	↑	×	H	×	×	×	×	H	$\overline{Q_A}$	$\overline{Q_B}$	$\overline{Q_C}$	右移
H	L	H	↑	×	L	×	×	×	×	L	$\overline{Q_A}$	$\overline{Q_B}$	$\overline{Q_C}$	右移
H	H	L	↑	H	×	×	×	×	×	$\overline{Q_B}$	$\overline{Q_C}$	$\overline{Q_D}$	H	左移
H	H	L	↑	L	×	×	×	×	×	$\overline{Q_B}$	$\overline{Q_C}$	$\overline{Q_D}$	L	左移
H	L	L	×	×	×	×	×	×	×	$\overline{Q_A}$	$\overline{Q_B}$	$\overline{Q_C}$	$\overline{Q_D}$	保持

功能表体现了该器件的全部功能：

1. $\overline{CLR}=0$ 时, 清零。
2. 在 $S_1=0$ 、 $S_0=1$ 时, 数据右移输出。
3. 在 $S_1=1$ 、 $S_0=0$ 时, 数据左移输出。
4. 在 $S_1=1$ 、 $S_0=1$ 时, 并行置数。
5. 在 $S_1=0$ 、 $S_0=0$ 时, 数据保持不变。

本次实验以 74LS194 为核心构建一个序列信号发生器。

第二节 实验任务

1. 序列信号发生器

设计一个 00010011 序列信号发生器。以移位寄存器为核心配合其他逻辑器件完成此设计。

考虑到调试的需要, 制作消抖动开关作为电路的时钟输入, 并通过发光二极管观察电路的输出。电路框图如图 4-38 所示。

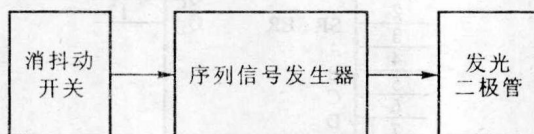


图 4-38 序列信号发生器的电路框图

用移位寄存器产生序列信号的方式称为移位型序列信号发生器,欲产生 00010011 序列,则移位寄存器所构成的状态转换图如图 4-39 所示。由该图可以看出,移件寄存器的任一位均可产生 00010011 序列。

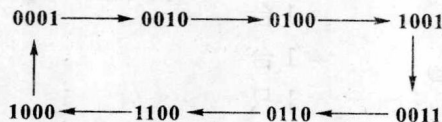


图 4-39 状态转换图

按照图 4-38 所示的框图设计并调试电路,每当使用消抖动开关向序列信号发生器输入一个完整脉冲时,可在输出端使用发光二极管观测到按照 00010011 顺序输出的序列信号。

调试完毕后,使用脉冲信号发生器输入连续脉冲到电路的时钟输入端,可在示波器上观测到图 4-40 所示的连续波形。

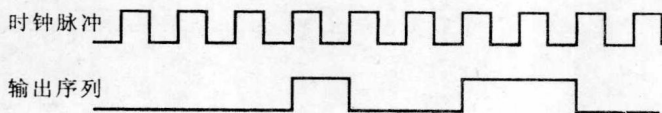


图 4-40 输入时钟信号与输出序列之间的关系

2. 序列检测器

在已经产生了一个序列信号之后,如何检测所产生的序列信号是正确的呢? 设计一个专门的序列信号检测器可解决这个问题。

将序列信号送入移位寄存器,并行输出,再将并行数据与对应的数据(00010011)比较(比较器需要两片 4 位二进制比较器级联使用),便可检测序列数据是否正确。如果正确,在比较器的相等输出端应该输出高电平。

实验步骤

1. 设计好电路原理图。
2. 设计好电路连线图。
3. 使用消抖动开关手动输入脉冲调试电路。
4. 输入连续脉冲,由示波器观测序列信号发生器的输出。
5. 用序列检测器检查序列信号是否正确。

实验报告要求

1. 详细的设计过程与逻辑电路。
2. 调试方法、过程与测试结果。
3. 根据测试结果分析电路功能是否正确。

思考题

1. 试设计 11000111001101 序列信号发生器。
2. 试考虑另一种序列信号发生器的实现方法。
3. 试考虑另一种序列检测器的实现方法。

实验仪器及主要器件

1. 仪器

双踪示波器	1 台
直流稳压电源	1 台
脉冲信号发生器	1 台
万用表	1 只

2. 元器件

74LS194	3 片
74LS00	1 片
74LS85	2 片
发光二极管	2 只



图 10-1-1 图 10-1-1 图

第七章 变步长可逆计数器

第一节 变步长计数

一、实验目的

1. 加深对计数器的理解。
2. 掌握变步长计数的方法。

二、实验原理

通常计数器对外部输入的脉冲个数进行加/减计数的步长为 1。但在一定的场合,需要输入数个脉冲才加 1/减 1 计数,或需要每输入一个脉冲就进行加/减 N 计数,这就需要设计变步长计数器。

$1/N$ 步长计数器的原理如图 4-41 所示,把输入脉冲 N 分频后进行计数即可实现 $1/N$ 步长计数。

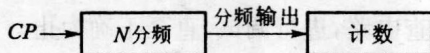


图 4-41 $1/N$ 步长计数器框图

N 步长计数器的原理如图 4-42 所示,它由加/减法和具有同步置数功能的寄存器构成。寄存器在 CP 脉冲作用下使得

$$Q^{n+1} = Q^n \pm N \quad (2-12-1)$$

从而实现 N 步长计数,步长可任意设置。通过加/减控制端可以控制计数器加计数或减计数

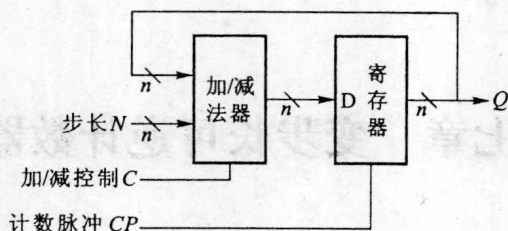


图 4-42 N 步长计数器框图

图 4-42 中,加/减法器可以用 n 位的二进制加法器辅以门电路进行设计。若 $n=4$, 则加法器可以选 74LS283,寄存器可采用 74LS175。74LS175 是一个 4 位寄存器(又称为多 D 触发器),具有异步清零和同步置数功能,详见附录 A。

三、预习要求

1. 熟悉 74LS283 和 74LS175 的功能。
2. 以 74LS283 为核心设计加/减运算电路。
3. 分析变步长可逆计数器的计数规律。
4. 设 $N=3, n=4$, 试按 0、3、6、9、12、15、2、5、8、11、14、1... 的规律设计该可逆计数器(减法计数的计数规律与此正好相反)。
5. 提高要求:加法计数时,当按式 $(2-12-1)$ 计算电路次态大于 15 时,次态为 0;减法计数时,当按式 $(2-12-1)$ 计算电路次态小于 0 时,次态为 0。

第二节 实验内容

1. 根据设计结果在面包板上搭接电路。
2. 在电路的输入端加各种逻辑信号,同时测量电路的输出,看是否能满足功能要求。
3. 若电路功能有误,则检查电路,进行调试,直至正确为止。

实验报告要求

1. 根据所选器件,给出设计过程并画出电路原理图。
2. 测试电路输出与输入的对应关系,并整理成表格。
3. 电路的调试过程及遇到的问题。

实验仪器及主要器件

1. 仪器

脉冲信号发生器

1 台

直流稳压电源	1 台
万用表	1 只
2. 元器件	
74LS283	1 片
74LS175	1 片
74LS86	1 片
74LS00	1 片

第八章 数/模转换器

第一节 D/A 工作原理

一、实验目的

1. 熟悉 D/A 转换器的工作原理。
2. 了解 D/A 转换器的种类和特点。
3. 掌握 D/A 转换器的使用方法。

二、实验原理

1. 数/模转换器(DAC)

数/模转换器的作用就是把输入的数字信号转换成与之成一定比例的模拟信号。输出的模拟信号可以是电压值,也可以是电流值。

在相同的电压基准下,数字量的位数越多,转换精度越高。习惯上,把数字量的位数称为 DAC 分辨率。

DAC 按分辨率分为 4 位、8 位、12 位等,按数字信号的接口可分为串行 DAC 和并行 DAC,按输出可分为电流型 DAC 和电压型 DAC。在设计电路时要综合考虑 DAC 的速度、精度以及价格等因素进行选择。无论何种 DAC,其原理和使用方法都是相通的。DAC 类似于用数字量去调节的可调电源,数字量的高位是粗调,数字量的低位是细调。数字量的位数越多,调节越精确。

2. DAC0832

DAC0832 是采用 CMOS 工艺的 8 位 DAC,其内部结构如图 4-43 所示,引脚排列如

图 4-44 所示。其中：

$D_7 \sim D_0$ ：八位数字量输入端， D_7 为最高位， D_0 为最低位。

I_{OUT1} ：模拟电流输出 1 端，当 DAC 寄存器为全 1 时，输出电流为最大；全 0 时最小。

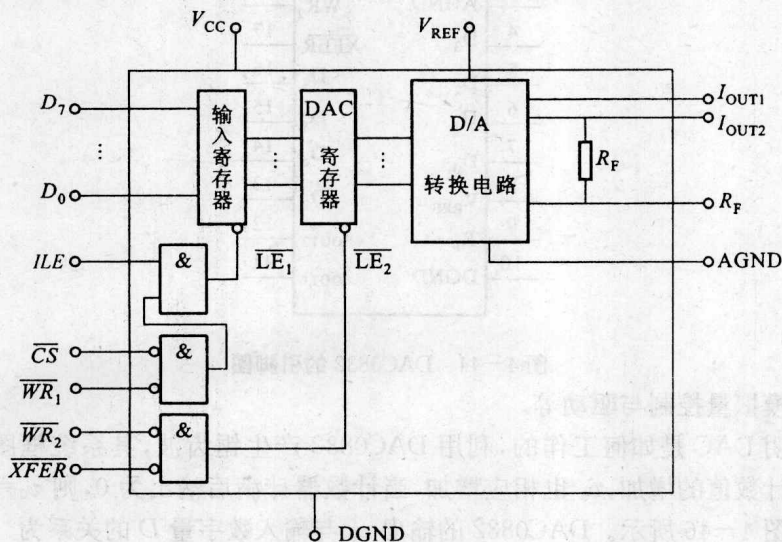


图 4-43 DAC0832 的内部组成

I_{OUT2} ：模拟电流输出 2 端， $I_{OUT1} + I_{OUT2} = \text{常数} = V_{REF}/R$ 。

R_F ：外接运放提供的反馈电阻引出端。

V_{REF} ：参考电压端，外接 $-10V \sim +10V$ 。

$\overline{CS}$ ：片选信号，低电平有效。

I_{LE} ：输入锁存使能端，高电平有效。它与 $\overline{WR_1}$ 、 $\overline{CS}$ 信号共向控制输入寄存器选通。

$\overline{WR_1}$ ：写信号 1，低电平有效。当 $\overline{CS} = 0$ ， $I_{LE} = 1$ 时， $\overline{WR_1}$ 才能把数据总线上的数据输入到寄存器中。

$\overline{WR_2}$ ：写信号 2，低电平有效。与 $\overline{XFER}$ 配合，当二者都为 0 时，将输入寄存器当前的值写入 DAC 寄存器中。

$\overline{XFER}$ ：控制传送信号输入端，低电平有效。用来控制 $\overline{WR_2}$ 选通 DAC 寄存器。

由于 DAC0832 转换输出是电流，所以，当要求转换结果不是电流而是电压时，需要在 DAC0832 的输出端外接运算放大器，将电流信号转换成电压信号。

第二节 设计举例

DAC 的应用场合很广泛，比如两线制 ($4mA \sim 20mA$) 测控系统、数控信号发生器以及

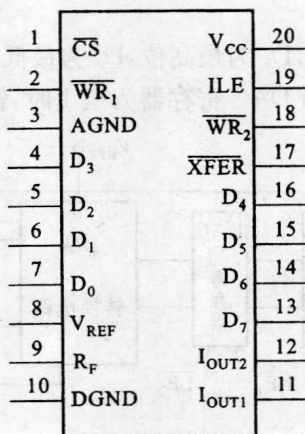


图 4-44 DAC0832 的引脚图

数字系统的模拟量控制与驱动等。

为了说明 DAC 是如何工作的,利用 DAC0832 产生锯齿波,其系统框图如图 4-45 所示。随着计数值的增加, v_o 也相应增加,当计数器计满后输出为 0,则 $v_o = 0V$,电路的输出波形如图 4-46 所示。DAC0832 的输出 v_o 与输入数字量 D 的关系为

$$v_o = \frac{-V_{REF}}{2^8} \sum_{i=0}^7 D_i \times 2^i$$

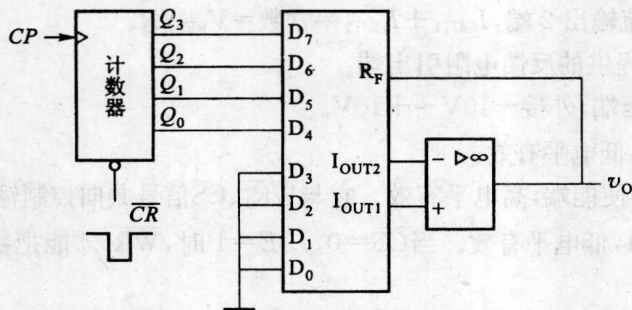


图 4-45 锯齿波发生器的框图

预习要求

1. 熟悉 DAC0832 的工作原理以及每个引脚的功能含义。
2. 熟悉可逆计数器的工作原理与设计方法。
3. 设计一个电压幅度为 5V 的锯齿波发生器。
4. 设计一个电压范围为 0~5V 的三角波发生器。

提示

1. 当阶梯波的阶梯等级足够多、阶梯波间距足够小时,阶梯波就近似于锯齿波。若在输出端增加一个低通滤波器,则效果更好。
2. 设计三角波发生器时,要用到可逆计数器。

实验报告要求

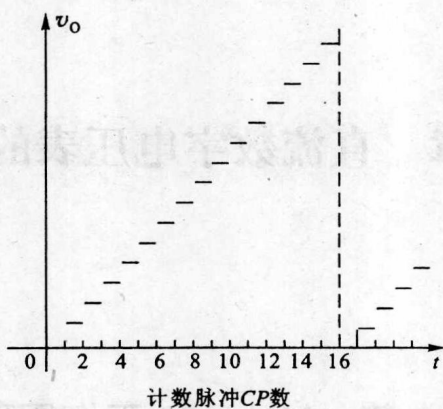


图 4-46 锯齿波发生器的输出波形

1. 画出电路原理图并说明设计过程。
2. 记录实测数据和波形。
3. 误差分析。
4. 提出改进电路的措施。

思考题

1. 锯齿波和三角波信号的频率与时钟频率和计数器模数的关系。
2. 如何实现 DAC0832 双极性输出?

实验仪器及主要器件

1. 仪器

双踪示波器	1 台
直流稳压电源	1 台
脉冲信号发生器	1 台
万用表	1 只

2. 元器件

DAC0832	1 片
OP07	1 片
74LS191	2 片

第九章 直流数字电压表的设计

第一节 5G14433 工作原理

一、实验目的

1. 了解 A/D 转换器的种类及工作原理。
2. 掌握 5G14433 的工作原理及应用电路。
3. 学会借助各种仪器调试电路的方法。
4. 掌握阅读、分析各类电路图的方法。

二、实验原理

国产 5G14433 是一个双积分式 3 位半 A/D 转换器,BCD 码动态字位扫描输出,相当于 11 位的二进制数,后接少量的译码、驱动、显示和位选电路,即可显示人们所熟悉的十进制数。它具有抗干扰性能好、转换精度高、自动校零、自动极性输出、自动量程控制信号输出、单基准电压、价格适中、外接元件少和总体电路简单等特点,非常适合应用于测量缓慢变化量的系统中。其典型应用电路如图 4-47 所示。

图 4-47 是一个直流数字电压表, 5G14433 是主要部分, 由它将被测模拟电压转换成

8421BCD 码数字量。在其外围只需加少量的元件即可方便地实现 A/D 转换的功能。当输入的参考电压 V_R 为 2V 或 200mV 时,可测量的输入电压范围分别是 0~2V 和 0~200mV,其转换精度较高但速度较慢,约 3 次/s~10 次/s,对一些慢变化量信号进行 A/D 变换已经足够。各引脚功能如下所述:

1 脚: V_{AG} 为模拟地。

2 脚: V_R 为接入参考电压端。

3 脚: V_X 为被测电压输入端。

4、5、6 脚: R_1 、 R_1/C_1 、 C_1 为积分电阻 R_1 和积分电容 C_1 接入端。

7、8 脚: C_{01} 、 C_{02} 为失调补偿电容 C_0 接入端。

9 脚: DU 为更新 A/D 转换输出结果的控制信号端。

10、11 脚: CLKI、CLKO 为时钟振荡器外接电阻 R_C 接入端。

12 脚: V_{EE} 为模拟负电源输入端。

13 脚: V_{ss} 为数字地。

14 脚: EOC 为 A/D 转换周期结束标志信号输出。

15 脚: $\overline{OR}$ 为过量程标志信号输出端,输出低电平有效。

16~19 脚: $DS_4 \sim DS_1$ 为 A/D 转换器输出数据位选信号输出端,输出高电平有效。当 DS_4 为有效电平时,由数据输出端 $Q_3 \sim Q_0$ 输出的是 A/D 转换结果中的个位。当 DS_1 为有效电平时, $Q_3 \sim Q_0$ 输出的是 A/D 转换结果中的千位。

20~23 脚: $Q_0 \sim Q_3$ 为 A/D 转换器转换结果数值输出端, Q_0 为低位, Q_3 为高位,需与 $DS_4 \sim DS_1$ 配合使用。当 $DS_1=1$ 时, $Q_3 \sim Q_0$ 表示千位,其含义见表 4-13; 当 $DS_2=1$ 时, $Q_3 \sim Q_0$ 表示百位的 BCD 码; 当 $DS_3=1$ 时, $Q_3 \sim Q_0$ 表示十位的 BCD 码; 当 $DS_4=1$ 时, $Q_3 \sim Q_0$ 表示个位的 BCD 码。

24 脚: V_{DD} 为正电源输入端,接直流电压 +5V。

表 4-13 DS_1 为 1 时输出 $Q_3 \sim Q_0$ 表示输出结果的含义

Q_3	Q_2	Q_1	Q_0	含 义	Q_3	Q_2	Q_1	Q_0	含 义
1	1	1	0	千位+0	0	1	0	0	千位+1
1	0	1	0	千位-0	0	0	0	0	千位-1
1	1	1	1	欠量程	0	1	1	1	超量程
1	0	1	1	欠量程	0	0	1	1	超量程

电路中的 5G1403 为能隙基准电源,通过调节电位器 R_{W2} 为 5G14433 提供参考电压 V_R 。

电路中的 5G1413 为七路达林顿驱动阵列。5G14433 通过它驱动显示器中的某一位被点亮或熄灭。当显示器中某位需点亮时,它为该位提供足够大的驱动电流。当某位未被选中而需熄灭时,该位所对应的驱动器可视为断开,此时显示器因无电流回路而熄灭。5G14433 借助它实现了对显示器动态扫描显示的控制。

第二节 设计要求

1. 学会检索、查阅资料,掌握 5G14433、5G1403、5G1413 的功能特点与使用方法。
2. 理解图 4-47 所示电路的工作原理。
3. 拟定电路的调试方案与步骤。

实验内容

1. 搭接电路,并仔细检查连线是否正确。
2. 借助实验室仪器调试电路,直到实现全部功能。
3. 测量电路的各项性能与技术指标。

实验报告要求

1. 实验电路及其工作原理。
2. 电路的调试方法及步骤。
3. 实验数据及数据分析。
4. 实验结论、体会和设想。

思考题

1. 自行设计多挡电压量程,扩展电压表的测量功能。
2. 用 ICL7135 设计一个 4 位半数字电压表。

实验仪器及主要器件

1. 仪器

直流稳压电源	1 台
万用表	1 只

2. 元器件

5G14433	1 片
CD4511	1 片
5G1413	1 片
5G1403	1 片
带符号位 3 位半 LED 共阴极七段显示器	1 块
电阻、电容	若干