

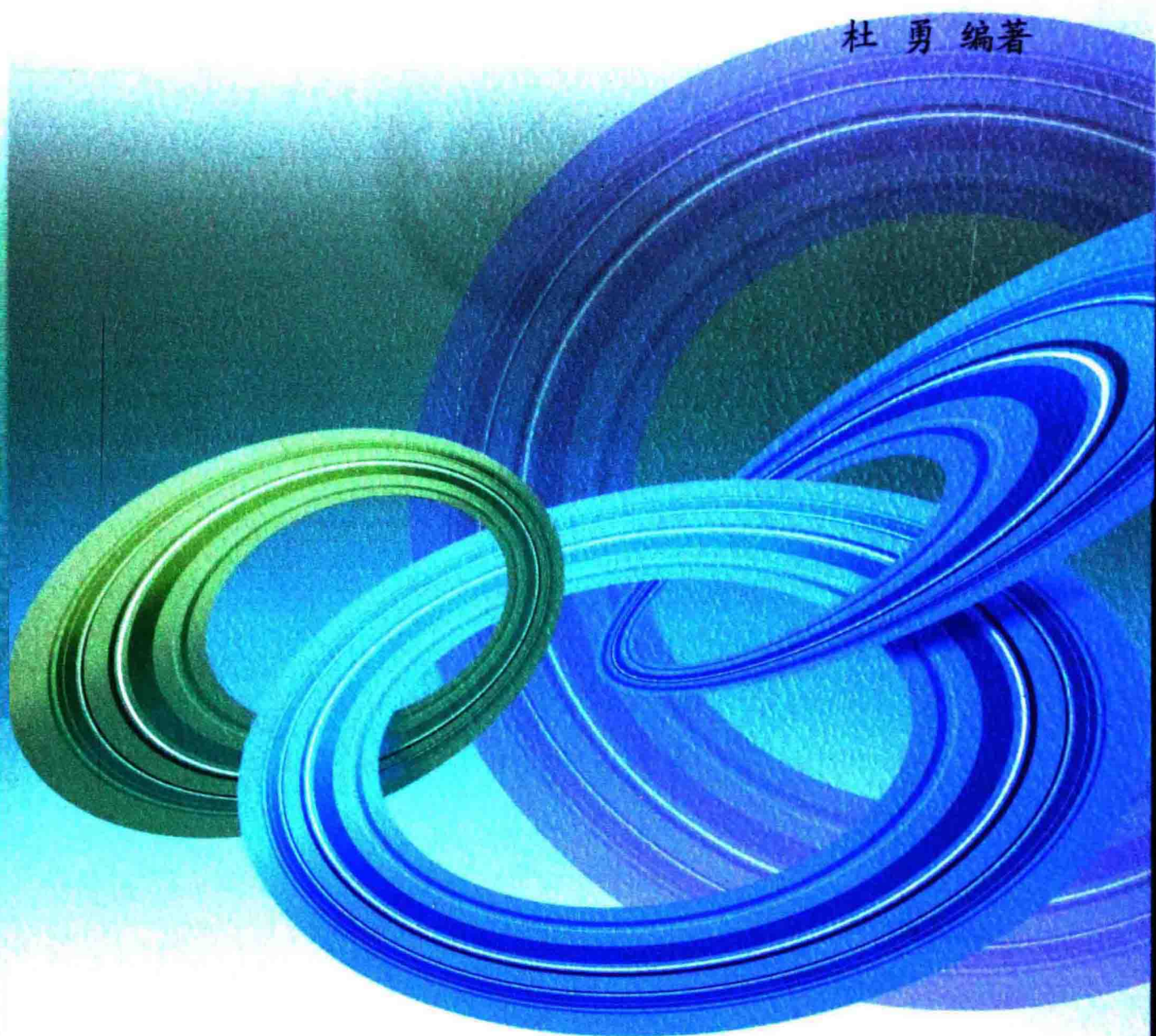
F P G A 应 用 技 术 丛 书



- 程序源代码
- FPGA工程文件

数字通信同步技术的 MATLAB与FPGA实现

杜勇 编著



FPGA 应用技术丛书

数字通信同步技术的 MATLAB 与 FPGA 实现

杜 勇 编著



电子工业出版社
Publishing House of Electronics Industry
北京·BEIJING

内 容 简 介

本书以Xilinx公司的FPGA为开发平台,采用MATLAB及VHDL语言为开发工具,详细阐述数字通信同步技术的FPGA实现原理、结构、方法以及仿真测试过程,并通过大量工程实例分析FPGA实现过程中的具体技术细节。主要包括FPGA实现数字信号处理基础、锁相环技术原理、载波同步、自动频率控制、位同步、帧同步技术的设计与实现等内容。

本书思路清晰、语言流畅、分析透彻,在简明阐述设计原理的基础上,追求对工程实践的指导性,力求使读者在较短的时间内掌握数字通信同步技术的FPGA设计知识和技能。本书的配套光盘收录了完整的MATLAB及VHDL实例工程代码,有利于工程技术人员学习参考。

本书适合于从事数字通信和数字信号处理领域的设计工程师、科研人员,以及相关专业的研究生、高年级本科生使用。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

数字通信同步技术的 MATLAB 与 FPGA 实现 / 杜勇编著. —北京: 电子工业出版社, 2013.4
(FPGA 应用技术丛书)

ISBN 978-7-121-19887-8

I. ①数… II. ①杜… III. ①Matlab 软件—应用—数字通信系统 ②可编程序逻辑器件—应用—数字通信系统 IV. ①TN914.3

中国版本图书馆 CIP 数据核字 (2013) 第 054439 号

责任编辑: 王春宁

印 刷: 三河市鑫金马印装有限公司

装 订: 三河市鑫金马印装有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 20.25 字数: 518 千字

印 次: 2013 年 4 月第 1 次印刷

印 数: 4 000 册 定价: 59.00 元 (含光盘 1 张)

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

前 言

为什么要写这本书

进入 21 世纪以来，通信产品朝着数字化、综合化、宽带化、智能化和个人化的方向迅速发展。1992 年由 Jeo Mitola 提出的软件无线电技术早已不再只停留在理论研究的层面上，越来越多的基于软件无线电思想的电子产品被设计并制造出来，并在很大程度上改变着我们的工作和生活方式。毫无疑问，基于软件无线电的通信产品的最终实现必须以微电子技术为支撑，需要具备达到相应性能的硬件实现平台。ASIC (Application Specific Integrated Circuit, 专用集成电路)、DSP (Digital Signal Processor, 数字信号处理器)、以 ARM (Advanced RISC Microprocessor, 高级精简微处理器) 技术为代表的 CPU (Central Processing Unit, 中央处理单元) 以及本书所采用的 FPGA (Field Programmable Gate Array, 现场可编程门阵列) 技术已成为当今电子信息技术设计的四大基石。其中，FPGA 以其功能强大、开发周期短、投资小、可重复修改，以及高度灵活的使用特性和无与伦比的并行运算能力，在电子通信领域得到了越来越广泛的应用，并已逐渐成为产品实现的首选方案。

近年来，随着 FPGA 技术的普及和广泛应用，每年均会有大量介绍 FPGA 开发工具、仿真工具或硬件编程语言的书籍出版，而专门讨论如何采用 FPGA 来实现数字通信技术的书籍相对欠缺。作者在进行数字通信相关产品的研发时，深感具有参考意义的专著资料的匮乏，通常需要阅读大量的期刊论文来获取帮助。在查阅文献资料时，一方面需要耗费大量的时间和精力来甄别切实有用的文献；另一方面，由于篇幅的原因，文献资料通常无法详尽讨论工程实现的过程和细节，更无法提供具体的代码和完整的仿真测试过程，而这恰好是工程实现时极其重要的参考内容。因此，十分有必要以专门著述的形式，将采用 FPGA 进行数字通信技术的工程实现细节加以阐述，以便于为相关领域的从业人员提供更为直接有用的参考。

FPGA 是一种广泛应用的技术手段和途径，而数字通信技术本身是一门相对专业的知识领域，要将两者有机地结合起来，并熟练应用到产品的设计中，不仅需要工程师熟练掌握 FPGA 技术，还需要具有较扎实的通信专业理论知识。目前市场上有少量几本介绍 FPGA 实现数字通信技术的书籍，但数字通信技术本身十分复杂，且种类繁多，在一本书中全面介绍数字通信技术的 FPGA 实现难免有所遗漏，且内容难以详实。作者最初的写作计划也是涉及 FPGA 实现整个数字通信技术的内容，但在拟定写作提纲的时候，确实感到内容过于浩大，因而迟迟没有动笔。因为写出的书对技术人员具有工程实现细节上的参考价值是写作的本意，如果内容涉及过于广泛，就难以做到对每个技术实现细节的详细论述。

既然全面论述数字通信实现技术的难度太大，自然想到缩小范围，正所谓“攻其一点，不及其余”。数字通信技术的核心技术大致可分为滤波器技术、同步技术、调制解调技术，而其中的同步技术是数字通信以及数字信号处理技术中的核心技术之一，是数字通信系统不可或缺的重要组成部分，其性能的优劣很大程度上直接决定了系统的性能。虽然论述

FPGA 实现数字通信同步的学术论文很多，但国内目前还没有专门讲解这一主题的教材，只有少量对数字通信技术的 FPGA 实现进行全面阐述的著作，针对同步技术 FPGA 实现的探讨还不够充分。鉴于同步技术在数字通信及数字信号处理领域的重要作用及应用的广泛性，十分有必要从工程实践角度出发，对同步技术的 FPGA 实现进行专门的著述讨论。

从作者的个人从业经验来看，刚毕业的工科院校学生极少有机会参加实际工程设计，工作中往往感到学校所学的理论知识很难与实际工程产品的实现联系起来。教科书上多是讲解通信原理性的内容，即使可以很好地解答教材后面的习题，或者说能够熟练地对书中的基本公式进行推导，在实际进行产品设计时，如何将这些理论及公式用具体的电路或硬件平台实现出来，仍然是摆在广大工程师面前的一个巨大难关。尤其对于数字通信专业来讲，由于涉及的理论知识比较复杂，真正进行工程设计时才发现根本无从下手。采用 MATLAB、System View 等软件对通信理论进行仿真，虽然可以直观地验证算法的正确性，并查看仿真结果，但这类软件的仿真毕竟只停留在算法或模型的仿真上，与真正的工程设计及实现还完全是两个不同的概念。FPGA 技术很好地解决了这一问题。FPGA 技术本来就是基于工程应用的技术，其仿真技术可以很好地仿真产品的实际工作情况，尤其是时序仿真技术，在计算机上通过了时序仿真的程序设计，几乎不再需要修改就可以直接应用到工程中。这种设计、验证、仿真的一体化方式可以极好地将理论与工程应用结合起来，从而提高学习兴趣。因此，完全有必要从工程应用的角度，详细讲解采用 FPGA 进行数字通信同步设计的原理、方法、手段、仿真、测试及实现过程。

本书的内容安排

第 1 章首先对数字通信同步技术的概念及 FPGA 基础知识进行简要介绍。通信技术的实现方法和平台很多。其中，FPGA 因其强大的运算能力以及灵活方便的应用特性，在现代通信、数字信号处理等领域得到越来越广泛的应用，并大有替代 DSP 等传统数字信号处理平台的趋势。为更好地理解本书后续章节的内容，本章接下来简要介绍 Xilinx 公司的 FPGA 器件，以及 ISE 开发环境、MATLAB 软件等内容。如果读者已经具备一定的 FPGA 设计经验，也可以跳过本章，直接阅读本书后续章节的内容。

第 2 章介绍 FPGA 中数的表示方法、数的运算、有限字长效应及常用的数字信号处理模块。数字信号在 FPGA 等硬件系统中实现时，因受寄存器长度的限制，不可避免地会产生有效字长效应。设计工程师必须了解字长效应对数字系统可能带来的影响，并在实际设计中通过仿真来确定最终的量化位数、寄存器长度等内容。本章最后对几种常用的运算模块 IP 核进行介绍，详细阐述各 IP 核控制参数的设置方法，并给出几个简单的模块应用实例。IP 核的应用在 FPGA 设计中十分普遍，尤其在数字信号处理领域，采用设计工具提供的 IP 核进行设计，不仅可以提高设计效率，而且可以保证设计的性能。因此，在进行 FPGA 工程设计时，工程师可以先浏览一下选定的目标器件所能提供的 IP 核，以便于通过使用 IP 核来减少设计工作量并提高系统性能。当然，工程师也可以根据设计需要，根据是否具有相应的 IP 核来选择目标器件。这一章讨论的都是一些非常基础的知识，但正因为基础，所以显得尤其重要。其中讨论的有效数据位运算，以及字长效应等内容在后续的工程实例讲解中都会多次涉及，因此建议读者不要急于阅读后续章节的工程实例讲解，先切实练好基本功，才可以达到事半功倍的效果。

第 3 章主要讨论锁相环技术的基本理论，这大概也是本书阅读起来最为乏味的章节。阅读理论和一大堆公式，很容易让人感到厌烦。对于数字通信技术来说，锁相环技术的工作原理大概是最难以弄清的知识点之一。但是，要想设计出完美的同步环路，对理论的透彻理解是必须具备的能力，而一旦理解透了，工程设计时就会有得心应手的感觉。本章的大部分内容均参考自张厥盛等老师编著的《锁相技术》一书，只是更为注重从工程应用的角度，全面介绍锁相环的原理、组成，以及工程应用中需要经常使用的公式和参数设计方法。建议读者先耐心地对本章所介绍的内容进行深入的推敲理解，因为在后续章节讲解同步技术的 FPGA 实现时，可能需要反复翻阅本章的内容。通过在各次工程设计实践中反复体会锁相技术的原理及工作过程，当读者真正理解锁相环的基本理论及分析方法后，就会发现设计出性能优良的锁相环电路也不是一件多么困难的事。

第 4 章开始讨论载波同步技术的 FPGA 实现。这一章仍然有一些概念及工作原理的介绍，主要在于讲清数字化载波锁相环的参数设计及计算方法。实现数字锁相环的关键步骤在于构造合适的数字化实现结构及模型。本章重点内容在于以一个完整的载波环路工程设计实例，详细讲解数字载波锁相环系统的设计步骤、方法，并进行比较全面的性能仿真测试。载波同步环路的数字化设计与实现，本身比较复杂，初学者往往难以理解数字化模型与模拟电路之间的对应关系。数字化实现方法中各组成部件、参数的设计比较灵活，本章最后对载波环路的一般设计步骤、环路参数对系统性能的影响进行归纳整理。读者可以完全按照本章所讨论的流程进行系统的设计及仿真，并反复理解载波同步技术的数字化实现方法，以及 VHDL 编程的思路，必要时可以重复阅读第 3 章的内容，切实掌握锁相环路的工作原理及设计过程。同时，本章用较大的篇幅详细讲解了工程设计时的仿真测试步骤，读者尤其要切实掌握 ISE 环境与 MATLAB 联合应用的方法，以便于提高设计效率。

第 5 章首先简要介绍三种抑制载波同步环的工作原理，随后对三种同步环路的 FPGA 设计方法、结构、仿真测试过程进行详细讨论。从抑制载波环的 FPGA 实现过程可以看出，三种环路设计所采用的环路模型、参数设计方式均十分相似，其中的环路滤波器只需简单修改即可通用。平方环与同相正交环的性能是等价的，但同相正交环（COSTAS 环）显然在解调 BPSK 等抑制载波调制信号时更具优势。判决反馈环比其他两种环路的噪声性能更好，环路锁定后的稳态相差更低，但载波环路同步需要以位同步作为前提条件，从而影响了环路的稳定性。因此，对于抑制载波调制信号来讲，工程上通常采用同相正交环来实现信号的载波同步及数据解调。

第 6 章首先介绍自动频率控制的基本概念，然后分别对最大似然频偏估计及 FFT 载频估计两种算法的原理、MATLAB 仿真、FPGA 实现方法进行详细的讨论。FSK 是现代数字通信中常用的一种通信调制方式，本章对数字频率调制的原理及信号特征进行介绍，并采用 MATLAB 对 FSK 信号进行了仿真。FSK 信号的解调方法很多，非相干解调法因为实现简单，性能优良而得到更为广泛的应用。为便于读者更好地理解锁相环与 AFC 环的差别，本章对常规二阶锁相环无法实现 FSK 信号解调的原因进行分析，并采用与锁相环类似的分析方法，对 AFC 环的模型进行讨论。这也进一步说明，读者在进行 FPGA 工程设计之前，必须充分理解系统的工作原理等理论知识，才能更好地把握 FPGA 实现过程中的参数设计、数据截位、时序控制等工程设计细节。本章最后详细阐述采用相乘微分型 AFC 环路实现 FSK 解调的原理、方法、步骤及仿真测试过程。

第 7 章主要讨论采用数字锁相环实现位同步的原理、方法、步骤及仿真测试过程。数

字锁相法实现位同步是数字通信中使用最为广泛的方法，其基本工作原理与载波锁相环类似，均是通过鉴相器提取输入信号与本地位同步信号的相位差，并据此对本地同步信号的相位进行调整。微分型位同步环是最简单的数字锁相环路，其他位同步环均是在其基础上进行改进和完善，以增加其抗干扰性能及稳定性能。本章以工程实例讲解的方法，对微分型、积分型和改进型位同步环的各个功能部件均进行详细的讨论，尤其对环路各节点的信号波形进行说明。读者在阅读本章时，需要切实弄清各环路各节点波形的时序关系，当完全理解环路的工作过程及实现方法后，采用 VHDL 代码进行实现就比较容易了。读者可以将本章所讨论的实例以独立模块的形式，嵌入到前面章节的实例中，以完成基带解调后的位同步功能。

第 8 章首先介绍同步传输及异步传输的概念，并对两种传输方式的同步原理、方法、步骤及仿真测试过程进行详细讨论。异步传输的速率及效率都比较低，典型的应用是串口通信，本章对 RS-232 串口传输的收/发端均进行 FPGA 实现。RS-232 串口传输协议定义了较多的握手信号，有兴趣的读者可以在实例 8-1 的基础上对串口通信进行完善。本章的重点是帧同步系统的 FPGA 实现。完整的帧同步包括搜索、校核和同步状态。一个看似复杂的系统，只要合理划分功能模块，在编写程序之前理清编程思路，最终的代码实现反而变得比较简单。读者在阅读帧同步系统的程序代码时，重点在于理解各模块之间的信号接口关系，以及接口信号之间的时序关系，进而深刻理解程序的编写思路和方法，以提高复杂系统的 VHDL 程序编写水平。

本书的目标

通常来讲，一名电子通信专业的技术人员，在从业之初都会遇到类似的困惑：如何将教材中所学的理论与实际中的工程设计结合起来？如何能够将这些教材中的理论转换成实际的电路？绝大多数数字通信类教材对通信的原理讲解十分透彻，但理论与实践之间显然需要有一些可以顺利通过的桥梁。一个常用的方法是通过采用 MATLAB 等工具进行软件仿真来加深对理论的理解，但更好的方法显然是直接参与工程的设计与实现。FPGA 技术因其快速的并行运算能力，以及独特的组成结构，在电子通信领域已成为必不可少的实现平台之一。本书的目的正是架起这样一座桥梁，通过具体的设计实例，详细讲解从理论到工程实现的方法、步骤和过程，以便于工程技术人员尽快掌握和利用 FPGA 平台实现通信同步技术的方法。

目前，市场上已有很多介绍 ISE、Quartus II 等 FPGA 开发环境，以及 VHDL、Verilog HDL 等硬件编程语言的书籍。如果我们仅仅是使用 FPGA 来实现一些数字逻辑电路，或者理论性不强的控制电路设计，那么掌握 FPGA 开发工具及 VHDL 语法就可以开始工作了。数字通信同步技术的理论性要强得多，采用 FPGA 平台实现通信同步技术的前提条件是对理论知识首先要有深刻的理解。在理解理论知识的基础上，关键的问题是根据这些通信理论或公式，利用 FPGA 的特点，找到合适的算法实现结构，理清工程实现的思路，并采用 VHDL 等硬件编程语言对其进行正确的实现。显然，要顺利地读懂本书，掌握用 FPGA 实现数字通信同步技术的知识和技能，读者还需要对 FPGA 的开发环境和设计语言有一定的了解。

写作过程中，本书兼顾数字通信同步技术的理论，以及工程设计过程的完整性，重点突出 FPGA 设计方法、结构、实现细节，以及仿真测试方法。在讲解理论知识时，重点从

工程应用的角度进行介绍，主要介绍工程设计时必须掌握和理解的知识，并且结合 FPGA 的特点进行讨论，便于读者尽快地找到理论与工程实现之间的结合点。在讲解实例的 FPGA 实现时，不仅绝大多数实例给出完整的 VHDL 程序代码，并且从思路和结构上对每段代码均进行详细的分析和说明。根据自己的理解，针对一些似是而非的概念，结合工程实例的仿真测试加以阐述，希望能够对读者提供更多有用的参考。相信读者在按照书中讲解的步骤完成一个个工程实例时，会逐步感觉到理论与工程实现之间完美结合的畅快。随着读者掌握的工程实现技能的提高，对通信理论知识的理解也必将越来越深刻，如果重新阅读以前学过的通信原理，头脑中就更容易构建起理论与工程实现之间的桥梁。

关于 FPGA 开发环境的说明

众所周知，目前两大厂商 Xilinx 和 Altera 的产品占据全球 90% 的 FPGA 市场。可以说，在一定程度上正是由于两家 FPGA 公司的相互竞争态势，有力地推动了 FPGA 技术的不断发展。虽然 HDL 的编译及综合环境可以采用第三方公司所开发的产品，如 Modelsim、Synplify 等，但 FPGA 器件的物理实现必须采用各自公司开发的软件平台，无法通用。Xilinx 公司目前的主流开发平台是 ISE 系列套件，Altera 公司目前的主流开发平台是 QUARTUS II 系列套件。与 FPGA 开发平台类似，HDL 也有两种难以取舍的选择：VHDL 和 Verilog HDL。

如何选择开发平台以及 HDL 语言呢？其实，对于有志于从事 FPGA 技术开发的技术人员，选择哪种平台及 HDL 语言并不重要，因为两种平台具有很多相似的地方，精通一种 HDL 语言后，再学习另一种 HDL 语言也不是一件困难的事。通常来讲，可以根据周围同事、朋友、同学或公司的主要使用情况进行选择，这样在学习的过程中，可以很方便地找到能够给你指点迷津的专业人士，从而加快学习进度。

本书采用的是 Xilinx 公司的 FPGA 器件作为开发平台，而采用 VHDL 语言作为实现手段。由于 VHDL 语言并不依赖于某家公司的 FPGA 产品，因此本书的 VHDL 程序文件可以很方便地移植到 Altera 公司的 FPGA 产品上。如果程序中应用了 IP 核资源，两家公司的 IP 核通常是不能通用的，这就需要根据 IP 核的功能参数，在另外一个平台上重新生成 IP 核，或编写 HDL 代码来实现。

有人曾经说过，“技术只是一个工具，关键在于思想。”将这句话套用过来，对于本书来讲，具体的开发平台以及 HDL 语言只是实现通信同步技术的工具，关键在于设计的思路和方法。因此，读者完全不必要过于在意开发平台的差别，相信只要掌握本书所讲述的设计思路和方法，加上读者已经具备的 FPGA 开发经验，采用任何一种 FPGA 平台都可以很快地设计出满足用户需求的产品。

如何使用本书

本书讨论的是数字通信同步技术的 MATLAB 与 FPGA 实现。相信大部分工科院校的学生和电子通信的从业人员对 MATLAB 软件都会有一个基本的了解。由于它的易用性及强大的功能，已经成为数学分析、信号仿真、数字处理必不可少的工具。由于 MATLAB 具有大量专门针对数字信号处理的常用函数，如滤波器函数、傅里叶分析函数等，十分有利于对一些通信的概念及信号进行功能性仿真，因此，在具体讲解某个实例时，通常会采用

MATLAB 作为仿真验证工具。虽然书中的 MATLAB 程序相对比较简单，主要应用一些数字信号处理函数进行仿真验证，如果读者没有 MATLAB 的知识基础，建议最好还是先简单学习一下 MATLAB 的编程概念及基本语法。考虑到程序及函数的兼容性，书中所有 MATLAB 程序的开发验证平台均为 MATLAB 7.0 版软件。

在讲解具体的 FPGA 工程应用实例时，通常会先采用 MATLAB 对所需设计的工程进行仿真，一方面仿真算法过程及结果，另一方面生成 FPGA 仿真所需要的测试数据；而后在 ISE 平台上编写 VHDL 程序对实例进行设计实现，为便于讲述，通常会先讨论程序的设计思路，或者先给出程序清单，再对程序代码进行分析说明；完成程序编写后，需要编写 TestBench 测试激励文件，根据所需产生输入信号的种类，可以直接在 TestBench 文件中编写代码来产生输入信号，也可以通过读取外部文本文件的方式来产生输入信号；接下来就可以采用 Modelsim 工具对 VHDL 程序进行时序或行为仿真，查看 Modelsim 仿真波形结果，并根据需要将仿真数据写入外部文本文件中，通常还会对仿真波形进行讨论，分析仿真结果是否满足要求；如果 Modelsim 波形不便于精确分析测试结果，则需要再次编写 MATLAB 程序，对 Modelsim 仿真结果数据进行分析处理，最终验证 FPGA 设计的正确性。

本书主要以工程应用实例的方式讲解各种数字通信同步技术的原理及 FPGA 实现方法和步骤。大部分实例均给出了完整的程序清单，限于篇幅，不同工程实例中的一些重复或相似的代码没有完全列出，随书配套的光盘上收录了本书所有实例的源程序及工程设计资源，并按章节序号置于光盘根目录下。本书在编写工程实例时，程序文件均放置在“D:\SyncPrograms”的文件夹下，读者可以先在本地硬盘下建立“D:\SyncPrograms”文件夹，而后将配套光盘中的程序压缩包解压至该文件夹下，大部分程序均可直接运行。需要说明的是，在大部分工程实例中，需要由 MATLAB 产生 FPGA 测试所需的文本数据文件，或者由 MATLAB 读取外部文件进行数据分析，同时 FPGA 仿真的 TestBench 文件通常也需要从指定的路径下读取外部文件数据，或将仿真结果输出到指定的路径下。文本文件的路径均指定为绝对路径，如“fid=fopen('D:\ SyncPrograms\Chapter_4\E4_1_DirectCarrier\Sn0dB_in.txt','w')”。因此，读者运行实例程序时，请将程序文件中指定文件绝对路径的代码进行修改，以确保仿真测试程序在正确的路径下对文件进行读/写操作。

致谢

2012年3月由电子工业出版社出版了由我编著的《数字滤波器的 MATLAB 与 FPGA 实现》一书，随后陆续收到不少读者的电子邮件，不仅提出了一些很好的建议，同时也极大地鼓舞了作者。在此首先要感谢广大的读者，正是你们的关注和鼓舞越发增强了我继续将数字通信与 FPGA 实现相结合的技术写下去的信心。

经过近一年的时间，总算完成了全书的写作。很高兴能够再次与电子工业出版社合作出版本书，能与这样一家专业的出版社合作，对于从事电子通信行业的技术人员来讲，本身就是一件十分荣幸和高兴的事。本书得以顺利出版，尤其要对出版社田宏峰编辑热情的态度及极高的工作效率表示感谢。

在写作本书的过程中查阅了大量的资料，在此对资料的作者及提供者表示衷心的感谢。由于写作本书的原故，重新阅读一些经典的数字通信理论书籍时，再次深刻感受到前辈们

严谨的治学态度和细致的写作作风。虽不能至，心向往之。希望这本书的出版能够对电子通信领域的从业人员有所帮助。

最后要感谢我的妻子刘帝英女士，她不仅是一位尽心尽职的优秀妻子和母亲，也是一位严谨细致的科技工作者，同时也是本书的第一位读者，在工作之余对本书进行了详尽而细致的校对。特别值得一提的是，我上小学二年级的女儿，晚上我在家写作本书时，她常常会陪在一旁做作业，完成作业后就会过来要求我陪她玩，或者自告奋勇地说帮我做作业，使得漫长的写作过程始终充满着一种平和、充实的快乐。

FPGA 技术博大精深，数字通信同步技术种类繁多且实现难度大。本书虽尽量详细讨论了 FPGA 实现数字通信同步技术的相关内容，仍感觉到难以详尽叙述工程实现的所有细节。相信读者在实际工程应用中经过不断的实践、思考及总结，一定可以快速掌握数字通信技术的工程设计方法，提高应用 FPGA 进行工程设计的能力。由于作者水平有限，不足之处在所难免，敬请读者批评指正。欢迎广大读者与作者就相关技术问题进行交流，交流请发邮件至 duyongcn@yahoo.com.cn，也可以访问网址 <http://duyongcn.blog.163.com> 以获得与该书相关的课件等资料及信息。

杜 勇

2013 年 4 月

目 录 Contents

第 1 章 同步技术的概念及 FPGA 基础	1
1.1 数字通信中的同步技术.....	2
1.2 同步技术的实现方法.....	4
1.2.1 两种不同的实现原理.....	4
1.2.2 常用的工程实现途径.....	5
1.3 FPGA 概念及其在信号处理中的应用.....	6
1.3.1 基本概念及发展历程.....	6
1.3.2 FPGA 的结构和工作原理.....	8
1.3.3 FPGA 在数字信号处理中的应用.....	14
1.4 Xilinx 器件简介.....	15
1.4.1 Xilinx 器件概况.....	15
1.4.2 Spartan 系列器件.....	17
1.4.3 Virtex 系列器件.....	18
1.5 设计语言及环境简介.....	19
1.5.1 VHDL 语言.....	19
1.5.2 ISE 环境及综合仿真工具.....	22
1.5.3 FPGA 设计流程.....	28
1.5.4 MATLAB 软件.....	31
1.5.5 MATLAB 与 ISE 的数据交互.....	34
1.6 小结.....	35
第 2 章 FPGA 实现数字信号处理基础	37
2.1 FPGA 中数的表示.....	38
2.1.1 莱布尼兹与二进制.....	38
2.1.2 定点数表示.....	39
2.1.3 浮点数表示.....	40
2.2 FPGA 中数的运算.....	43
2.2.1 加/减法运算.....	43
2.2.2 乘法运算.....	46
2.2.3 除法运算.....	48
2.2.4 有效数据位的计算.....	49
2.3 有限字长效应.....	51
2.3.1 字长效应的产生因素.....	51

2.3.2	A/D 变换的字长效应	52
2.3.3	系统运算中的字长效应	53
2.4	FPGA 中的常用处理模块	55
2.4.1	乘法器模块	55
2.4.2	除法器模块	60
2.4.3	浮点运算模块	62
2.4.4	滤波器模块	64
2.4.5	数字频率器模块	67
2.5	小结	68
第 3 章	锁相技术原理及应用	71
3.1	锁相环的工作原理	72
3.1.1	锁相环路的模型	72
3.1.2	锁定与跟踪的概念	73
3.1.3	环路的基本性能要求	74
3.2	锁相环的组成	75
3.2.1	鉴相器	75
3.2.2	环路滤波器	76
3.2.3	压控振荡器	77
3.3	锁相环路的动态方程	77
3.3.1	非线性相位模型	77
3.3.2	线性相位模型	79
3.3.3	环路的传递函数	80
3.4	锁相环路的性能分析	82
3.4.1	暂态信号响应	82
3.4.2	环路的频率响应	84
3.4.3	环路的稳定性	86
3.4.4	非线性跟踪性能	87
3.4.5	环路的捕获性能	89
3.4.6	环路的噪声性能	90
3.5	锁相环路的应用	92
3.5.1	环路的两种跟踪状态	92
3.5.2	调频解调器	93
3.5.3	调相解调器	94
3.5.4	调幅信号的相干解调	94
3.5.5	锁相调频器	95
3.5.6	锁相调相器	95
3.6	小结	96
第 4 章	载波同步的 FPGA 实现	97
4.1	载波同步的原理	98

4.1.1	载波同步的概念及实现方法	98
4.1.2	锁相环的工作方式	99
4.2	锁相环路的数字化模型	100
4.2.1	数字鉴相器	100
4.2.2	数字环路滤波器	101
4.2.3	数字控制振荡器	102
4.2.4	数字环路的动态方程	103
4.3	输入信号建模与仿真	104
4.3.1	工程实例需求	104
4.3.2	输入信号模型	105
4.3.3	输入信号的 MATLAB 仿真	107
4.4	载波同步环的参数设计	109
4.4.1	总体性能参数设计	110
4.4.2	数字鉴相器设计	111
4.4.3	环路滤波器及数控振荡器设计	114
4.5	载波同步环的 FPGA 实现	116
4.5.1	顶层模块的 VHDL 实现	116
4.5.2	IIR 低通滤波器的 VHDL 实现	119
4.5.3	环路滤波器的 VHDL 实现	123
4.5.4	同步环路的 FPGA 实现	125
4.6	载波同步环的仿真测试	126
4.6.1	测试激励的 VHDL 设计	126
4.6.2	单载波输入信号的仿真测试	129
4.6.3	调幅波输入信号的仿真测试	133
4.6.4	关于载波环路参数的讨论	136
4.7	小结	138
第 5 章	抑制载波同步的 FPGA 实现	139
5.1	抑制载波同步的原理	140
5.1.1	平方环工作原理	140
5.1.2	同相正交环工作原理	141
5.1.3	判决反馈环工作原理	142
5.2	输入信号建模与仿真	144
5.2.1	工程实例需求	144
5.2.2	DPSK 调制原理及信号特征	144
5.2.3	DPSK 信号传输模型及仿真	145
5.3	平方环的 FPGA 实现	147
5.3.1	改进的平方环原理	147
5.3.2	环路性能参数设计	148
5.3.3	带通滤波器设计	149

5.3.4	顶层模块的 VHDL 实现	151
5.3.5	带通滤波器的 VHDL 实现	155
5.3.6	其他模块的 VHDL 实现	159
5.3.7	FPGA 实现后的仿真测试	160
5.4	同相正交环的 FPGA 实现	162
5.4.1	环路性能参数设计	162
5.4.2	低通滤波器 VHDL 实现	163
5.4.3	其他模块的 VHDL 实现	165
5.4.4	顶层模块的 VHDL 实现	165
5.4.5	FPGA 实现后的仿真测试	168
5.4.6	同相支路的判决及码型变换	169
5.5	判决反馈环的 FPGA 实现	171
5.5.1	环路性能参数设计	171
5.5.2	顶层模块的 VHDL 实现	172
5.5.3	积分判决模块的 VHDL 实现	176
5.5.4	FPGA 实现后的仿真测试	178
5.6	小结	179
第 6 章	自动频率控制的 FPGA 实现	181
6.1	自动频率控制的概念	182
6.2	最大似然频偏估计的 FPGA 实现	183
6.2.1	最大似然频偏估计的原理	183
6.2.2	最大似然频偏估计的 MATLAB 仿真	185
6.2.3	频偏估计的 FPGA 实现方法	187
6.2.4	CORDIC 核的使用	189
6.2.5	顶层文件的 VHDL 实现	192
6.2.6	频偏估计模块的 VHDL 实现	195
6.2.7	FPGA 实现及仿真测试	198
6.3	基于 FFT 载频估计的 FPGA 实现	200
6.3.1	离散傅里叶变换	200
6.3.2	FFT 算法原理及 MATLAB 仿真	202
6.3.3	FFT 核的使用	204
6.3.4	输入信号建模与 MATLAB 仿真	207
6.3.5	基于 FFT 载频估计的 VHDL 实现	208
6.3.6	FPGA 实现及仿真测试	211
6.4	FSK 信号调制解调原理	212
6.4.1	数字频率调制	213
6.4.2	FSK 信号的 MATLAB 仿真	214
6.4.3	FSK 相干解调原理	217
6.4.4	AFC 环解调 FSK 信号的原理	218

6.5	AFC 环的 FPGA 实现	220
6.5.1	环路参数设计	220
6.5.2	顶层模块的 VHDL 实现	222
6.5.3	鉴频器模块的 VHDL 实现	225
6.5.4	FPGA 实现及仿真测试	226
6.6	小结	227
第 7 章	位同步技术的 FPGA 实现	229
7.1	位同步的概念及实现方法	230
7.1.1	位同步的概念	230
7.1.2	滤波法提取位同步	231
7.1.3	数字锁相环位同步法	232
7.2	微分型位同步的 FPGA 实现	234
7.2.1	微分型位同步的原理	234
7.2.2	顶层模块的 VHDL 实现	235
7.2.3	双相时钟信号的 VHDL 实现	238
7.2.4	微分鉴相模块的 VHDL 实现	240
7.2.5	单稳触发器的 VHDL 实现	241
7.2.6	控制及分频模块的 VHDL 实现	243
7.2.7	位同步形成及移相模块的 VHDL 实现	244
7.2.8	FPGA 实现及仿真测试	246
7.3	积分型位同步的 FPGA 实现	248
7.3.1	积分型位同步的原理	248
7.3.2	顶层模块的 VHDL 实现	250
7.3.3	积分模块的 VHDL 实现	254
7.3.4	鉴相模块的 VHDL 实现	255
7.3.5	FPGA 实现及仿真测试	256
7.4	改进位同步技术的 FPGA 实现	258
7.4.1	正交支路积分输出限判决法	258
7.4.2	数字式滤波器法的工作原理	260
7.4.3	随机徘徊滤波器的 VHDL 实现	260
7.4.4	随机徘徊滤波器的仿真测试	262
7.4.5	改进的数字滤波器工作原理	263
7.4.6	改进滤波器的 VHDL 实现	264
7.5	小结	266
第 8 章	帧同步技术的 FPGA 实现	267
8.1	异步传输与同步传输的概念	268
8.1.1	异步传输的概念	268
8.1.2	同步传输的概念	269
8.1.3	异步传输与同步传输的区别	269

8.2	起止式同步的 FPGA 实现	270
8.2.1	RS-232 串口通信协议	270
8.2.2	顶层模块的 VHDL 实现	272
8.2.3	时钟模块的 VHDL 实现	274
8.2.4	数据接收模块的 VHDL 实现	276
8.2.5	数据发送模块的 VHDL 实现	278
8.2.6	FPGA 实现及仿真测试	280
8.3	帧同步码组及其检测原理	283
8.3.1	帧同步码组的选择	283
8.3.2	间隔式插入法的检测原理	284
8.3.3	连贯式插入法的检测原理	285
8.3.4	帧同步的几种状态	286
8.4	连贯式插入法帧同步的 FPGA 实现	287
8.4.1	实例要求及总体模块设计	287
8.4.2	搜索模块的 VHDL 实现及仿真	290
8.4.3	校核模块的 VHDL 实现及仿真	293
8.4.4	同步模块的 VHDL 实现及仿真	298
8.4.5	帧同步系统的 FPGA 实现及仿真	303
8.5	小结	304
	参考文献	305



第 1 章

同步技术的概念及FPGA基础

- 数字通信中的同步技术
- 同步技术的实现方法
- FPGA概念及其在信号处理中的应用
- Xilinx器件简介
- 设计语言及环境简介
- 小结